(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)特許出願公表番号
特表2008-519432
(P2008-519432A)
(43)公表日　平成20年6月5日(2008.6.5)

(51)Int.Cl.		F I			テーマコード（参考）
H01L 27/146	***(2006.01)***	H01L	27/14	A	4M118
H01L 31/10	***(2006.01)***	H01L	31/10	A	5C024
H04N 5/335	***(2006.01)***	H04N	5/335	U	5F049

審査請求 未請求　予備審査請求 未請求　（全 12 頁）

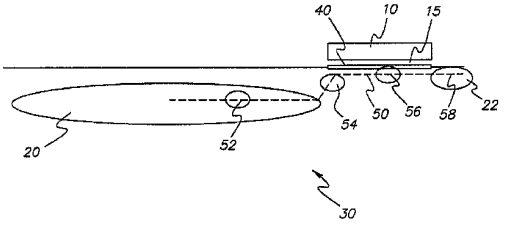
(21)出願番号　特願2007-539102 (P2007-539102)
(86)(22)出願日　平成17年10月27日 (2005.10.27)
(85)翻訳文提出日　平成19年4月20日 (2007.4.20)
(86)国際出願番号　PCT/US2005/038744
(87)国際公開番号　WO2006/050017
(87)国際公開日　平成18年5月11日 (2006.5.11)
(31)優先権主張番号　10/975,865
(32)優先日　平成16年10月28日 (2004.10.28)
(33)優先権主張国　米国 (US)

(71)出願人　590000846
イーストマン　コダック　カンパニー
アメリカ合衆国，ニューヨーク１４６５０，ロチェスター，ステイト　ストリート３４３
(74)代理人　100070150
弁理士　伊東　忠彦
(74)代理人　100091214
弁理士　大貫　進介
(74)代理人　100107766
弁理士　伊東　忠重
(72)発明者　マクグラス，ロバート　ダニエル
アメリカ合衆国　ニューヨーク州　１４５３４　ピッツフォード　オールド・ファーム・サークル　３２

最終頁に続く

(54)【発明の名称】好ましくない暗電流を減少させる方法

(57)【要約】
画像センサ画素において暗電流を低下させる方法であって、当該方法は、電荷に変換される入射光を受光する光受領域を設けるステップと、光受領域から電荷を運ぶゲートを設けるステップとを有する。ゲートは、光受領域の集積化の間に前記ゲートに結合される半導体－誘電体インターフェースで大部分のキャリアを蓄積しうる電圧に保持される。代替的に、電位プロフィールは、暗電流を光受領域から離れた方向に向かわせるようゲートの下に設けられうる。



【特許請求の範囲】
【請求項１】
画像センサ画素において暗電流を低下させる方法であって、
（ａ）電荷に変換される入射光を受光する光受領域を設けるステップと、
（ｂ）前記光受領域から電荷を運ぶゲートを設けるステップとを有し、
前記ゲートは、前記光受領域の積分の間に前記ゲートに結合される半導体－誘電体インターフェースで大部分のキャリアを蓄積しうる電圧に保持される、方法。
【請求項２】
前記光受領域から前記電荷を受け取る電荷－電圧変換ノードを設けるステップを更に有する、請求項１記載の方法。
【請求項３】
前記光受領域から電荷を運ぶゲートを設けるステップは、前記電圧を発生させるオンチップ発生源を設ける、請求項１記載の方法。
【請求項４】
前記光受領域から電荷を運ぶゲートを設けるステップは、前記電圧を発生させる外部電圧源を設ける、請求項１記載の方法。
【請求項５】
前記ゲートに隣接する表面で発生した電荷が前記光受領域から離れる方向に向かうように、ゲートチャネル電位を供給するステップを更に有する、請求項１記載の方法。
【請求項６】
半導体－誘電体インターフェースでキャリアを蓄積しうる前記電圧として負電圧を供給するステップを有する、請求項１記載の方法。
【請求項７】
前記半導体としてのシリコンと、前記誘電体としての二酸化シリコンとを設けるステップを更に有する、請求項１記載の方法。
【請求項８】
画像センサ画素において暗電流を低下させる方法であって、
（ａ）基板を設けるステップと、
（ｂ）電荷に変換される入射光を受光するために前記基板に光受領域を設けるステップと、
（ｃ）前記光受領域から電荷を運ぶゲートを設けるステップとを有し、
前記基板を設けるステップは、前記光受領域の積分の間に、前記光受領域から、前記光受領域から反対側にある拡散へと暗電流を伝送する不純物濃縮を、前記ゲートに実質的に隣接する前記基板に設ける、方法。
【請求項９】
暗電流を大幅に取り除く画像センサ画素であって、
（ａ）電荷に変換される入射光を受光する光受領域と、
（ｂ）該光受領域から電荷を運ぶゲートとを有し、
前記ゲートは、所定の電圧にある場合に、前記光受領域の積分の間に前記ゲートに結合された半導体－誘電体インターフェースで、実質的に、大部分のキャリアを蓄積しうる、画像センサ画素。
【請求項１０】
前記光受領域から前記電荷を受け取る電荷－電圧変換ノードを更に有する、請求項９記載の画像センサ。
【請求項１１】
前記所定の電圧としての電圧を発生させるオンチップ発生源を更に有する、請求項９記載の画像センサ。
【請求項１２】
前記電圧を発生させる外部電圧源を更に有する、請求項９記載の画像センサ。
【請求項１３】

前記所定の電圧は、半導体－誘電体インターフェースでキャリアを蓄積しうる負電圧である、請求項９記載の画像センサ。
【請求項１４】
シリコンは前記半導体として設けられ、二酸化シリコンは前記誘電体として設けられる、請求項９記載の画像センサ。
【請求項１５】
（ａ）基板と、
（ｂ）該基板にあって、電荷に変換される入射光を受光する光受領域と、
（ｃ）該光受領域から電荷を運ぶゲートとを有し、
前記ゲートに実質的に隣接する前記基板は、前記光受領域の積分の間に、前記光受領域から、前記光受領域から反対側にある拡散へと暗電流を伝送する不純物濃縮を有する、画像センサ画素。
【請求項１６】
暗電流を大幅に取り除く画像センサ画素を有し、
前記センサは、
（ａ）電荷に変換される入射光を受光する光受領域と、
（ｂ）該光受領域から電荷を運ぶゲートとを有し、
前記ゲートは、所定の電圧にある場合に、前記光受領域の積分の間に半導体－誘電体インターフェースで、実質的に、大部分のキャリアを蓄積しうる、カメラ。
【請求項１７】
前記光受領域から前記電荷を受け取る電荷－電圧変換ノードを更に有する、請求項１６記載のカメラ。
【請求項１８】
前記所定の電圧としての電圧を発生させるオンチップ発生源を更に有する、請求項１６記載のカメラ。
【請求項１９】
前記電圧を発生させる外部電圧源を更に有する、請求項１６記載のカメラ。
【請求項２０】
前記所定の電圧は、半導体－誘電体インターフェースでキャリアを蓄積しうる負電圧である、請求項１６記載のカメラ。
【請求項２１】
シリコンは前記半導体として設けられ、二酸化シリコンは前記誘電体として設けられる、請求項１６記載のカメラ。
【請求項２２】
（ａ）基板と、
（ｂ）該基板にあって、電荷に変換される入射光を受光する光受領域と、
（ｃ）該光受領域から電荷を運ぶゲートとを有し、
前記ゲートに実質的に隣接する前記基板は、前記光受領域の積分の間に、前記光受領域から、前記光受領域から反対側にある拡散へと暗電流を伝送する不純物濃縮を有する、画像センサ画素。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、概して、画像センサの分野に関し、更に具体的には、好ましくない暗電流が実質に除去されるところの、このような画像センサに関する。
【背景技術】
【０００２】
当該技術においてよく知られるように、暗電流は、画像センサ、特にＣＭＯＳ画像センサの性能の大きな制限である。一般的な画像センサは、光受領域、又は電荷を集めるための収集領域を有する基板と、受光領域から、例えばＣＭＯＳ画像センサにおけるフローテ

ィング・ディフュージョン（ＦＤ）などの電荷－電圧変換機構、電荷結合デバイス画像センサにおける伝達機構、又はリセット機構のいずれか１つへ電荷を運ぶための移動ゲートとを有する。誘電体は、ゲートと基板との間に置かれ、２つの領域の間の接触領域は、一般的に、当該技術において半導体－誘電体インターフェースと呼ばれる。画像捕捉のある段階の間に、画像の電子表示を補足する感光処理、即ち、光生成処理と結合されない電子は、例えば隣接ゲートなどのある部分に蓄積し、本質的に光受領域に入り込む。これらの電子は、その一部が暗電流と呼ばれる電子であって、補足画像の品質を劣化させるために好ましくない。

【発明の開示】

【発明が解決しようとする課題】

【０００３】

ピン（ｐｉｎｎｅｄ）・フォトダイオードは、下記での記述を除いて、上記デバイスのほぼ全てを含むことが知られる。この点で、ピン・フォトダイオードは、光受領域に及ぶピン層を伴う光受領域を有する。ピン・フォトダイオードは、光受領域における暗電流を減少させることが知られる。しかし、暗電流は、依然として隣接ゲートから存在する。

【０００４】

結果として、隣接ゲート及び他の同様の構造に関連する暗電流を実質的に除去する必要性がある。

【課題を解決するための手段】

【０００５】

本発明は、上記問題のうちの１又はそれ以上を解決することを目的とする。要約すると、本発明の一態様に従って、本発明は、画像センサ画素において暗電流を低下させる方法に属し、当該方法は、電荷に変換される入射光を受光する光受領域を設けるステップと、前記光受領域から電荷を運ぶゲートを設けるステップとを有し、前記ゲートは、前記光受領域の積分（ｉｎｔｅｇｒａｔｉｏｎ）の間に半導体－誘電体インターフェースで大部分のキャリアを蓄積しうる電圧に保持される。

【０００６】

上記問題のうちの１又はそれ以上を解決するための代替の方法は、前記ゲートに関連する暗電流が光生成拡散から消失されるように、前記隣接ゲートの下の電位プロフィールが作られる場合に提供される。

【発明の効果】

【０００７】

本発明は、隣接ゲート等に関連する暗電流を実質的に除去することができるという利点を有する。

【発明を実施するための最良の形態】

【０００８】

本発明の上記及び他の態様、目的、特徴及び利点は、好ましい実施例及び添付の特許請求の範囲に関する以下の詳細な記載を読み、添付の図面を参照することによって、より明白に理解されるであろう。

【０００９】

図１及び２を参照すると、本発明の画像センサ画素の平面図及び側面図が示されている。画素７０は１つしか示されないが、当該技術においてよく知られるように、複数個のこのような画素が画像センサにあっても良く、理解を明確にするために１つしか示されない。画像センサは、望ましくはシリコンであって、光受領域又は収集領域２０を有する基板３０を有する。光生成は、電荷収集領域２０で起こる。光受領域２０は、入射光を受光して、当該技術においてよく知られるように、画像積分の間にその入射光を電荷パケットに変換する。光受領域２０は、画素の他の領域及び他の関連する回路から電気的に絶縁されている。ゲート１０は、そのより低い部分に広がる誘電体１５を有し、前記絶縁の一部を提供する。ゲート１０は、電荷の測定又は電荷収集領域２０のリセットのために、光受領域２０を絶縁するよう、又は、光受領域２０に集められた電荷が隣接する（代替的に拡散

又は電荷検知ノードとも呼ばれる）電荷－電圧変換ノード２２に流れ込むことを可能にするよう、電気的にバイアスをかけられる。ゲート制御される電荷移動は、電位最小の谷を作り出すことによって形成される経路５０に沿う。

【００１０】

好ましくない暗電流は、光受領域２０において、更に電荷移動チャネル５０に沿って、発生する。通常、暗電流の高い発生率は、光受領域２０に隣接する半導体－誘電体インターフェース４２と、ゲート１０の下にある半導体－誘電体インターフェース４０とで、インターフェースの状態から結果として得られる高い発生率に起因して生ずる。インターフェース４０及び４２からの暗電流は、電荷検知ノード２２に流れ込む暗電流の支配的な供給源である。電荷検知ノード２２は、同じ動作をもたらすリセットノードによって置換されても良いことが知られる。本発明では簡潔のために、電荷検知ノード２２を用いる実施について論じる。

【００１１】

図３を参照すると、電荷収集領域２０とは反対のタイプの高濃度ドープ拡散３２が電荷収集領域２０をインターフェース４２から遮蔽するために用いられるところの画素の側面図が示される。これは、一般的に、当該技術においてピン・フォトダイオードと呼ばれる。光生成及び電荷移動は、上記と同じく経路５０に沿う。拡散３２は、幾つかある利点の中でも特に、電荷収集領域２０に隣接する半導体－誘電体インターフェース４２での暗電流の発生を抑制する効果を有する。

【００１２】

この構造では、暗電流の支配的供給源は、ゲート１０の下にある半導体－誘電体インターフェース４０である。本発明は、インターフェース４０にある半導体が大部分のドーピングタイプである自由キャリアにより蓄積されるような電位へゲート１０にバイアスをかけることによって暗電流を抑制する手段を与える。暗電流の発生は、欠陥が非平衡状態にあるために生ずる。この蓄積は、欠陥の最大量が局部的な平衡に至るところの領域に戻ることによって、この発生を抑制する。

【００１３】

図４を参照すると、図２と同様に本発明の画像センサの断面側面図が示される。従来技術では、インターフェース４０は、暗電流の発生を生じさせる非平衡状態でバイアスをかけられる。光生成によって（画像を補足するための入射光によって生成される好ましい電荷）及び暗電流によって生成される電荷（当該技術においてよく知られる他の手段によって生成された好ましくない電荷）は、電位極値５２で電荷収集領域２０において集められる。この信号電荷は、電位極値５２とゲート結合電荷移動チャネル５６との間に置かれた電荷－移動電位遷移５４、又はゲート結合電荷移動チャネル５６のいずれか一方で作られたバリアによって、積分の間、絶縁される。これらのバリアのいずれか一方の存在は、半導体３０でのドーピング及びゲート１０でのバイアスの結果である。

【００１４】

図５Ａを参照すると、ゲート結合チャネル又はゲートチャネル電位５６における従来技術に従う電位が示される。図５Ａにおいて、ゲート１０での電位は、収集電位５２を目標電位５８から分離するバリアを形成し、暗電流の変化は、信号電荷を加える収集電位５２における暗電流を加えるよう収集－移動電位遷移５４を通って、更に移動経路５０に沿って目標電位５８へと流れる。その結果、ゲートの下にあるインターフェース４０で発生した暗電流のいくらかは、目標電位５８にある信号電荷において暗電流に寄与しうる。

【００１５】

図５Ｂを参照すると、本発明の電位プロフィールが示される。図５Ｂにおいて、ゲート１０における電位は、目標電位５８から収集電位５２を分離したバリアを除去する。これによって、信号電荷は、電荷収集領域２０から経路５０に沿って目標電位５８へと読み出し又はリセットされる。しかし、これが達成される前であって、且つ、バリアが依然として存在する間は、目標電位５８における電荷は、ここで集められた如何なる暗電流も信号電荷から分離され続けるように、当該技術において一般に知られる手段によって除去され

る。
【００１６】
図５Ｃを参照すると、本発明での方法において、例えば負電圧を印加することによって、ゲート１０での電位が、収集電位５２を目標電位５８から分離するバリアを形成し、これによって、半導体インターフェース４０が平衡状態に保たれるところの点へゲート結合チャネル５６での電位を調整するためにゲート１０が用いられるメカニズムが開示される。平衡状態は、インターフェース４０からの暗電流が収集ボリューム５２に集まった信号暗電流に寄与せず、最終的にチャネルに沿って目標電位５８へ移動しないように、このインターフェース４０からの暗電流を抑制する。
【００１７】
本発明において、更なるメカニズムは、上記バイアス法に加えて、ゲート１０の下にあるインターフェース及びゲート５６の下にある電荷移動チャネルからの暗電流の寄与を取り除くために開示される。図５Ｄを参照すると、この暗電流は、電荷フローに対する電位バリアが収集－移動電位遷移５４で形成される場合に、目標電位５８へと向かうことが示される。暗電荷は、ゲートバイアスが電位経路５０に沿って目標電位５８へと信号電荷を運ぶために変化し、あるいは読み出される前に暗電荷が除去されうる場合に、目標電位５８に流れ込む。従って、この暗電流は、目標電位５８に集められた信号電荷から分離され続ける。このようなバリアは、半導体３０でのドーピング及びゲート１０でのバイアスの結果として作られうる。
【００１８】
図５Ｅを参照すると、本発明の更なる実施例と同様に、同じ結果が、電位傾斜が、信号積分の間に目標電位５８へと優先的に流れ込むよう、移動チャネル電位５６に沿って形成されて、ゲート１０の下にあるインターフェースで発生した暗電流の変化を引き起こす場合に達成される。従って、この暗電流は、目標電位５８に集まった信号電荷又は画像信号から分離され続ける。このようなバリアは、半導体３０でのドーピング、ゲート１０でのバイアス及び目標電位５８でのバイアスの結果として作られうる。
【００１９】
図６を参照すると、複数の画素７０と、上記の動作、更に具体的にはゲート１０のバイアスを可能にする回路を含む更なるオンチップ回路又は発生源８０とを有する画像センサの平面図が示される。代替的に、この回路は、オフチップ又は外部回路９０によって実施されても良い。
【００２０】
図７を参照すると、一般的な商業的実施例を現すために本発明の画像センサ７５を含むカメラ２００が示される。
【図面の簡単な説明】
【００２１】
【図１】従来技術の画像センサ画素の平面図である。
【図２】図１の画像センサ画素の断面側面図である。
【図３】ピン・フォトダイオードを有する図１の画像センサ画素の断面側面図である。
【図４】光生成拡散からの電荷移動チャネルを示す画像センサ画素の断面側面図である。
【図５Ａ】従来技術における光生成の際の信号積分の間の電荷移動チャネルに沿った電位プロフィールである。
【図５Ｂ】本発明における光生成からの電荷移動の間の電荷移動チャネルに沿った電位プロフィールである。
【図５Ｃ】負電圧による光生成の際の信号積分の間の電荷移動チャネルに沿った電位プロフィールである。
【図５Ｄ】本発明における光生成の際の信号積分の間の電荷移動チャネルに沿った電位プロフィールである。
【図５Ｅ】本発明の代替の実施例における光生成の際の信号積分の間の電荷移動チャネルに沿った電位プロフィールである。

【図６】幾つかのオンチップ回路及びオフチップ回路を有する画像センサの平面図である。

【図７】本発明の画像センサの一般的な商業的実施例を現すカメラである。

【図１】

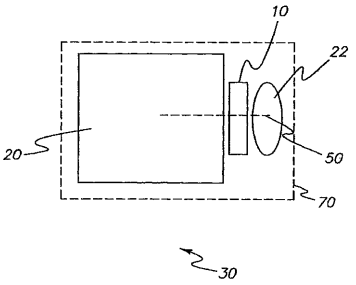


FIG. 1

【図２】

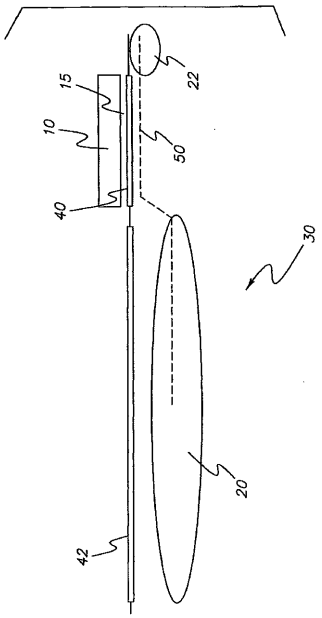


FIG. 2

【図３】

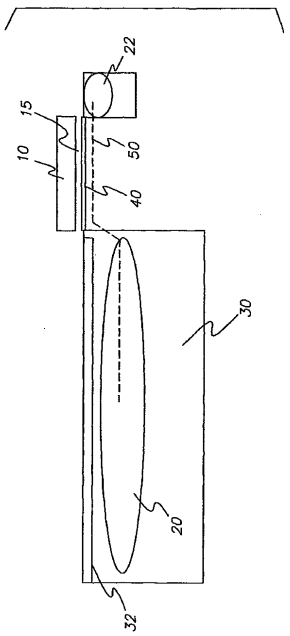


FIG. 3

【図４】

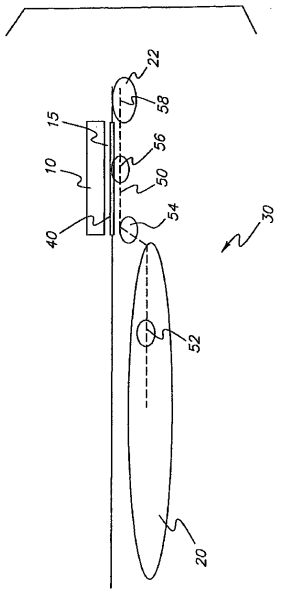
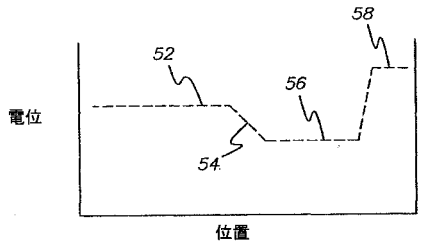
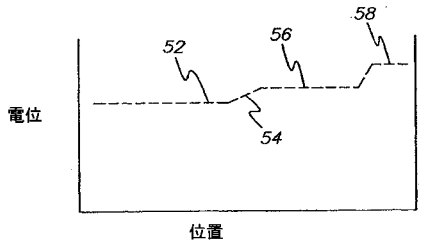


FIG. 4

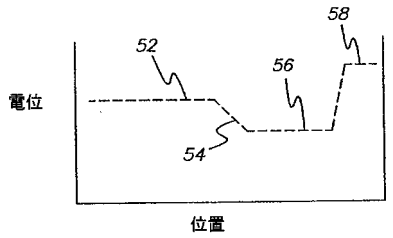
【図５Ａ】



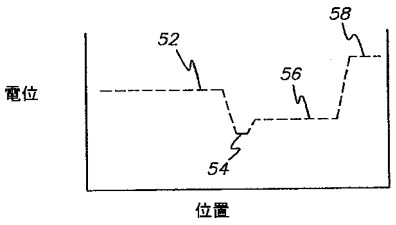
【図５Ｂ】



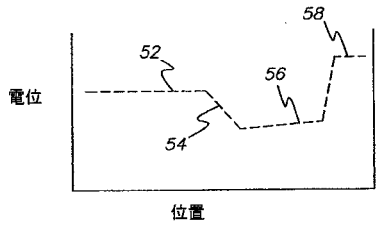
【図５Ｃ】



【図５Ｄ】



【図５Ｅ】



【図６】

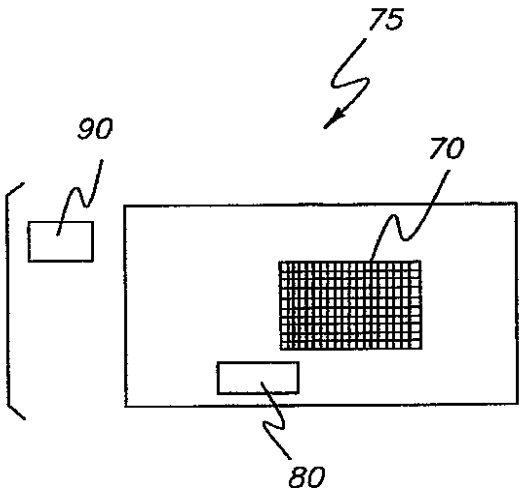


FIG. 6

【図７】

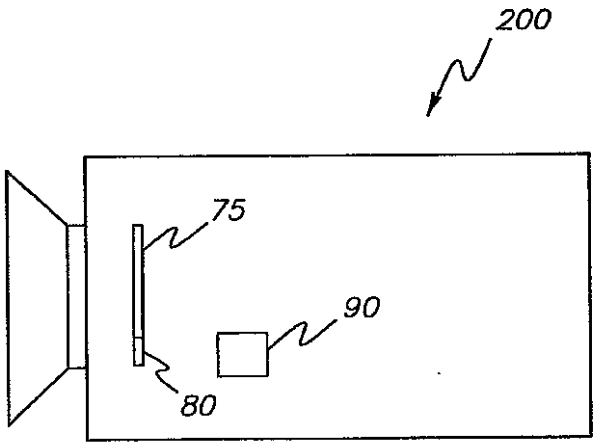


FIG. 7

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2005/038744

A. CLASSIFICATION OF SUBJECT MATTER
INV. H04N5/217

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)
EPO-Internal, WPI Data, PAJ

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 1 223 623 A (SONY CORPORATION) 17 July 2002 (2002-07-17) paragraphs [0017], [0019], [0023], [0042], [0048], [0051], [0062], [0064], [0066] - [0068], [0072]; figures 1,5,7	1-22
A	US 6 730 899 B1 (STEVENS ERIC G ET AL) 4 May 2004 (2004-05-04) column 1, lines 22,23,59,60 column 2, lines 8-39	1-22

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

'A' document defining the general state of the art which is not considered to be of particular relevance

'E' earlier document but published on or after the international filing date

'L' document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

'O' document referring to an oral disclosure, use, exhibition or other means

'P' document published prior to the international filing date but later than the priority date claimed

'T' later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

'X' document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

'Y' document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

'&' document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
7 July 2006	17/07/2006

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax (+31-70) 340-3016	Oberreich, C

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2005/038744

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 1223623 A	17-07-2002	JP 3724374 B2	07-12-2005
		JP 2002217397 A	02-08-2002
		US 2002109160 A1	15-08-2002
US 6730899 B1	04-05-2004	EP 1437773 A2	14-07-2004
		JP 2004221578 A	05-08-2004

Form PCT/ISA/210 (patent family annex) (April 2005)

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,LY,MA,MD,MG,MK,MN,MW,MX,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SM,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(72)発明者 ネルソン，エドワード ティシェナー
アメリカ合衆国 ニューヨーク州 １４５３４ ピッツフォード ブルック・ロード ５９
(72)発明者 ガイダッシュ，ロバート マイケル
アメリカ合衆国 ニューヨーク州 １４６１８ ロチェスター アントラーズ・ドライヴ ４６０
(72)発明者 スタンカンピアノ，チャールズ ヴィンセント
アメリカ合衆国 ニューヨーク州 １４６１８ ロチェスター オークデイル・ドライヴ １７５
(72)発明者 ラヴィーン，ジェームズ フィリップ
アメリカ合衆国 ニューヨーク州 １４６１８ ロチェスター リンウッド・ドライヴ ７６

Ｆターム(参考) 4M118 AA05 AB01 BA14 CA04 CA18 FA06 FA33
5C024 CX31 CX32 GX03 GY31 HX01
5F049 MA04 MB02 NA05 NB05 RA04 RA08 SS03