

# 公告本

394955

申請日期	87. 7. 6
案 號	87110875
類 別	G11C 29/00

A4  
C4

394955

(以上各欄由本局填註)

## 發 明 專 利 說 明 書

一、發明 名稱	中 文	半導體記憶體用之備用電路
	英 文	Redundance-circuit for a Semiconductor Memory
二、發明 創作人	姓 名	霍爾格爾高比爾 (Dr. Holger Gobel)
	國 籍	德國
	住、居所	德國漢堡 D-22043 奧克塔維歐街 59 號
三、申請人	姓 名 (名稱)	西門斯股份有限公司 SIEMENS AKTIENGESELLSCHAFT
	國 籍	德國
	住、居所 (事務所)	德國慕尼黑 D-80333 威田巴契廣場 2 號
	代 表 人 姓 名	1. 貝斯納 (Basner) 2. 雷哈特 (Reinhardt)

裝 訂 線

經濟部中央標準局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： 有 無主張優先權

德

1997年7月10日 19729579.7 (主張優先權)

有關微生物已寄存於： 寄存日期： 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

## 五、發明說明( )

本發明係關於一種半導體記憶體用之備用電路，其中半導體記憶體具有多條以區段方式組成之字線，在某一區段中產生一有缺陷之字線時，則藉由各區段所配置之熔絲組(set)以區段間之備用方式可在同一區段中或不同區段中利用區段選擇信號來驅動-備用之字線。

在半導體記憶體中，字線通常是組裝在各區段中。在所謂區段間之備用情況中，在產生有缺陷之字線時備用之字線不但可被同一區段(有缺陷之字線存在此一區段中)所使用，亦可被相鄰之區段所使用，以便取代此種有缺陷之字線。

一種在區段間之備用情況中所產生之問題是，具有有缺陷之字線的此種區段的驅動可能會受到妨礙，取而代之的是備用字線所存在之此種區段應該被驅動。當在一個區段中另外存在一備用之字線時，則受到驅動者亦可以是此種具有有缺陷之字線的區段。

現在為了不耽誤存取時間，則在半導體記憶體所用之此種備用電路中必須很快地完成此種待驅動之區段選取時所用信號之解碼以及區段選擇信號之解碼。

直至目前為止在現存之備用電路中是藉助於原來之列位址經由熔絲-輸出信號之評估來產生區段選擇信號，此種區段選擇信號可指出此種具有備用字線之區段。其它邏輯-級(stage)在此亦是需要的，以便使熔絲-輸出信號能與位址資訊相關連。

本發明之目的是提供一種用於半導體記憶體中之備用

## 五、發明說明 ( > )

電路，其在不需上述之其它邏輯-級時亦可在有缺陷之字線產生時允許區段選擇信號之產生。

依據本發明，在上述技藝之半導體記憶體所用之備用電路中是以下述方式達成，即，區段選擇信號可藉由熔絲-組 (set) 輸出信號之計算而產生。這是以有利之方式來進來，使得當所施加之列位址與屬於某一區段之熔絲-組的已熔斷 (fused) 之位址相一致時，有一屬於此一區段之位址的信號會驅動一配置於熔絲-組之後的電路，此一信號會指出一種由列位址所產生之區段選擇信號且驅動備用之字線。

本發明之備用電路亦可將熔絲-組之輸出信號直接 (即，不需借助於列位址) 轉換成區段選擇信號，使得熔絲-輸出信號不需與位址資訊作邏輯上之連結以及可節省一個邏輯-級。因此，雖然存在此種區段間之備用情況，存取時間並不會增加，且待驅動之區段可非常快速地藉由直接由熔絲-輸出信號所產生之區段選擇信號來解碼。

本發明以下將依據圖式作詳細描述。圖式簡單說明如下：

第 1 圖用於半導體記憶體之本發明備用電路的方塊圖。

在此圖中首先有二個方塊 10, 11, 其分別由區段 "000" 至 "111" 所用之 8 個熔絲-組所構成，其中每一熔絲-組含有 10 個熔絲及一個主熔絲。主熔絲已知是作為備用之驅動之用且使相對應之方塊接通。例如在方塊 11 中熔絲-組 11<sub>1</sub> 是屬於 "000" 所用之熔絲，而熔絲-組 11<sub>8</sub> 是屬於 "111"

## 五、發明說明(3)

所用之熔絲。

列位址 RA 或 RA1, ..., RA10 施加於備用電路之輸入端, RA1, ..., RA10 是傳送至方塊 10, 11。列位址 RA 傳送至區段選擇信號方塊 RPDZ 和字線選擇信號方塊 RPDW, 這些方塊會產生區段選擇信號 RPDZ' 或字線選擇信號 RPDW'。待驅動之區段(例如, 區段 8, 9, 10)是由區段選擇信號 RPDZ' 所選取, 而區段選擇信號 RPDZ' 則由列位址 RA8, RA9, RA10 所產生。在這些 "區段 8, 9, 10" 中哪一條字線 WL 會被驅動是由信號 RPDW' 所決定, 信號 RPDW' 是由位址 RA0, ..., RA7 所導出。

依據 RAS-指令首先施加信號 RPDW' 至列解碼器, 此信號 RPDW' 亦用來選取已被驅動之區段中之字線。然後區段選擇信號 RPDZ' 中之一直接成為驅動狀態, 因此可開始驅動相對應之字線 WL。

若存在區段間之備用情況時, 則可發生以下情況: 備用之字線 "Red. WL" 存在於另一和由列位址 RA8, RA9, RA10 所決定之 "區段 8, 9, 10" 不同之區段(例如, "區段 8r, 9r, 10r")中。在此情況中必須產生一種新的區段選擇信號 RPDZ', 其可起始新區段 8r, 9r, 10r) 中備用字線 "Red. WL" 之驅動。同時必須防止區段 "8, 9, 10" 中已定址之字線 "有缺陷 (defect) 之 WL" 被驅動。

在半導體記憶體的一種空間相連接之方塊中例如有 8 個區段, 其備用之字線可自由地被使用以便藉由區段間之備用來修復這 8 個區段之任一區段中有缺陷之字線。

## 五、發明說明(4)

每一區段於是剛好配屬於二個熔絲-組，在每一區段中存在二條備用之字線。

若所施加之列位址 RA 是與已熔斷之位址中之一相一致時，則亦存在一條有缺陷之字線 "defect WL"，因此，熔絲之方塊 10, 11 之 16 個輸出信號 FRX 中之一會成為驅動狀態。這所表示之意義是：當已確定一已熔斷之位址時，則信號 FRX 會變成 "低位準"。信號 FRX 傳送至方塊 FRBUF，方塊 FRBUF 作為熔絲-輸出信號 FRX 用之緩衝器 (Buffer) 且在此緩衝器中檢查：是否必須考慮一備用之字線 "Red. WL"，當信號 FRX 是低位準時，則即屬於此種情況。方塊 FRBUF 會驅動信號 FFROA 或 FFRIA，使得備用之字線 "Red. WL" 受到驅動以取代原來已定址之字線 "defect WL"。詳言之，當有一個位址熔斷時，則信號 FFROA 或 FFRIA 成為 "高位準"。這些信號經由區段選擇信號方塊 RPDZ 或經由字線選擇信號-方塊 RPDW 而使信號 RPDZ' 切斷以便選取有缺陷之字線所在之區段或使信號 RPDW' 切斷以便選取字線 "defect WL" 且經由方塊 RPDR 藉助於信號 RPDR' 以釋放 (release) 備用之字線 "Red. WL"。信號 RPDR' 亦選取區段 "8r, 9r, 10r" 中之備用字線。

區段選擇信號 RPDZ' 之產生 (其中須評估方塊 10, 11 之輸出信號 FRX) 就像先前已詳述者一樣：若所施加之列位址 RA 例如與屬於區段 "8r, 9r, 10r" 之熔絲-組的已熔斷之位址相一致時，則在電路 FRZ 中有一個信號 FRZ' 會受到驅動，此信號 FRZ' 係對應於位址 8r, 9r, 10r。此信號 FRZ' 在備用時亦選取一個區段且在區段選擇信號方塊 RPDZ 中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明 ( 5 )

蓋掉 (over-write) 通常所選取之信號。備用狀態不存在時，則信號 FRZ' 是高位準，若產生備用狀態，則信號 FRZ' 是低位準。信號 FRZ' 亦傳送至區段選擇信號方塊 RPDZ 且在此方塊中蓋掉 (over-write) 此種由原來列位址 8, 9, 10 所產生之區段選擇信號。

因此在區段 "8r, 9r, 10r") 中有一備用之字線 "Red. WL" 會被驅動。此二條存在於此區段中之備用字線中之哪一條實際上會被驅動是依據：所施加之位址和已熔斷之位址之間的一致性產生在此二組熔絲-組中之哪一組，這又是由信號 FFROA 或 FFRIA 所決定。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

## 五、發明說明 ( b )

## 參考符號說明

RPDZ' . . . . 區段選擇信號  
 10, 11 . . . . 方塊  
 11<sub>1</sub> 至 11<sub>8</sub> . . . 熔絲 - 組  
 RA, RA1, . . . RA10 . . . 列位址  
 8, 9 . . . . . 區段  
 RPDW', RPDR' . . . 信號  
 RPDZ . . . . 區段選擇信號方塊  
 8r, 9r, 10r . . . 區段  
 Red · WL . . . . . 備用之字線  
 defect WL . . . 有缺陷之字線  
 FRX . . . . . 熔絲 - 輸出信號  
 RPDW . . . . . 字線選擇信號 - 方塊  
 FFROA, FFR1A, FRZ' . . . 信號

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱：

半導體記憶體用之備用電路

一種半導體記憶體用之備用電路，半導體記憶體具有多條組裝在區段中之字線(WL)，在區段(8,9,10)中由於區段間之備用而藉由各別區段所屬之熔絲-組(10,11)來產生有缺陷之字線(defect WL)時，備用之字線(RED.WL)可在同一區段或另一區段(區段8,9,10;區段8r,9r,10 r)中藉由區段選擇信號(RPDZ')而被驅動。區段選擇信號(RPDZ')藉由熔絲-組之輸出信號之計算而直接產生。

英文發明摘要(發明之名稱： Redundance-circuit for a Semiconductor Memory )

This invention relates to a redundance-circuit for a semiconductor memory with some word-lines (WL) organized in segments, in which in the generation of a defect word-line (defect WL) in a segment (segment 8,9,10) by means of the Fuse-sets (10,11), which belong to each segment respectively, through Inter-Segment-Redundance, a redundant word-line (Red. WL) can be activated in the same or in a different segment through a segment-selection-signal (RPDZ'). The segment-selection-signal (RPDZ') is generated directly through the calculation of the output-signal of said Fuse-sets.

## 六、申請專利範圍

1. 一種半導體記憶體用之備用電路，半導體記憶體具有多條組裝在區段中之字線 (WL)，在區段 (8, 9, 10) 中由於區段間之備用而藉由各別區段所屬之熔絲 - 組 (10, 11) 來產生有缺陷之字線 (defect WL) 時，備用之字線 (Red. WL) 可在同一區段或另一區段 (區段 8, 9, 10; 區段 8r, 9r, 10r) 中藉由區段選擇信號 (RPDZ') 而被驅動，此種備用電路之特徵為：

區段選擇信號 (RPDZ') 藉由熔絲 - 組 (10, 11) 之輸出信號 (FRX) 之計算而產生。

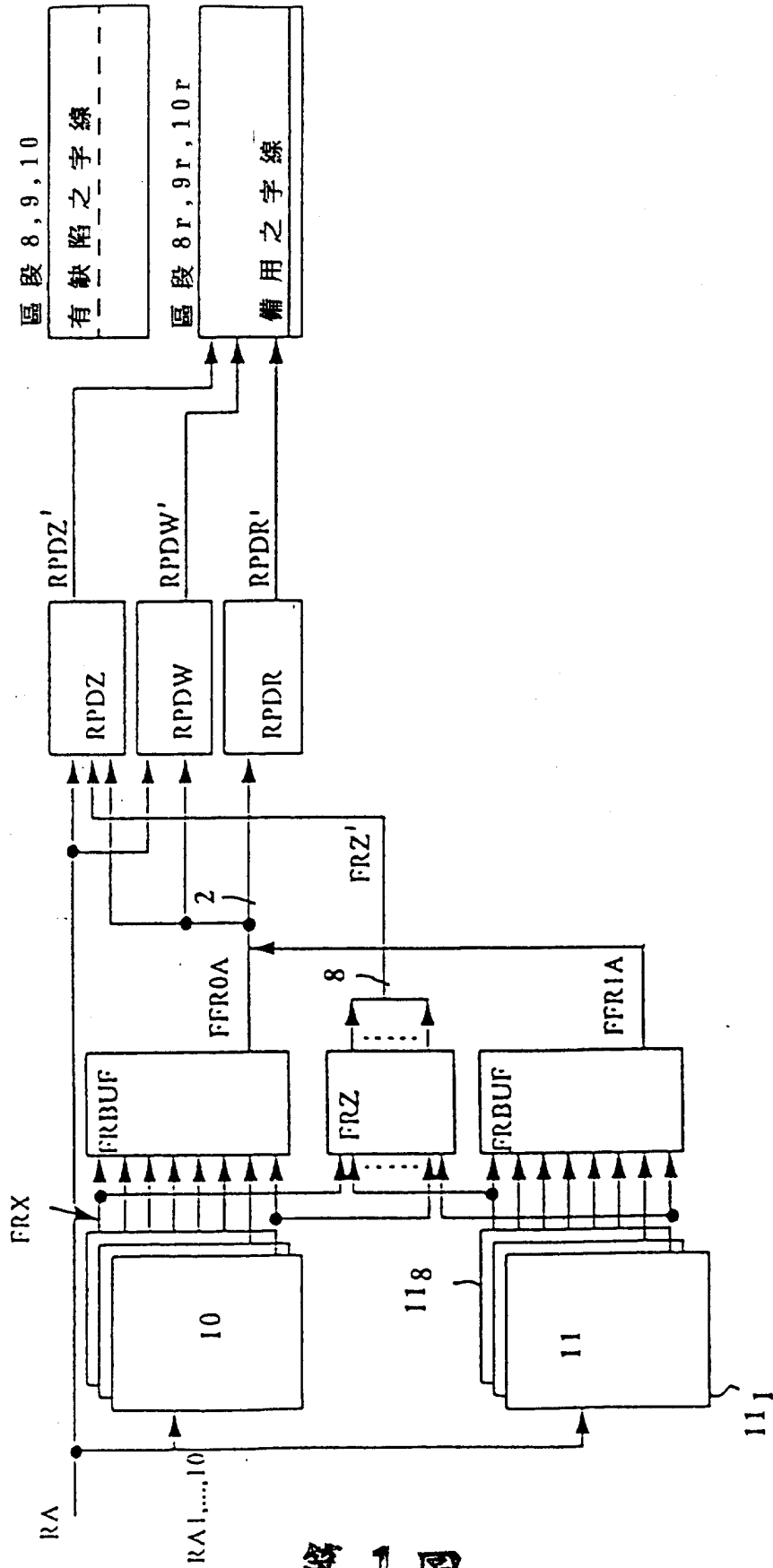
2. 如申請專利範圍第 1 項之備用電路，其中當所施加之列位址 (RA; RA1, ..., RA10) 是與某一區段所屬之熔絲 - 組 (10, 11) 之已熔斷之位址相一致時，則一個屬於此區段之位址的信號 (FRZ') 會驅動一連接於此熔絲 - 組之後的電路 (FRZ)，信號 (FRZ') 會蓋掉 (over-write) 一由列位址所產生之區段選擇信號 (RPDZ') 且驅動此備用之字線 (Red. WL)。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線



圖一