

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

arm so as to suppress the proportion of the harmonic component of the arm current that increases due to the malfunction.

(57) 要約: 電力変換器(2)は、2個以上のスイッチング素子(31p, 31n)と、蓄電要素(32)と、一対の出力端子(P1, P2)とを含む複数の変換器セル(7)が直列に接続されたアーム(5, 6)を有する。制御装置(3)は、電力変換器(2)を制御するように構成される。変換器セル(7)は、変換器セル(7)をバイパスするためのスイッチ(34)を有する。制御装置(3)は、変換器セル(7)の故障を検知すると、アーム内の故障変換器セルをバイパスさせるとともに、故障により増大するアーム電流の高調波成分の割合を抑制するように、アーム内の健全変換器セルを制御する。

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本発明は、電力変換装置に関する。

背景技術

[0002] 複数の単位変換器（以下、変換器セルと称す）がカスケードに接続されるモジュラーマルチレベル変換器（以下、MMC変換器と称す）は、変換器セルの数を増加させることによって、高電圧に容易に対応することができる。モジュラーマルチレベル変換器は、大容量の静止型無効電力補償装置、または高圧直流送電用の交直電力変換装置として、送配電系統へ広く適用されている。変換器セルは、複数のスイッチング素子と蓄電要素（キャパシタと称することもある）とを備える。MMC変換器では、変換器セルが故障しても、故障した変換器セルをバイパスすることによって、運転を継続することができる。

[0003] 特許文献1には、変換器セルの故障数が最も多いアームの故障数に応じて、各アームにおける変換器セルの動作数を調整するとともに、キャパシタ電圧を上昇させることによって、各アームの変調率の調整が不要な運転方法が記載されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2017-143619号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、特許文献1は、故障した変換器セルをバイパスした後に増大するアーム電流の高調波成分について考慮されていない。

[0006] MMC変換器の変換器セルの出力電圧には、交流出力側の基本波成分（以下、単に基本波成分）および直流成分などのアーム電圧指令値に含まれる周

波数成分の他に、スイッチング周波数成分、その整数次の成分、およびそれらの側帯波成分などの高調波成分（以下、単に高調波成分と称す）が含まれている。位相シフトPWM（Pulse Width Modulation）方式を採用しているMMC変換器は、各アームにおける各変換器セルのPWMの基準位相を均等にシフトすることによって、各変換器セルの出力電圧の高調波成分を相殺する。これによって、アームの出力電圧のスイッチング周波数を高くすることができる。

[0007] しかしながら、変換器セルが故障した場合に、故障した変換器セルをバイパスすると、故障した変換器セルの出力電圧が零となる。これによって、PWMの基準位相のシフト量が均等ではなくなるため、各変換器セルの出力電圧の高調波成分が相殺できなくなる。その結果、アームの出力電圧に各変換器セルの出力電圧の高調波成分が残留する。これによって、一部の変換器セルに高調波成分のエネルギーが集中する。その結果、その一部の変換器セルのキャパシタ電圧が保護レベルを逸脱して、MMC変換器が保護停止する恐れがある。

[0008] それゆえに、本発明の目的は、故障した変換器セルをバイパスした後に増大するアームの出力電圧の高調波成分を抑制することができる電力変換装置を提供することである。

課題を解決するための手段

[0009] 本発明の電力変換装置は、2個以上のスイッチング素子と、蓄電要素と、一対の出力端子とを含む複数の変換器セルが直列に接続されたアームを有する電力変換器と、電力変換器を制御する制御装置とを備える。変換器セルは、変換器セルをバイパスするためのスイッチを有する。制御装置は、変換器セルの故障を検知すると、アーム内の故障変換器セルをバイパスさせるとともに、故障により増大するアーム電流の高調波成分の割合を抑制するようにアーム内の健全変換器セルを制御する。

発明の効果

[0010] 本発明によれば、故障した変換器セルをバイパスした後に増大するアーム

電流の高調波成分を抑制することができる。

図面の簡単な説明

[0011] [図1]実施の形態の電力変換装置 1 の概略構成図である。

[図2] (a) および (b) は、電力変換器 2 を構成する変換器セル 7 の構成を表わす図である。

[図3]実施の形態 1 の制御装置 3 の内部構成を表わす図である。

[図4]基本制御部 5 0 2 の構成を表わす図である。

[図5]アーム制御部 5 0 3 の構成を表わす図である。

[図6]実施の形態 1 のアーム高調波電流抑制制御部 2 0 4 の内部構成を示す制御ブロック図である。

[図7]個別セル制御部 2 0 2 の構成を表わす図である。

[図8]制御装置 3 のハードウェア構成の一例を表わす図である。

[図9]実施の形態 2 のアーム高調波電流抑制制御部 3 0 4 の内部構成を示す制御ブロック図である。

[図10]実施の形態 3 の制御装置 3 の構成を表わす図である。

[図11]セルバランス用循環電流制御部 6 1 0 の構成を表わす図である。

[図12]実施の形態 3 のアーム電圧指令生成部 6 0 1 の構成を表わす図である。

[図13]実施の形態 4 の制御装置 3 の構成を表わす図である。

[図14]実施の形態 5 の電力変換装置 1 A の構成を表わす図である。

[図15]電力変換装置 1 B の一部の構成を表わす図である。

[図16]電力変換装置 1 C の一部の構成を表わす図である。

[図17]変形例の基本制御部 5 0 2 A の構成を表わす図である。

発明を実施するための形態

[0012] 以下、実施の形態について、図面を参照して説明する。

実施の形態 1 .

(電力変換装置の全体構成)

図 1 は、実施の形態の電力変換装置 1 の概略構成図である。図 1 を参照し

て、電力変換装置 1 は、互いに直列接続された複数の変換器セルを含むモジュラーマルチレベル変換器によって構成されている。なお、「変換器セル」は、「サブモジュール」、SM、または「単位変換器」とも呼ばれる。電力変換装置 1 は、直流回路 1 4 と交流回路 1 2 との間で電力変換を行なう。電力変換装置 1 は、電力変換器 2 と、制御装置 3 とを含む。

[0013] 電力変換器 2 は、正極直流端子（すなわち、高電位側直流端子） N_p と、負極直流端子（すなわち、低電位側直流端子） N_n との間に互いに並列に接続された複数のレグ回路 4 u, 4 v, 4 w（総称する場合または任意のものを示す場合、レグ回路 4 と記載する）を含む。

[0014] レグ回路 4 は、交流を構成する複数相の各々に設けられる。レグ回路 4 は、交流回路 1 2 と直流回路 1 4 との間に接続され、両回路間で電力変換を行なう。図 1 には、交流回路 1 2 が 3 相交流系統の場合が示され、U 相、V 相、W 相にそれぞれ対応して 3 個のレグ回路 4 u, 4 v, 4 w が設けられている。

[0015] レグ回路 4 u, 4 v, 4 w にそれぞれ設けられた交流入力端子 N_u , N_v , N_w は、変圧器 1 3 を介して交流回路 1 2 に接続される。交流回路 1 2 は、例えば、交流電源などを含む交流電力系統である。図 1 では、図解を容易にするために、交流入力端子 N_v , N_w と変圧器 1 3 との接続は図示していない。

[0016] 各レグ回路 4 に共通に接続された高電位側直流端子 N_p および低電位側直流端子 N_n は、直流回路 1 4 に接続される。直流回路 1 4 は、例えば、直流送電網などを含む直流電力系統または他の電力変換装置の直流端子である。後者の場合、2 台の電力変換装置を連結することによって定格周波数などが異なる交流電力系統間を接続するための B T B (Back To Back) システムが構成される。

[0017] 図 1 の変圧器 1 3 を用いる代わりに、連系リアクトルを介して交流回路 1 2 に接続する構成としてもよい。さらに、交流入力端子 N_u , N_v , N_w に代えてレグ回路 4 u, 4 v, 4 w にそれぞれ一次巻線を設け、この一次巻線

と磁気結合する二次巻線を介してレグ回路4 u, 4 v, 4 wが変圧器1 3または連系リアクトルに交流的に接続するようにしてもよい。この場合、一次巻線を下記のリアクトル8 A, 8 Bとしてもよい。すなわち、レグ回路4は、交流入力端子N u, N v, N wまたは上記の一次巻線など、各レグ回路4 u, 4 v, 4 wに設けられた接続部を介して電氣的に（すなわち直流的または交流的に）交流回路1 2と接続される。

[0018] レグ回路4 uは、高電位側直流端子N pから交流入力端子N uまでの上アーム5と、低電位側直流端子N nから交流入力端子N uまでの下アーム6とを含む。上アーム5と下アーム6との接続点である交流入力端子N uが変圧器1 3と接続される。高電位側直流端子N pおよび低電位側直流端子N nが直流回路1 4に接続される。レグ回路4 v, 4 wについても同様の構成を有するので、以下、レグ回路4 uを代表として説明する。

[0019] 上アーム5は、カスケード接続された複数の変換器セル7__1～7__N c e l lと、リアクトル8 Aとを含む。複数の変換器セル7およびリアクトル8 Aは直列に接続されている。同様に、下アーム6は、カスケード接続された複数の変換器セル7__1～7__N c e l lと、リアクトル8 Bとを含む。複数の変換器セル7およびリアクトル8 Bは直列に接続されている。以下の説明では、上アーム5および下アーム6のそれぞれに含まれる変換器セル7の数をN c e l lとする。ただし、 $N c e l l \geq 2$ とする。以下の説明では、変換器セル7__1～7__N c e l lを総称して、変換器セル7と記載する場合もある。変換器セルのインデックスiは、変換器セルの物理的な配置とは関係しない。

[0020] リアクトル8 Aが挿入される位置は、レグ回路4 uの上アーム5のいずれの位置であってもよく、リアクトル8 Bが挿入される位置は、レグ回路4 uの下アーム6のいずれの位置であってもよい。リアクトル8 A, 8 Bはそれぞれ複数個あってもよい。各リアクトルのインダクタンス値は互いに異なってもよい。さらに、上アーム5のリアクトル8 Aのみ、もしくは、下アーム6のリアクトル8 Bのみを設けてもよい。

[0021] リアクトル 8 A, 8 B は、交流回路 1 2 または直流回路 1 4 などの事故時に事故電流が急激に増大しないように設けられている。しかし、リアクトル 8 A, 8 B のインダクタンス値を過大なものにしたと電力変換器 2 の効率が低下するという問題が生じる。したがって、事故時には、各変換器セル 7 の全てのスイッチング素子をできるだけ短時間で停止（オフ）することが好ましい。

[0022] 電力変換装置 1 は、さらに、制御に使用される電気量（電流、電圧など）を計測する各検出器として、交流電圧検出器 1 0 と、交流電流検出器 1 6 と、直流電圧検出器 1 1 A, 1 1 B と、各レグ回路 4 に設けられたアーム電流検出器 9 A, 9 B とを含む。これらの検出器によって検出された信号は、制御装置 3 に入力される。

[0023] なお、図 1 では図解を容易にするために、各検出器から制御装置 3 に入力される信号の信号線と、制御装置 3 および各変換器セル 7 間で入出力される信号の信号線とは、一部まとめて記載されているが、実際には検出器ごとおよび変換器セル 7 ごとに設けられている。各変換器セル 7 と制御装置 3 との間の信号線は、送信用と受信用とが別個に設けられていてもよい。信号線は、たとえば光ファイバによって構成される。

[0024] 以下、各検出器について具体的に説明する。

交流電圧検出器 1 0 は、交流回路 1 2 の U 相の交流電圧 V_{acu} 、V 相の交流電圧 V_{acv} 、および W 相の交流電圧 V_{acw} を検出する。以下の説明では、 V_{acu} 、 V_{acv} 、および V_{acw} を総称して V_{ac} と記載する。

[0025] 交流電流検出器 1 6 は、交流回路 1 2 の U 相の交流電流 I_{acu} 、V 相の交流電流 I_{acv} 、および W 相の交流電流 I_{acw} を検出する。以下の説明では、 I_{acu} 、 I_{acv} 、および I_{acw} を総称して I_{ac} と記載する。

[0026] 直流電圧検出器 1 1 A は、直流回路 1 4 に接続された高電位側直流端子 N_p の直流電圧 V_{dcp} を検出する。直流電圧検出器 1 1 B は、直流回路 1 4 に接続された低電位側直流端子 N_n の直流電圧 V_{dcn} を検出する。直流電圧 V_{dcp} と直流電圧 V_{dcn} との差を直流電圧 V_{dc} とする。

[0027] U相用のレグ回路4 uに設けられたアーム電流検出器9 Aおよび9 Bは、上アーム5に流れる上アーム電流 I_{pu} 、および下アーム6に流れる下アーム電流 I_{nu} をそれぞれ検出する。V相用のレグ回路4 vに設けられたアーム電流検出器9 Aおよび9 Bは、上アーム電流 I_{pv} および下アーム電流 I_{nv} をそれぞれ検出する。W相用のレグ回路4 wに設けられたアーム電流検出器9 Aおよび9 Bは、上アーム電流 I_{pw} および下アーム電流 I_{nw} をそれぞれ検出する。以下の説明では、上アーム電流 I_{pu} 、 I_{pv} 、 I_{pw} を総称して上アーム電流 $I_{arm p}$ と記載し、下アーム電流 I_{nu} 、 I_{nv} 、 I_{nw} を総称して下アーム電流 $I_{arm n}$ と記載し、上アーム電流 $I_{arm p}$ と下アーム電流 $I_{arm n}$ とを総称して I_{arm} と記載する。

[0028] (変換器セル)

図2 (a) および図2 (b) は、電力変換器2を構成する変換器セル7の構成を表わす図である。

[0029] 図2 (a) に示す変換器セル7は、ハーフブリッジ構成と呼ばれる回路構成を有する。この変換器セル7は、2つのスイッチング素子31 p、31 nを直列接続して形成した直列体と、蓄電要素32と、バイパススイッチ34と、電圧検出器33とを備える。直列体と蓄電要素32とは並列接続される。

[0030] スwitchング素子31 nの両端子を入出力端子P1, P2とする。スイッチング素子31 p、31 nのスイッチング動作により蓄電要素32の両端電圧、および零電圧を出力する。たとえば、スイッチング素子31 pがオン、かつスイッチング素子31 nがオフとなったときに、蓄電要素32の両端電圧が出力される。スイッチング素子31 pがオフ、かつスイッチング素子31 nがオンとなったときに、零電圧が出力される。

[0031] バイパススイッチ34は、入出力端子P1, P2間に接続される。バイパススイッチ34をオンにすることによって、変換器セル7が短絡される。変換器セル7が短絡することによって、変換器セル7に含まれるスイッチング素子31 p、31 nが事故時に発生する過電流から保護される。

[0032] 電圧検出器 33 は、蓄電要素 32 の両端の電圧 V_c を検出する。

図 2 (b) に示す変換器セル 7 は、フルブリッジ構成と呼ばれる回路構成を有する。この変換器セル 7 は、2つのスイッチング素子 31p1, 31n1 を直列接続して形成された第 1 の直列体と、2つスイッチング素子 31p2, 31n2 を直列接続して形成された第 2 の直列体と、蓄電要素 32 と、バイパススイッチ 34 と、電圧検出器 33 とを備える。第 1 の直列体と、第 2 の直列体と、蓄電要素 32 とが並列接続される。

[0033] スwitching素子 31p1 とスイッチング素子 31n1 との midpoint と、スイッチング素子 31p2 とスイッチング素子 31n2 との midpoint とを変換器セル 7 の入出力端子 P1, P2 とする。スイッチング素子 31p1, 31n1, 31p2, 31n2 のスイッチング動作により蓄電要素 32 の両端電圧、または零電圧を出力する。

[0034] バイパススイッチ 34 は、入出力端子 P1, P2 間に接続される。バイパススイッチ 34 をオンにすることによって、変換器セル 7 が短絡される。変換器セル 7 が短絡することによって、変換器セル 7 に含まれる各素子が事故時に発生する過電流から保護される。

[0035] 電圧検出器 33 は、蓄電要素 32 の両端の電圧 V_c を検出する。

図 2 (a) および図 2 (b) において、スイッチング素子 31p, 31n, 31p1, 31n1, 31p2, 31n2 は、例えば、IGBT (Insulated Gate Bipolar Transistor)、GCT (Gate Commutated Turn-off) サイリスタなどの自己消弧型の半導体スイッチング素子に FWD (Freewheeling Diode) が逆並列に接続されて構成される。

[0036] 図 2 (a) および図 2 (b) において、蓄電要素 32 には、フィルムコンデンサなどのキャパシタが主に用いられる。蓄電要素 32 は、以降の説明では、キャパシタと呼称することもある。

[0037] 以降では、変換器セル 7 を図 2 (a) に示すハーフブリッジセルの構成とし、スイッチング素子として半導体スイッチング素子、蓄電要素としてキャ

パシタを用いた場合を例に説明する。しかし、電力変換器 2 を構成する変換器セル 7 を図 2 (b) に示すフルブリッジ構成としてもよい。また、上記で示した構成以外の変換器セル、例えば、クランプトダブルセルと呼ばれる回路構成などを適用した変換器セルを用いてもよく、スイッチング素子および蓄電要素も上記のものに限定するものではない。

[0038] (制御装置)

図 3 は、実施の形態 1 の制御装置 3 の内部構成を表わす図である。

[0039] 制御装置 3 は、スイッチング制御部 501 と、バイパス制御部 510 とを備える。

スイッチング制御部 501 は、変換器セル 7 のスイッチング素子 31p, 31n のオン、オフを制御する。

[0040] バイパス制御部 510 は、アーム内の変換器セル 7 の故障を検知すると、アーム内の故障が生じた変換器セル 7 のバイパススイッチ 34 をオンにすることによって、故障が生じた変換器セル 7 を過電流から保護する。

[0041] スwitching制御部 501 は、U相基本制御部 502U と、U相上アーム制御部 503UP と、U相下アーム制御部 503UN と、V相基本制御部 502V と、V相上アーム制御部 503VP と、V相下アーム制御部 503VN と、W相基本制御部 502W と、W相上アーム制御部 503WP と、W相下アーム制御部 503WN とを備える。

[0042] 以下の説明では、U相基本制御部 502U、V相基本制御部 502V、およびW相基本制御部 502W を総称して基本制御部 502 と記載する。U相上アーム制御部 503UP、U相下アーム制御部 503UN、V相上アーム制御部 503VP、V相下アーム制御部 503VN、W相上アーム制御部 503WP、およびW相下アーム制御部 503WN を総称してアーム制御部 503 と記載する。

[0043] 図 4 は、基本制御部 502 の構成を表わす図である。

基本制御部 502 は、アーム電圧指令生成部 601 と、キャパシタ電圧指令生成部 602 とを備える。

[0044] アーム電圧指令生成部601は、上アームのアーム電圧指令値 k_{refp} と、下アームのアーム電圧指令値 k_{refn} とを算出する。以下の説明では、 k_{refp} と k_{refn} とを総称して k_{ref} と記載する。

[0045] キャパシタ電圧指令生成部602は、上アームに含まれるN個の変換器セル7のキャパシタ32のキャパシタ指令電圧値 V_{crefp} を算出する。キャパシタ電圧指令生成部602は、下アームに含まれるN個の変換器セル7のキャパシタ32のキャパシタ指令電圧値 V_{crefn} を算出する。たとえば、キャパシタ指令電圧値 V_{crefp} は、上アームの変換器セル7のキャパシタ32の平均電圧とし、キャパシタ指令電圧値 V_{crefn} は、下アームの変換器セル7のキャパシタ32の平均電圧とする。以下の説明では、 V_{crefp} と V_{crefn} とを総称して V_{cref} と記載する。

[0046] アーム電圧指令生成部601は、交流電流制御部603と、循環電流算出部604と、循環電流制御部605と、指令分配部606とを備える。

[0047] 交流電流制御部603は、検出された交流電流 I_{ac} と設定された交流電流指令値 I_{acref} との偏差が0になるように交流制御指令値 V_{cp} を算出する。

[0048] 循環電流算出部604は、上アームのアーム電流 I_{armp} と、下アームのアーム電流 I_{armn} とに基づいて、1つのレグ回路4に流れる循環電流 I_z を計算する。循環電流は、複数のレグ回路4の間を循環する電流である。例えば、1つのレグ回路4に流れる循環電流 I_z は、以下の式によって計算できる。

$$I_{dc} = (I_{pu} + I_{pv} + I_{pw} + I_{nu} + I_{nv} + I_{nw}) / 2 \quad \cdots (1)$$

$$I_z = (I_{armp} + I_{armn}) / 2 - I_{dc} / 3 \quad \cdots (2)$$

循環電流制御部605は、循環電流 I_z を設定された循環電流指令値 I_{zref} 、例えば0に追従制御するための循環制御指令値 V_{zp} を算出する。

[0050] 指令分配部606は、交流制御指令値 V_{cp} と、循環制御指令値 V_{zp} と、直流電圧指令値 V_{dcref} と、中性点電圧 V_{sn} と、交流電圧 V_{ac} と

を受ける。電力変換器 2 の交流側が変圧器 1 3 を介して交流回路 1 2 に接続されているため、中性点電圧 V_{sn} は、直流回路 1 4 の直流電源の電圧により求めることができる。直流電圧指令値 $V_{dc\ ref}$ は、直流出力制御により与えられても、一定値でもよい。

[0051] 指令分配部 6 0 6 は、これらの入力に基づいて、上アーム、および下アームがそれぞれ出力分担する電圧を算出する。指令分配部 6 0 6 は、算出した電圧から上アーム、下アーム内のインダクタンス成分による電圧降下分をそれぞれ差し引くことによって、上アームのアーム電圧指令値 $k_{ref\ p}$ 、および下アームのアーム電圧指令値 $k_{ref\ n}$ を決定する。

[0052] 決定された上アームのアーム電圧指令値 $k_{ref\ p}$ 、および下アームのアーム電圧指令値 $k_{ref\ n}$ は、交流電流 I_{ac} を交流電流指令値 $I_{ac\ ref}$ に追従させ、循環電流 I_z を循環電流指令値 $I_{z\ ref}$ に追従させ、直流電圧 V_{dc} を直流電圧指令値 $V_{dc\ ref}$ に追従させるとともに、交流電圧 V_{ac} をフィードフォワード制御する出力電圧指令となる。

[0053] 基本制御部 5 0 2 は、上アームのアーム電流 $I_{arm\ p}$ と、下アームのアーム電流 $I_{arm\ n}$ と、上アームのアーム電圧指令値 $k_{ref\ p}$ と、下アームのアーム電圧指令値 $k_{ref\ n}$ と、上アームのキャパシタ指令電圧値 $V_{c\ ref\ p}$ と、下アームのキャパシタ指令電圧値 $V_{c\ ref\ n}$ とを出力する。

[0054] 図 5 は、アーム制御部 5 0 3 の構成を表わす図である。

アーム制御部 5 0 3 は、変換器セル 7 の故障を検知すると、故障により増大するアーム電流の高調波成分の割合を抑制するようにアーム内の健全変換器セルを制御する。より、具体的には、アーム制御部 5 0 3 は、故障により増大するアーム電流の高調波成分を抑制するための高調波抑制制御出力値に基づいて、アーム内の健全変換器セルを制御する。

[0055] アーム制御部 5 0 3 は、健全セル計算部 2 0 3 2 と、アーム高調波電流抑制制御部 2 0 4 と、抑制制御補正部 2 0 3 9 と、 N_{cell} 個の個別セル制御部 2 0 2 とを備える。

[0056] 健全セル計算部 2 0 3 2 は、アーム内の N_{cell} 個の変換器セル 7 から

送られるセル健全判定信号 c_n を加算することによって、アーム内の健全変換器セルの総数を表わす健全セルの総数 s_c を出力する。

[0057] アーム高調波電流抑制制御部 204 は、アーム電流 i_{arm} に基づいて、高調波電流抑制制御出力値 r_{ica} を出力する。

[0058] 図 6 は、実施の形態 1 のアーム高調波電流抑制制御部 204 の内部構成を示す制御ブロック図である。

[0059] アーム高調波電流抑制制御部 204 は、高調波電流抽出部 2041 と、高調波電流制御部 2042 と、故障セル有無判定部 2043 と、信号切替器 2044 とを備える。

[0060] 高調波電流抽出部 2041 は、アームを流れるアーム電流 i_{arm} に含まれる高調波電流成分 i_h を抽出する。たとえば、抽出する高調波電流成分 i_h は、変換器セル 7 のスイッチング周波数 f_x の周波数成分、 f_x の整数倍の周波数成分 f_y 、および f_x および f_y の側帯波の周波数 f_z の周波数成分を含むようにすることができる。あるいは、抽出する高調波電流成分 i_h は、交流回路 12 の交流電流の基本波の周波数（スイッチング周波数） f_1 の k_1 倍、 k_2 倍、または k_3 倍の周波数成分とすることもできる。高調波電流抽出部 2041 は、故障変換器セルのバイパスに伴い増大する高調波電流成分 i_h を抽出することができる。

[0061] 高調波電流制御部 2042 は、抽出された高調波電流成分 i_h を抑制するための抑制制御値 r_{ic} を出力する。抑制制御値 r_{ic} は、抽出された高調波電流成分 i_h を完全に零にするものである必要はない。たとえば、高調波電流制御部 2042 は、比例制御に従って、抑制制御値 r_{ic} を出力する。

[0062] 故障セル有無判定部 2043 は、アーム内の N_{cell} 個の変換器セル 7 からセル健全判定信号 c_n を受けて、故障有無判定信号 d_m を出力する。アーム内に故障変換器セルが少なくとも 1 つ存在するときには、故障有無判定信号 d_m が「1」となる。アーム内に故障変換器セルが存在しないときには、故障有無判定信号 d_m が「0」となる。

[0063] 信号切替器 2044 は、抑制制御値 r_{ic} と、零電圧を表わす零信号とを

受ける。信号切替器2044は、故障有無判定信号 d_m によって選択される信号を出力する。アーム内に故障変換器セルが少なくとも1つ存在するときには、故障有無判定信号 d_m が「1」となり、抑制制御値 r_{ic} が、高調波電流抑制制御出力値 r_{ica} として出力される。アーム内に故障変換器セルが存在しないときには、故障有無判定信号 d_m が「0」となり、零信号が高調波電流抑制制御出力値 r_{ica} として出力される。

[0064] 再び、図5を参照して、抑制制御補正部2039は、高調波電流抑制制御出力値 r_{ica} に基づいて、アーム電圧指令値 k_{ref0} を補正し、補正アーム電圧指令値 k_{ref} を出力する。

[0065] 抑制制御補正部2039は、加算器251と、除算器253と、乗算器252とを備える。

[0066] 加算器251は、基本制御部502から出力されるアーム電圧指令値 k_{ref0} と、高調波電流抑制制御出力値 r_{ica} とを加算することによって、抑制アーム電圧指令値 k_{refa} を出力する。

[0067] 除算器253は、アーム内の変換器セルの総数 N_{cell} をアーム内の健全変換器セルの総数 s_c で除算することによって、換算係数 K_X を出力する。 $K_X \geq 1$ である。

[0068] 乗算器252は、抑制アーム電圧指令値 k_{refa} と、換算係数 K_X とを乗算することによって、補正アーム電圧指令値 k_{ref} を出力する。つまり、抑制アーム電圧指令値 k_{refa} が、 N_{cell}/s_c 倍に増幅される。

[0069] 個別セル制御部202は、対応する変換器セル7を個別に制御する。個別セル制御部202は、基本制御部502からアーム電流 I_{arm} 、およびキャパシタ指令電圧値 V_{cref} を受け、抑制制御補正部2039から補正アーム電圧指令値 k_{ref} を受ける。

[0070] 個別セル制御部202は、対応する変換器セル7から、キャパシタ電圧 V_c およびセル健全判定信号 c_n を受ける。変換器セル7が健全な状態のときにセル健全判定信号は「1」となり、変換器セル7が故障状態のときにセル健全判定信号は「0」となる。個別セル制御部202は、対応する変換器セ

ル7のゲート信号 g_a を生成して、対応する変換器セル7へ出力する。

[0071] 図7は、個別セル制御部202の構成を表わす図である。

個別セル制御部202は、個別セルバランス制御部2021と、PWM変調部2022と、信号切替器2023と、加算器2051とを備える。

[0072] 個別セルバランス制御部2021は、キャパシタ指令電圧値 V_{cref} と、対応する変換器セル7のキャパシタ電圧 V_c と、アーム電流 I_{arm} とに基づいて、キャパシタ電圧 V_c がキャパシタ指令電圧値 V_{cref} と一致するように個別セルバランス制御出力 dk_{refc} を出力する。たとえば、個別セルバランス制御部2021は、 V_{cref} と V_c との差分にゲイン K を乗算した結果に基づいて、個別セルバランス制御出力 dk_{refc} を生成することができる。

[0073] 加算器2051は、個別セルバランス制御出力 dk_{refc} と、補正アーム電圧指令値 k_{ref} とを加算する。加算結果が、セル電圧指令値 k_{refc} として出力される。

[0074] PWM変調部2022は、キャリア基準位相 CRP およびデッドタイム DT をパラメータとして、セル電圧指令値 k_{refc} を位相シフトPWM方式で変調することによって、PWM変調信号を出力する。PWM変調部2022は、対応する変換器セル7の構成に応じた変調をする。変換器セル7の構成において、出力されるPWM変調信号の数 n も増減する。例えば、ハーフブリッジセルの場合は $n=2$ 、フルブリッジセルの場合は $n=4$ となる。

[0075] 1つのアームの中の変換器セル7の数が N_{cell} のときに、1つのアーム中において各変換器セル7のPWM変調部2022に $360^\circ / N_{cell}$ ずつ異なる位相が割り振られることによって、1つのアーム内において N_{cell} 個のPWMのキャリアの位相の間隔が等間隔となる。これにより、各変換器セル7の出力電圧の高調波成分を相殺し、1つのアームの出力電圧の等価スイッチング周波数を高周波化することができる。但し、変換器セル7に故障が発生して、故障変換器セル7の出力電圧が零となると、各変換器セル7の出力電圧の高調波成分の相殺ができなくなる。その結果、アームの

出力電圧に各変換器セル 7 の出力電圧の高調波成分が残留するようになる。

[0076] 信号切替器 2023 は、PWM 変調信号と、零電圧を表わす零信号とを受ける。信号切替器 2023 は、セル健全判定信号 c_n によって選択される信号を出力する。変換器セル 7 が健全な状態のときには、セル健全判定信号 c_n が「1」となり、PWM 変調信号が出力される。変換器セル 7 が故障状態のときには、セル健全判定信号 c_n が「0」となり、零信号が出力される。信号切替器 2023 から出力された信号は、ゲート信号 g_a として、対応する変換器セル 7 のスイッチング素子 31p、31n のゲートドライバに送られることによって、対応する変換器セル 7 のスイッチング素子 31p、31n がスイッチング制御される。

[0077] (制御装置 3 の動作)

以下では、すべての変換器セル 7 が健全な状態のときと、1 つ以上の変換器セル 7 が故障状態のときのそれぞれにおける、制御装置 3 の動作を説明する。

[0078] (アーム内の全変換器セル 7 が健全な場合の動作)

アーム内の全変換器セル 7 が健全な状態のときの制御装置 3 の動作について説明する。

[0079] アーム内のすべての変換器セル 7 が健全な状態のときには、アーム内のすべての変換器セル 7 のセル健全判定信号 c_n は「1」となる。これによって、アーム高調波電流抑制制御部 204 内の故障セル有無判定部 2043 から出力される故障有無判定信号 d_m が「0」となる。その結果、信号切替器 2044 は、零信号を高調波電流抑制制御出力値 r_{ica} として出力する。

[0080] 加算器 251 は、アーム電圧指令値 k_{ref0} を抑制アーム電圧指令値 k_{refa} として出力する。除算器 253 から出力される換算係数 K_X は「1」となる。したがって、補正アーム電圧指令値 k_{ref} は、アーム電圧指令値 k_{ref0} と同じ値となる。

[0081] 個別セル制御部 202 内の加算器 2051 は、アーム電圧指令値 k_{ref0} と、個別セルバランス制御出力 $d_{k_{refc}}$ とを加算して、セル電圧指令

値 k_{refc} を出力する。個別セル制御部 202 内の PWM 変調部 2022 は、セル電圧指令値 k_{refc} に基づいて、PWM 変調信号を出力する。個別セル制御部 202 内の信号切替器 2023 は、セル健全判定信号 cn が「1」なので、PMM 変調信号をゲート信号 ga として出力する。

[0082] (アーム内に故障した変換器セル 7 が含まれる場合の動作)

アーム内に故障した変換器セル 7 が含まれる場合の動作について説明する。

[0083] アーム内に故障した変換器セル 7 が含まれる場合には、アーム高調波電流抑制制御部 204 内の故障セル有無判定部 2043 から出力される故障有無判定信号 dm が「1」となる。その結果、信号切替器 2044 は、抑制制御値 ric を高調波電流抑制制御出力値 $rica$ として出力する。

[0084] 加算器 251 は、アーム電圧指令値 k_{ref0} と、高調波電流抑制制御出力値 $rica$ とを加算することによって、抑制アーム電圧指令値 k_{refa} を出力する。

[0085] 除算器 253 は、アーム内の変換器セルの総数 N_{cell} をアーム内の健全変換器セルの総数 s_c で乗算することによって、換算係数 K_X を出力する。

[0086] 乗算器 252 は、抑制アーム電圧指令値 k_{refa} と、換算係数 K_X とを乗算することによって、補正アーム電圧指令値 k_{ref} を出力する。

[0087] 個別セル制御部 202 内の加算器 2051 は、補正アーム電圧指令値 k_{ref} と、個別セルバランス制御出力 dk_{refc} とを加算して、セル電圧指令値 k_{refc} を出力する。個別セル制御部 202 内の PWM 変調部 2022 は、セル電圧指令値 k_{refc} に基づいて、PWM 変調信号を出力する。

[0088] 健全変換器セルに対応する個別セル制御部 202 内の信号切替器 2023 は、セル健全判定信号 cn が「1」なので、PMM 変調信号をゲート信号 ga として出力する。故障変換器セルに対応する個別セル制御部 202 内の信号切替器 2023 は、セル健全判定信号 cn が「0」なので、零信号をゲート信号 ga として出力する。

[0089] 以上の動作により、故障変換器セルがバイパスされることによって増大したアーム高調波電流を抑制することができる。その結果、一部の変換器セル 7 のキャパシタ電圧が保護レベルを逸脱することによる電力変換装置 1 の保護停止をすることなく、電力変換装置 1 の継続運転が可能となる。

[0090] (制御装置 3 のハードウェア構成)

図 8 は、制御装置 3 のハードウェア構成の一例を表わす図である。

[0091] 制御装置 3 は、いわゆるデジタルリレー装置と同様の構成を有する。制御装置 3 は、A/D (アナログ-デジタル) 変換部 530 と、演算処理部 535 と、I/O (Input and Output) 部 543 と、整定および表示部 547 とを備える。

[0092] A/D 変換部 530 の前段に、アーム電流検出器 9A、9B、交流電圧検出器 10、交流電流検出器 16、直流電圧検出器 11B、および電圧検出器 33 からの入力信号を、制御装置 3 の内部での信号処理に適した電圧レベルに変換するための複数の変成器 (不図示) が設けられていてもよい。

[0093] A/D 変換部 530 は、アナログフィルタ 531 と、A/D 変換器 532 とを含む。アナログフィルタ 531 は、A/D 変換の際の折返し誤差を除去するために設けられたローパスフィルタである。A/D 変換器 532 は、アナログフィルタ 531 を通過した信号をデジタル値に変換する。

[0094] 図 8 では、A/D 変換部 530 の入力は 1 チャンネルのみ代表的に示されているが、実際には、各検出器からの信号を受けるために多入力構成となっている。したがって、より詳細には、A/D 変換部 530 は、複数のアナログフィルタ 531 と、複数のアナログフィルタ 531 を通過した信号を選択するためのマルチプレクサ (不図示) とを含む。

[0095] 演算処理部 535 は、CPU (Central Processing Unit) 536 と、メモリ 537 と、バスインターフェース 538、539 と、これらを接続するバス 540 とを含む。CPU 536 は、制御装置 3 の全体の動作を制御する。メモリ 537 は、CPU 536 の主記憶として用いられる。さらに、メモリ 537 は、フラッシュメモリなどの不揮発性メモリを含むことにより、プ

ログラムおよび信号処理用の設定値などを格納する。

[0096] なお、演算処理部535は、演算処理機能を有する回路によって構成されていればよく、図8の例には限定されない。たとえば、演算処理部535は、複数のCPUを備えていてもよい。また、演算処理部535は、CPUなどのプロセッサに代えて、少なくとも1つのASIC (Application Specific Integrated Circuit) によって構成されていてもよいし、少なくとも1つのFPGA (Field Programmable Gate Array) によって構成されていてもよい。もしくは、演算処理部535は、プロセッサ、ASIC、およびFPGAのうちのいずれかの組み合わせによって構成されていてもよい。

[0097] IO部543は、通信回路544と、デジタル入力回路545と、デジタル出力回路546とを含む。通信回路544は、各変換器セル7に出力するための光信号を生成する。通信回路544から出力された信号は、光中継装置555を介して変換器セル7に伝送される。デジタル入力回路545およびデジタル出力回路546は、CPU536と外部装置との間で通信を行う際のインターフェース回路である。たとえば、デジタル出力回路546は、交流回路12にトリップ信号を出力する。

[0098] 整定および表示部547は、整定値の入力および表示のためのタッチパネル548を備える。タッチパネル548は、液晶パネルのような表示装置とタッチパッドのような入力装置とを組合わせた入出力インターフェースである。タッチパネル548は、バスインターフェース539を介してバス540と接続される。

[0099] 実施の形態2.

実施の形態1では、アーム毎に高調波電流抑制制御を設ける構成とした。これに対して、実施の形態2では、全アームのアーム電流に基づいて、変換器セルを流れる電流の高調波成分を抑制する。

[0100] 図9は、実施の形態2のアーム高調波電流抑制制御部304の内部構成を示す制御ブロック図である。

[0101] アーム高調波電流抑制制御部304は、高調波電流抽出部3041と、高

調波電流制御部 3042 と、故障セル有無判定部 3043 と、信号切替器 3044 とを備える。

[0102] 高調波電流抽出部 3041 は、各相のアーム電流 I_{pu} , I_{nu} , I_{pv} , I_{nv} , I_{pw} , I_{nw} に含まれる高調波電流成分を抽出する。抽出する高調波電流成分は、交流回路 12 の交流電流の基本波の周波数（スイッチング周波数） f_1 の k_1 倍、 k_2 倍、または k_3 倍の周波数成分とする。

[0103] 高調波電流抽出部 3041 は、循環電流算出部 711 と、第 1 座標変換部 712__1, 712__2, 712__3 と、d 軸フィルタ 713__1, 713__2, 713__3 と、q 軸フィルタ 714__1, 714__2, 714__3 と、第 2 座標変換部 715__1, 715__2, 715__3 と、加算器 716__1, 716__2, 716__3 とを備える。

[0104] 循環電流算出部 711 は、レグ回路 4u, 4v, 4w にそれぞれ流れる循環電流 I_{ccu} , I_{ccv} , I_{ccw} を各相のアーム電流 I_{pu} , I_{nu} , I_{pv} , I_{nv} , I_{pw} , I_{nw} に基づいて計算する。ここで、循環電流とは、複数のレグ回路 4 の間を循環する電流である。

[0105] 循環電流算出部 711 は、U 相レグ回路 4u を流れる循環電流 I_{ccu} 、V 相レグ回路 4v を流れる循環電流 I_{ccv} 、W 相レグ回路 4w を流れる循環電流 I_{ccw} を、それぞれ以下の式で算出する。

$$[0106] \quad I_{dc} = (I_{pu} + I_{pv} + I_{pw} + I_{nu} + I_{nv} + I_{nw}) / 2 \quad \cdot \cdot \cdot (3)$$

$$I_{ccu} = (I_{pu} + I_{nu}) / 2 - I_{dc} / 3 \quad \cdot \cdot \cdot (4)$$

$$I_{ccv} = (I_{pv} + I_{nv}) / 2 - I_{dc} / 3 \quad \cdot \cdot \cdot (5)$$

$$I_{ccw} = (I_{pw} + I_{nw}) / 2 - I_{dc} / 3 \quad \cdot \cdot \cdot (6)$$

第 1 座標変換部 712__1 は、UVW 3 相の循環電流成分 I_{ccu} 、 I_{ccv} 、 I_{ccw} を、電力変換器 2 から出力される交流電流の周波数 f_1 の k_1 倍の周波数で回転する dq 2 相座標上に変換する。変換された I_{cd1} は有効成分、 I_{cq1} は無効成分で、いずれも直流量となる。

[0107] d 軸フィルタ 713__1 は、 I_{cd1} の直流以外の成分の除去して、F I

$c d 1$ を出力する。 q 軸フィルタ 714_1 は、 $l c q 1$ の直流以外の成分の除去して、 $F l c q 1$ を出力する。

[0108] 第2座標変換部 715_1 は、2相の直流成分 $F l c d 1$ 、 $F l c q 1$ を、3相の電流成分 $l u 1$ 、 $l v 1$ 、 $l w 1$ に変換する。

[0109] 第1座標変換部 712_2 は、 $U V W$ 3相の循環電流成分 $l c c u$ 、 $l c c v$ 、 $l c c w$ を、電力変換器2から出力される交流電流の周波数 $f 1$ の k 2倍の周波数で回転する $d q 2$ 相座標上に変換する。変換された $l c d 2$ は有効成分、 $l c q 2$ は無効成分で、いずれも直流量となる。

[0110] d 軸フィルタ 713_2 は、 $l c d 2$ の直流以外の成分の除去して、 $F l c d 2$ を出力する。 q 軸フィルタ 714_2 は、 $l c q 2$ の直流以外の成分の除去して、 $F l c q 2$ を出力する。

[0111] 第2座標変換部 715_2 は、2相の直流成分 $F l c d 2$ 、 $F l c q 2$ を、3相の電流成分 $l u 2$ 、 $l v 2$ 、 $l w 2$ に変換する。

[0112] 第1座標変換部 712_3 は、 $U V W$ 3相の循環電流成分 $l c c u$ 、 $l c c v$ 、 $l c c w$ を、電力変換器2から出力される交流電流の周波数 $f 1$ の k 3倍の周波数で回転する $d q 2$ 相座標上に変換する。変換された $l c d 3$ は有効成分、 $l c q 3$ は無効成分で、いずれも直流量となる。

[0113] d 軸フィルタ 713_3 は、 $l c d 3$ の直流以外の成分の除去して、 $F l c d 3$ を出力する。 q 軸フィルタ 714_3 は、 $l c q 3$ の直流以外の成分の除去して、 $F l c q 3$ を出力する。

[0114] 第2座標変換部 715_3 は、2相の直流成分 $F l c d 3$ 、 $F l c q 3$ を、3相の電流成分 $l u 3$ 、 $l v 3$ 、 $l w 3$ に変換する。

[0115] 加算器 $716-1$ は、 $l u 1$ と、 $l u 2$ と、 $l u 3$ とを加算して、 U 相高調波電流成分 $l h u$ を出力する。加算器 $716-2$ は、 $l v 1$ と、 $l v 2$ と、 $l v 3$ とを加算して、 V 相高調波電流成分 $l h v$ を出力する。加算器 $716-3$ は、 $l w 1$ と、 $l w 2$ と、 $l w 3$ とを加算して、 W 相高調波電流成分 $l h w$ を出力する。

[0116] 高調波電流制御部 3042 は、抽出された高調波電流成分 $l h u$ 、 $l h v$

、 I_{hw} をそれぞれ抑制するためのU相抑制制御値 r_{icu} 、V相抑制制御値 r_{icv} 、W相抑制制御値 r_{icw} を出力する。たとえば、高調波電流制御部3042は、比例制御に従って、抑制制御値 r_{icu} 、 r_{icv} 、 r_{icw} を出力する。

[0117] 故障セル有無判定部3043は、全アーム内の $6 \times N_{cell}$ 個の変換器セル7からセル健全判定信号 cn を受けて、故障有無判定信号 dm を出力する。全アーム内に故障変換器セルが少なくとも1つ存在するときには、故障有無判定信号 dm が「1」となる。全アーム内に故障変換器セルが存在しないときには、故障有無判定信号 dm が「0」となる。

[0118] 信号切替器3044は、抑制制御値 r_{icu} 、 r_{icv} 、 r_{icw} と、零電圧を表わす零信号とを受ける。信号切替器3044は、故障有無判定信号 dm によって選択される信号を出力する。全アーム内に故障変換器セルが少なくとも1つ存在するときには、故障有無判定信号 dm が「1」となり、抑制制御値 r_{icu} 、 r_{icv} 、 r_{icw} が、高調波電流抑制制御出力値 r_{icau} 、 r_{icav} 、 r_{icaw} として出力される。全アーム内に故障変換器セルが存在しないときには、故障有無判定信号 dm が「0」となり、零信号が高調波電流抑制制御出力値 r_{icau} 、 r_{icav} 、 r_{icaw} として出力される。

[0119] U相高調波抑制制御出力値 r_{iacu} は、U相上アーム制御部503UPと、U相下アーム制御部503UNに送られる。U相上アーム制御部503UPおよびU相下アーム制御部503UNの図5に示す加算器251は、U相高調波抑制制御出力値 r_{iacu} と、アーム電圧指令値 k_{ref0} とを加算する。図5に示すその他の構成要素の動作は、実施の形態1で説明したものと同様なので、説明は繰り返さない。

[0120] V相高調波抑制制御出力値 r_{iacv} は、V相上アーム制御部503VPと、V相下アーム制御部503VNに送られる。V相上アーム制御部503VPおよびV相下アーム制御部503VNの図5に示す加算器251は、V相高調波抑制制御出力値 r_{iacv} と、アーム電圧指令値 k_{ref0} とを加

算する。図5に示すその他の構成要素の動作は、実施の形態1で説明したものと同様なので、説明は繰り返さない。

[0121] W相高調波抑制制御出力値 r_{iacw} は、W相上アーム制御部503WPと、W相下アーム制御部503WNに送られる。W相上アーム制御部503WPおよびW相下アーム制御部503WNの図5に示す加算器251は、W相高調波抑制制御出力値 r_{iacw} と、アーム電圧指令値 k_{ref0} とを加算する。図5に示すその他の構成要素の動作は、実施の形態1で説明したものと同様なので、説明は繰り返さない。

[0122] なお、上記の説明では、3つの周波数 $k_1 \times f_1$ 、 $k_2 \times f_1$ 、 $k_3 \times f_1$ を用いたが、これに限定するものではない。任意の個数の f_1 の倍数の周波数を用いてもよい。また、1つの周波数 ($1 \times f_1$) だけを用いてもよい。

[0123] 実施の形態3.

変換器セル7が故障した場合に、アーム電流 i_{arm} の高調波成分が増大し、健全な変換器セル7において、キャパシタ電圧のアンバランスが生じる恐れがあるのは、電力変換器2の交流出力電流および直流出力電流が小さく、アーム電流の実効値が小さい場合である。

[0124] 個別セルバランス制御は、アーム電流の実効値が大きい場合には、十分効果を奏するが、アーム電流の実効値が小さい場合には、個別セルバランス制御が十分な効果を奏さない場合がある。

[0125] しかしながら、交流出力電力および直流出力電力は上位の指令により決定されるため、交流出力電流および直流出力電流を自由に設定することはできない。また、直流成分および交流の基本波成分の循環電流は、基本的に変換器セル7のキャパシタ電圧の各相の平均値のバランス制御、または上アームと下アームの平均値のバランス制御に使用されるため、自由度がない。

[0126] そこで、実施の形態3では、アーム内で各変換器セル7のキャパシタ電圧のバランスが取れないような電力変換器2の交流出力電流および直流出力電流が小さい場合には、電力変換器2から出力される電流の周波数と異なる周

波数の電流を電力変換器 2 の内部で循環させる。これによって、アーム電流の実効値が大きくなるので、個別セルバランス制御が十分効果を奏し、変換器セル 7 の間のアンバランスが解消される。ここで、電力変換器 2 から出力される電流の周波数と異なる周波数の電流とは、直流電流および交流回路 1 2 から出力される交流電流（基本波の電流）以外の電流である。

[0127] 図 10 は、実施の形態 3 の制御装置 3 の構成を表わす図である。

実施の形態 3 の制御装置 3 は、実施の形態 1 の制御装置 3 と同様に、スイッチング制御部 501 およびバイパス制御部 510 を備えるととともに、セルバランス用循環電流制御部 610 を備える。

[0128] セルバランス用循環電流制御部 610 は、複数のアームのうちのいずれかのアームの変換器セル 7 の故障を検知すると、アーム電流 I_{arm} の実効値を増加させるために、電力変換器 2 から出力される電流の周波数とは異なる周波数の電流を電力変換器 2 の内部で循環させる。

[0129] 図 11 は、セルバランス用循環電流制御部 610 の構成を表わす図である。

セルバランス用循環電流制御部 610 は、第 1 座標変換部 611 と、補償器 612 と、第 2 座標変換部 613 とを備える。

[0130] 第 1 座標変換部 611 は、UVW 3 相の循環電流成分 I_{zu} 、 I_{zv} 、 I_{zw} を、電力変換器 2 から出力される電流の周波数とは異なる周波数 θ で回転する dq 2 相座標上に変換する。変換された I_{zd} は有効成分、 I_{zq} は無効成分で、いずれも直流量となる。

[0131] 補償器 612 は、2 相の循環電流成分 I_{zd} 、 I_{zq} が、2 相に換算された循環電流指令成分 I_{zdref} 、 I_{zqref} に追従するよう 2 相の直流電圧指令成分 V_{zdref} 、 V_{zqref} を出力する。

[0132] 第 2 座標変換部 613 は、補償器 612 が求めた 2 相の直流電圧指令成分 V_{zdref} 、 V_{zqref} を、3 相の直流電圧指令循環電流成分 V_{dccu} 、 V_{dccv} 、 V_{dccw} に変換する。 V 直流電圧指令循環電流成分 $dccu$ 、 V_{dccv} 、 V_{dccw} は、それぞれ U 相基本制御部 502 U、V 相

基本制御部 502V、W相基本制御部 502Wのアーム電圧指令生成部 601に送られる。以下の説明では、 $V_{dccc u}$ 、 $V_{dccc v}$ 、 $V_{dccc w}$ を総称して V_{dccc} と記載する。

[0133] 図12は、実施の形態3のアーム電圧指令生成部 601の構成を表わす図である。

指令分配部 606は、実施の形態1と同様に、交流制御指令値 V_{cp} 、循環制御指令値 V_{zp} と、直流電圧指令値 V_{dcref} と、中性点電圧 V_{sn} と、交流電圧 V_{ac} を受けるとともに、直流電圧指令循環電流成分 V_{dccc} を受ける。

[0134] 指令分配部 606は、実施の形態1と同様に、これらの入力に基づいて、上アームおよび下アームがそれぞれ出力分担する電圧を算出する。指令分配部 606は、算出した電圧から上アーム、および下アーム内のインダクタンス成分による電圧降下分をそれぞれ差し引くことによって、上アームのアーム電圧指令値 $k_{ref p}$ および下アームのアーム電圧指令値 $k_{ref n}$ を決定する。

[0135] 本実施の形態によって、アーム電流 I_{arm} の実効値が増加するので、セル電圧指令値を構成する基本波が大きくなる。その結果、個別セルバランス制御が十分効果を奏し、変換器セル7の間のアンバランスが解消される。

[0136] 実施の形態4.

本実施の形態では、変圧器13は、変圧比可変の変圧器とする。変圧比可変の変圧器は、たとえば、タップ切替機能付き変圧器などで実現される。

[0137] 交流出力電力および直流出力電力が上位の指令により決定されるため、交流出力電流および直流出力電流を自由に設定することができない。

[0138] 電力変換装置1は、変圧器13を介して交流回路12に連系されるので、変圧器13の変圧比を変化させることによって、交流出力電力および直流出力電力に影響を与えずに、交流出力電流 V_{ac} を変化させることができる。これによって、アーム電流 I_{arm} の実効値を増加させることができるので、変換器セル7間のアンバランスを解消することができる。

[0139] 図13は、実施の形態4の制御装置3の構成を表わす図である。

実施の形態4の制御装置3は、実施の形態1と同様にスイッチング制御部501およびバイパス制御部510を備えるととともに、変圧器制御部504を備える。

[0140] 変圧器制御部504は、複数のアームのうちのいずれかのアームの変換器セル7の故障を検知すると、アーム電流 I_{arm} の実効値を増加させるために、変圧器13の変圧比を変化させる。具体的には、変圧器13の交流回路12側の電圧 V_1 と、電力変換装置1側の電圧 V_2 との比 $N(V_2/V_1)$ を小さくすることによって、交流回路12から電力変換装置1へ流れる交流電流を増加させる。これによって、アーム電流 I_{arm} の実効値が増加するので、セル電圧指令値を構成する基本波が大きくなる。その結果、高調波の影響を低減することができる。

[0141] 実施の形態5.

図14は、実施の形態5の電力変換装置1Aの構成を表わす図である。

[0142] 実施の形態5の電力変換装置1Aが、実施の形態1の電力変換装置1Aと相違する点は、実施の形態5の電力変換装置1Aの電力変換器2Aの各アームが、冗長変換器セル(RSM)7aを備える点である。冗長変換器セル7aの構成は、図2(a)および(b)に示す変換器セル7の構成と同様である。

[0143] 各アームの冗長変換器セル7aは、各アーム内のいずれかの変換器セル7に故障が生じる前において、バイパスされている。したがって、この期間においては、冗長変換器セル7aは、変換動作をしない。

[0144] 各アームの冗長変換器セル7aは、各アーム内のいずれかの変換器セル7に故障が生じた後は、バイパスが解除される。したがって、この期間においては、冗長変換器セル7aは、故障が生じた変換器セル7の代わりに、変換動作をする。

[0145] バイパス制御部510は、アーム内のいずれかの変換器セル7に故障が生じる前に、そのアーム内の冗長変換器セル7aのバイパススイッチ34をオ

ンにする。バイパス制御部 510 は、アーム内のいずれかの変換器セル 7 に故障が生じた後は、そのアーム内の冗長変換器セル 7a のバイパススイッチ 34 をオフにする。

[0146] 以上のように、本実施の形態では、各アーム内のいずれかの変換器セル 7 に故障が生じた後は、冗長変換器セル 7a は、故障が生じた変換器セル 7 の代わりに、変換動作をする。これによって、変換器セル 7 が故障した場合でも、1つのアーム中において動作する変換器セルの個数が変化しないので、変換器セルの出力電圧の高調波成分を相殺することができる。

[0147] なお、アーム内の冗長変換器セル 7a の数は、1個に限定されるものではなく、複数個であってもよい。また、アーム内の冗長変換器セル 7a は、固定されていなくてもよい。故障が生じていない複数の変換器セルの中から冗長変換器セルが一定の周期ごとに、順番に、あるいはランダムに選択されるものとしてもよい。

[0148] (変形例)

本発明は、上記の実施形態に限定されるものではなく、たとえば、以下のような変形例も含まれる。

[0149] (1) 電力変換器 2 の構成

上記の実施形態では、電力変換器 2 は、ダブルスター型と呼ばれる構成を有する。電力変換器 2 は、主に H V D C (High Voltage Direct Current) 送電用の交直変換器に使われる。上記の実施形態で説明した電力変換器の制御は、他の構成の電力変換器にも適用できる。

[0150] 図 15 は、電力変換装置 1B の一部の構成を表わす図である。

電力変換装置 1B の電力変換器 2B は、シングルデルタ型と呼ばれる構成を有する。電力変換器 2B は、主に無効電力補償装置に使用される。

[0151] 図 16 は、電力変換装置 1C の一部の構成を表わす図である。

電力変換装置 1C の電力変換器 2C は、シングルスター型と呼ばれる構成である。電力変換器 2C も、主に無効電力補償装置に使用される。

[0152] 上記の実施形態で説明したような変換器セル 7 の故障による生じる高調波

を抑制する方式は、電力変換器 2 B および 2 C においても効果を奏する。出力が交流側のみである電力変換器 2 C では、実施の形態 2 で説明した循環電流は、基本波成分以外の周波数の電流でよい。例えば、直流成分の循環電流を流してもよい。

[0153] (2) 上記の実施形態では、三角波比較による PWM 変調方式を例に説明したが、キャリアが鋸波の鋸波比較による PWM 変調方式としてもよく、キャリアを制限するものではない。また、空間電圧ベクトルによる PWM 変調方式の場合も同様の効果を奏するような機能を付加することによって、変換器セルに故障が生じた場合においても電力変換装置の運転を継続することができる。

[0154] (3) 循環電流制御用の変換器セル

アーム内に通常の変換器セルと、循環電流制御用の変換器セルとが含まれる場合には、基本制御部の構成が、図 4 に示すものと相違する。

[0155] 図 17 は、変形例の基本制御部 502A の構成を表わす図である。

図 17 の基本制御部 502A が、図 4 の基本制御部 502 と相違する点は、基本制御部 60 から出力される循環制御指令値 V_{zp} が指令分配部 606A に出力されない。

[0156] 指令分配部 606A は、交流制御指令値 V_{cp} と、直流電圧指令値 V_{dc_ref} と、中性点電圧 V_{sn} と、交流電圧 V_{ac} とを受ける。指令分配部 606 は、これらの入力に基づいて、上アーム、および下アームがそれぞれ出力分担する電圧を算出する。指令分配部 606 は、算出した電圧から上アーム、下アーム内のインダクタンス成分による電圧降下分をそれぞれ差し引くことによって、上アームのアーム電圧指令値 k_{refp} 、および下アームのアーム電圧指令値 k_{refn} を決定する。アーム電圧指令値 k_{refp} 、および下アームのアーム電圧指令値 k_{refn} によって、実施の形態 1 で説明したようにアーム内の通常の変換器セルを制御する信号が生成される。

[0157] 一方、図示しない制御ブロックが、基本制御部 60 から出力される循環制御指令値 V_{zp} に基づいて、循環器制御用の変換器セルへの PWM 変調信号

を出力する。

[0158] (4) アーム電圧

実施の形態1、2では、アーム電流からアーム電流の高調波成分を抽出し、アーム電流の高調波成分を抑制したが、これに限定するものではない。アーム電圧からアーム電圧の高調波成分を抽出し、アーム電圧の高調波成分を抑制してもよい。

[0159] (5) 不感帯

高調波電流抽出部2041の出力に不感帯を設け、アーム電流に含まれる高調波成分またはアーム電圧に含まれる高調波成分が閾値を超えた場合にのみ、高調波電流制御部2042が動作するようにしてもよい。

[0160] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0161] 1, 1A, 1B, 1C 電力変換装置、2, 2A, 2B, 2C 電力変換器、3 制御装置、4u, 4v, 4w レグ回路、5u, 5v, 5w 上アーム、6u, 6v, 6w 下アーム、7 変換器セル、7a 冗長変換器セル、8A, 8B リアクトル、9A, 9B アーム電流検出器、10 交流電圧検出器、11A, 11B 直流電圧検出器、12 交流回路、13 変圧器、14 直流回路、16 交流電流検出器、31p, 31n, 31p1, 31n1, 31p2, 31n2 スイッチング素子、32 蓄電要素、33 電圧検出器、34 バイパススイッチ、202 個別セル制御部、204, 304 アーム高調波電流抑制制御部、251, 2051, 716__1, 716__2, 716__3 加算器、252 乗算器、253 除算器、501 スイッチング制御部、502, 502A 基本制御部、502U U相基本制御部、502V V相基本制御部、502W W相基本制御部、503UP U相上アーム制御部、503UN U相下アーム制御部、503

V P V相上アーム制御部、503VN V相下アーム制御部、503WP
W相上アーム制御部、503WN W相下アーム制御部、504 変圧器
制御部、510 バイパス制御部、530 AD変換部、531 アナログ
フィルタ、532 AD変換器、535 演算処理部、536 CPU、5
37 メモリ、538, 539 バスI/F、540 バス、543 IO
部、544 通信回路、545 デジタル入力回路、546 デジタル出力
回路、547 整定および表示部、548 タッチパネル、555 光中継
装置、601, 601A アーム電圧指令生成部、602 キャパシタ電圧
指令生成部、603 交流電流制御部、604, 711 循環電流算出部、
605 循環電流制御部、606, 606A 指令分配部、610 セルバ
ランス用循環電流制御部、611, 712__1, 712__2, 712__3
第1座標変換部、612 補償器、613, 715__1, 715__2, 71
5__3 第2座標変換部、713__1, 713__2, 713__3 d軸フィ
ルタ、714__1, 714__2, 714__3 q軸フィルタ、2021 個
別セルバランス制御部、2022 PWM変調部、2023, 2044, 3
044 信号切替器、2032 健全セル計算部、2039 抑制制御補正
部、2041, 3041 高調波電流抽出部、2042, 3042 高調波
電流制御部、2043, 3043 故障セル有無判定部、Nn 低電位側直
流端子、Np 高電位側直流端子、Nu, Nv, Nw 交流入力端子。

請求の範囲

- [請求項1] 2 個以上のスイッチング素子と、蓄電要素と、一対の出力端子とを含む複数の変換器セルが直列に接続されたアームを有する電力変換器と、
- 前記電力変換器を制御する制御装置とを備え、
- 前記変換器セルは、前記変換器セルをバイパスするためのスイッチを有し、
- 前記制御装置は、前記変換器セルの故障を検知すると、前記アーム内の故障変換器セルをバイパスさせるとともに、前記故障により増大するアーム電流の高調波成分の割合を抑制するように前記アーム内の健全変換器セルを制御する、電力変換装置。
- [請求項2] 前記制御装置は、前記故障により増大するアーム電流の高調波成分を抑制するための高調波抑制制御出力値に基づいて、前記アーム内の健全変換器セルを制御する、請求項 1 に記載の電力変換装置。
- [請求項3] 前記制御装置は、
- 前記高調波抑制制御出力値に基づいて、アーム電圧指令値を補正する、請求項 2 に記載の電力変換装置。
- [請求項4] 前記制御装置は、
- 前記アーム電圧指令値を出力する基本制御部と、
- 前記高調波抑制制御出力値と前記アーム電圧指令値とを加算する加算器と、
- 前記アーム内の変換器セルの数を前記アーム内の健全変換器セルの数で除算する除算器と、
- 前記加算器の出力と前記除算器の出力とを乗算する乗算器とを含む、請求項 3 に記載の電力変換装置。
- [請求項5] 前記制御装置は、さらに、
- 各々が、前記乗算器の出力を受けて、前記アーム内の対応する前記変換器セルを個別に制御する複数の個別セル制御部を備え、

前記健全変換器セルに対応する前記個別セル制御部は、前記乗算器の出力に基づいて、対応する変換器セルの電圧指令値を算出する、請求項4記載の電力変換装置。

[請求項6] 前記制御装置は、前記電力変換器内の各アームのアーム電流に基づいて、前記故障により増大する各アームのアーム電流の高調波成分を抑制するための各アームの高調波抑制制御出力を求める、請求項1記載の電力変換装置。

[請求項7] 前記制御装置は、前記電力変換器内の全アームのアーム電流に基づいて、前記故障により増大する全アームのアーム電流の高調波成分を抑制するための各相の高調波抑制制御出力を求める、請求項1記載の電力変換装置。

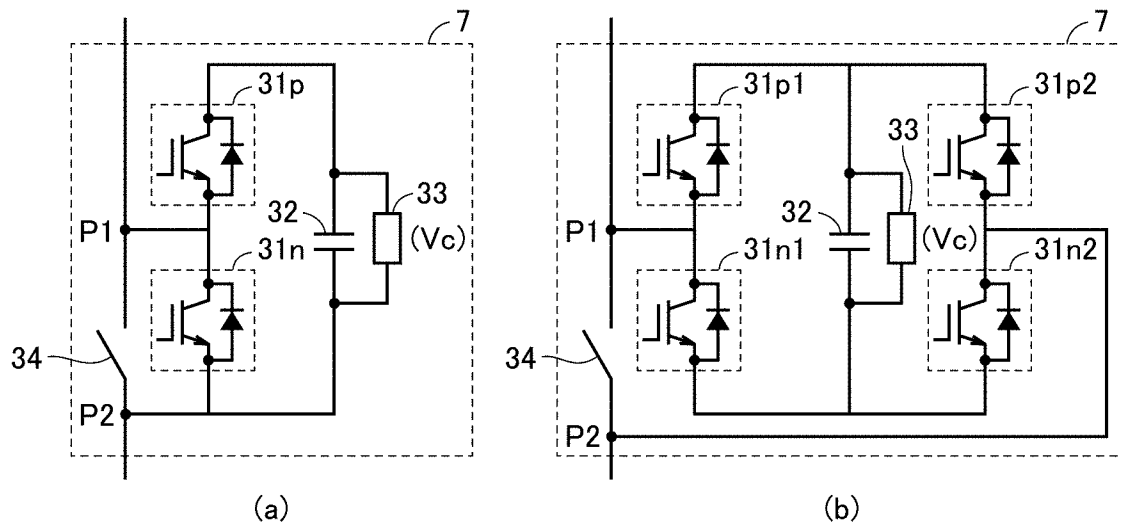
[請求項8] 前記制御装置は、前記変換器セルの故障を検知すると、前記アームに流れるアーム電流の実効値を増加させるように構成される、請求項1記載の電力変換装置。

[請求項9] 前記制御装置は、前記アーム電流の実効値を増加させるために、前記電力変換器から出力される電流の周波数成分とは異なる周波数成分の電流を前記電力変換器の内部で循環させるように構成される、請求項8に記載の電力変換装置。

[請求項10] 前記電力変換装置は、変圧比が可変の変圧器を備え、
前記制御装置は、前記アーム電流の実効値を増加させるために、前記変圧比を変化させることによって、交流出力電流を増加させるように構成される、請求項8に記載の電力変換装置。

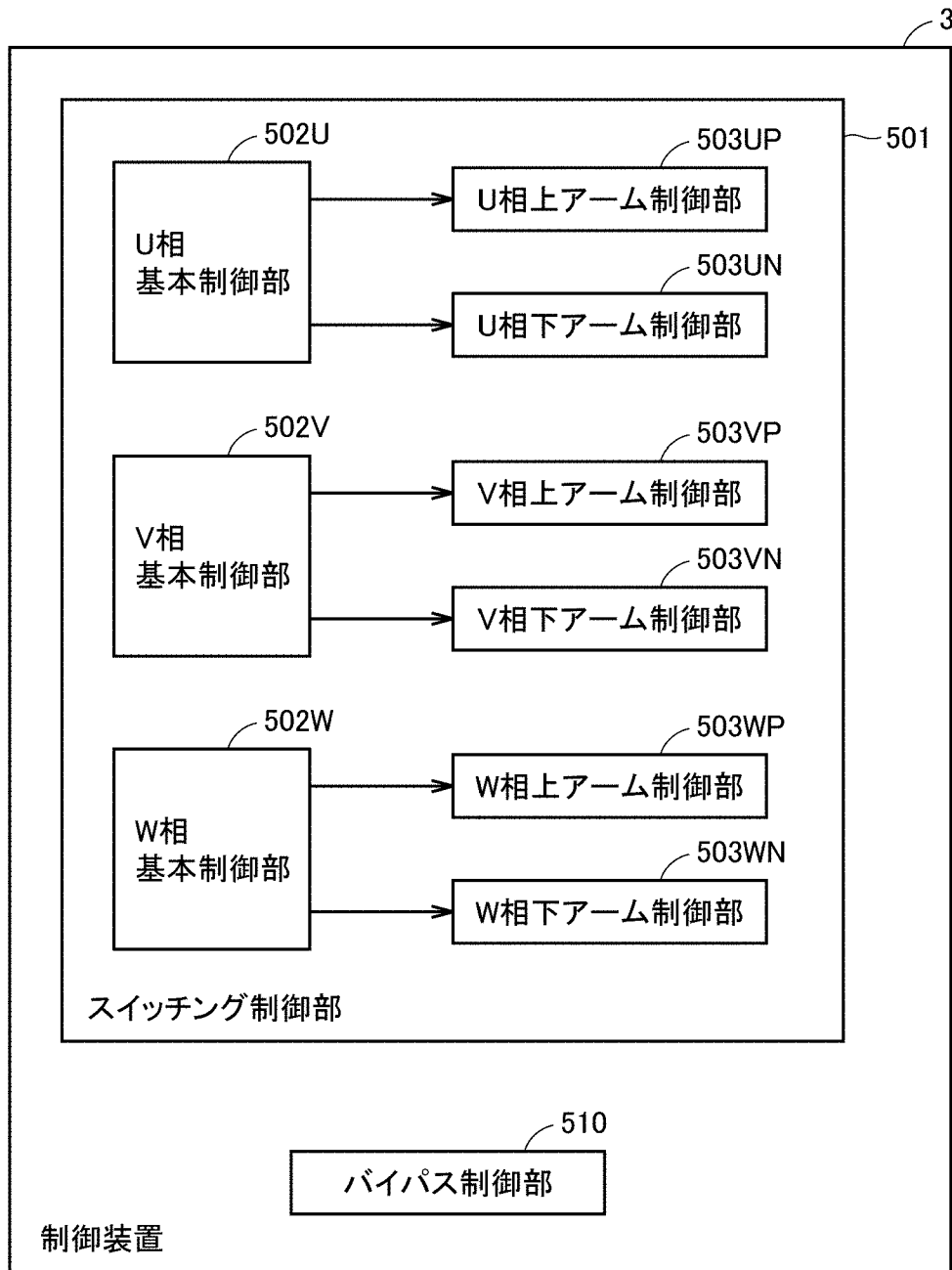
[図2]

図2



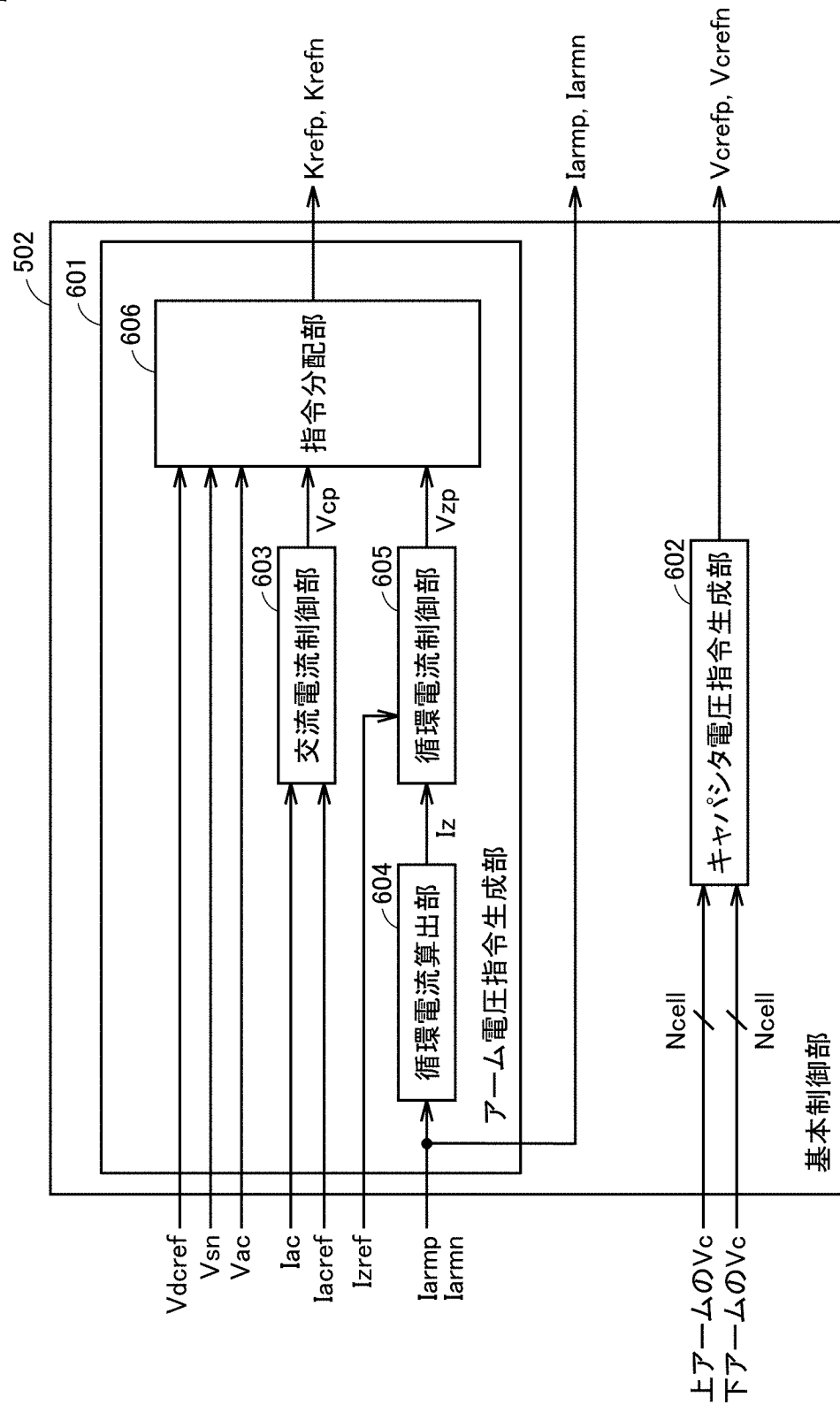
[図3]

図3



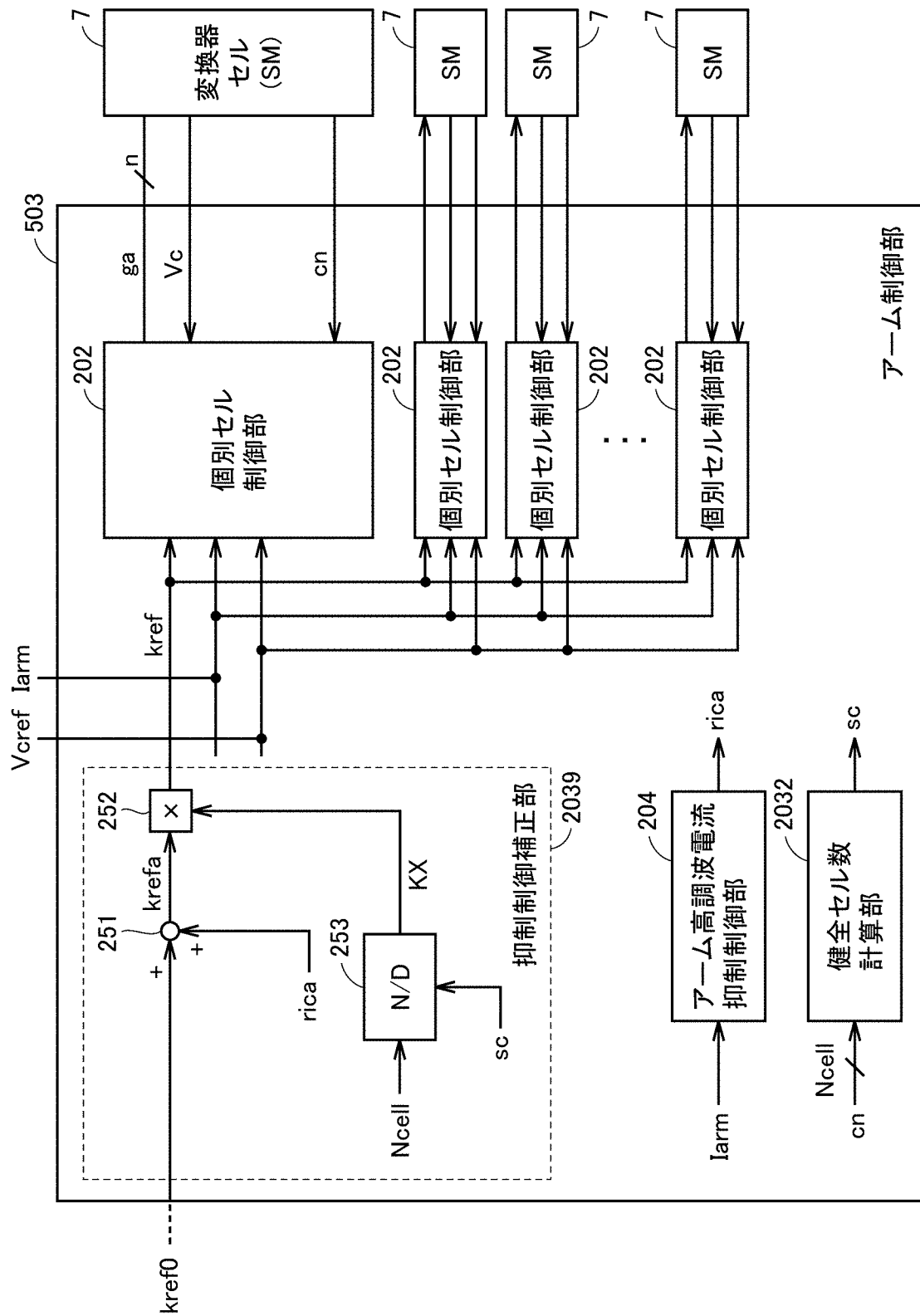
[図4]

図4



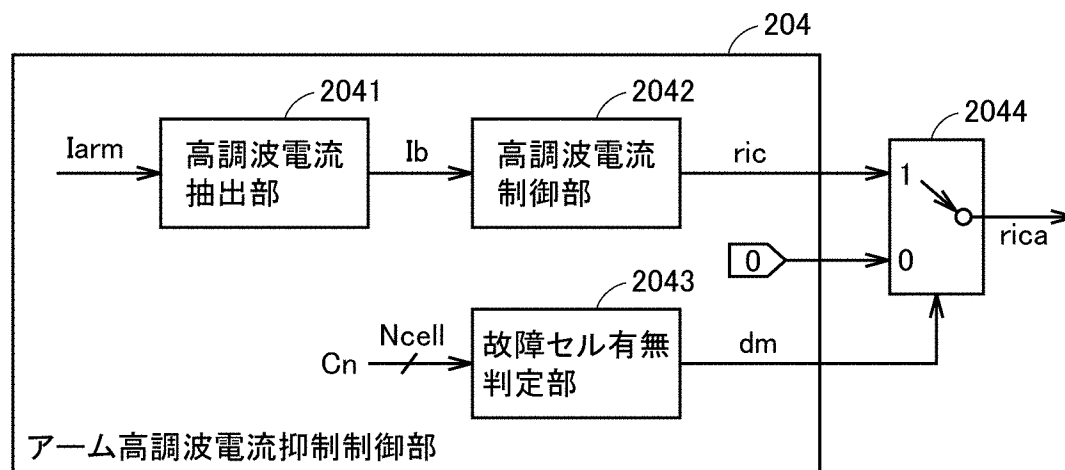
[図5]

図5



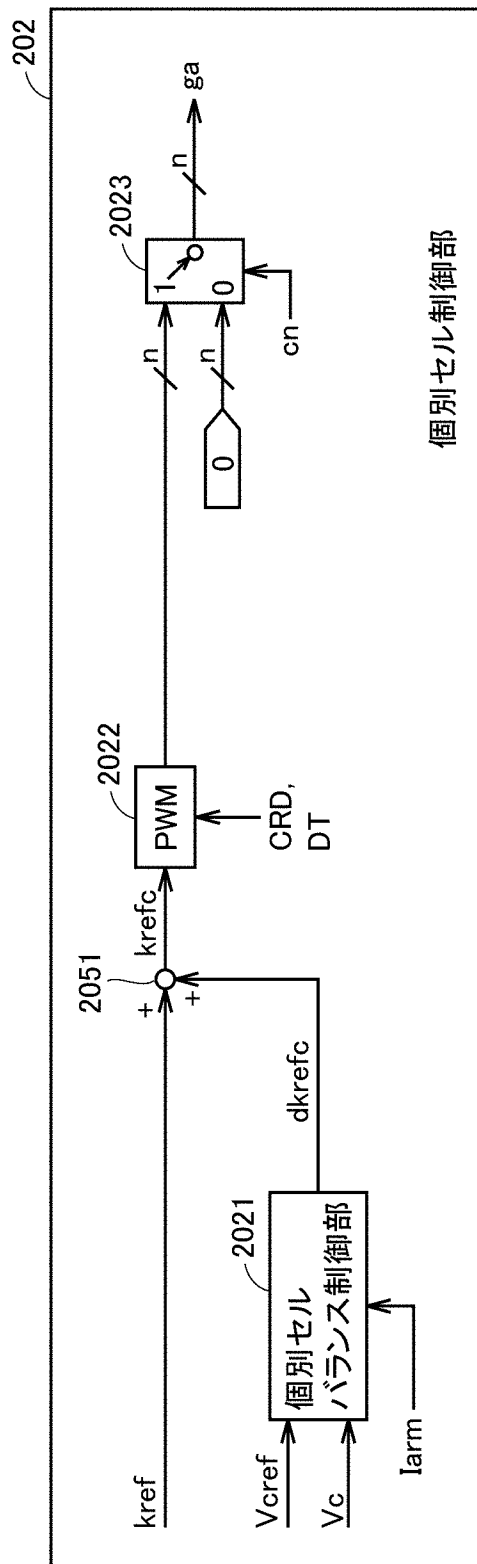
[図6]

図6



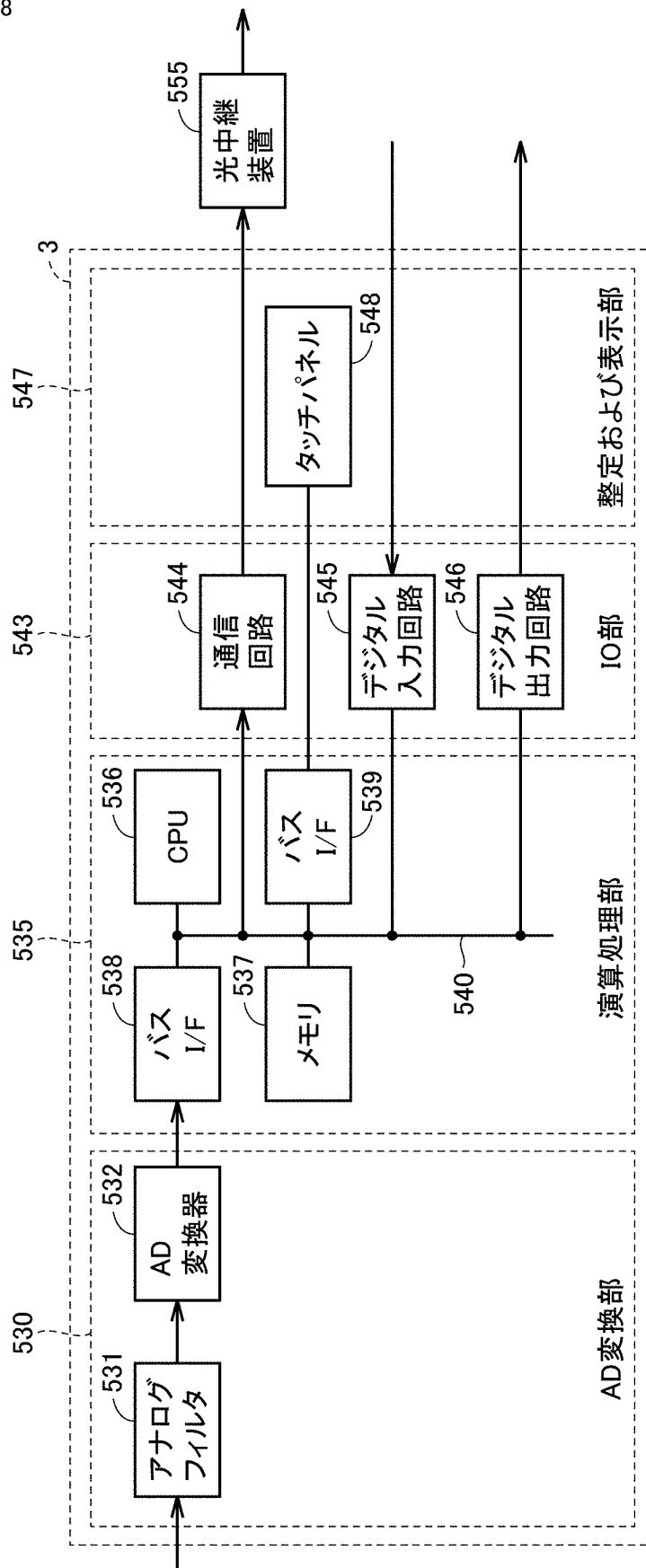
[図7]

図7



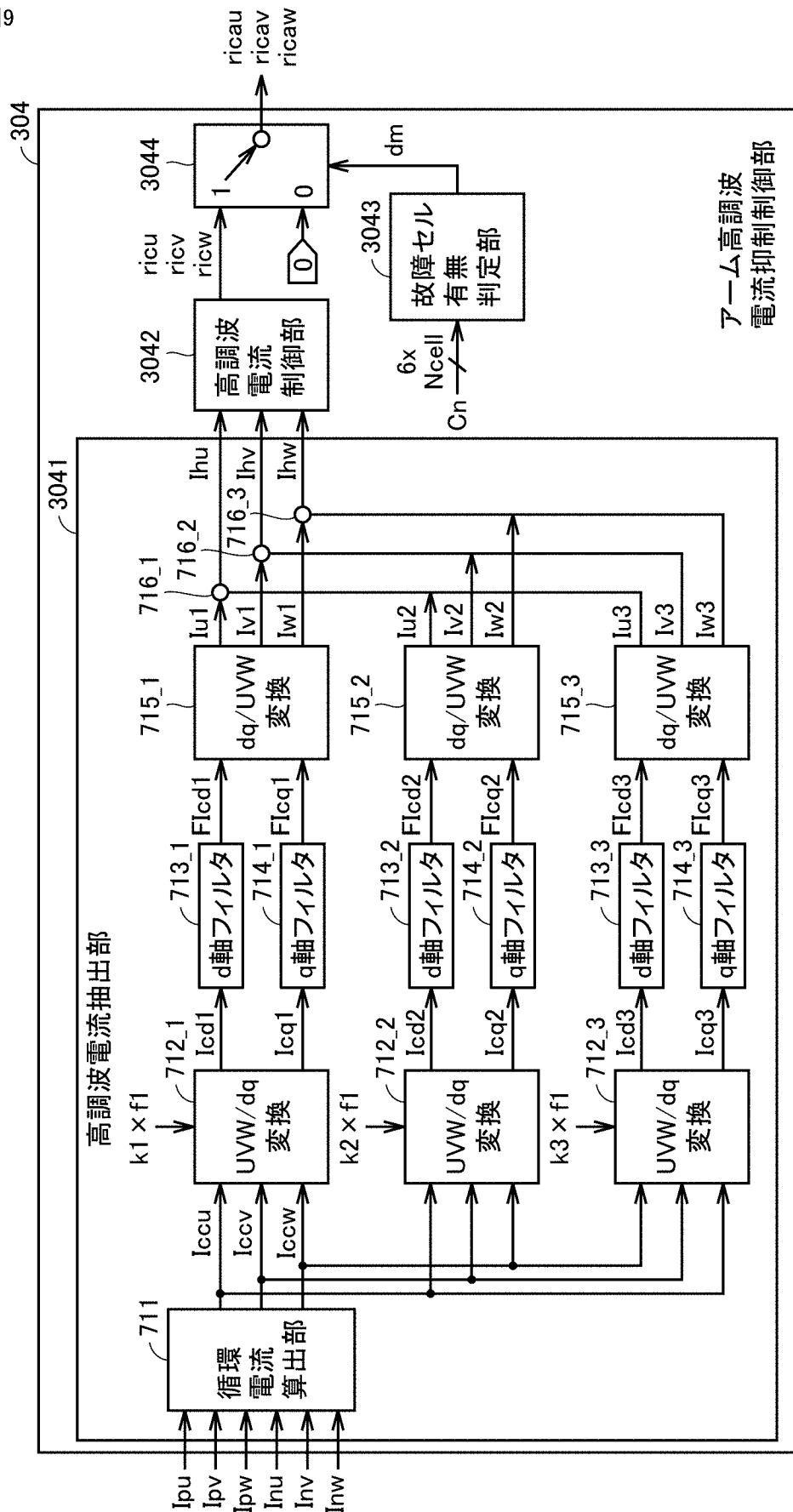
[図8]

図8



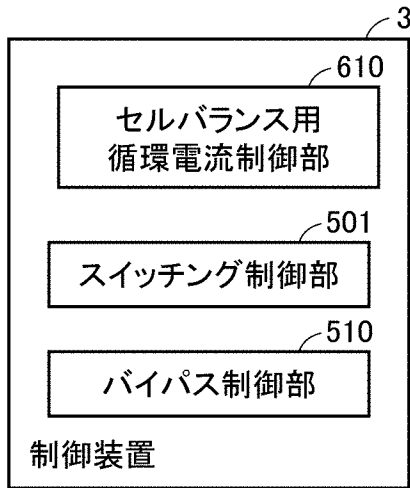
[図9]

図9



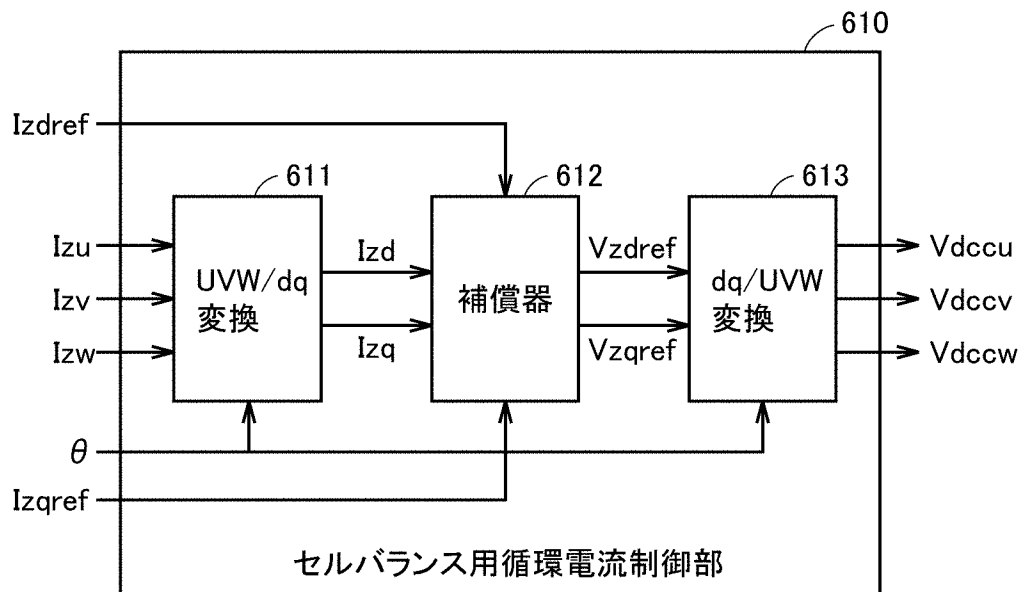
[図10]

図10



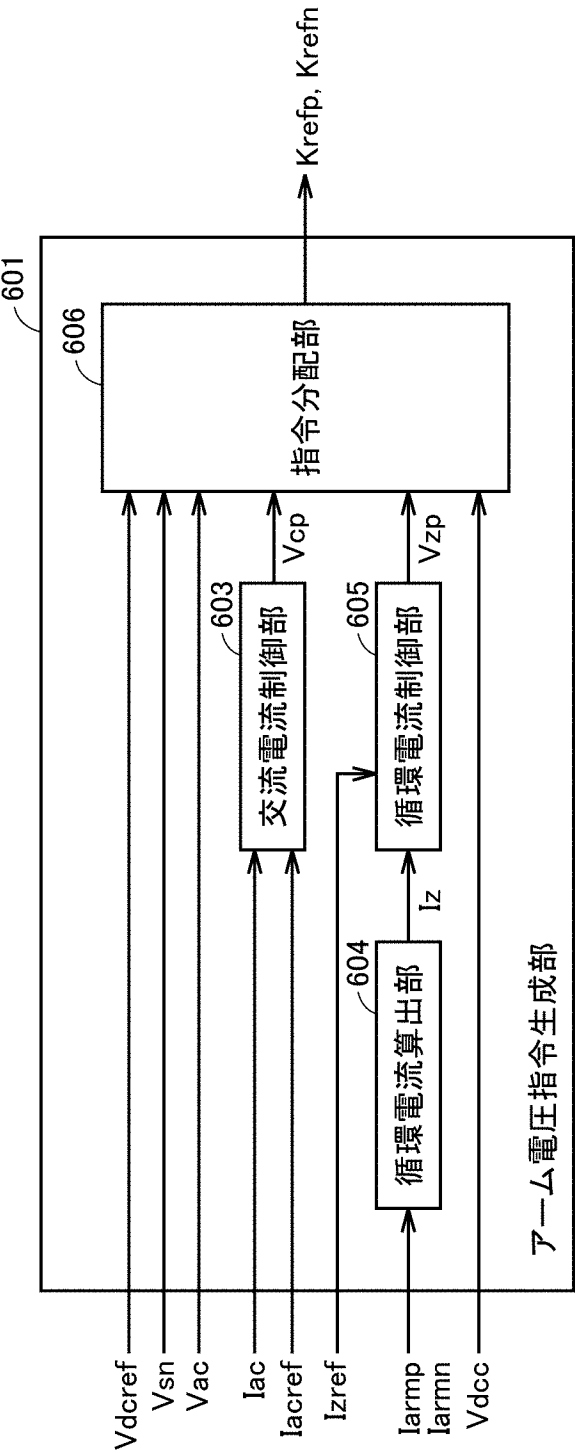
[図11]

図11



[図12]

図12



[図13]

図13

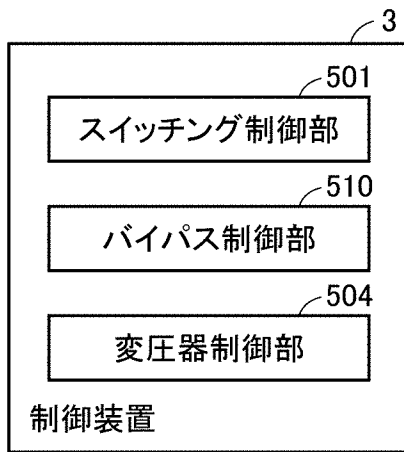
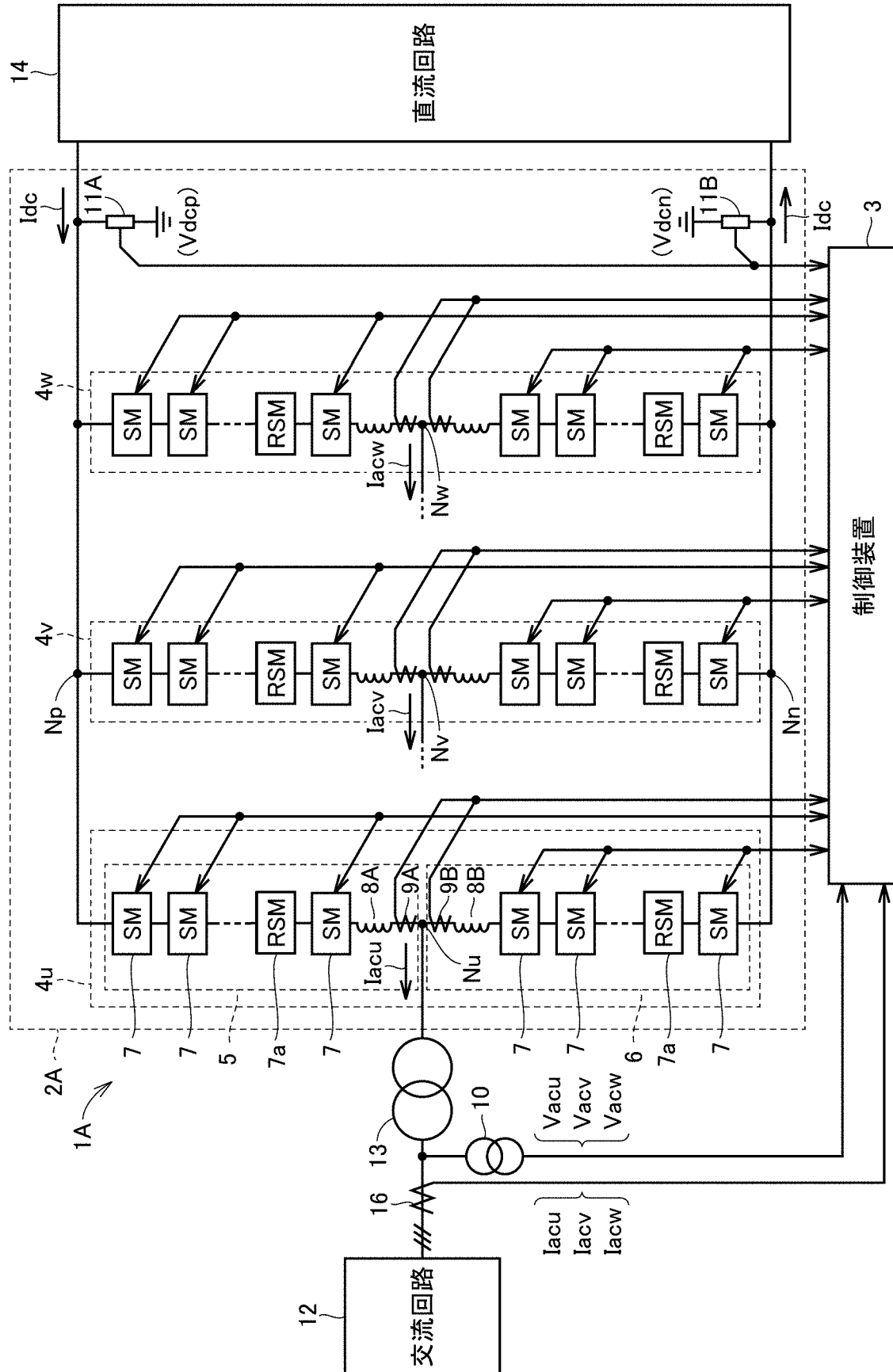
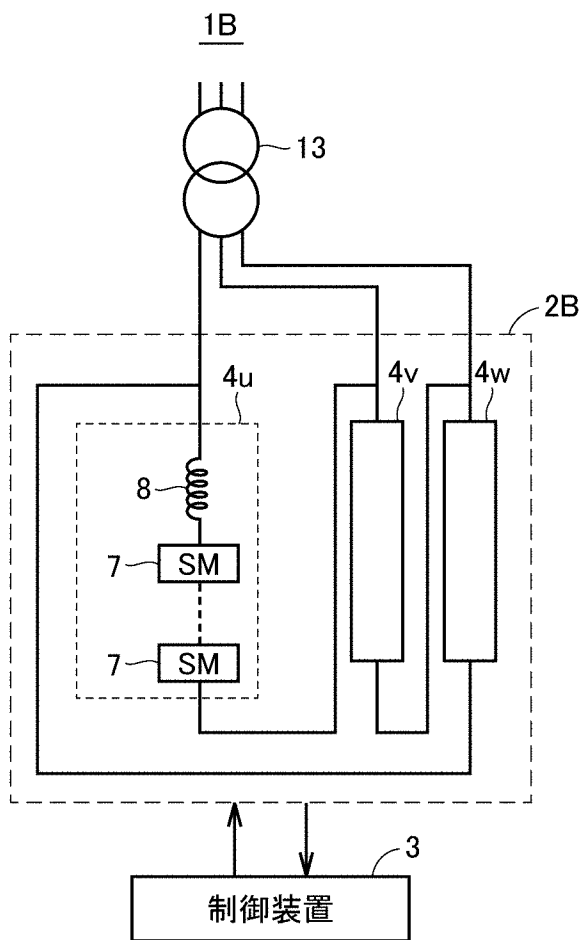


图14



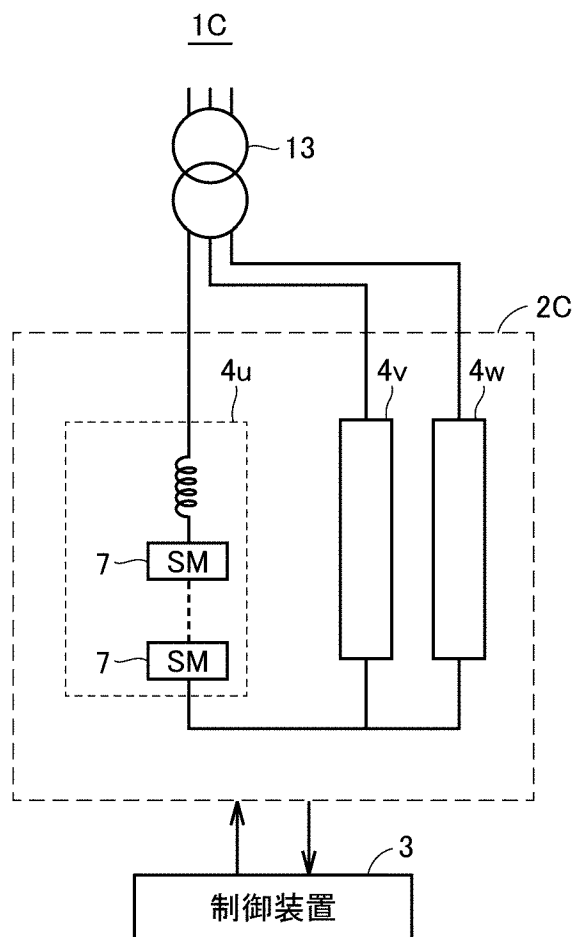
[図15]

図15



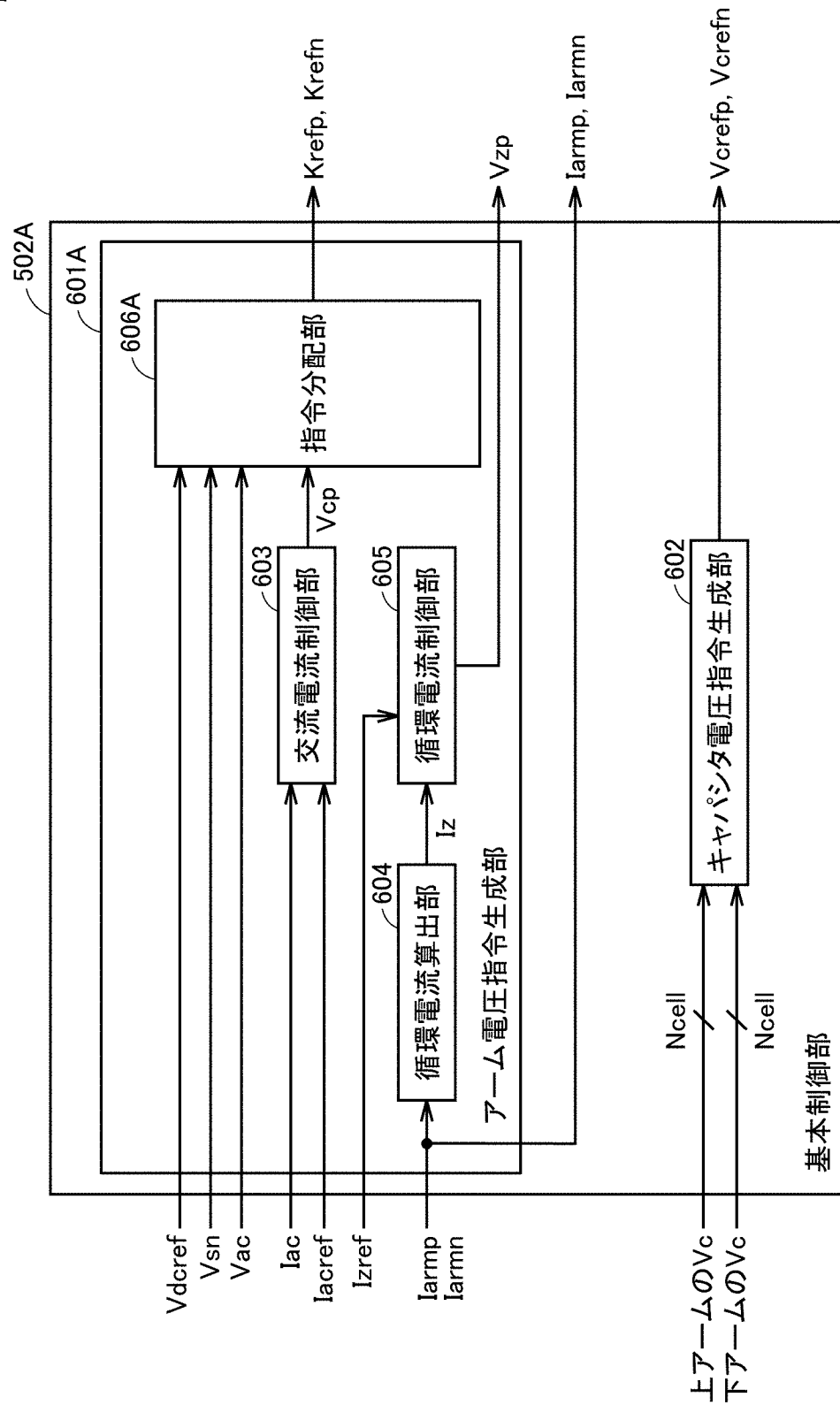
[図16]

図16



[図17]

図17



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/047458

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02M7/49(2007.01) i, H02M7/48(2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M7/49, H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2017-17942 A (FUJI ELECTRIC CO., LTD.) 19 January 2017, abstract, paragraphs [0016], [0026]-[0045], fig. 1-10 (Family: none)	1 2-10
X A	JP 2016-214009 A (FUJI ELECTRIC CO., LTD.) 15 December 2016, abstract, paragraphs [0005], [0009], [0014]-[0049], fig. 1-4 & CN 106160540 A	1 2-10
A	JP 2005-94874 A (HITACHI, LTD.) 07 April 2005 (Family: none)	1-10

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 23.01.2019	Date of mailing of the international search report 05.02.2019
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/047458

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2017-143619 A (TOSHIBA CORPORATION) 17 August 2017 (Family: none)	1-10
A	JP 2012-10542 A (HITACHI, LTD.) 12 January 2012 (Family: none)	1-10
A	JP 2009-33943 A (MEIDENSHA CORPORATION) 12 February 2009 (Family: none)	1-10

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H02M7/49(2007.01)i, H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H02M7/49, H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2017-17942 A (富士電機株式会社) 2017.01.19, 【要約】、【0016】、 【0026】-【0045】、図1-10 (ファミリーなし)	1 2-10
X A	JP 2016-214009 A (富士電機株式会社) 2016.12.15, 【要約】、【0005】、 【0009】、【0014】-【0049】、図1-4 & CN 106160540 A	1 2-10
A	JP 2005-94874 A (株式会社日立製作所) 2005.04.07, (ファミリーなし)	1-10

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

23.01.2019

国際調査報告の発送日

05.02.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

栗栖 正和

5G

3987

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2017-143619 A (株式会社東芝) 2017. 08. 17, (ファミリーなし)	1 - 1 0
A	JP 2012-10542 A (株式会社日立製作所) 2012. 01. 12, (ファミリーなし)	1 - 1 0
A	JP 2009-33943 A (株式会社明電舎) 2009. 02. 12, (ファミリーなし)	1 - 1 0