

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5756816号
(P5756816)

(45) 発行日 平成27年7月29日 (2015. 7. 29)

(24) 登録日 平成27年6月5日 (2015. 6. 5)

(51) Int. Cl.	F I
HO 1 L 21/822 (2006. 01)	HO 1 L 27/04 H
HO 1 L 27/04 (2006. 01)	HO 1 L 27/04 D
HO 1 L 21/3205 (2006. 01)	HO 1 L 21/88 S
HO 1 L 21/768 (2006. 01)	
HO 1 L 23/522 (2006. 01)	

請求項の数 19 (全 11 頁)

(21) 出願番号	特願2012-554018 (P2012-554018)	(73) 特許権者	500387722
(86) (22) 出願日	平成23年2月17日 (2011. 2. 17)		アルテラ コーポレーション
(65) 公表番号	特表2013-520797 (P2013-520797A)		アメリカ合衆国 カリフォルニア州 95
(43) 公表日	平成25年6月6日 (2013. 6. 6)		134 サン ホセ イノベーション
(86) 国際出願番号	PCT/US2011/025194		ドライヴ 101
(87) 国際公開番号	W02011/103266	(74) 代理人	100092093
(87) 国際公開日	平成23年8月25日 (2011. 8. 25)		弁理士 辻居 幸一
審査請求日	平成26年2月12日 (2014. 2. 12)	(74) 代理人	100082005
(31) 優先権主張番号	12/709, 289		弁理士 熊倉 禎男
(32) 優先日	平成22年2月19日 (2010. 2. 19)	(74) 代理人	100088694
(33) 優先権主張国	米国 (US)		弁理士 弟子丸 健
		(74) 代理人	100103609
			弁理士 井野 砂里
		(74) 代理人	100095898
			弁理士 松下 満

最終頁に続く

(54) 【発明の名称】 伝送線のためのシールド構造体

(57) 【特許請求の範囲】

【請求項 1】

シールド構造体であって、
集積回路上の第 1 の金属化層で互いに隣接する第 1 の平面構造体及び第 2 の平面構造体と、

前記集積回路上の第 2 の金属化層で互いに隣接する第 3 の平面構造体及び第 4 の平面構造体と、

前記第 1 の金属化層の前記第 1 及び第 2 の平面構造と前記第 2 の金属化層の前記第 3 及び第 4 の平面構造との間の第 3 の金属化層に配置された少なくとも 1 つの信号線と、
を備え、

前記第 1 の平面構造、前記第 2 の平面構造、前記第 3 の平面構造、及び前記第 4 の平面構造は、全て同じ電位であり、

前記平面構造の少なくとも 1 つは櫛状構造である、シールド構造体。

【請求項 2】

前記第 1 の平面構造及び前記第 2 の平面構造は、前記第 1 の金属化層に形成された第 1 のアレイ及び第 2 のアレイの導電要素であり、前記第 1 のアレイの導電要素は互いに連結されて前記第 2 のアレイの導電要素の間に延び、前記第 2 のアレイの導電要素は互いに連結される、請求項 1 に記載のシールド構造体。

【請求項 3】

前記第 1 の平面構造体及び前記第 2 の平面構造体は、第 1 の櫛状構造体及び第 2 の櫛状

構造体であり、各櫛状構造体は複数の歯を備え、前記第1の櫛状構造体の歯と前記第2の櫛状構造体の歯は、互いに向かって延びている、請求項1に記載のシールド構造体。

【請求項4】

前記第1の金属化層の前記第1及び第2の平面構造体と前記第2の金属化層の前記第3及び第4の平面構造体との間の金属化層に第2の信号線が配置される、請求項1に記載のシールド構造体。

【請求項5】

前記第2の信号線は、前記第1の金属化層と前記第2の金属化層との間の第4金属化層に配置される、請求項4に記載のシールド構造体。

【請求項6】

前記第1の平面構造体と前記第3の平面構造体との間に延びる複数の第1の導電性ビアと、前記第2の平面構造体と前記第4の平面構造体との間に延びる複数の第2の導電性ビアとを更に備える、請求項1に記載のシールド構造体。

【請求項7】

前記複数の第1の導電性ビアのうちの幾つかは、前記第1の平面構造体から前記第3の平面構造体に向かって延び、前記複数の第1の導電性ビアのうちの幾つかは、前記第3の平面構造体から前記第1の平面構造体に向かって延びる、請求項6に記載のシールド構造体。

【請求項8】

前記複数の第1の導電性ビア及び前記複数の第2の導電性ビアは、前記第1の平面構造体、前記第2の平面構造体、前記第3の平面構造体、及び前記第4の平面構造体と同じ電位である、請求項6に記載のシールド構造体。

【請求項9】

集積回路上の第1の金属化層に形成された第1及び第2のアレイの導電要素であって、前記第1のアレイの導電要素は互いに連結されて前記第2のアレイの導電要素の間に延び、前記第2のアレイの導電要素は互いに連結される、第1及び第2のアレイの導電要素と、

前記集積回路上の第2の金属化層で互いに隣接する第1の平面構造体及び第2の平面構造体と、

前記第1の金属化層の前記第1及び第2のアレイの導電要素と前記第2の金属化層の前記第1及び第2の平面構造体との間の第3の金属化層に配置された少なくとも1つの信号線と、

前記第1及び第2のアレイ及び前記第1及び第2の平面構造体は全て同じ電位である、シールド構造体。

【請求項10】

前記第1の平面構造体及び前記第2の平面構造体は、前記第2の金属化層に形成された第3のアレイ及び第4のアレイの導電要素であり、前記第3のアレイの導電要素は互いに連結されて前記第4のアレイ導電要素の間に延び、前記第4のアレイの導電要素は互いに連結される、請求項9に記載のシールド構造体。

【請求項11】

前記第1のアレイ及び前記第2のアレイの少なくとも1つは櫛状構造体である、請求項9に記載のシールド構造体。

【請求項12】

前記第1のアレイ及び前記第2のアレイは、第1の櫛状構造体及び第2の櫛状構造体であり、各櫛状構造体は複数の歯を備え、前記第1の櫛状構造の歯と前記第2の櫛状構造の歯とは互いに向かって延びている、請求項9に記載のシールド構造体。

【請求項13】

前記第1の金属化層の前記第1及び第2のアレイの導電要素と前記第2の金属化層の前記第1及び第2の平面構造体との間の金属化層に第2の信号線が配置される、請求項9に記載のシールド構造体。

10

20

30

40

50

【請求項 1 4】

前記第 2 の信号線は、前記第 1 の金属化層と前記第 2 の金属化層との間の第 4 の金属化層に配置される、請求項 1 3 に記載のシールド構造体。

【請求項 1 5】

前記第 1 のアレイと前記第 1 の平面構造体との間に延びる複数の第 1 の導電性ビアと、前記第 2 のアレイと前記第 2 の平面構造体との間に延びる複数の第 2 の導電性ビアとを更に備える、請求項 9 に記載のシールド構造体。

【請求項 1 6】

前記複数の第 1 の導電性ビアのうちの幾つかは、前記第 1 のアレイから前記第 1 の平面構造体に向かって延び、前記複数の第 1 の導電性ビアのうちの幾つかは、前記第 1 の平面構造体から前記第 1 のアレイに向かって延びる、請求項 1 5 に記載のシールド構造体。

10

【請求項 1 7】

前記複数の第 1 の導電性ビア及び前記複数の第 2 の導電性ビアは、前記第 1 及び第 2 のアレイ及び前記第 1 及び第 2 の平面構造体と同じ電位である、請求項 1 6 に記載のシールド構造体。

【請求項 1 8】

集積回路上の第 1 の金属化層に形成された第 1 及び第 2 の櫛状構造体であって、各櫛状構造体は複数の歯を備え、各櫛状構造体の歯は、他方の櫛状構造体に向かって延びる第 1 及び第 2 の櫛状構造体と、

前記集積回路上の第 2 の金属化層の第 1 の平面構造体及び第 2 の平面構造体と、

20

前記第 1 の金属化層の前記第 1 及び第 2 の櫛状構造体と前記第 2 の金属化層の前記第 1 及び第 2 の平面構造との間の第 3 の金属化層に配置される少なくとも 1 つの信号線と、を備え、

前記第 1 及び第 2 の櫛状構造体及び前記第 1 及び第 2 の平面構造体は全て同じ電位である、シールド構造体。

【請求項 1 9】

前記第 1 の金属化層の前記第 1 及び第 2 の櫛状構造体と前記第 2 の金属化層の前記第 1 及び第 2 の平面構造体との間の金属化層に第 2 の信号線が配置される、請求項 1 8 に記載のシールド構造体。

【発明の詳細な説明】

30

【技術分野】

【0 0 0 1】

本発明は、集積回路の後端部に形成されるシールド構造体に関する。

【背景技術】

【0 0 0 2】

典型的な集積回路は、多数のトランジスタが内部又はその上に形成された半導体基板と、基板上の一連の金属相互接続層とを備える。相互接続層は金属間誘電体層により互いに絶縁されている。相互接続経路は金属層内に形成され、種々の層内の経路間で選択的な接続が行われ、基板上に形成されたトランジスタを相互に接続すると共にトランジスタを外部の接続部に接続するようになっている。追加情報は、例えば、プルマー等、シリコン VLSI テクノロジー、ch 11 (プレントイス・ホール、2000 年) (Plummer et al, Silicon VLSI Technology, ch.11 (Prentice Hall, 2000))、ドーリング等 (編集) 半導体製造技術ハンドブック (第 2 版) (CRC プレス 2008 年) (Doering et al (ed.) Handbook of Semiconductor Manufacturing Technology (2nd ed.) (CRC Press 2008)) を参照されたい。

40

【0 0 0 3】

近年、集積回路のいくつかの相互接続経路上で伝送される信号周波数がギガヘルツ (GHz) レンジに上昇している。これらの周波数では、相互接続経路をシールドすることが望ましいが、従来のマイクロ波技術において長年使用されてきたシールド構造体は、集積回路での使用に適していた。図 1 A ~ 図 1 F は、従来のいくつかのシールド構造体の断面

50

図を示す。図 1 A の横断面図では、マイクロストリップ 1 0 は、電流リターン経路をもたらす接地平面 1 4 の上方に配置されると共に接地平面 1 4 から絶縁された信号線 1 2 を備えている。他の実施形態では、異なる形式の信号を与えるために、単一の信号線の代わりに一对の伝送線を使用できる。集積回路内に実装される場合、信号線は第 1 の金属化層内に形成され、接地平面 1 4 は第 2 の金属化層内に形成され、信号線及び接地平面は少なくとも 1 つの金属間誘電体層により分離される。例示したように、接地平面 1 4 は開口をもたない連続した二次元シートとすること、又は図 1 B の水平断面図に示すような、各端部がはしご状に結合された複数の金属ストリップを備えることができる。他のパターンの結合された金属化層を使用でき、場合によっては、接地平面はシリコン基板とすることもできる。

10

【 0 0 0 4 】

図 1 C の横断面図において、共面導波管 (co-planar waveguide : C P W) 2 0 は 2 つの接地平面 2 4、2 5 の間に配置された信号線 2 2 を備える。集積回路内に実装される場合、共面導波管の信号線及び接地平面は全て同じ金属化層内に実装され、少なくとも 1 つの金属間誘電体層により集積回路の基板から絶縁される。この場合も同様に、各接地平面は開口をもたない連続した二次元シートとすること、又は図 1 B に示すような、はしご状の結合されたストリップ列を備えることができる。他のパターンの結合された金属化層も使用できる。

【 0 0 0 5 】

図 1 D の横断面図において、接地された共面導波管 (grounded co-planar waveguide : G C P W) 3 0 は、2 つの接地平面 3 4、3 5 の間に配置され、第 3 の接地平面 3 6 の上方に配置される信号線 3 2 を備える。接地平面 3 4、3 5 は、導電性の側壁 3 8、3 9 により接地平面 3 6 に電氣的に接続される。集積回路内に実装される場合、信号線 3 2 及び接地平面 3 4、3 5 は第 1 の金属化層内に形成され、接地平面 3 6 は第 1 の金属化層の下方の第 2 の金属化層内に形成され、第 1 の金属化層及び第 2 の金属化層は、少なくとも 1 つの金属間誘電体層により分離される。例示したように、接地平面 3 6 は開口をもたない連続した二次元シート、図 1 B に示すような、はしご状の結合されたストリップ列、又は他のパターンの結合された金属化層とすることができる。側壁は、上方の金属化層と下方の金属化層との間に延びるスタックビアを使用して形成される。図 1 E の横断面図に示すように、複数の第 1 の導電性スタックビア 1 3 8 は、上方の接地平面 3 4 を下方の接地平面 3 6 に結合する側壁を形成し、図 1 E のスタックビアに類似した複数の第 2 の導電性スタックビアは、上方の接地平面 3 5 を下方の接地平面 3 6 に結合する側壁を形成する。追加の導電性ビア列を平行に結合して、上方の接地平面と下方の接地平面とを結合することができる。

20

30

【 0 0 0 6 】

図 1 F に示す横断面図では、ストリップ線路 5 0 は、上方の接地平面 5 4 と下方の接地平面 5 6 との間に配置された信号線 5 2 を備える。随意的に、上方及び下方の接地平面は、接地平面と側壁とで取り囲まれた領域の中心に信号線があるように、導電性の側壁 5 8、5 9 によって電氣的に結合されている。ストリップ線路 5 0 が集積回路内に実装される場合、信号線 5 2 は第 1 の金属化層内に形成され、接地平面 5 4 は第 1 の金属化層の上方の第 2 の金属化層内に形成され、接地平面 5 6 は第 1 の金属化層の下方の第 3 の金属化層内に形成される。随意的に、複数の第 1 の導電性ビアは、信号線 5 2 の一方側において上方の接地平面 5 4 を下方の接地平面 5 6 に結合する側壁を形成し、複数の第 2 の導電性のビアは、信号線の他方側において上方の接地平面 5 4 を下方の接地平面 5 6 に結合する側壁を形成する。同様に、接地平面は、開口をもたない連続した二次元シート、図 1 B に示すような、はしご状の結合されたストリップの列、又は他のパターンの結合された金属化層とすることができ、ビアは図 1 E に示すビアに類似のものとしてすることができる。

40

【 0 0 0 7 】

種々の形式の集積回路伝送線の利点及び欠点は、例えば、S . ペレラノ等、「15 . 5 d B ゲイン及び 9 0 n m C M O S の 6 . 5 d B の N F を有する 6 4 G H z の L N A」、固

50

体回路の I E E E J . 第 4 3 巻、第 7 号、第 1 5 4 3 - 1 5 5 2 頁 (2 0 0 8 年 7 月)
 (S. Pellerano et al., "A 64 GHz LNA with 15.5.dB Gain and 6.5dB NF in 90nm CMOS"
 IEEE J. of Solid-State Circuits, Vol.43, No.7, pp.1543-52 (July 2008)) で検討さ
 れている。

【発明の概要】

【課題を解決するための手段】

【 0 0 0 8 】

本発明は、集積回路の金属化層内に実装できる改良されたシールド構造体である。改良されたシールド構造体は、伝送線とシールド構造体との間の寄生結合が低減するので、従来のシールド構造体に比べて挿入損失が減少する。更に、改良されたシールド構造体では信号ノイズ比が向上する。

10

【 0 0 0 9 】

本発明の好ましい実施形態では、シールド構造体は、集積回路上の第 1 の金属化層に形成される第 1 の櫛状構造体及び第 2 の櫛状構造体であって、各櫛状構造体は複数の歯を備え、櫛状構造体の歯は他方の櫛状構造体に向かって延びている第 1 の櫛状構造体及び第 2 の櫛状構造体と、第 1 の櫛状構造体から上方に延びる複数の第 1 の導電性ビアと、第 2 の櫛状構造体から上方に延びる複数の第 2 の導電性ビアと、第 1 の金属化層の上方の第 2 の金属化層に配置された第 1 の平面構造体及び第 2 の平面構造体と、第 1 の平面構造体から複数の第 1 の導電性ビアに向かって下方に延びる複数の第 3 の導電性ビアと、第 2 の平面構造体から複数の第 2 の導電性ビアに向かって下方に延びる複数の第 4 の導電性ビアとを備える。少なくとも 1 つの信号線が、第 1 の平面構造体と第 2 の平面構造体との間の第 2 の金属化層に配置され、第 1 の櫛状構造体及び第 2 の櫛状構造体、第 1 の平面構造体及び第 2 の平面構造体、並びに第 1 の導電性ビア、第 2 の導電性ビア、第 3 の導電性ビア、及び第 4 の導電性ビアは全て同じ電位である。

20

【 0 0 1 0 】

好ましい実施形態では種々の変形例が実施できる。例えば、一对の信号線は異なる形式の信号を伝達するために使用でき、第 1 及び第 2 の平面構造体は櫛状構造体とすることができ、導電性ビアの多数の列は、平面構造体及び / 又は櫛状構造体から延びることができる。

【 0 0 1 1 】

好ましい実施形態は接地された共面導波管の変形例とみなすことができるが、本発明は、マイクロストリップ及びストリップ線等の他の形式の導波管でも実施できる。

30

当業者であれば、本発明の前述の及び他の目的並びに利点は、以下の詳細な説明に照らして理解できるはずである。

【図面の簡単な説明】

【 0 0 1 2 】

【図 1 A】従来の導波管構造体を示す断面図である。

【図 1 B】従来の導波管構造体を示す断面図である。

【図 1 C】従来の導波管構造体を示す断面図である。

【図 1 D】従来の導波管構造体を示す断面図である。

40

【図 1 E】従来の導波管構造体を示す断面図である。

【図 1 F】従来の導波管構造体を示す断面図である。

【図 2】本発明の実施形態を示す斜視図である。

【図 3】図 2 の線 3 - 3 に沿った断面図である。

【図 4】図 2 の線 4 - 4 に沿った断面図である。

【図 5】本発明の第 2 の実施形態を示す斜視図である。

【図 6】本発明及び従来のシールド構造体の伝送損失と動作周波数との関係を示すグラフである。

【図 7】本発明の実施に使用できる代替例の水平断面図である。

【図 8】本発明の実施に使用できる代替例の水平断面図である。

50

【発明を実施するための形態】

【0013】

図2は、本発明のシールド構造体200の例示的な実施形態の斜視図であり、図3及び図4はそれぞれ図2の線3-3及び線4-4に沿った断面図である。シールド構造体200は、半導体基板200上の複数の金属化層211-214の集積回路内に形成される。金属化層は、金属間誘電体層231-234(図4に示すが、図2には明確化のために示されていない)によって互いに分離されると共に基板220からも分離されている。シールド構造体200は、第1の金属化層211に形成された第1及び第2の櫛状構造体240、245であり、各櫛状構造体は、他の櫛状構造体に向かって延びる複数の第1及び第2の歯242、247と、第1の櫛状構造体240から上方に延びる複数の第1の導電性ビア250と、第2の櫛状構造体245から上方に延びる複数の第2の導電性ビア255と、第1の金属化層の上方の第2の金属化層214の第1及び第2の平面構造体260、265と、第1の平面構造体260から複数の第1の導電性ビア250に向かって下向きに延びる複数の第3の導電性ビア270と、第2の平面構造体265から第2の複数の導電性ビア255に向かって下向きに延びる複数の第4の導電性ビア275と、を備える。信号線280、282は、第1の平面構造体と第2の平面構造体との間の金属化層214に配置される。第1及び第2の櫛状構造体、第1及び第2の平面構造体、並びに第1、第2、第3、及び第4の導電性ビアは、全て同じ電位であり、接地されていることが好ましい。

10

【0014】

好ましくは、金属化層は、集積回路の最上の金属化層である。限定されるものではないが、例示的に、金属化層214は、集積回路の最上層とすることができ、金属化層211は、その下方の数層とすることができ、層の数は設計基準に応じて様々である。他の場合として、金属化層214は、集積回路の最上層でなくてもよい。

20

【0015】

図3は、図2の線3-3に沿った金属化層211の水平横断面図を示す。図3に示すように、第1の櫛状構造体240は複数の第1の歯242を備え、第2の櫛状構造体245は複数の第2の歯247を備える。各櫛状構造体の複数の歯は互いに平行である。複数の第1の歯は第1の横断要素244により互いに連結されており、第2の複数の歯は第2の横断要素249で互いに連結されている。図3に示すように、第1の櫛状構造体240の歯は、第2の櫛状構造体245の歯の間に延びるが、第2の櫛状構造体245の歯に接触していない。しかしながら、前述のように複数の歯は同じ電位である。これを実現するために、2つの櫛状構造体の間の電気的接続は、接地接続を介してのみ維持される。もしくは、2つの櫛状構造体の間の、1つの歯又は歯の少数(10%以下)を直接接続することもできる(図示せず)。

30

【0016】

櫛状構造体240、245は、金属化層に所定のパターンを形成するための公知のエッチング技術を使用して、金属化層211に構造体を定めることにより形成される。

【0017】

図4は、図2の線4-4に沿った貫通ビア250、270の縦断面図を示す。ビア255、275の縦断面図も同様である。図4に示すように、ビア250は、スタック252で、金属化層211から、金属間誘電体層232、金属化層212、及び中間誘電体層233を通して金属化層213まで上方に延びている。従って、スタック252は金属化層214に達していない。ビア270は、スタック272で、金属化層214から、金属間誘電体層234、金属化層213、及び金属間誘電体層233を通して、金属化層212まで下方に延びている。従って、スタック272は金属化層211に達していない。更に、スタック252は各スタック272の間に延びているが、金属化層212又は213において、スタック252とスタック272とは互いに接触していない。しかしながら、前述のように、ビア250とビア270とは同じ電位である。これを実現するために、いくつかのビア250、270は、スタックビアを適切な金属化層まで延ばすことによって、

40

50

又は各スタックを金属化層 2 1 2 及び / 又は金属化層 2 1 3 で接続することによって、互いに接続できる。このような方法で、ビアの総数に対して少ない (1 0 % 以下) 数のビアだけを接続すべきである。もしくは、各ビアは、接地接続により一緒に接続できる。

【 0 0 1 8 】

ビアは従来の半導体プロセスで形成されるが、ホールが金属間誘電体層の直下の金属化層に向かってエッチングにより形成され、次に、ホールは、アルミニウム又は銅等の導電材料で充填される。次に、公知のプロセスを用いて、充填されたホールに電氣的に接続されるように誘電体層の上部に次の金属層が形成され、次に、この金属層は、エッチングされてスタックビアを分離するようになっている。次に、誘電体層が金属層上に形成され、プロセスを繰り返してスタックのビアの次の層を形成するようになっている。ビア形成プロセスの詳細は、前述の P l u m m e r の文献の 7 0 2 - 7 0 6 頁に開示されており、この開示容は引用により本明細書に組み込まれている。

10

【 0 0 1 9 】

図 2 に示した実施形態において種々の変更例を実施できる。例えば、一对の信号線 2 8 0、2 8 2 の代わりに単一の信号線を実装できる。第 1 及び第 2 の平面構造体は櫛状構造体とすることができ、導電性ビアの多数の列は、平面構造体及び / 又は櫛状構造体から延びることができる。

【 0 0 2 0 】

また、本発明は、他の導波管構成を使用して実施できる。例えば、図 5 に示すように、第 1 及び第 2 の櫛状構造体 5 4 0、5 4 5 が下側金属化層 5 1 1 に形成され、第 3 及び第 4 の櫛状構造体 5 6 0、5 6 5 が上側金属化層 5 1 5 に形成され、1 つ又はそれ以上の信号線 5 8 0、5 8 2 が上側金属化層と下側金属化層との間に配置される第 3 の金属化層 5 1 3 に形成されるストリップ線路を実装できる。例示するように、上側金属化層及び下側金属化層を通る水平断面図は、図 3 に示すものと同じである。随意的に、図 4 と同様の側壁は、スタックビアを下側金属化層の櫛状構造体から上方に延ばすこと、及び上側金属化層の櫛状構造体から下方に延ばすことで形成できる。図 5 に示す実施形態において、ストリップ線路は 5 つの金属化層 5 1 1 - 5 1 5 に形成されるが、本発明はこれより多い又は少ない数の金属化層を用いて実施できる。

20

【 0 0 2 1 】

本発明を実施すると、図 1 D、1 B、及び 1 E に示す従来の接地共面導波管に比べて、導波管の挿入損失が約 2 0 % 減少することが分かっている。図 6 は、伝送損失と周波数数との関係をシュミレーションしたグラフを示す。図 6 に示すように、1 2 . 5 G H z において、図 2 の導波管の伝送損失は 1 0 . 1 d B / m m であるが、従来の導波管の伝送損失は 1 2 . 6 d B / m m である。

30

【 0 0 2 2 】

当業者には明らかなように、本発明の精神及び範囲内において種々の変更例を実施できる。例えば、図 3 の水平横断面では、櫛状構造体 2 4 0 の各フィンガーが櫛状構造体 2 4 5 の 2 つのフィンガー間に延びる構成を示すが、図 7 に示すような、第 1 の櫛状構造体 7 4 0 の一对のフィンガー 7 4 2 が、第 2 の櫛状構造体 7 4 5 の一对のフィンガー 7 4 7 の 2 組の間に延びる構成、又は図 8 に示すような、第 1 の櫛状構造体 8 4 0 の 3 つのフィンガー 8 4 2 が、第 2 の櫛状構造体 8 4 5 の 3 つのフィンガー 8 4 7 の 2 組の間に延びる構成を使用できる。フィンガーのより大きなグループ分けも使用でき、櫛状構造体の異なる場所で異なる数のグループ分けを使用できる。同様に、ビアの対 (又は 3 つの又はそれ以上) は、上方に延びるビアの対 (又は 3 つの又はそれ以上) の 2 組の間で下方に延びることができ、側壁の異なる場所でビアの異なる数のグループ分けを使用できる。図 2 及び図 5 は、伝送線が同じ金属化層に形成される構造体を示すが、伝送線が異なる金属化層に形成される構造体を使用することもできる。

40

【 1 A 】

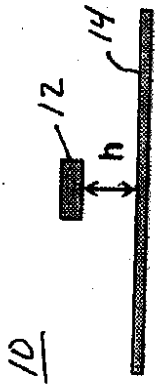


FIG. 1A (PRIOR ART)

【 1 B 】

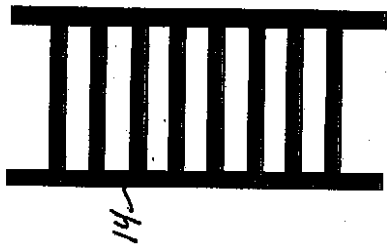


FIG. 1B (PRIOR ART)

【 1 D 】

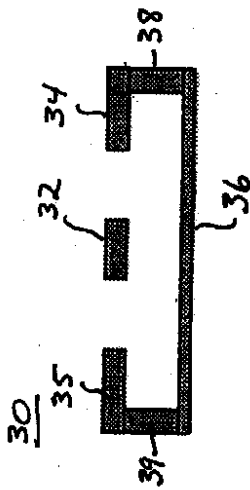


FIG. 1D (PRIOR ART)

【 1 C 】



FIG. 1C (PRIOR ART)

【 1 E 】

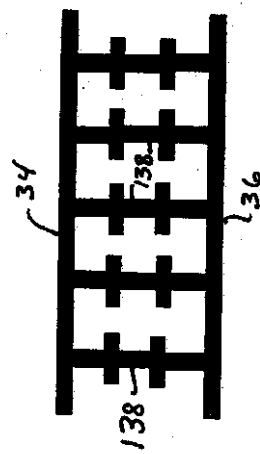


FIG. 1E (PRIOR ART)

【 1 F 】

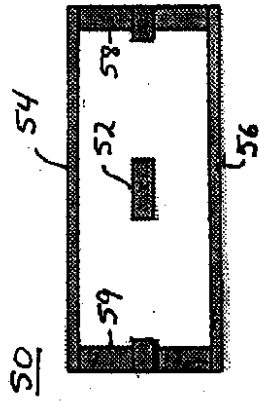


FIG. 1F (PRIOR ART)

【 2 】

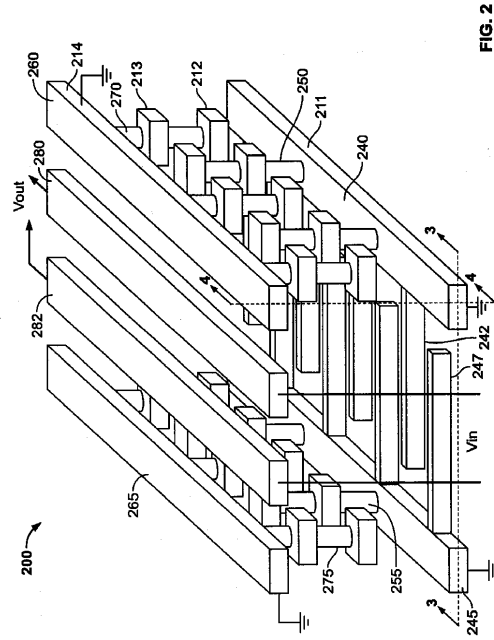


FIG. 2

【 3 】

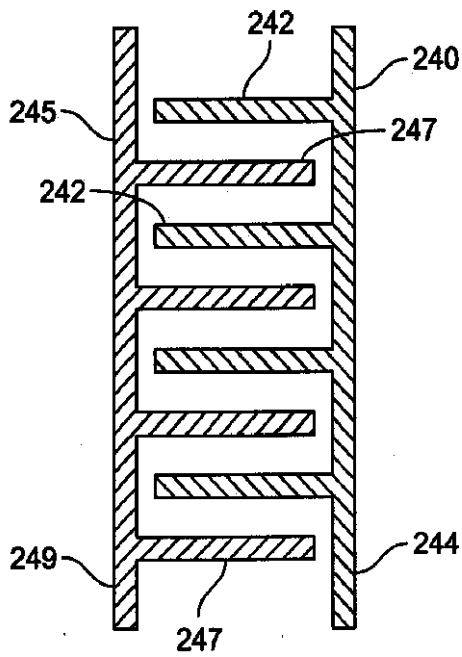


FIG. 3

【 4 】

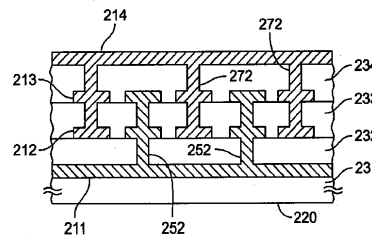


FIG. 4

【 図 5 】

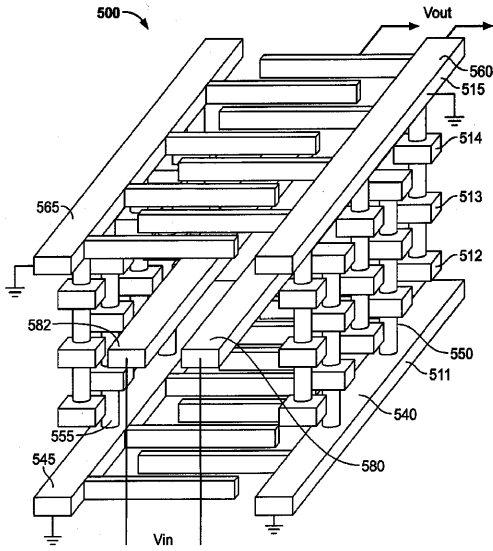


FIG. 5

【 図 6 】

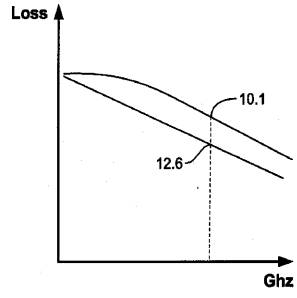


FIG. 6

【 図 7 】

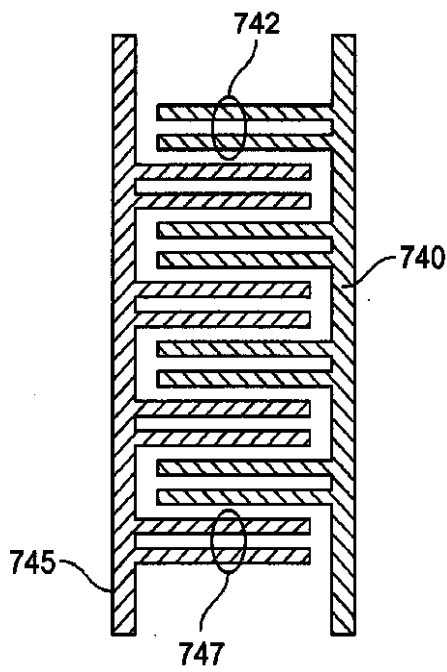


FIG. 7

【 図 8 】

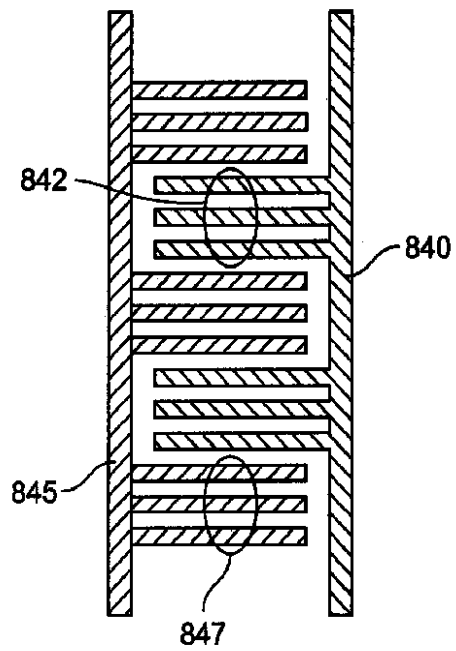


FIG. 8

フロントページの続き

(74)代理人 100098475

弁理士 倉澤 伊知郎

(74)代理人 100170715

弁理士 岡本 和道

(72)発明者 チェン シューシャン

アメリカ合衆国 カリフォルニア州 94539 フリーモント サウス モレー ストリート
43982

(72)発明者 ワット ジェフリー ティー

アメリカ合衆国 カリフォルニア州 94306 パロ アルト ダンカン プレイス 3896

審査官 市川 武宜

(56)参考文献 特開2004-140308(JP,A)

特開2002-050742(JP,A)

米国特許出願公開第2002/0084756(US,A1)

特開2006-245551(JP,A)

特開2007-306290(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/822

H01L 21/3205

H01L 21/768

H01L 23/522

H01L 27/04