

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-114784

(P2012-114784A)

(43) 公開日 平成24年6月14日(2012.6.14)

(51) Int.Cl.		F I		テーマコード (参考)	
<b>H03F</b>	<b>1/30</b>	<b>(2006.01)</b>	H03F 1/30	B	5J500
<b>H03F</b>	<b>3/72</b>	<b>(2006.01)</b>	H03F 3/72		
<b>H03F</b>	<b>3/24</b>	<b>(2006.01)</b>	H03F 3/24		

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願2010-263452 (P2010-263452)  
 (22) 出願日 平成22年11月26日 (2010.11.26)

(71) 出願人 000003078  
 株式会社東芝  
 東京都港区芝浦一丁目1番1号  
 (74) 代理人 110000235  
 特許業務法人 天城国際特許事務所  
 (72) 発明者 旭 保彰  
 東京都港区芝浦一丁目1番1号 株式会社東芝内  
 Fターム(参考) 5J500 AA01 AA41 AA54 AC04 AC47  
 AF02 AF17 AH09 AH10 AH24  
 AH25 AH26 AH29 AH33 AK01  
 AK11 AM02 AM13 AS14 AT01  
 CA04 NF01 NF08 NF10 NH15  
 WU08

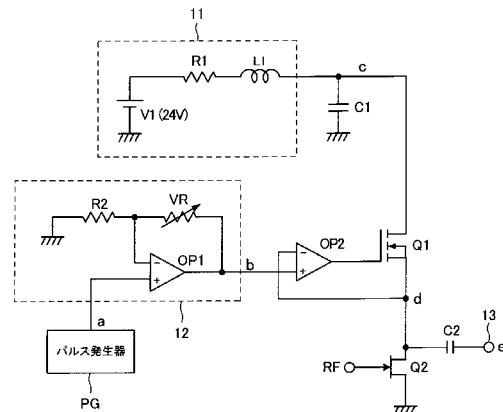
(54) 【発明の名称】 パルス駆動回路

(57) 【要約】

【課題】高周波増幅用のFETのドレインに印加されるパルス電圧の安定化を図る。

【解決手段】駆動用電源11の出力電圧に基づきMOS-FET Q1を駆動する。Q1はパルス信号源12から出力される基準パルス信号bでスイッチングさせ、Q1オン時は、コンデンサC1の電荷を移行させて得られる電圧でQ1を非飽和状態で駆動する。Q1のスイッチングによりソース電極に得られるパルス電圧を、ゲート電極に供給される高周波信号を増幅する高周波電力FET Q2の駆動電圧としてドレイン電極に印加する。Q2のドレイン電極に発生するパルス電圧dと基準パルス信号bの電圧をオペアンプOP2で比較し、Q1のゲート電極にフィードバックする。非飽和状態で駆動されるQ1にフィードバックさせたことで、Q1に印加されるパルス内ドレイン電圧の低下を防止することができる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

コンデンサに電荷を蓄積する駆動用電源と、

前記コンデンサの電荷移行に基づき得られる電圧で駆動する MOS - FET による第 1 のトランジスタと、

前記第 1 のトランジスタをスイッチングさせる基準パルス信号を生成するパルス信号源と、

前記第 1 のトランジスタのスイッチングにより得られるパルス電圧がドレイン電極に印加して駆動し、ゲート電極に供給される高周波信号を増幅する FET による第 2 のトランジスタと、

前記パルス電圧と前記基準パルス信号の電圧を比較し、前記第 1 のトランジスタのゲート電極にフィードバックする手段と、を具備したことを特徴とするパルス駆動回路。

## 【請求項 2】

前記パルス信号源から生成される基準パルス信号の後半部の振幅を漸次上昇させたことを特徴とする請求項 1 記載のパルス駆動回路。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

この発明の実施形態は、レーダ送信機などに用いられるマイクロ波やミリ波の高周波信号の増幅を行うパワートランジスタを、パルス駆動させるためのパルス駆動回路に関する。

## 【背景技術】

## 【0002】

従来の高周波信号を増幅する FET ドレインパルス駆動回路は、電源制御用 MOS - FET をオン / オフさせてパルス電圧を生成させている。

## 【0003】

図 5 は、従来のパルス駆動回路を示し、MOS - FET Q1 を、パルス発生器 PG で生成される駆動パルス信号でオン / オフさせて高周波電力 FET Q2 のドレインパルス電圧を生成している。この場合、パルス信号で Q1 をオン / オフさせることで、高周波電力 FET Q2 にパルス状のドレイン電圧を供給する。

## 【先行技術文献】

## 【特許文献】

## 【0004】

【特許文献 1】特開 2001 - 16045 公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0005】

MOS - FET Q1 がオンした時は、遠くにある電源 11 は配線のインダクタンスの影響のため急に電荷を供給することができない。そこで高周波電力 FET Q2 の近くにコンデンサ C1 を置き、急な電荷の供給に対応している。C1 はパルスオフ時に充電し、パルスオン時に放電する。

## 【0006】

しかし、パルスオン時は、コンデンサ C1 が放電につれてドレイン電圧が漸次低下する図 7 に示す c の電圧となる。この電圧が Q2 のドレインに印加されるが、Q2 のドレイン電圧は、図 7 の e に示すように漸次低下するパルス電圧となる。Q2 の出力は図 6 の (e) に示すように RF パルス内振幅が低下する問題があった。

## 【0007】

この発明の目的は、高周波電力増幅用の FET のドレインに印加されるパルス電圧の安定化を図ることのできるパルス駆動回路を提供することにある。

## 【課題を解決するための手段】

10

20

30

40

50

## 【 0 0 0 8 】

上記した課題を解決するために、この実施形態によれば、パルス駆動回路は、高周波電力用 F E T とコンデンサを供給する直流電源と、パルス電圧を生成する M O S - F E T と、M O S - F E T をスイッチングさせる基準パルス信号を生成するパルス信号源と、前記 M O S - F E T のスイッチングにより得られるパルス電圧がドレイン電極に印加して駆動し、ゲート電極に供給される高周波信号を増幅する高周波電力用 F E T と、前記パルス電圧と前記基準パルス信号の電圧を比較し、前記 M O S - F E T のゲート電極にフィードバックする手段と、を具備したことを特徴とする。

## 【 図面の簡単な説明 】

## 【 0 0 0 9 】

10

【 図 1 】 パルス駆動回路に関する一実施形態について説明するための回路構成図である。

【 図 2 】 図 1 の動作について説明するための波形図である。

【 図 3 】 図 2 の一部の波形の時間と電圧の関係を拡大して説明するための説明図である。

【 図 4 】 パルス駆動回路に関する他の実施形態について説明するための説明図である。

【 図 5 】 従来回路構成図である。

【 図 6 】 図 5 の動作について説明するための波形図である。

【 図 7 】 図 4 要部のポイントにおける時間と電圧の関係について説明するための説明図である。

## 【 発明を実施するための形態 】

## 【 0 0 1 0 】

20

以下、実施形態について、図面を参照しながら詳細に説明する。

## 【 0 0 1 1 】

図 1 は、パルス駆動回路に関する一実施形態について説明するための回路構成図である。

## 【 0 0 1 2 】

図 1 に示す V 1 は、例えば 2 4 V の直流源であり、この直流源 V 1 は、抵抗 R 1、インダクタ L 1 を介して、スイッチング素子として例えば M O S 型 F E T Q 1 のドレイン電極に接続される。直流源 V 1、抵抗 R 1 それにインダクタ L 1 は、Q 1 の駆動用電源 1 1 を構成している。

## 【 0 0 1 3 】

30

インダクタ L 1 と Q 1 のドレイン電極の接続点と基準電位点との間には、直流源 V 1 との間インダクタ L 1 が介挿接続されている。このため、Q 1 のオン / オフに対するインダクタ L 1 による応答性の悪さを補償するコンデンサ C 1 が介挿接続される。

## 【 0 0 1 4 】

P G は、パルス信号 a を発生させるパルス発生器であり、このパルス発生器 P G の出力は、オペアンプ O P 1 の非反転入力 + に供給される。オペアンプ O P 1 の出力は、オペアンプ O P 2 の非反転入力 + に供給されるとともに、直列接続された可変抵抗器 V R、抵抗 R 2 を介して基準電位点に接続される。可変抵抗器 V R と抵抗 R 2 の接続点は、オペアンプ O P 1 の反転入力 - に接続される。パルス発生器 P G、オペアンプ O P 1、抵抗 R 2 それに可変抵抗器 V R は、Q 1 をスイッチングするための基準パルス信号 b を生成するパルス信号源 1 2 を構成している。

40

## 【 0 0 1 5 】

オペアンプ O P 2 の出力は、Q 1 のゲート電極に接続される。オペアンプ O P 2 の反転入力 - は、Q 1 のソース電極に接続されるとともに、高周波電力 F E T Q 2 のドレイン電極に接続される。

## 【 0 0 1 6 】

Q 2 としては、例えば G a N (窒化ガリウム) や G a A S (ガリウム砒素) 等の電力増幅用 F E T が用いられる。Q 2 のソース電極は、基準電位点に接続され、ゲート電極には高周波信号 R F が供給される。Q 2 のドレイン電極は、カップリングコンデンサ C 2 を介して出力端子 1 3 に接続される。

50

## 【 0 0 1 7 】

次に、図 2、図 3 の波形図を参照し、図 1 の動作について説明する。図 2 ( a ) ~ ( e ) は、図 1 の a ~ e の各ポイントにおける信号波形を示し、図 3 は図 2 ( c ) および ( e ) の時間と電圧の関係を拡大して示したものである。

## 【 0 0 1 8 】

パルス発生器 P G から出力された図 2 ( a ) に示すパルス信号 a は、オペアンプ O P 1 の非反転入力 + に供給する。オペアンプ O P 1 では、出力が非反転入力 + の値となるような定電圧制御が行われ、オペアンプ O P 1 の出力を、パルス信号源 1 2 の基準パルス信号 b として出力する。基準パルス信号 b は、オペアンプ O P 2 の非反転入力 + に供給する。オペアンプ O P 2 では、基準パルス信号 b の電圧と Q 1 のソース電極の電圧を比較し、比較出力で Q 1 を非飽和領域で駆動する。

10

## 【 0 0 1 9 】

駆動用電源 1 1 では、例えば直流電圧 2 4 V の直流源 V 1 が、Q 1 がオンしたときに C 1 から電荷を放出し、オフしたときに電荷を C 1 に蓄積し、図 2 ( c ) に示す電圧 c を出力する。パルスがオンしたとき、直流源からの電荷は供給が遅く、パルス立ち上がりが遅い。このため、コンデンサ C 1 に予め電荷を蓄積しておき、Q 1 がオンしたときのエネルギー移行時は、コンデンサ C 1 に蓄えられた電荷を利用することでパルスの立ち上がりを速くしている。

## 【 0 0 2 0 】

Q 1 のオンによりコンデンサ C 1 に蓄積された電荷は、Q 2 のドレイン電圧として印加する。Q 2 のドレイン電圧は、Q 2 のドレイン電極 ( Q 1 のソース電極 ) の電圧を、オペアンプ O P 2 を介して Q 1 のゲート電極にフィードバックさせ、Q 1 を非飽和状態で駆動させることによって Q 1 の出力を制御している。

20

## 【 0 0 2 1 】

なお、Q 1 のソース電極の電圧とパルス信号源 1 2 の基準パルス信号 b の電圧とを比較し、Q 1 のゲート電極にフィードバックする一連の処理は、フィードバック手段を構成する。

## 【 0 0 2 2 】

従って、Q 2 のドレイン電極に印加される電圧は、Q 1 のドレイン電極に印加される電圧よりも低い値となる。しかも、パルス信号源 1 2 の基準パルス信号 b の電圧と Q 2 のドレイン電極の電圧との比較出力を Q 1 のゲートにフィードバックさせている。このため Q 2 のドレイン電極には図 2 ( e ) の平坦なパルス電圧を得ることができる。

30

## 【 0 0 2 3 】

ところで、非飽和領域で動作させる関係で、従来に比して出力されるパルス電圧の振幅が小さくなる。Q 2 のドレイン電極に印加されるパルス電圧を従来と同じ値を得るために、この実施形態では一例として駆動用電源 1 1 の直流源 V 1 の値を従来 2 0 V としたのに対し、2 4 V としている。Q 1 を非飽和領域で動作させると、Q 1 での電圧ドロップがおおきくなるため効率性がやや劣るものの、パルス内振幅変動および位相変動を抑えなければならない用途において効果を発揮する。

## 【 0 0 2 4 】

このように、Q 1 に印加されるドレイン電圧と基準パルス信号電圧とを比較し、電源制御用の Q 1 にフィードバックさせたことで、Q 1 に印加されるパルス内ドレイン電圧の低下を防止することができる。

40

## 【 0 0 2 5 】

この実施形態では、電力増幅用トランジスタのパルス内ドレイン電圧の低下を防止することができることから、パルス内振幅変動および位相変動が少ない高周波パルス信号を生成することができる。

## 【 0 0 2 6 】

図 4 は、他の実施形態について説明するための説明図である。高周波電力増幅用 F E T が用いられる Q 2 は、チャンネルの温度上昇に伴い Q 2 の出力電力がパルス信号の後半部に

50

行くほどQ2から出力される高周波パルス信号の振幅が図4(e')に示すように低下することが知られている。

【0027】

そこで、パルス信号源12から出力される基準パルス信号bの後半部に向けて漸次振幅を高くなるような図4(b')に示す基準パルス信号を生成させるようにした。基準パルス信号の後半部に行くほど漸次振幅を大きくし、Q2のドレイン電圧をフィードバックさせたことにより、Q2のチャンネルの温度上昇に伴うパルス信号の後半部の出力電力の低下を相殺できる。これにより、Q2のチャンネルの温度上昇に伴うパルス内振幅変動に対する補償を行うことができる。

【0028】

この実施形態は、電力増幅用のトランジスタのパルス内ドレイン電圧に正の傾斜をつけることで、パルス内チャンネル温度上昇に対する出力パルス信号のパルス内振幅変動を抑えることが可能となる。

【0029】

この発明は、上記した実施形態に限定されるものではない。オペアンプの非反転入力+に任意の補正波形を入力することで、ドレイン波形の操作が自由に行えるようになる。

【0030】

いくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0031】

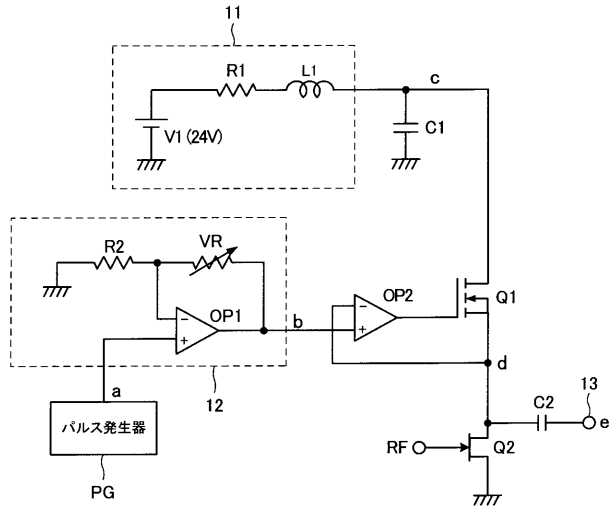
- 11 駆動用電源
- 12 パルス信号源
- L1 インダクタ
- C1 コンデンサ
- Q1 MOS-FET
- Q2 高周波電力FET
- OP1, OP2 オペアンプ
- VR 可変抵抗器

10

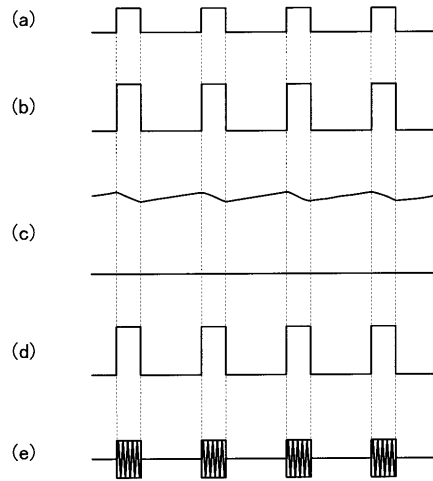
20

30

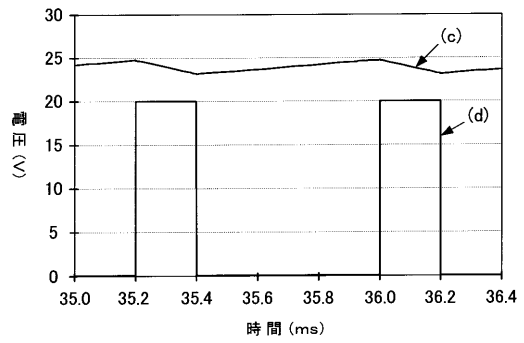
【 図 1 】



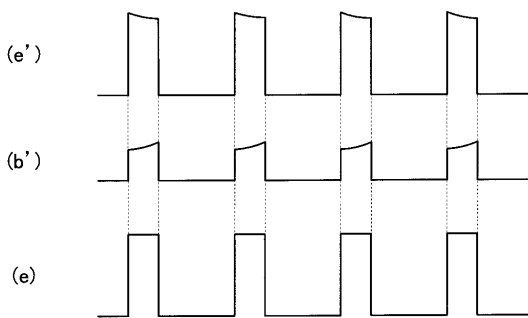
【 図 2 】



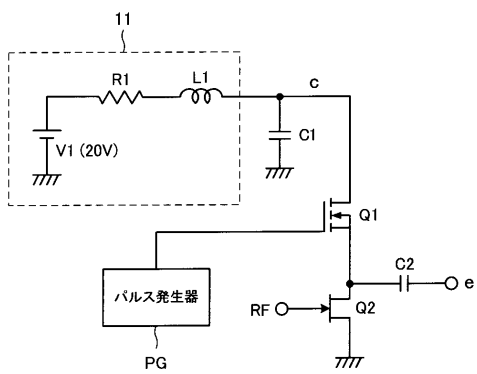
【 図 3 】



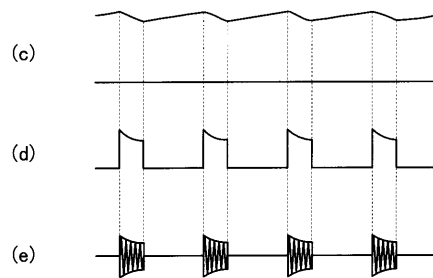
【 図 4 】



【 図 5 】



【 図 6 】



【 図 7 】

