

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4487433号
(P4487433)

(45) 発行日 平成22年6月23日(2010.6.23)

(24) 登録日 平成22年4月9日(2010.4.9)

(51) Int.Cl. F I
G 1 1 B 20/10 (2006.01) G 1 1 B 20/10 3 1 1
G 1 1 B 20/14 (2006.01) G 1 1 B 20/14 3 5 1 A

請求項の数 14 (全 21 頁)

<p>(21) 出願番号 特願2001-57811 (P2001-57811) (22) 出願日 平成13年3月2日(2001.3.2) (65) 公開番号 特開2002-260333 (P2002-260333A) (43) 公開日 平成14年9月13日(2002.9.13) 審査請求日 平成20年1月22日(2008.1.22)</p>	<p>(73) 特許権者 000004075 ヤマハ株式会社 静岡県浜松市中区中沢町10番1号 (74) 代理人 100090228 弁理士 加藤 邦彦 (72) 発明者 森島 守人 静岡県浜松市中沢町10番1号 ヤマハ株 式会社内 審査官 堀 洋介</p>
-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

最終頁に続く

(54) 【発明の名称】 記録媒体記録装置

(57) 【特許請求の範囲】

【請求項1】

記録済み情報の読込信号とVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記VCOの発振クロックを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを前記第1、第2の位相比較器の出力側で切り換え可能に構成し、かつこれら両クロック生成ループで前記VCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した位相ロックループと、

10

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記位相ロックループを前記読込クロック生成ループで制御して、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、該記録済み情報の記録終端部に到達後に、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えて、前記書込クロックに同期して新たな情報の書込を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項2】

記録済み情報の読込信号とVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記読込信

20

号に位相ロックした読込クロックを作成する読込クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記VCOの発振クロックを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを前記第1、第2の位相比較器の出力側で切り換え可能に構成し、かつこれら両クロック生成ループで前記VCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した位相ロックループと、

記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、

前記VCOの発振クロックに同期して書込信号を発生させる書込信号発生回路と、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記位相ロックループを前記読込クロック生成ループで制御して、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、該記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項3】

前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第2の位相比較器にクロックを作成する分周器の分周比を微量量変化させる分周比制御回路をさらに具備してなる請求項2記載の記録媒体記録装置。

【請求項4】

前記制御回路が、前記第2の位相比較器にされる前記クロックの位相を予め前記プリレコード信号の同期信号の位相に強制的に合わせた状態で、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う請求項1から3のいずれか1つに記載の記録媒体記録装置。

【請求項5】

前記第1の位相比較器および第2の位相比較器の出力側に、前記読込クロック生成ループおよび前記書込クロック生成ループのループゲインをほぼ等しくするゲインに設定されたアンプをそれぞれ具備してなる請求項1から4のいずれか1つに記載の記録媒体記録装置。

【請求項6】

記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、

前記読込クロックまたはこれを分周したクロックと第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、前記読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロック同期クロックを分周したクロックとを第3の位相比較器で位相比較し、該位相比較出力に基づき前記第2のVCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを、前記第2、第3の位相比較器の出力側で切り換え可能に構成、かつこれら両クロック生成ループで前記第2のVCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した書込クロック生成用位相ロックループと、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同

10

20

30

40

50

期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記書込クロック生成用位相ロックループを前記読込クロック同期クロック生成ループで制御し、前記記録済み情報の記録終端部に到達後に、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えて、前記書込クロックに同期して新たな情報の書込を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項 7】

記録済み情報の読込信号と第 1 の VCO の発振クロックまたはこれを分周したクロックとを第 1 の位相比較器で位相比較し、該位相比較出力に基づき該第 1 の VCO を制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、

10

前記読込クロックまたはこれを分周したクロックと第 2 の VCO の発振クロックまたはこれを分周したクロックとを第 2 の位相比較器で位相比較し、該位相比較出力に基づき該第 2 の VCO を制御して、前記読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロック同期クロックを分周したクロックとを第 3 の位相比較器で位相比較し、該位相比較出力に基づき前記第 2 の VCO を制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを、前記第 2、第 3 の位相比較器の出力側で切り換え可能に構成、かつこれら両クロック生成ループで前記第 2 の VCO の発振周波数が等しくなるようにこれら両クロック生成ループを構成した書込クロック生成用位相ロックループと、

20

記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と

前記第 2 の VCO の発振クロックに同期して書込信号を発生させる書込信号発生回路と

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記書込クロック生成用位相ロックループを前記読込クロック同期クロック生成ループで制御し、前記記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う制御回路と

30

を具備してなる記録媒体記録装置。

【請求項 8】

前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第 3 の位相比較器に入力するクロックを作成する分周器の分周比を微量変化させる分周比制御回路をさらに具備してなる請求項 7 記載の記録媒体記録装置。

40

【請求項 9】

前記制御回路が、前記第 3 の位相比較器に入力される前記クロックの位相を予め前記プリレコード信号の同期信号の位相に強制的に合わせた状態で、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う請求項 6 から 8 のいずれか 1 つに記載の記録媒体記録装置。

【請求項 10】

前記第 2 の位相比較器および第 3 の位相比較器の出力側に、前記読込クロック同期クロック生成ループおよび前記書込クロック生成ループのループゲインをほぼ等しくするゲインに設定されたアンプをそれぞれ具備してなる請求項 6 から 9 のいずれか 1 つに記載の記録媒体記録装置。

50

【請求項 1 1】

記録済み情報の読込信号と第 1 の V C O の発振クロックまたはこれを分周したクロックとを第 1 の位相比較器で位相比較し、該位相比較出力に基づき該第 1 の V C O を制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、

記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にしたクロックとを切換器で択一的に選択した信号と、第 2 の V C O の発振クロックまたはこれを分周したクロックとを第 2 の位相比較器で位相比較し、該位相比較出力に基づき該第 2 の V C O を制御して、該択一的に選択された信号に位相ロックした書込クロックを作成する書込クロック生成用位相ロックループと、

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記切換器で前記読込クロックを分周したクロックを選択して、前記書込クロック生成用位相ロックループを該クロックに基づいて制御し、前記記録済み情報の記録終端部に到達した後、前記切換器の選択を前記プリレコード信号の同期信号に切り換えて、前記書込クロック生成用位相ロックループを前記プリレコード信号の同期信号に基づいて制御して、前記書込クロックに同期して新たな情報の書込を行う制御回路と

を具備してなる記録媒体記録装置。

【請求項 1 2】

記録済み情報の読込信号と第 1 の V C O の発振クロックまたはこれを分周したクロックとを第 1 の位相比較器で位相比較し、該位相比較出力に基づき該第 1 の V C O を制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、

記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にしたクロックとを切換器で択一的に選択した信号と、第 2 の V C O の発振クロックまたはこれを分周したクロックとを第 2 の位相比較器で位相比較し、該位相比較出力に基づき該第 2 の V C O を制御して、該択一的に選択された信号に位相ロックした書込クロックを作成する書込クロック生成用位相ロックループと、

記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と

前記第 2 の V C O の発振クロックに同期して書込信号を発生させる書込信号発生回路と

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記切換器で前記読込クロックを分周したクロックを選択して、前記書込クロック生成用位相ロックループを該クロックに基づいて制御し、前記記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記切換器の選択を前記プリレコード信号の同期信号に切り換えて、前記書込クロック生成用位相ロックループを前記プリレコード信号の同期信号に基づいて制御する制御回路と

を具備してなる記録媒体記録装置。

【請求項 1 3】

前記書込クロック生成用位相ロックループの制御を前記プリレコード信号の同期信号に基づく制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第 2 の V C O の発振クロックを分周して前記第 2 の位相比較器に入力するクロックを作成する分周器の分周比を微量変化させる分周比制御回路をさらに具備してなる請求項 1 2 記載の記録媒体記録装置。

【請求項 14】

前記制御回路が、前記切換器の選択を前記プリレコード信号の同期信号に切り換える際に、前記第2の位相比較器に入力される前記クロックの位相を前記プリレコード信号の同期信号の位相に強制的に合わせる制御を行う請求項11から13のいずれか1つに記載の記録媒体記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、光ディスク等のディスク状記録媒体その他各種記録媒体の記録装置に関し、記録済み情報の記録終端部に続けて新たな情報を書き継ぐ際に、再生時に該書き継ぎ位置で同期の乱れが少なく書き継げるようにしたものである。

10

【0002】

【従来の技術】

光ディスク等の連続記録系記録媒体について記録済み情報の記録終端部に続けて新たな情報を書き継ぐ場合、記録済み情報とビットクロックの周波数が合っていない状態あるいは該記録済み情報のフレームと位相が合っていない状態で新たな情報の書き継ぎが行われると、該書き継ぎ後これを再生したときに、書き継ぎ位置で同期が乱れ、読み取りエラーが発生する。したがって、新たな情報の書き継ぎを行うときは、記録済み情報のビットクロックと周波数が合った状態で、あるいは記録済み情報のフレームと位相が合った状態で、さらに好ましくはこれら周波数および位相がともに合った状態で該新たな情報の書き継ぎを行う必要がある。

20

【0003】

CD-R/RWディスク(CD-RディスクまたはCD-RWディスクをいう。)に新たな情報の書き継ぎを行う従来方法を図2を参照して説明する。CD-R/RWディスクの記録済み情報の読込信号(EFM信号)はPLL回路10に入力され、位相比較器12で、VCO(電圧制御発振器)14の発振クロックを分周器16で所定分周した信号と位相比較される。その位相比較出力は、アンプ18で所定のゲインが付与され、ループフィルタ20を介してVCO14の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO14からは読込信号のビットクロックに同期した読込クロック発生クが作成される。この読込クロックを動作クロックとして読込信号の再生が行われる。読込クロックの作成と並行して、プリグループのウォブルにプリレコード信号としてFM変調で予め記録されているATIP情報が復調される。復調されたATIP情報に含まれる同期信号(同期信号が欠落した時は、その前の同期信号から同期信号の1周期を計数して作成した補間信号)は、PLL回路22に入力され、位相比較器24で、VCO26の発振クロックを分周器28で所定分周した信号と位相比較される。その位相比較出力は、アンプ30で所定のゲインが付与され、ループフィルタ32を介してVCO26の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO26からはATIP情報の同期信号に同期した書込クロックが作成される。書き継ぎを行うときは、記録済み情報の記録終端部の手前位置から読込を開始し、読込クロックを用いて該読込信号の再生を行う。読込位置が記録済み情報の記録終端部に到達するタイミングで、書込クロックに同期して書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始する。このようにして書き継ぎが行われる。なお、スピンドル制御は、書き継ぎ位置に到達する前は読込クロックまたはプリレコード信号に基づいて行われ、書き継ぎ位置に到達した後はプリレコード信号に基づいて行われ、これら信号が所定周波数で得られるようにスピンドルモータがPLL制御される。

30

40

【0004】

CD-R/RWディスクに新たな情報の書き継ぎを行う別の従来方法を図3を参照して説明する。CD-R/RWディスク34の記録済み情報の読込信号(EFM信号)はPLL回路36に入力され、位相比較器38で、VCO40の発振クロックを分周器42で所定分周した信号と位相比較される。その位相比較出力は、アンプ44で所定のゲインが付与

50

され、ループフィルタ46を介してVCO40の制御入力端に入力されて、その発振周波数および位相が制御される。これにより、VCO40からは読込信号のビットクロックに同期した読込クロックが発生される。この読込クロックを動作クロックとして読込信号の再生が行われる。クロック発振器48からは基準クロックが発振される。この基準クロックは分周器50で所定分周されて、ウォブル信号に相当する周波数の信号が作成される。位相比較器52は、該分周された基準クロックとCD-R/RWディスク34から検出されるウォブル信号とを位相比較する。その位相比較出力はループフィルタ54を介してスピンドルモータ56を駆動する。これにより、スピンドルモータ56は、CD-R/RWディスク34から検出されるウォブル信号が所定の周波数となるように制御される。クロック発振器48から発振される基準クロックは、また、分周器58で所定分周されて、書込クロックが作成される。書き継ぎを行うときは、ウォブルに基づくスピンドル制御を行いながら、記録済み情報の記録終端部の手前位置から読込を開始し、読込クロックを用いて該読込信号の再生を行う。読込位置が記録済み情報の記録終端部に到達するタイミングで、書込クロックに同期して書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始する。このようにして書き継ぎが行われる。

【0005】

【発明が解決しようとする課題】

前記図2の構成による書き継ぎ方法によれば、ATIP情報に含まれる同期信号と記録済み情報の読込EFM信号のサブコードフレーム同期信号のタイミングとは必ずしも一致していないので(オレンジブック規格によれば、-2~+2EFMフレームの誤差が許容されている。)、ATIP情報に含まれる同期信号に同期して記録される新たな情報は、書き継ぎ位置の手前の記録済み情報とその誤差分のずれを生じて記録され、該書き継ぎが行われたディスクを再生すると、書き継ぎ位置で同期が乱れて、再生時に読み取りエラーが発生することがあった。

【0006】

また、前記図3の構成による書き継ぎ方法によれば、基準クロックを用いてスピンドルモータ56を制御しても、その回転にはワウフラッタが生じ、その読込信号にもワウフラッタ成分が乗っている。このため、この読込信号から作成される読込クロックと基準クロックから作成される書込クロックとは、このワウフラッタ分周波数および位相がずれることになる。したがって、書き継ぎが行われたディスクを再生すると、書き継ぎ位置で同期が乱れて、再生時に読み取りエラーが発生することがあった。

【0007】

また、このほかの従来の書き継ぎ方法として、特開2000-40302号公報に記載のものがあるが、書き継ぎを開始するとVCOの発振周波数が変動するため、書き継ぎ位置で同期が乱れて、再生時に読み取りエラーが発生するおそれがあった。

この発明は、上述の点に鑑みてなされたもので、記録済み情報の記録終端部に続けて新たな情報を書き継ぐ際に、再生時に該書き継ぎ位置で同期の乱れが少なく書き継げるようにした光ディスク等のディスク状記録媒体その他各種記録媒体の記録装置を提供しようとするものである。

【0008】

【課題を解決するための手段】

この明細書で開示する記録媒体記録方法は、プリレコード信号が記録トラックに沿って予め記録されている記録媒体の記録済み情報の記録終端部に続けて新たな情報を書き継ぐ方法であって、該記録済み情報の記録終端部の手前から該記録済み情報の読込を行い、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて書込信号を発生して、該記録済み情報の記録終端部に続けて該書込信号の書込を開始し、該書込開始後に前記プリレコード信号の同期信号の周期に対する前記書込信号のフレームの周期を相対的に微量変化させて、該書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせていくようにしたものである。これによれば、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて書込信号を発生して、該記録済み情報の記録終端

10

20

30

40

50

部に続けて該書込信号の書込を開始するようにしたので、記録済み情報の記録終端部に続けて新たな情報を少ない位相誤差で書き継ぐことができ、該書き継ぎが行われた記録媒体を再生する際に、該書き継ぎ位置での同期の乱れを少なくして、読み取りエラーを減少させることができる。また、書込開始後に前記プリレコード信号の同期信号の周期に対する前記書込信号のフレームの周期を相対的に微量変化させて、該書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせていくようにしたので、再生時に同期の乱れを生じさせることなく、書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせて書き込むことができる。この記録媒体記録方法は、前記記録済み情報の読込を該記録済み情報に基づき作成される読込クロックを用いて行い、前記書込信号の書込を前記プリレコード信号に基づき作成される書込クロックを用いて行い、前記プリレコード信号の同期信号の周期に対する前記書込クロックのクロック数を微量変化させることにより、前記書込信号のフレームの位相を前記プリレコード信号の同期信号の位相に徐々に合わせていくことができる。

10

【0009】

この発明の記録媒体記録装置は、記録済み情報の読込信号とVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記VCOの発振クロックを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを前記第1、第2の位相比較器の出力側で切り換え可能に構成し、かつこれら両クロック生成ループで前記VCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した位相ロックループと、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記位相ロックループを前記読込クロック生成ループで制御して、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、該記録済み情報の記録終端部に到達後に、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えて、前記書込クロックに同期して新たな情報の書込を行う制御回路とを具備してなるものである。これによれば、前記位相ロックループが、読込クロック生成ループと書込クロック生成ループとでVCOの発振周波数が等しくなるようにしたので、書き継ぎ時にこれらループを切り換えたときのVCOの発振周波数の変動が少なく、記録済み情報の記録終端部に続けて新たな情報をビットクロックの周波数変動が少ない状態で書き継ぐことができ、該書き継ぎが行われた記録媒体を再生する際に、該書き継ぎ位置での同期の乱れを少なくして、読み取りエラーを減少させることができる。

20

30

【0010】

この記録媒体記録装置は、より具体的には、記録済み情報の読込信号とVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記VCOの発振クロックを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該VCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを前記第1、第2の位相比較器の出力側で切り換え可能に構成し、かつこれら両クロック生成ループで前記VCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した位相ロックループと、記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、前記VCOの発振クロックに同期して書込信号を発生させる書込信号発生回路と、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記位相ロックループを前記読込クロック生成ループで制御して、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、該記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号

40

50

発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う制御回路とを具備して構成することができる。この場合、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第2の位相比較器に入力するクロックを作成する分周器の分周比を微量変化させる分周比制御回路をさらに具備することができる。

【0011】

前記制御回路は、前記第2の位相比較器に入力される前記クロックの位相を予め前記プリレコード信号の同期信号の位相に強制的に合わせた状態で、前記位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行うものとして、これにより、ループを切り換えたときのVCOの発振周波数や位相の変動をより少なくすることができる。また、前記第1の位相比較器および第2の位相比較器の出力側に、前記読込クロック生成ループおよび前記書込クロック生成ループのループゲインをほぼ等しくするゲインに設定されたアンプをそれぞれ具備することにより、ループ切り換えに伴うループゲインの変動を抑制して、書き継ぎ位置の前後で記録済み情報と新たに書き込んだ情報のビットクロックの周波数や位相がずれるのを抑えることができる。

【0012】

この発明の別の記録媒体記録装置は、記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、前記読込クロックまたはこれを分周したクロックと第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、前記読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロック同期クロックを分周したクロックとを第3の位相比較器で位相比較し、該位相比較出力に基づき前記第2のVCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを、前記第2、第3の位相比較器の出力側で切り換え可能に構成、かつこれら両クロック生成ループで前記第2のVCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した書込クロック生成用位相ロックループと、

【0013】

記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記書込クロック生成用位相ロックループを前記読込クロック同期クロック生成ループで制御し、前記記録済み情報の記録終端部に到達後に、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えて、前記書込クロックに同期して新たな情報の書込を行う制御回路とを具備してなるものである。これによれば、読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと書込クロック生成ループで第2のVCOの発振周波数が等しくなるようにしたので、書き継ぎ時にこれらループを切り換えたときの第2のVCOの発振周波数の変動が少なく、記録済み情報の記録終端部に続けて新たな情報をビットクロックの周波数変動が少ない状態で書き継ぐことができ、該書き継ぎが行われた記録媒体を再生する際に、該書き継ぎ位置での同期の乱れを少なくして、読み取りエラーを減少させることができる。

【0014】

この記録媒体記録装置は、より具体的には、記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロック

10

20

30

40

50

を作成する読込クロック生成用位相ロックループと、前記読込クロックまたはこれを分周したクロックと第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、前記読込クロックに位相ロックした読込クロック同期クロックを作成する読込クロック同期クロック生成ループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロック同期クロックを分周したクロックとを第3の位相比較器で位相比較し、該位相比較出力に基づき前記第2のVCOを制御して、前記プリレコード信号の同期信号に位相ロックした書込クロックを作成する書込クロック生成ループとを、前記第2、第3の位相比較器の出力側で切り換え可能に構成、かつこれら両クロック生成ループで前記第2のVCOの発振周波数が等しくなるようにこれら両クロック生成ループを構成した書込クロック生成用位相ロックループと、記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、前記第2のVCOの発振クロックに同期して書込信号を発生させる書込信号発生回路と、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記書込クロック生成用位相ロックループを前記読込クロック同期クロック生成ループで制御し、前記記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行う制御回路とを具備して構成することができる。この場合、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第3の位相比較器に入力するクロックを作成する分周器の分周比を微量変化させる分周比制御回路をさらに具備することができる。

【0015】

前記制御回路は、前記第3の位相比較器に入力される前記クロックの位相を予め前記プリレコード信号の同期信号の位相に強制的に合わせた状態で、前記書込クロック生成用位相ロックループの制御を前記書込クロック生成ループによる制御に切り換える制御を行うものとすることができ、これにより、ループを切り換えたときの第2のVCOの発振周波数や位相の変動をより少なくすることができる。また、前記第2の位相比較器および第3の位相比較器の出力側に、前記読込クロック同期クロック生成ループおよび前記書込クロック生成ループのループゲインをほぼ等しくするゲインに設定されたアンプをそれぞれ具備することにより、ループ切り換えに伴うループゲインの変動を抑制して、書き継ぎ位置の前後で記録済み情報と新たに書き込んだ情報のビットクロックの周波数や位相がずれるのを抑えることができる。

【0016】

この発明のさらに別の記録媒体記録装置は、記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき該第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にしたクロックとを切換器で択一的に選択した信号と、第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき該第2のVCOを制御して、該択一的に選択された信号に位相ロックした書込クロックを作成する書込クロック生成用位相ロックループと、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記切換器で前記読込クロックを分周したクロックを選択して、前記書込クロック生成用位相ロックループを該クロックに基づいて制御し、前記記録済み情報の記録終端部に到達した後、前記切

10

20

30

40

50

換器の選択を前記プリレコード信号の同期信号に切り換えて、前記書込クロック生成用位相ロックループを前記プリレコード信号の同期信号に基づいて制御して、前記書込クロックに同期して新たな情報の書込を行う制御回路とを具備してなるものである。これによれば、読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にして切換器に入力するようにしたので、書き継ぎ時に切換器の選択を切り換えたときの第2のVCOの発振周波数の変動が少なく、記録済み情報の記録終端部に続けて新たな情報をビットクロックの周波數位相変動が少ない状態で書き継ぐことができ、該書き継ぎが行われた記録媒体を再生する際に、該書き継ぎ位置での同期の乱れを少なくして、読み取りエラーを減少させることができる。

【0017】

この記録媒体記録装置は、より具体的には、記録済み情報の読込信号と第1のVCOの発振クロックまたはこれを分周したクロックとを第1の位相比較器で位相比較し、該位相比較出力に基づき第1のVCOを制御して、前記読込信号に位相ロックした読込クロックを作成する読込クロック生成用位相ロックループと、記録トラックに沿って予め記録されたプリレコード信号の同期信号と前記読込クロックを分周して該プリレコード信号の同期信号と等しい周波数にしたクロックとを切換器で択一的に選択した信号と、第2のVCOの発振クロックまたはこれを分周したクロックとを第2の位相比較器で位相比較し、該位相比較出力に基づき第2のVCOを制御して、該択一的に選択された信号に位相ロックした書込クロックを作成する書込クロック生成用位相ロックループと、記録済み情報の読込信号のフレームの位相を検出する読込信号フレーム位相検出回路と、前記第2のVCOの発振クロックに同期して書込信号を発生させる書込信号発生回路と、記録済み情報の記録終端部からの書き継ぎが指令されたときに、前記読込クロックに同期して前記記録済み情報の記録終端部の手前から記録済み情報の読込を行い、これと並行して前記切換器で前記読込クロックを分周したクロックを選択して、前記書込クロック生成用位相ロックループを該クロックに基づいて制御し、前記記録済み情報の記録終端部に到達したら、該記録済み情報の記録終端部の読込信号のフレームに位相を合わせて前記書込信号発生回路から書込信号を発生させて、該記録済み情報の記録終端部に続けて書込を開始し、次いで、前記切換器の選択を前記プリレコード信号の同期信号に切り換えて、前記書込クロック生成用位相ロックループを前記プリレコード信号の同期信号に基づいて制御する制御回路とを具備して構成することができる。この場合、前記書込クロック生成用位相ロックループの制御を前記プリレコード信号の同期信号に基づく制御に切り換えた後、前記書込信号のフレームと前記プリレコード信号の同期信号とを位相比較し、その位相誤差を徐々に縮めるように、前記第2のVCOの発振クロックを分周して前記第2の位相比較器に入力するクロックを作成する分周器の分周比を微量変化させる分周比制御回路をさらに具備することができる。

【0018】

前記制御回路は、前記切換器の選択を前記プリレコード信号の同期信号に切り換える際に、前記第2の位相比較器に入力される前記クロックの位相を前記プリレコード信号の同期信号の位相に強制的に合わせる制御を行うものとして、これにより、ループを切り換えたときの第2のVCOの発振周波数や位相の変動をより少なくすることができる。

【0019】

【発明の実施の形態】

(実施の形態1)

この発明をCD-R/RWディスクの記録に適用した実施の形態1を説明する。図1は、この発明が適用されたCD-R/RWドライブ(CD-RディスクおよびCD-RWディスクの書込および読込が可能なディスクドライブ装置)の主要部の構成を示す。これは、読込クロックの作成と書込クロックの作成を1つのPLL回路60で行うようにしたものである。PLL回路60は、位相比較器62を経由する制御ループ66と位相比較器64を経由する制御ループ68を具備する。切り換え信号WGにより、位相比較器62をオン

10

20

30

40

50

、位相比較器 6 4 をオフすることにより制御ループ 6 6 がオン、制御ループ 6 8 がオフし、位相比較器 6 2 をオフ、位相比較器 6 4 をオンすることにより、制御ループ 6 6 がオフ、制御ループ 6 8 がオンする。

【 0 0 2 0 】

制御ループ 6 6 について説明すると、位相比較器 6 2 は、C D - R / R W ディスクから読み出される読込信号 (E F M 信号) と、V C O (電圧制御発振器) 7 0 の発振クロックをカウンタ等で構成される分周器 7 2 で所定分周した信号とを位相比較する。その位相比較出力 (位相誤差出力) は、アンプ 7 4 で所定のゲイン A 1 が付与され、加算点 7 6 をおよびループフィルタ 7 8 を介して V C O 7 0 の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、V C O 7 0 からは読込 E F M 信号のビットクロックに同期した読込クロックが発振される。この読込クロックを動作クロックとして、通常の再生および書き継ぎ位置に到達する手前の読込 E F M 信号の再生が行われる。

10

【 0 0 2 1 】

制御ループ 6 8 について説明すると、プリグループのウォブルにプリレコード信号として F M 変調で予め記録されている A T I P 情報が図示しない復調回路で復調され、該復調された A T I P 情報に含まれる同期信号 (同期信号が欠落した時は、その前の同期信号から同期信号の 1 周期を計数して作成した補間信号) S y n c 2 は、位相比較器 6 4 に入力される。位相比較器 6 4 は、該 A T I P 同期信号 S y n c 2 と、V C O 7 0 の発振クロックをカウンタ等で構成される分周器 8 0 で所定分周した信号とを位相比較する。その位相比較出力は、アンプ 8 2 で所定のゲイン A 2 が付与され、加算点 7 6 およびループフィルタ 7 8 を介して V C O 7 0 の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、V C O 7 0 からは A T I P 同期信号 S y n c 2 に同期した書込クロックが発振される。この書込クロックを動作クロックとして、書込信号の生成が行われる。

20

【 0 0 2 2 】

書き継ぎを行うときは、V C O 7 0 をはじめに制御ループ 6 6 で制御し、記録済み情報の記録終端部の手前位置から読込を開始して、V C O 7 0 から発振されるクロックを用いて該読込信号の再生を行う。読込位置が記録済み情報の記録終端部に到達するタイミングで V C O 7 0 から発振されるクロックに同期して書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始し、次いで V C O 7 0 の制御ループを制御ループ 6 8 に切り換える。このようにして書き継ぎが行われる。なお、スピンドル制御は、書き継ぎ位置に到達する前は読込クロックまたはウォブル信号もしくは A T I P 同期信号 S y n c 2 に基づいて行われ、書き継ぎ位置に到達した後はウォブル信号または A T I P 同期信号 S y n c 2 に基づいて行われ、これら信号が所定周波数で得られるようにスピンドルモータが P L L 制御される。

30

【 0 0 2 3 】

分周器 7 2 の分周比は適宜の値 N に設定され、書き継ぎを行うときに、書き継ぎ位置に到達する前は制御ループ 6 6 によって V C O 7 0 の発振周波数は標準値が $N \cdot f_1$ (f_1 は読込 E F M 信号のビットクロック周波数標準値) に制御され、このとき分周器 7 2 の出力信号 1 の周波数は f_1 となっている。また、分周器 8 0 の分周比 M は V C O 7 0 の発振周波数が制御ループの切換によって変動しないように設定する。すなわち、A T I P 同期信号 S y n c 2 の周波数標準値を f_2 とすると、分周器 8 0 の分周比 M は、 $M = N \cdot f_1 / f_2$ に設定する。これにより、書き継ぎ位置に到達する前に制御ループ 6 6 によって V C O 7 0 の発振周波数が標準値の $N \cdot f_1$ に制御されているとき、分周器 8 0 の出力信号 2 の周波数は f_2 となっており、書き継ぎ位置に到達した後に制御ループ 6 8 に切り換えたときに、V C O 7 0 の発振周波数の変動は生じない。また、分周器 8 0 は、制御ループを制御ループ 6 6 から制御ループ 6 8 に切り換える前に A T I P 同期信号 S y n c 2 のタイミングでリセットされ、書き継ぎ位置に到達した後に制御ループ 6 8 に切り換えたときに、位相比較器 6 4 の位相比較出力が増大するのが抑えられ、V C O 7 0 の発振クロックの周波数および位相の変動が抑えられる。

40

【 0 0 2 4 】

50

アンプ74, 82のゲインA1, A2は、位相比較器62, 64の入力信号の周波数f1, f2の違いによる制御ループ66, 68のループゲインの違い(制御ループ66の方が制御ループ68よりもf1/f2高くなる。)を補償するように、 $A1 : A2 = f2 : f1$ に設定する。これにより、書き継ぎ時に制御ループを制御ループ66から制御ループ68に切り換えたときに、ループゲインの違いによりVCO70の制御電圧が変動してその発振クロックの周波数および位相が乱れるのが抑えられる。

【0025】

同期信号検出回路84は、読込EFM信号からサブコードフレーム同期信号Sync1を検出する。サブコードフレーム同期信号Sync1はATIP同期信号Sync2に対し-2~+2EFMフレームの誤差が許容されている。分周器86は分周器72の出力信号を所定分周して同期信号Sync1の補間信号を作成するもので、同期信号Sync1の検出タイミングから該同期信号Sync1の1周期を計数して、補間信号Vsync1を作成する。書込信号発生器88はVCO70の発振クロックに同期して書込信号を発生する。書込信号発生器88のサブコードフレーム同期は、書き継ぎ位置に到達する前に読込信号から検出されるサブコードフレーム同期信号Sync1によってリセットされ、書き継ぎ位置に到達した後は書込信号発生器88はVCO70の発振クロックを計数して自分自身でサブコードフレーム同期を作成する。書込信号発生器88からはそのサブコードフレーム同期を示す同期信号Sync3が出力される。位相比較器90は書き継ぎ位置に到達してループを切り換えた後に、ATIP同期信号Sync2と書込信号発生器88のサブコードフレーム同期信号Sync3とを位相比較し、その位相差を徐々に(制御ループ68の応答時間よりも遅い周期で)縮めるように、分周器80の分周比Mを微量変化させる。これにより、ATIP同期信号Sync2に対する書込信号のサブコードフレーム同期信号Sync3の位相ずれがループを切り換えた後に徐々に縮小される。制御回路91は書き継ぎ指令が与えられたときに、各部に対し、書き継ぎに必要な制御を実行する。

【0026】

PLL回路60の具体例を図4に示す。位相比較器62は、排他的論理和回路92に読込EFM信号と比較入力1を入力し、その排他的論理和を出力する。位相比較器64も位相比較器62と同様に構成されている。なお、位相比較器62, 64は図4に図示した構成に代えて、フリップフロップ回路でそれぞれ構成することもできる。アンプ74は、定電流源95, 96を両端に配置してプッシュプル接続されたトランジスタ98(Pチャンネル), 100(Nチャンネル)で構成され、各トランジスタ98, 100のゲートに位相比較器62の出力がそれぞれ入力されている。アンプ82もアンプ74と同様に構成されている。アンプ74, 82の定電流値Ipr, Ipwは、読込EFM信号のビットクロック周波数標準値をf1、ATIP同期信号Sync2の周波数標準値をf2として、 $Ipr : Ipw = f2 : f1$ に設定される。これにより、アンプ74, 82ゲインA1, A2は、 $A1 : A2 = f2 : f1$ に設定され、制御ループ66, 68のループゲインの違いが補償される。アンプ74, 82の出力は加算点76で電流加算されてループフィルタ78に入力される。ループフィルタ78は加算点76の電流出力でコンデンサC2を充電し、その充電電圧をVCO70の制御端子に印加して、VCO70の発振周波数を制御する。ループフィルタ78内の抵抗RとコンデンサC1の直列回路は位相補償回路である。図5は図4の回路の動作を示したものである。ここでは、便宜上 $f1 : f2 = A2 : A1 = 2 : 1$ とした場合について示している。

【0027】

図1の制御回路91の制御による書き継ぎ時の動作を図6のフローチャートおよび図7のタイムチャートを参照して説明する。なお、図6の工程S1~S9に対応する動作を図7中に同じ符号で示す。書き継ぎを行うときは、切り換え信号WGにより位相比較器62をオン、位相比較器64をオフすることにより、制御ループ66をオン、制御ループ68をオフし、動作モードを読込モードに設定し、スピンドルモータを所定の線速度が得られる速度に制御して、書き継ぎ位置の手前の記録済み情報の読込を行う(S1)。この読込により、PLL回路60は読込EFM信号に位相ロックし、VCO70から発生されるクロ

10

20

30

40

50

ックを讀込クロックとして、記録済み情報の再生が行われる（S2）。讀込EFM信号から検出されるサブコードフレーム同期信号Sync1で書込信号発生器88から発生される書込信号のサブコードフレーム同期信号Sync3をリセットする（S3）。記録済み情報の記録終端部に達するタイミングで、動作モードを書込モードに切り換えて、VCO70の発振クロックに同期して書込信号発生器88から書込信号を発生し、新たな情報の書込を開始する（S4）。書込モードに切り換えた後、最初のATIP同期信号Sync2で分周器80をリセットし、位相比較器64の比較入力2の位相をATIP同期信号Sync2の位相に一致させる（S5）。分周器80をリセットした直後に、切り換え信号WGにより、位相比較器62をオフ、位相比較器64をオンすることにより、制御ループ66をオフ、制御ループ68をオンする（S6）。この制御ループの切り換えの際に、ATIP同期信号Sync2とその比較入力2は周波数および位相がほぼ揃っており、またループゲインがアンプA1, A2の切換により等しく保たれるので、制御ループの切り換えに伴うVCO70の発振クロックの乱れ（周波数および位相の変動）は少なく抑えられる。

10

【0028】

次いで、位相比較器90にて書込信号のサブコードフレーム同期信号Sync3とATIP同期信号Sync2との位相比較を行い（S7）、その位相誤差に応じて分周器80の分周比を微量変更して、制御ループ68の応答時間よりも遅い周期で位相合わせを行う。すなわち、ATIP同期信号Sync2に対しサブコードフレーム同期信号Sync3が所定量以上進んでいる場合は、分周器80の分周比をMからM-1に変更して（S8）、比較入力2の周期を微量短くすることにより、VCO70の発振周波数を微量低下させて、サブコードフレーム同期信号Sync3の位相をATIP同期信号Sync2の位相に徐々に近づけていく。サブコードフレーム同期信号Sync3とATIP同期信号Sync2の位相誤差が所定量以内に収まったら、分周器80の分周比をMに戻す（S9）。一方、ATIP同期信号Sync2に対しサブコードフレーム同期信号Sync3が所定量以上遅れている場合は、分周器80の分周比をMからM+1に変更して（S8）、比較入力2の周期を微量長くすることにより、VCO70の発振周波数を微量上昇させて、サブコードフレーム同期信号Sync3の位相をATIP同期信号Sync2の位相に徐々に近づけていく。サブコードフレーム同期信号Sync3とATIP同期信号Sync2の位相誤差が所定量以内に収まったら、分周器80の分周比をMに戻す（S9）。この位相合わせの結果、書込信号のサブコードフレーム同期信号Sync3はATIP同期信号Sync2と位相がほぼ一致する。以上で書き継ぎ開始当初の処理が完了し、そのまま新たな情報の書込が続けられる。

20

30

【0029】

（実施の形態2）

この発明をCD-R/RWディスクの記録に適用した実施の形態2を説明する。図8は、この発明が適用されたCD-R/RWドライブの主要部の構成を示す。これは、讀込クロック作成用PLL回路102と書込クロック作成用PLL回路104を別々に構成したものである。これによれば、讀込クロック作成用、書込クロック作成用にそれぞれ特化したPLL回路の設計をすることができるので、安定した動作の回路を実現できる。

40

【0030】

PLL回路102について説明すると、位相比較器106は、CD-R/RWディスクから読み出される讀込EFM信号と、VCO108の発振クロックをカウンタ等で構成される分周器111で所定分周した信号とを位相比較する。その位相比較出力は、アンプ113で所定のゲインA0が付与され、ループフィルタ115を介してVCO108の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO108からは讀込EFM信号のピットクロックに同期した讀込クロックが発振される。この讀込クロックを動作クロックとして、通常の再生および書き継ぎ位置に到達する前の讀込EFM信号の再生が行われる。

【0031】

50

PLL回路104は、位相比較器117を經由する制御ループ121と位相比較器119を經由する制御ループ123を具備する。切り換え信号WGにより、位相比較器117をオン、位相比較器119をオフすることにより制御ループ121がオン、制御ループ123がオフし、位相比較器117をオフ、位相比較器119をオンすることにより制御ループ121がオフ、制御ループ123がオンする。

【0032】

制御ループ121について説明すると、位相比較器117は、読込クロックと、VCO125の発振クロックをカウンタ等で構成される分周器127で所定分周した信号とを位相比較する。その位相比較出力は、アンプ129で所定のゲインA1が付与され、加算点131およびループフィルタ133を介してVCO125の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO125からは読込クロックに同期したクロック（読込クロック同期クロック）が発振される。

10

【0033】

制御ループ123について説明すると、プリグループのウォブルにプリレコード信号としてFM変調で予め記録されているATIP情報が図示しない復調回路で復調され、該復調されたATIP情報に含まれる同期信号（同期信号が欠落した時は、その前の同期信号から同期信号の1周期を計数して作成した補間信号）Sync2は、位相比較器119に入力される。位相比較器119は、該ATIP同期信号Sync2と、VCO125の発振クロックをカウンタ等で構成される分周器135で所定分周した信号2とを位相比較する。その位相比較出力は、アンプ137で所定のゲインA2が付与され、加算点131およびループフィルタ133を介してVCO125の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO125からはATIP同期信号Sync2に同期した書込クロックが作成される。この書込クロックを動作クロックとして、書込信号の生成が行われる。

20

【0034】

書き継ぎを行うときは、記録済み情報の記録終端部の手前位置から読込を開始して、PLL回路102のVCO108から発振される読込クロックを用いて該読込信号の再生を行う。このとき、PLL回路104は、VCO125をはじめに制御ループ121で制御し、読込位置が記録済み情報の記録終端部に到達するタイミングでVCO125から発振されるクロックに同期して書込信号発生器143から書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始し、次いでVCO125の制御を制御ループ123による制御に切り換える。このようにして書き継ぎが行われる。なお、スピンドル制御は、書き継ぎ位置に到達する前は読込クロックまたはウォブル信号もしくはATIP同期信号Sync2に基づいて行われ、書き継ぎ位置に到達した後はウォブル信号またはATIP同期信号Sync2に基づいて行われ、これら信号が所定周波数で得られるようにスピンドルモータがPLL制御される。

30

【0035】

分周器111、127の分周比は適宜の値N、Pにそれぞれ設定され、書き継ぎ位置に到達する前は制御ループ121によってVCO125の発振周波数は標準値が $N \cdot P \cdot f_1$ （ f_1 は読込EFM信号のビットクロック周波数標準値）に制御され、このとき分周器127の出力信号1の周波数は $N \cdot f_1$ となっている。また、分周器135の分周比MはVCO125の発振周波数が制御ループの切換によって変動しないように設定する。すなわち、ATIP同期信号Sync2の周波数標準値を f_2 とすると、分周器135の分周比Mは、 $M = N \cdot P \cdot f_1 / f_2$ に設定する。これにより、書き継ぎ位置に到達する前に制御ループ121によってVCO125の発振周波数が標準値の $N \cdot f_1$ に制御されているとき、分周器135の出力信号2の周波数は f_2 となっており、書き継ぎ位置に到達した後に制御ループ123に切り換えたときに、VCO125の発振周波数の変動は生じない。また、分周器135は、PLL回路104の制御ループを制御ループ121から制御ループ123に切り換える前にATIP同期信号Sync2のタイミングでリセットされ、書き継ぎ位置に到達した後に制御ループ123に切り換えたときに、位相比較器11

40

50

9の位相比較出力が増大するのが抑えられ、VCO125の発振クロックの周波数および位相の変動が抑えられる。

【0036】

アンプ129, 137のゲインA1, A2は、位相比較器117, 119の比較入力1, 2の周波数 $N \cdot f_1$, f_2 の違いによる制御ループ121, 123のループゲインの違い(制御ループ121の方が制御ループ123よりも $N \cdot f_1 / f_2$ 高くなる。)を補償するように、 $A1 : A2 = f_2 : N \cdot f_1$ に設定する。これにより、書き継ぎ時に制御ループを制御ループ121から制御ループ123に切り換えたときに、ループゲインの違いによりVCO125の制御電圧が変動してその発振クロックの周波数および位相が乱れるのが抑えられる。

10

【0037】

同期信号検出回路139は、読込EFM信号からサブコードフレーム同期信号Sync1を検出する。分周器141は分周器111の出力信号を所定分周して同期信号Sync1の補間信号を作成するもので、同期信号Sync1の検出タイミングから該同期信号Sync1の1周期を計数して、補間信号Vsync1を作成する。書込信号発生器143はVCO125の発振クロックに同期して書込信号を発生する。書込信号発生器143のサブコードフレーム同期は、書き継ぎ位置に到達する前に読込EFM信号から検出されるサブコードフレーム同期信号Sync1によってリセットされ、書き継ぎ位置に到達した後は書込信号発生器143はVCO125の発振クロックを計数して自分自身でサブコードフレーム同期を作成する。書込信号発生器143からはそのサブコードフレーム同期を示す同期信号Sync3が出力される。位相比較器145は書き継ぎ位置に到達してループを切り換えた後に、ATIP同期信号Sync2と書込信号発生器143のサブコードフレーム同期信号Sync3とを位相比較し、その位相差を徐々に(制御ループ123の応答時間よりも遅い周期で)縮めるように、分周器135の分周比Mを微量変化させる。これにより、ATIP同期信号Sync2に対する書込信号のサブコードフレーム同期信号Sync3の位相ずれがループを切り換えた後に徐々に縮小される。なお、PLL回路104は例えば前記図4と同様に構成することができる。

20

【0038】

制御回路146は書き継ぎ指令が与えられたときに、各部に対し、書き継ぎに必要な制御を実行する。制御回路146の制御による書き継ぎ時の動作は前記図6のフローチャートおよび図7のタイムチャートで示したのと同様にして行うことができる(ただし、図7において、(g)の「PLL回路60」を「PLL回路104」、「制御ループ66」を「制御ループ121」、「制御ループ68」を「制御ループ123」、(h)の「分周器80」を「分周器135」とそれぞれ読み替える。}。

30

【0039】

(実施の形態3)

この発明をCD-R/RWディスクの記録に適用した実施の形態3を説明する。図9は、この発明が適用されたCD-R/RWドライブの主要部の構成を示す。これは、読込クロック作成用PLL回路147と書込クロック作成用PLL回路149を別々に構成するとともに、書込クロック作成用PLL回路149は制御ループを1つとして、その位相比較器151の入力を切り換えるようにしたものである。

40

【0040】

PLL回路147について説明すると、位相比較器153は、CD-R/RWディスクから読み出される読込EFM信号と、VCO161の発振クロックをカウンタ等で構成される分周器155で所定分周した信号とを位相比較する。その位相比較出力は、アンプ157で所定のゲインA0が付与され、ループフィルタ159を介してVCO161の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、VCO161からは読込信号のビットクロックに同期した読込クロックが発振される。この読込クロックを動作クロックとして、通常の再生および書き継ぎ位置に到達する前の読込信号の再生が行われる。

50

【 0 0 4 1 】

P L L回路 1 4 9 について説明すると、分周器 1 6 3 は読込クロックを所定分周する。切換器 1 6 5 は、切換信号 W G により分周器 1 6 3 の出力信号と A T I P 同期信号 S y n c 2 を切り換えて位相比較器 1 5 1 に入力する。すなわち、書き継ぎ位置に到達する前は分周器 1 6 3 の出力信号を選択し、書き継ぎ位置に到達後は A T I P 同期信号 S y n c 2 (該同期信号が欠落した時は、その前の同期信号から同期信号の 1 周期を計数して作成した補間信号) を選択して位相比較器 1 5 1 に入力する。位相比較器 1 5 1 は、切換器 1 6 5 で選択された信号と、V C O 1 6 7 の発振クロックをカウンタ等で構成される分周器 1 6 9 で所定分周した信号とを位相比較する。その位相比較出力は、アンプ 1 7 1 で所定のゲイン A 1 が付与され、ループフィルタ 1 7 3 を介して V C O 1 6 7 の制御入力端に入力されて、その発振周波数および位相を制御する。これにより、V C O 1 6 7 からは切換器 1 6 5 で選択された信号に同期した書込クロックが発振される。この書込クロックを動作クロックとして、書込信号の生成が行われる。

10

【 0 0 4 2 】

書き継ぎを行うときは、記録済み情報の記録終端部の手前位置から読込を開始して、P L L回路 1 4 7 の V C O 1 6 1 から発振される読込クロックを用いて該読込信号の再生を行う。このとき、P L L回路 1 4 9 は、位相比較器 1 5 1 の入力として、切換器 1 6 5 ではじめに分周器 1 6 3 の出力信号を選択し、読込位置が記録済み情報の記録終端部に到達するタイミングで V C O 1 6 7 から発振されるクロックに同期して書込信号を生成し、該書込信号で光ピックアップのレーザ光を変調して書込を開始し、次いで切換器 1 6 5 で位相比較器 1 5 1 の入力を A T I P 同期信号 S y n c 2 に切り換える。このようにして書き継ぎが行われる。なお、スピンドル制御は、書き継ぎ位置に到達する前は読込クロックまたはウォブル信号もしくは A T I P 同期信号 S y n c 2 に基づいて行われ、書き継ぎ位置に到達した後はウォブル信号または A T I P 同期信号 S y n c 2 に基づいて行われ、これら信号が所定周波数で得られるようにスピンドルモータが P L L 制御される。

20

【 0 0 4 3 】

分周器 1 5 5 , 1 6 9 の分周比は適宜の値 N , M にそれぞれ設定される。読込 E F M 信号のビットクロック周波数が標準値 f_1 のとき、V C O 1 6 1 の発振周波数は $N \cdot f_1$ に制御され、分周器 1 6 3 には該 V C O 1 6 1 の発振クロックが入力される。分周器 1 6 3 の分周比 P は、その分周出力が A T I P 同期信号 S y n c 2 の周波数標準値 f_2 に等しくなるように $N \cdot f_1 / f_2$ に設定される。これにより、切換器 1 6 5 が書き継ぎ位置で、その出力を分周器 1 6 3 の出力から A T I P 同期信号 S y n c 2 に切り換えたときに、V C O 1 6 7 の発振周波数の変動は生じない。また、分周器 1 6 9 は、切換器 1 6 5 の出力を分周器 1 6 3 の出力から A T I P 同期信号 S y n c 2 に切り換えるのと同時に A T I P 同期信号 S y n c 2 のタイミングでリセットされ、書き継ぎ位置に到達した後に切換器 1 6 5 の出力を A T I P 同期信号 S y n c 2 に切り換えたときに、位相比較器 1 5 1 の位相比較出力が増大するのが抑えられ、V C O 1 6 7 の発振クロックの周波数および位相の変動が抑えられる。

30

【 0 0 4 4 】

同期信号検出回路 1 7 5 は、読込 E F M 信号からサブコードフレーム同期信号 S y n c 1 を検出する。分周器 1 7 7 は分周器 1 5 5 の出力信号を所定分周して同期信号 S y n c 1 の補間信号を作成するもので、同期信号 S y n c 1 の検出タイミングから該同期信号 S y n c 1 の 1 周期を計数して、補間信号 V s y n c 1 を作成する。書込信号発生器 1 7 9 は V C O 1 6 7 の発振クロックに同期して書込信号を発生する。書込信号発生器 1 7 9 のサブコードフレーム同期は、書き継ぎ位置に到達する前に読込 E F M 信号から検出されるサブコードフレーム同期信号 S y n c 1 によってリセットされ、書き継ぎ位置に到達した後は書込信号発生器 1 7 9 は V C O 1 6 7 の発振クロックを計数して自分自身でサブコードフレーム同期を作成する。書込信号発生器 1 7 9 からはそのサブコードフレーム同期を示す同期信号 S y n c 3 が出力される。位相比較器 1 8 1 は書き継ぎ位置に到達してループを切り換えた後に、A T I P 同期信号 S y n c 2 と書込信号発生器 1 7 9 のサブコードフ

40

50

レーン同期信号 S y n c 3 とを位相比較し、その位相差を徐々に (P L L 回路 1 4 9 の応答時間よりも遅い周期で) 縮めるように、分周器 1 6 9 の分周比 M を微量変化させる。これにより、 A T I P 同期信号 S y n c 2 に対する書込信号のサブコードフレーム同期信号 S y n c 3 の位相ずれがループを切り換えた後に徐々に縮小される。

【 0 0 4 5 】

制御回路 1 8 3 は書き継ぎ指令が与えられたときに、各部に対し、書き継ぎに必要な制御を実行する。制御回路 1 8 3 の制御による書き継ぎ時の動作は前記図 6 のフローチャートおよび図 7 のタイムチャートで示したのと同様にして行うことができる {ただし、図 7 において、(g) の「 P L L 回路 6 0 の使用ループ」を「切換器 1 6 5 の選択」、「制御ループ 6 6」を「分周器 1 6 3 の出力」、「制御ループ 6 8」を「 A T I P 同期信号 S y n c 2」、(h) の「分周器 8 0」を「分周器 1 6 9」とそれぞれ読み替える。}

10

【 0 0 4 6 】

なお、前記実施の形態では、この発明を C D - R / R W ディスクの記録に適用した場合について説明したが、 D V D - R、 D V D - R A M、 D V D - R W、 D V D + R W 等の各種 D V D ディスク、光磁気ディスク、磁気ディスク、磁気テープその他プリレコード信号が記録トラックに沿って予め記録されている各種記録媒体の記録に適用することができる。 D V D - R ディスクの場合は、記録トラックに沿って予め形成されたプリピットがプリレコード信号に相当する。

【 図面の簡単な説明 】

【 図 1 】 この発明の記録媒体記録装置の実施の形態 1 の主要部の構成を示すブロック図である。

20

【 図 2 】 従来の記録媒体記録装置の構成を示すブロック図である。

【 図 3 】 従来の他の記録媒体記録装置の構成を示すブロック図である。

【 図 4 】 図 1 の P L L 回路 6 0 の具体例を示す回路図である。

【 図 5 】 図 4 の回路の動作波形図である。

【 図 6 】 図 1 の C D - R / R W ドライブにおける書き継ぎ時の制御を示すフローチャートである。

【 図 7 】 図 6 の制御による図 1 の C D - R / R W ドライブの書き継ぎ時の動作を示すタイムチャートである。

【 図 8 】 この発明の記録媒体記録装置の実施の形態 2 の主要部の構成を示すブロック図である。

30

【 図 9 】 この発明の記録媒体記録装置の実施の形態 3 の主要部の構成を示すブロック図である。

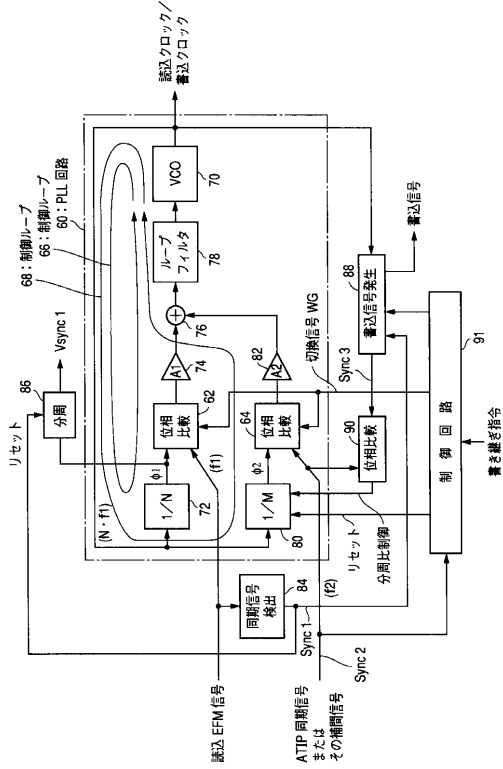
【 符号の説明 】

6 0 ... P L L 回路 (位相ロックループ)、 6 2 ... 第 1 の位相比較器、 6 4 ... 第 2 の位相比較器、 6 6 ... 制御ループ (読込クロック生成ループ)、 6 8 ... 制御ループ (書込クロック生成ループ)、 7 0 ... V C O、 8 0 ... 分周器、 8 4 ... 同期信号検出回路 (読込信号フレーム位相検出回路)、 8 8 ... 書込信号発生回路、 9 0 ... 位相比較器 (分周比制御回路)、 9 1 ... 制御回路、 1 0 2 ... P L L 回路 (読込クロック生成用位相ロックループ)、 1 0 4 ... P L L 回路 (書込クロック生成用位相ロックループ)、 1 0 6 ... 第 1 の位相比較器、 1 0 8 ... 第 1 の V C O、 1 1 7 ... 第 2 の位相比較器、 1 1 9 ... 第 3 の位相比較器、 1 2 1 ... 制御ループ (読込クロック同期クロック生成ループ)、 1 2 3 ... 制御ループ (書込クロック生成ループ)、 1 2 5 ... 第 2 の V C O、 1 2 9、 1 3 7 ... アンプ、 1 3 5 ... 分周器、 1 3 9 ... 同期信号検出回路 (読込信号フレーム位相検出回路)、 1 4 3 ... 書込信号発生回路、 1 4 5 ... 位相比較器 (分周比制御回路)、 1 4 6 ... 制御回路、 1 4 7 ... P L L 回路 (読込クロック生成用位相ロックループ)、 1 4 9 ... P L L 回路 (書込クロック生成用位相ロックループ)、 1 5 1 ... 第 2 の位相比較器、 1 5 3 ... 第 1 の位相比較器、 1 6 1 ... 第 1 の V C O、 1 6 5 ... 切換器、 1 6 7 ... 第 2 の V C O、 1 6 9 ... 分周器、 1 7 5 ... 同期信号検出回路 (読込信号フレーム位相検出回路)、 1 7 9 ... 書込信号発生回路、 1 8 1 ... 位相比較器 (分周比制御回路)、 1 8 3 ... 制御回路。

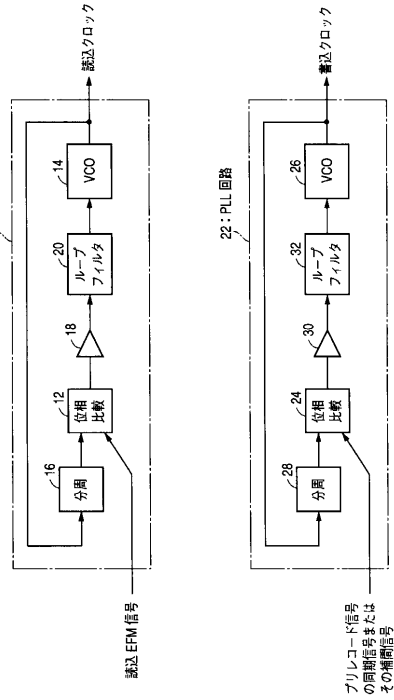
40

50

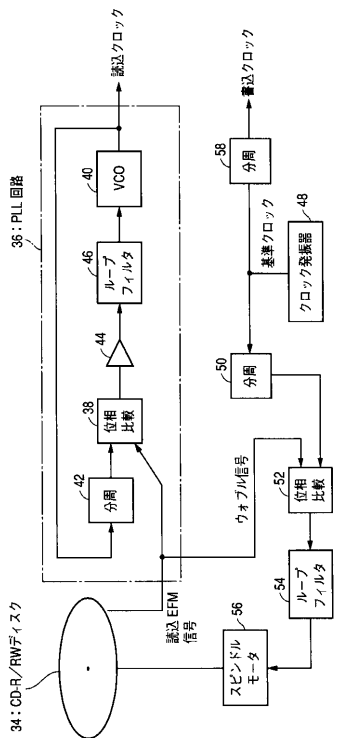
【図1】



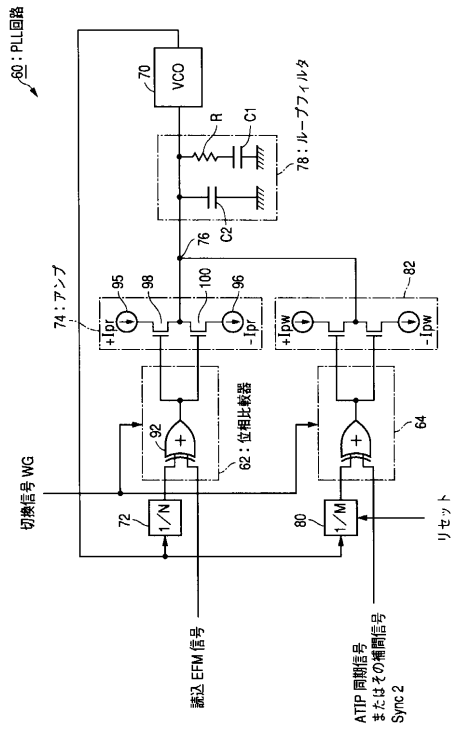
【図2】



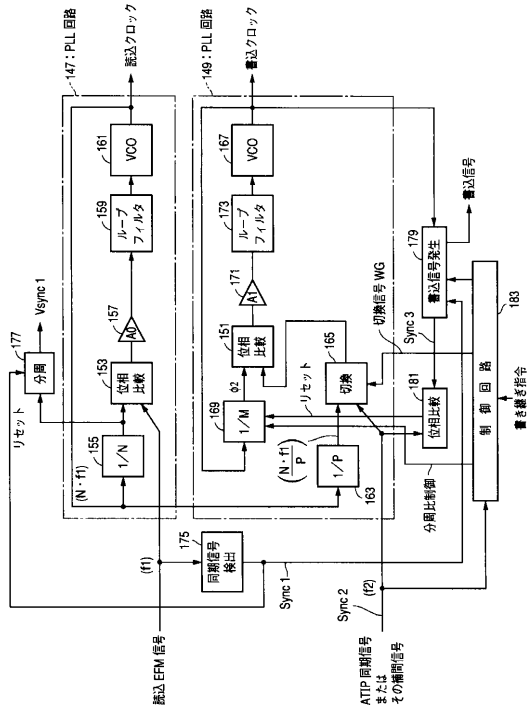
【図3】



【図4】



【 図 9 】



フロントページの続き

- (56)参考文献 特開平 1 1 - 2 0 3 7 8 5 (J P , A)
特開平 1 0 - 2 8 3 6 5 8 (J P , A)
特開 2 0 0 0 - 0 4 0 3 0 2 (J P , A)
特開 2 0 0 0 - 0 4 0 3 0 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G11B 20/10

G11B 20/14