



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I552129 B

(45) 公告日：中華民國 105 (2016) 年 10 月 01 日

(21) 申請案號：103140942

(22) 申請日：中華民國 103 (2014) 年 11 月 26 日

(51) Int. Cl. : G09G3/20 (2006.01)

(71) 申請人：群創光電股份有限公司 (中華民國) INNOLUX CORPORATION (TW)

苗栗縣竹南鎮新竹科學工業園區科學路 160 號

(72) 發明人：曾名駿 TSENG, MING CHUN (TW)；陳俊佑 CHEN, CHUN YU (TW)；許弘霖 HSU, HUNG LIN (TW)；黃建翔 HUANG, CHIEN HSIANG (TW)

(74) 代理人：祁明輝；林素華；涂綺玲

(56) 參考文獻：

TW	200709169A	TW	200830247A
TW	200905647A	TW	201023136A
TW	201131536A	TW	201201514A
TW	201225037A	CN	103761954A
US	2013/0050161A1		

審查人員：賴仕修

申請專利範圍項數：18 項 圖式數：12 共 42 頁

(54) 名稱

掃描驅動電路及應用其之顯示面板

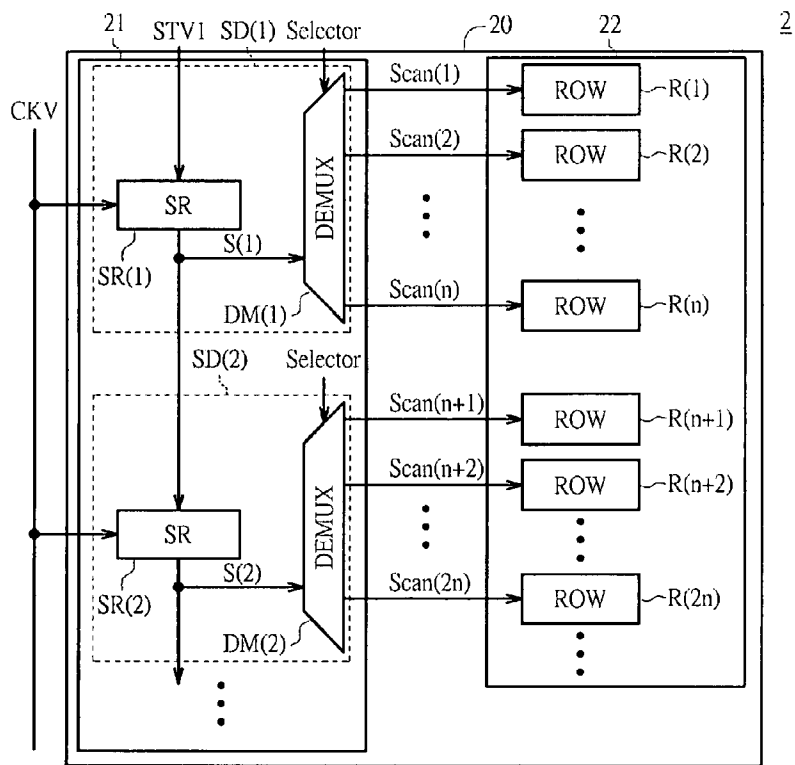
SCAN DRIVER AND DISPLAY USING THE SAME

(57) 摘要

一種掃描驅動電路及應用其之顯示面板。掃描驅動電路包括複數級第一驅動單元。複數級第一驅動單元受控於第一起始信號、時脈信號及至少一選擇信號，其中第 i 級第一驅動單元包括一移位暫存器以及一解多工器。移位暫存器根據時脈信號以及觸發信號產生掃描信號。解多工器根據至少一選擇信號，將掃描信號選擇性輸出至多個掃描線。其中第 1 級第一驅動單元的觸發信號是第一起始信號，第 $(i+1)$ 級第一驅動單元的觸發信號是第 i 級第一驅動單元的掃描信號。

The present invention provides a scan driver and a display using the same. The scan driver includes multiple stages of scan driving units. The scan driving units are controlled by a start signal, a clock signal and at least one selection signal. The i^{th} stage of the scan driving unit includes one shift register and one de-multiplexer. The shift register generates a scan signal according to the clock signal and a trigger signal. The de-multiplexer selectively outputs the scan signal to multiple scan lines according to the at least one selection signal. The trigger signal of the 1st stage of the scan driving unit is the start signal, and the trigger signal of the $(i+1)^{\text{th}}$ stage of the scan driving unit is the scan signal of the i^{th} stage of the scan driving unit.

指定代表圖：



第 2 圖

符號簡單說明：

2 . . . 顯示面板

20 . . . 薄膜電晶體
陣列基板

21 . . . 掃描驅動電
路

22 . . . 第一顯示區
域

CKV . . . 時脈信號

DM(1)、DM

(2) . . . 解多工器

R(1)~R(2n) . . . 第
一列像素電路

S(1)、S(2) . . . 掃描
信號

Scan(1)~Scan

(2n) . . . 掃描線

Selector . . . 選擇信
號

SD(1)、SD(2) . . .
第一驅動電路

SR(1)、SR(2) . . .
移位暫存器

STV1 . . . 第一起始
信號

公告本

發明摘要

※ 申請案號： 103140942

※ 申請日： 103. 11. 26

※IPC 分類： G09G 3/20(2006.01)

【發明名稱】(中文/英文)

掃描驅動電路及應用其之顯示面板 / SCAN DRIVER AND
DISPLAY USING THE SAME

【中文】

一種掃描驅動電路及應用其之顯示面板。掃描驅動電路包括複數級第一驅動單元。複數級第一驅動單元受控於第一起始信號、時脈信號及至少一選擇信號，其中第 i 級第一驅動單元包括一移位暫存器以及一解多工器。移位暫存器根據時脈信號以及觸發信號產生掃描信號。解多工器根據至少一選擇信號，將掃描信號選擇性輸出至多個掃描線。其中第 1 級第一驅動單元的觸發信號是第一起始信號，第 $(i+1)$ 級第一驅動單元的觸發信號是第 i 級第一驅動單元的掃描信號。

【英文】

The present invention provides a scan driver and a display using the same. The scan driver includes multiple stages of scan driving units. The scan driving units are controlled by a start signal, a clock signal and at least one selection signal. The i^{th}

stage of the scan driving unit includes one shift register and one de-multiplexer. The shift register generates a scan signal according to the clock signal and a trigger signal. The de-multiplexer selectively outputs the scan signal to multiple scan lines according to the at least one selection signal. The trigger signal of the 1st stage of the scan driving unit is the start signal, and the trigger signal of the (i+1)th stage of the scan driving unit is the scan signal of the ith stage of the scan driving unit.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

2：顯示面板

20：薄膜電晶體陣列基板

21：掃描驅動電路

22：第一顯示區域

CKV：時脈信號

DM(1)、DM(2)：解多工器

R(1)~R(2n)：第一列像素電路

S(1)、S(2)：掃描信號

Scan(1)~Scan(2n)：掃描線

Selector：選擇信號

SD(1)、SD(2)：第一驅動電路

SR(1)、SR(2)：移位暫存器

STV1：第一起始信號

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

掃描驅動電路及應用其之顯示面板 / SCAN DRIVER AND
DISPLAY USING THE SAME

【技術領域】

【0001】 本發明是有關於一種掃描驅動電路及應用其之顯示面板，且特別是有關於一種利用解多工器之掃描驅動電路。

【先前技術】

【0002】 隨著科技發展，目前顯示面板已被廣泛地應用於各式電子裝置中，例如行動電話、電視、電腦螢幕等。因應顯示面板的高解析度需求，通常以掃描驅動電路配合資料驅動電路，以寫入整個畫面的影像資訊。另一方面，為了節省外部的印刷電路板成本，係利用面板上的薄膜電晶體(Thin Film Transistor, TFT)，將用以驅動掃描線的部份掃描驅動電路，於薄膜電晶體陣列製作時，一併形成於顯示面板之基板上，此技術可稱為 GOP(Gate on Panel)技術之顯示面板。如此，可簡化外部掃描驅動電路複雜性及體積，同時可以降低面板生產成本。而如何有效降低掃描驅動電路所佔用面積，乃目前業界所致力的課題之一。

【發明內容】

【0003】 本發明係有關於一種掃描驅動電路及應用其之顯示面板，且特別是有關於一種利用解多工器之掃描驅動電路。

【0004】 根據本發明之第一方面，提出一種掃描驅動電路。掃描驅動電路包括複數級第一驅動單元。複數級第一驅動單元受控於第一起始信號、時脈信號及至少一選擇信號，其中第 i 級第一驅動單元包括一移位暫存器以及一解多工器。移位暫存器根據時脈信號以及觸發信號產生掃描信號。解多工器根據至少一選擇信號，將掃描信號選擇性輸出至多個掃描線。其中第 1 級第一驅動單元的觸發信號是第一起始信號，第 $(i+1)$ 級第一驅動單元的觸發信號是第 i 級第一驅動單元的掃描信號。

【0005】 根據本發明之第二方面，提出一種顯示面板，包括薄膜電晶體陣列基板、第一顯示區域以及掃描驅動電路。第一顯示區域形成於薄膜電晶體陣列基板上，第一顯示區域包括多個第一列像素電路。掃描驅動電路包括複數級第一驅動單元。複數級第一驅動單元受控於第一起始信號、時脈信號及至少一選擇信號，其中第 i 級第一驅動單元包括一移位暫存器以及一解多工器。移位暫存器根據時脈信號以及觸發信號產生掃描信號。解多工器根據至少一選擇信號，將掃描信號選擇性輸出至多個掃描線，各掃描線驅動第一列像素電路其中之一。其中第 1 級第一驅動單元的觸發信號是第一起始信號，第 $(i+1)$ 級第一驅動單元的觸發信號是第 i 級第一驅動單元的掃描信號。

【0006】 爲了對本發明之上述及其他方面有更佳的瞭解，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

【圖式簡單說明】

【0007】

第 1A 圖繪示習知顯示面板的示意圖。

第 1B 圖繪示習知顯示面板的信號時序圖。

第 2 圖繪示依照本發明第一實施例顯示面板的示意圖。

第 3 圖繪示依照本發明第一實施例顯示面板中解多工器的電路架構圖。

第 4A 圖繪示依照本發明第一實施例顯示面板中的信號時序圖。

第 4B 圖繪示逐行掃描的信號時序圖。

第 5 圖繪示依照本發明第一實施例寫入畫面資料的示意圖。

第 6 圖繪示依照本發明第二實施例顯示面板的示意圖。

第 7 圖繪示依照本發明第二實施例寫入畫面資料的示意圖。

第 8 圖繪示一種外部控制電路的示意圖。

第 9A 圖繪示依照本發明第三實施例顯示面板的示意圖。

第 9B 圖繪示依照本發明第四實施例顯示面板的示意圖。

第 10A 圖及第 10B 圖繪示依照本發明第四實施例所使用的解多工器的示意圖。

第 11 圖繪示依照本發明第四實施例顯示面板中的信號時序圖。

第 12 圖繪示移位暫存器的電路架構圖。

【實施方式】

【0008】 請一併參考第 1A 圖及第 1B 圖，第 1A 圖繪示習知顯示面板的示意圖，第 1B 圖繪示習知顯示面板的時序控制圖。

顯示面板 1 包括有 M 個列像素電路(ROW) R(1)~R(M)，例如對於

解析度是 1280×960 的顯示面板 1， M 等於 960。顯示面板 1 的掃描驅動電路包括有 M 個移位暫存器 (Shift Register, SR) $SR(1) \sim SR(M)$ ， M 個移位暫存器受控於相同的時脈信號 CKV ，第 1 級的移位暫存器 $SR(1)$ 接收第一起始信號 $STV1$ 以決定開始進行掃描的時間。由於 M 個移位暫存器 SR 彼此串聯，每當時脈信號 CKV 正緣發生時，起始信號 STV 的脈衝會一級一級往下移位，可參考第 1B 圖繪示的各個移位暫存器 $SR(1) \sim SR(M)$ 所輸出的掃描信號 $Scan(1) \sim Scan(M)$ 。掃描信號 $Scan(i)$ 驅動列像素電路 $R(i)$ ，以使得顯示面板 1 的第 i 列可接受資料驅動器 (為簡化起見，未繪示於圖中) 所寫入的資料。如第 1B 圖所示，顯示面板 1 係以逐列掃描的方式寫入影像資料，當掃描完一張畫面 (frame) 之 M 列後，再次觸發起始信號 STV ，以重新進行逐列的掃描。

【0009】 如第 1A 圖所繪示的掃描驅動電路，對於每一個列像素電路，皆需有一個對應的移位暫存器，而這些移位暫存器可以 GOP 技術形成於顯示面板 1 的 TFT 基板中，或是存在於閘極積體電路驅動元件 (gate driver IC) 中，以此方式將導致掃描驅動電路所佔用的電路布局 (layout) 面積太大。以下實施例另提出一種可以有效降低電路布局面積的掃描驅動電路。

【0010】 第 2 圖繪示依照本發明第一實施例顯示面板的示意圖。顯示面板 2 包括薄膜電晶體陣列基板 20、掃描驅動電路 21 以及第一顯示區域 22。第一顯示區域 22 形成於薄膜電晶體陣列基板 20 上，包括多個第一列像素電路 $R(1), R(2), \dots$ 。掃描驅動

電路 21 形成於薄膜電晶體陣列基板 20 上，包括多級第一驅動單元 SD(1), SD(2), ...，受控於第一起始信號 STV1、時脈信號 CKV 及至少一選擇信號 Selector。其中第 i 級第一驅動單元 SD(i) 包括一移位暫存器 SR(i) 以及一解多工器 (De-multiplexer, DEMUX) DM(i)。移位暫存器 SR(i) 根據時脈信號 CKV 以及觸發信號產生掃描信號 S(i)。解多工器 DM(i) 根據至少一選擇信號 Selector，將掃描信號 S(i) 選擇性輸出至多個掃描線 Scan，各掃描線 Scan 驅動第一列像素電路 R 其中之一。其中第 1 級第一驅動單元 SD(1) 的觸發信號是第一起始信號 STV1，第 (i+1) 級第一驅動單元 SD(i+1) 的觸發信號是第 i 級第一驅動單元 SD(i) 的掃描信號 S(i)，i 為大於或等於 1 的正整數。詳細說明如下。

【0011】 於本發明實施例中，係可利用 GOP 技術以薄膜電晶體 (TFT) 實現驅動電路 21，將掃描驅動電路 21 形成於薄膜電晶體陣列基板 20 上，或是驅動電路 21 位於閘極積體電路驅動元件 (gate driver IC) 中。掃描驅動電路 21 所接收的信號，包括時脈信號 CKV、第一起始信號 STV1、選擇信號 Selector，可以來自薄膜電晶體陣列基板 20 以外的印刷電路板，例如由特定的驅動積體電路提供。

【0012】 以下以第 1 級第一驅動單元 SD(1) 為例作為說明。第 1 級第一驅動單元 SD(1) 可以僅使用 1 個移位暫存器 SR(1) 配合 1 個解多工器 DM(1)，以產生驅動 n 個掃描線 Scan(1)~Scan(n) 的信號。n 個掃描線 Scan(1)~Scan(n) 可用以驅動第一顯示區域 22 的

n 個列像素電路 $R(1)\sim R(n)$ 。解多工器 $DM(1)$ 係根據至少一選擇信號 Selector，將掃描信號 $S(1)$ 選擇性輸出至掃描線

$Scan(1)\sim Scan(n)$ ，以 $n=4$ 為例，解多工器 $DM(1)$ 可根據至少一選擇信號 Selector (例如所選擇的是第 2 條掃描線) 將掃描信號 $S(1)$ 輸出至掃描線 $Scan(2)$ ，而其他未被選擇的 3 條掃描線 $Scan(1)$ ， $Scan(3)$ 及 $Scan(4)$ ，則可以給予一截止電壓位準 VGL ，如此可使得列像素電路 $R(2)$ 被寫入資料，列像素電路 $R(1)$ ， $R(3)$ 及 $R(4)$ 的開關維持截止狀態而不會被寫入資料。

【0013】 第 3 圖繪示一種可實現解多工器 $DM(1)$ 的電路架構圖。此例中係使用 1 對 4 的解多工器 ($n=4$)，解多工器 $DM(1)$ 包括 8 個 TFT $T1\sim T8$ ，根據 8 個選擇信號 $Sel1, nSel1, Sel2, nSel2, Sel3, nSel3, Sel4, nSel4$ ，對掃描線 $Scan(1)\sim Scan(4)$ 分別選擇性輸出掃描信號 $S(1)$ 及截止電壓位準 VGL 其中之一。其中選擇信號 $nSel1$ 是選擇信號 $Sel1$ 的反相信號，其餘以此類推。當選擇信號 $Sel1$ 為邏輯高位準時，掃描線 $Scan(1)$ 輸出掃描信號 $S(1)$ ，而當選擇信號 $Sel1$ 為邏輯低位準時，掃描線 $Scan(1)$ 輸出截止電壓位準 VGL 。如第 3 圖所示，每一條掃描線可以個別控制輸出，彼此互相獨立，亦即可以同時輸出截止電壓到全部的掃描線。經由適當設計外部的控制電路以產生選擇信號 $Sel1, nSel1, Sel2, nSel2, Sel3, nSel3, Sel4, nSel4$ ，可以完成使用者欲設計的控制方式。

【0014】 選擇信號 Selector 的數量相關於第一驅動單元 $SD(1)$ 輸出的掃描線數量 n ，當第一驅動單元 $SD(1)$ 需驅動的掃描線數量

n 越多，選擇信號 Selector 的數量也就隨之增加，以能夠從 n 個掃描線中做出選擇。上述的例子為一種可能實現解多工器 DM(1) 的方式，然而並不限於此，對於一個 1 對 4 的解多工器，選擇信號可以是 2 個、4 個或是 8 個，端視解多工器 DM 實際需完成的功能以及設計限制而決定。

【0015】 請參考第 2 圖，如上所述第 1 級第一驅動單元 SD(1) 產生 n 個掃描線 Scan(1)~Scan(n)的驅動信號，第 2 級第一驅動單元 SD(2)也可以同樣負責產生 n 個掃描線 Scan($n+1$)~Scan($2n$)的驅動信號，當然各級第一驅動單元輸出的掃描線數量亦可以不同，唯當第一驅動單元的級數增加時，若各級輸出的掃描線數量相同，在硬體繞線設計上較容易完成，其時序控制也較容易設計。若各級第一驅動單元輸出的掃描線數量皆是 n ，則對於需要輸出 M 條掃描線的掃描驅動電路 21，需使用 (M/n) 級第一驅動單元 SD(i)，可以僅使用 (M/n) 個移位暫存器 SR(i)。

【0016】 第 1 級第一驅動單元 SD(1)當中的移位暫存器 SR(1) 串聯第 2 級第一驅動單元 SD(2)當中的移位暫存器 SR(2)，同理，第 2 級第一驅動單元 SD(2)當中的移位暫存器 SR(2)串聯第 3 級第一驅動單元 SD(3)當中的移位暫存器 SR(3)。即第 1 級第一驅動單元 SD(1)的觸發信號是第一起始信號 STV1，而第 $(i+1)$ 級第一驅動單元的觸發信號是第 i 級第一驅動單元的掃描信號 S(i)。

【0017】 第 4A 圖繪示依照本發明第一實施例顯示面板中的信號時序圖。為了簡化圖示以及清楚說明，在第 4A 圖中係以 $n=2$

爲例作爲說明，即每一個第一驅動單元 $SD(i)$ 皆是使用 1 對 2 的解多工器 $DM(i)$ ，選擇信號 Selector 包括 $Sel1, Sel2, nSel1, nSel2$ 。此例中，第一顯示區域 22 有 $2m$ 個列像素電路 $R(1)\sim R(2m)$ ，掃描驅動電路 21 包括 m 級第一驅動單元 $SD(1)\sim SD(m)$ 。

【0018】 由於使用 1 對 2 的解多工器 $DM(i)$ ，對於一張影像 (frame) 的寫入過程可以分爲 2 個階段 (Phase)。在第一階段 (Phase 1) 選擇信號 $Sel1$ 維持邏輯高位準，選擇信號 $Sel2$ 則維持邏輯低位準，因此對於各級的解多工器 $DM(i)$ 而言，其狀態皆是將輸入的掃描信號 $S(i)$ 輸出到其第 1 個輸出接腳。如第 4A 圖所示，在觸發第一起始信號 $STV1$ 之後，經由串聯的移位暫存器 $SR(1)\sim SR(m)$ ，會逐步驅動掃描線 $Scan(1), Scan(3), Scan(5), \dots, Scan(2m-1)$ ，此時資料驅動器需配合輸出對應的驅動資料 $D_1, D_3, D_5, \dots, D_{2m-1}$ 至資料匯流排。

【0019】 在第二階段 (Phase 2) 選擇信號 $Sel1$ 維持邏輯低位準，選擇信號 $Sel2$ 則維持邏輯高位準，此時各級解多工器 $DM(i)$ 的狀態皆是將輸入端的掃描信號 $S(i)$ 輸出到其第 2 個輸出接腳。再次觸發第一起始信號 $STV1$ ，同樣地經由串聯的移位暫存器 $SR(1)\sim SR(m)$ ，會逐步驅動掃描線 $Scan(2), Scan(4), Scan(6), \dots, Scan(2m)$ ，此時資料驅動器需配合輸出對應的驅動資料 $D_2, D_4, D_6, \dots, D_{2m}$ 至資料匯流排。

【0020】 在上述例子中， $Scan(1), Scan(2), \dots, Scan(2m)$ 分別驅動顯示面板 2 的第 1 列、第 2 列、 \dots 、第 $2m$ 列，因此採用如

上述第一實施例的掃描驅動電路 21，在寫入畫面時係先寫入奇數列的畫素資料，再寫入偶數列的畫素資料。

【0021】 第 5 圖繪示寫入畫面資料的示意圖，為使圖示更加清楚，第 5 圖所繪示的例子係以 $n=3$ 作為說明。畫面 F01 是前一張畫面(車頭朝左)，要寫入目前畫面(如 F04 所示，車頭朝右)時，分為 3 個階段(因為 $n=3$)。在第一階段(Phase 1)依序掃描第 1、4、7...列(畫面 F02)，第二階段(Phase 2)依序掃描 2、5、8...列(畫面 F03)，第三階段(Phase 3)依序掃描第 3、6、9...列(畫面 F04)，共需觸發 3 次第一起始信號 STV1，完成寫入一張畫面。

【0022】 值得注意的是，本案發明並不限於上述的列交錯掃描方式，可根據不同的控制信號或是不同的硬體接線方式，而改變畫面的掃描方式，例如可以改變為逐行掃描。以 $n=2$ ，顯示面板 2 共有 $2m$ 條掃描線作為例子說明，以下說明兩種可能採用的方式。一種方式係將第 1 級解多工器 DM(1)的輸出接至顯示面板 2 的掃描線 Scan(1)及 Scan($m+1$)，第 2 級解多工器 DM(2)的輸出接至顯示面板 2 的掃描線 Scan(2)及 Scan($m+2$)，其餘以此類推，則資料的寫入順序會改變為 $D_1, D_2, D_3, D_4, \dots, D_{2m}$ 。另一種方式為改變選擇信號 Selector，請參考第 4B 圖，其繪示逐行掃描的信號時序圖，選擇信號 Sel1 以及選擇信號 Sel2 皆為與時脈信號 CKV 相同頻率，並且彼此是相位相差 180 度的信號，接線方式維持與原本相同，如此在時脈信號 CKV 的一個周期內，第 1 級第一驅動單元 SD(1)可以依序掃描 Scan(1)及 Scan(2)，在時脈信號 CKV

的下一個周期內，第 2 級第一驅動單元 SD(2)可以依序掃描 Scan(3) 及 Scan(4) (可以改變外部控制電路所產生的時脈信號 CKV 頻率以維持畫面更新率相同)，如此資料的寫入順序亦可以改變為 $D_1, D_2, D_3, D_4 \dots, D_{2m}$ 。

【0023】 上述的第一種方式，需改變硬體接線方式，當 m 值大的時候，一個解多工器的輸出端需連接到相隔甚遠的兩條掃描線，此種繞線方式較不容易實現。而第二種方式，需以較高頻率頻繁地改變選擇信號，會導致額外的功率消耗。因此，本揭露的掃描驅動電路與顯示區域的掃描線連接時，雖可以有不同的連接方式與控制方式，然而以下說明，皆採用前述第一實施例的方式作為說明，即寫入畫面時是以隔 n 行掃描的方式進行。

【0024】 如上述實施例的掃描驅動電路，由於在各級第一驅動單元中使用一個移位暫存器配合一個多工器驅動多條掃描線，因此可以降低 TFT 使用的數量，減少掃描驅動電路所佔用的面積。如第 12 圖所繪示移位暫存器的電路架構圖，一個移位暫存器大致可估算為使用 7 個 TFT。第 1A 圖的架構中，每 4 條掃描線需使用 4 個移位暫存器，共需 28 個 TFT。相較之下，第 2 圖的架構中(以 $n=4$ 為例)，每 4 條掃描線使用 1 個移位暫存器(7 個 TFT)以及 1 個解多工器(8 個 TFT，見第 3 圖)，僅需 15 個 TFT。加入硬體繞線寬度作實際面積估算，若使用低溫多晶矽(Low Temperature Poly-silicon, LTPS)TFT，掃描驅動電路所佔的整體面積可節省至 83%，而若是使用銦鎵鋅氧化物(IGZO)TFT，因 IGZO

TFT 的單顆面積較 LTPS TFT 大，一旦節省了 TFT 使用的數目，掃描驅動電路所佔的整體面積更可節省至 70%。將比較結果整理如下方表一。

【0025】

	TFT 數目(每 4 條掃描線)			佔用面積	
	SR	DEMUX	總和	LTPS	IGZO
第 1A 圖架構	28	0	28	100%	100%
第 2 圖架構	7	8	15	83%	70%

表一

【0026】 節省了 GOP 掃描驅動電路的面積，有利於設計窄邊框面板，能帶給使用者更佳的視覺體驗。節省電路面積，亦可縮減閘極積體電路驅動元件的尺寸及成本。除此之外，如前述的時序控制方式，在各個階段(Phase)中選擇信號 Selector 可以維持在同樣的邏輯位準，如此可以減少選擇信號 Selector 的切換次數，避免不必要的功率消耗。

【0027】 此外，由於解多工器所輸出的多條掃描線可以個別控制，因此可經由適當設計外部控制電路，更能達到進一步節省功率消耗的效果。第 8 圖繪示一種外部控制電路的示意圖，外部控制電路包括記憶單元 80、比較單元 82 以及控制單元 84。記憶單元 80 例如是記憶體，儲存前一張畫面 $Y(N-1)$ 。比較單元 82 將目前畫面 $Y(N)$ 與前一張畫面 $Y(N-1)$ 進行比較，比較單元 82 更可以對每一列進行比較，以確定目前畫面 $Y(N)$ 與前一張畫面 $Y(N-1)$

有哪些列的像素是相同的。例如目前畫面 $Y(N)$ 第 p 列的像素與前一張畫面 $Y(N-1)$ 相同，則目前畫面無需對第 p 列再次進行寫入動作，控制單元 84 可以輸出對應的選擇信號 Selector 以控制對應的解多工器，使得掃描線 $Scan(p)$ 維持在截止位準 VGL，在目前畫面 $Y(N)$ 中不會對於第 p 列再次寫入。由於 IGZO TFT 於關閉時的漏電率較 LTPS TFT 及 a-Si TFT 低，較易保持先前畫面的資料，此種作法特別適用於 IGZO 面板，對於沒有發生改變的列像素不用啟動對應的電晶體，而能進一步降低功率消耗。而實作上並不限定使用控制電路，亦可以由電腦經軟體運算而得到目前畫面 $Y(N)$ 與前一張畫面 $Y(N-1)$ 的差別。

【0028】 上述第一實施例對整張畫面以列交錯的方式掃描，如第 5 圖所示，由畫面 F01 轉換到畫面 F04 時，有可能會對於人類的視覺觀感造成些微不適，察覺到畫面之間的轉換。以下實施例另提出一種可以減低人類視覺不適感的掃描驅動電路。

【0029】 第 6 圖繪示依照本發明第二實施例顯示面板的示意圖。與前述第一實施例的差別在，顯示面板 6 更包括第二顯示區域 62' 與第一顯示區域 62 同樣形成於薄膜電晶體陣列基板 60 上，第一顯示區域 62 包括 h 個第一列像素電路 $R(1) \sim R(h)$ ，第二顯示區域 62' 包括多個第二列像素電路 $R(h+1), R(h+2), \dots$ 。掃描驅動電路 61 更包括多級第二驅動單元 $SD'(1), SD'(2), \dots$ ，受控於第二起始信號 $STV2$ 、時脈信號 CKV 及至少一選擇信號 Selector，其中第 j 級第二驅動單元 $SD'(j)$ 包括一移位暫存器 $SR'(j)$ 以及一解工

器 $DM'(j)$ 。移位暫存器 $SR'(j)$ 根據時脈信號 CKV 以及觸發信號產生掃描信號 $S'(j)$ 。解多工器 $DM'(j)$ 根據至少一選擇信號 $Selector$ ，將該掃描信號 $S'(j)$ 選擇性輸出至多個掃描線 $Scan$ ，各掃描線 $Scan$ 驅動第二列像素電路 R 其中之一。其中第 1 級第二驅動單元 $SD'(1)$ 的觸發信號是第二起始信號 $STV2$ ，第 $(j+1)$ 級第二驅動單元 $SD'(j+1)$ 的觸發信號是第 j 級第二驅動單元 $SD'(j)$ 的掃描信號 $S'(j)$ ， j 為大於或等於 1 的正整數。

【0030】 如前所述，每個解多工器所輸出的掃描線可以驅動面板上連續的列像素電路，亦可以使用跳接的方式，驅動具有間距的多個列像素電路。考量到實體設計時的繞線難度，此實施例以驅動顯示面板上連續的列像素電路作為說明。類似地，此實施例中第一顯示區域 62 中的第一列像素電路 $R(1)$, $R(2)$, ... 彼此接續設置於薄膜電晶體陣列基板 60 上，第二顯示區域 62' 中的第二列像素電路 $R(h+1)$, $R(h+2)$, ... 彼此接續設置於薄膜電晶體陣列基板 60 上。實作中並不限於此，例如第一顯示區域 62 也可以包括第奇數條的列像素電路，第二顯示區域 62' 包括第偶數條的列像素電路。此實施例僅作為較容易完成硬體繞線的示例，亦即，第一顯示區域 62 及第二顯示區域 62' 分別代表顯示面板 6 的一個橫向區塊。

【0031】 從第 6 圖可以看出，多級第二驅動單元 $SD'(1)$, $SD'(2)$, ... 與多級第一驅動單元 $SD(1)$, $SD(2)$, ... 的架構類似，差別在於第 1 級第一驅動單元 $SD(1)$ 的觸發信號是第一起始信號

STV1，而第 1 級第二驅動單元 SD'(1)的觸發信號是第二起始信號 STV2。因此，第一顯示區域 62 的時序控制與前述第一實施例相同，於此不在贅述。而在完成了第一顯示區域 62 的掃描之後，觸發第二起始信號 STV2，以類似於第一顯示區域 62 的掃描方式，完成第二顯示區域 62'的掃描。

【0032】 第 7 圖繪示依照本發明第二實施例寫入畫面資料的示意圖。爲了清楚說明掃描順序，在第 7 圖中，將顯示面板分爲 3 個顯示區域作爲說明，因此需要有第一起始信號 STV1、第二起始信號 STV2、第三起始信號 STV3。而各級的驅動單元則是使用 1 對 3 的解多工器($n=3$)。畫面 F11 是前一張畫面(車頭朝左)，要寫入目前畫面(如 F20 所示，車頭朝右)時，分爲 3 個顯示區域先後寫入。首先寫入畫面上方的三方之一，類似於第一實施例，分 3 個階段觸發 3 次第一起始信號 STV1，第一階段依序掃描第 1、4、7...列(畫面 F12)，第二階段依序掃描 2、5、8...列(畫面 F13)，第三階段依序掃描第 3、6、9...列(畫面 F14)。接著寫入畫面中央的三分之一，觸發 3 次第二起始信號 STV2，分 3 階段以列交錯的方式掃描(畫面 F15、F16、F17)。最後寫入畫面下方的三分之一，觸發 3 次第三起始信號 STV3，分 3 階段以列交錯的方式掃描(畫面 F18、F19、F20)，如此完成整張畫面。

【0033】 根據上述第二實施例的畫面掃描方式，由於將整張畫面分成多個區塊分別進行列交錯掃描，能夠降低整張畫面進行列交錯掃描帶來的殘影或不適感。值得注意的是，不論解多工器

的解多工比率(n)是多少，也不論將面板劃分為幾個顯示區域，一張畫面所需要花費的掃描時間皆是相同，對於有 M 列的顯示面板，同樣是需要花費 M 個時脈周期掃描，所改變的僅是掃描的順序，因此不會造成掃描時間的多餘負擔。

【0034】 對於顯示裝置，為了使得顯示的亮度能與驅動電路所預期的結果相同以及面板均勻程度考量，通常需要設置補償電路。特別是對於以有機發光二極體(Organic Light Emitting Diode, OLED)面板。這是由於元件間的製程變異，可能造成臨界電壓(V_{th})不相同，造成即使給予相同的驅動電壓，流過電晶體的電流仍然不相同，而使得亮度不一致。本揭露以下更提出一種可以適用於包含補償功能的掃描驅動電路以及顯示面板。

【0035】 對於 OLED 面板，其中一種補償方式係透過給予適當的控制信號，以使得 OLED 的驅動電流能不受臨界電壓變異的影響，其補償步驟可區分為重置階段(Reset)、資料寫入階段(Program)、以及發光階段(Emission)。

【0036】 第 9A 圖繪示依照本發明第三實施例顯示面板的示意圖。為求圖示清楚起見，第 9A 圖僅繪示關於應用於補償時，相較於第一實施例新增的部分。與第一實施例的差別在於，掃描驅動電路 91 更包括多級補償驅動單元 CD(1), CD(2), ...，受控於一補償起始信號 STVc、時脈信號 CKV 及至少一選擇信號 Selector。其中第 k 級補償驅動單元 CD(k)包括一移位暫存器 SRc(k)以及一解多工器 DMc(k)。移位暫存器 SRc(k)根據時脈信號 CKV

以及觸發信號產生一補償信號 $C(k)$ 。解多工器 $DMc(k)$ 根據至少一選擇信號 Selector，將補償信號 $C(k)$ 選擇性輸出至多個補償線 Com 。各補償線 Com 用於補償第一列像素電路 R 其中之一。其中第 1 級補償驅動單元 $CD(1)$ 的觸發信號是補償起始信號 $STVc$ ，第 $(k+1)$ 級補償驅動單元 $CD(k+1)$ 的觸發信號是第 k 級補償驅動單元 $CD(k)$ 的補償信號 $C(k)$ ， k 為大於或等於 1 的正整數。

● **【0037】** 顯示面板 9 例如是 OLED 面板。補償線 $Com(1)$, $Com(2)$, ... 例如是用於控制第一列像素電路 $R(1)$, $R(2)$, ... 於重置階段的重置控制信號 RST ，或是控制第一列像素電路 $R(1)$, $R(2)$, ... 於發光階段的發光控制信號 EM 。如第 9A 圖所示，補償部分的架構與第一實施例當中僅包含掃描驅動的架構類似，同樣是使用解多工器，以減少所需的移位暫存器數量。而第 1 級補償驅動單元 $CD(1)$ 當中的解多工器 $DMc(1)$ 與第 1 級第一驅動單元 $SD(1)$ 當中的解多工器 $DM(1)$ ，所使用的選擇信號 Selector 亦可以相同，舉例而言，可以由 $Com(1)$ 送出補償第 1 條掃描線的重置信號之後，由 $Scan(1)$ 送出第 1 條掃描線 $Scan(1)$ 的掃描信號，以使得影像資料寫入第一列像素電路 $R(1)$ 。

【0038】 本揭露以下另提出一種可以更進一步減少補償部分所使用的移位暫存器的顯示面板。以下實施例中，對於顯示面板的多個列像素電路，可共用一個補償控制信號，例如可以將 2 個列像素電路視作一個頻帶 (band)，給予相同的補償控制信號。

● **【0039】** 第 9B 圖繪示依照本發明第四實施例顯示面板的示

意圖。第 9B 圖中係以 1 對 3 的解多工器作為例子說明，並將 2 個列像素電路視作一個頻帶，舉例而言，將列像素電路 R(1)及 R(4)視作一個頻帶。值得注意的是，第 1 級補償驅動單元 CD(1)當中的解多工器 DMc(1)耦接到 6 個補償線 Com(1)~Com(6)，然而解多工器 DMc(1)的選擇信號 Selector 與解多工器 DM(1)及 DM(2)的控制信號相同。

【0040】 第 10A 圖及第 10B 圖繪示依照本發明第四實施例所使用的解多工器的示意圖。解多工器 DM(1)與解多工器 DM(2)的控制方式與前述實施例類似，於此不再贅述。解多工器 DMc(1)則是在選擇信號 Sel1 為邏輯高位準時，將掃描信號 C(1)輸出至補償線 Com(1)以及補償線 Com(4)，在選擇信號 Sel2 為邏輯高位準時，將掃描信號 C(1)輸出至補償線 Com(2)以及補償線 Com(5)，在選擇信號 Sel3 為邏輯高位準時，將掃描信號 C(1)輸出至補償線 Com(3)以及補償線 Com(6)。

【0041】 在第四實施例當中，由於將 2 個列像素電路共同 1 個補償信號，因此對於 6 個列像素電路 R(1)~R(6)，掃描驅動部分所需的移位暫存器數目為 2 個，而在補償部分所需的移位暫存器數目僅需 1 個。不僅能夠減少移位暫存器所需的數量而能達到減少電路面積的效果，更由於將多個列像素電路共同進行補償，使得各個列像素電路能有更長的補償時間，因此能獲得更佳的補償效果。

【0042】 第 11 圖繪示依照本發明第四實施例顯示面板中的

信號時序圖。第 11 圖中，補償信號 C(1)例如是補償階段的重置控制信號 RST。在第一階段(選擇信號 Sel1 為邏輯高位準)，先將補償信號 C(1)輸出至補償線 Com(1)及 Com(4)，重置完成後，再將掃描信號 S(1)輸出至掃描線 Scan(1)，之後再將掃描信號 S(2)輸出至掃描線 Scan(4)，完成第一列像素電路 R(1)及 R(4)的重置與掃描。類似地，在第二階段(選擇信號 Sel2 為邏輯高位準)依序完成對第一列像素電路 R(2)及 R(5)的重置與掃描，在第三階段(選擇信號 Sel3 為邏輯高位準)依序完成對第一列像素電路 R(3)及 R(6)的重置與掃描。

【0043】 本發明所述的掃描驅動電路，由於利用解多工器將一個掃描信號選擇性地輸出到多條掃描線，能夠有效降低移位暫存器所需的數量，降低在面板上以 TFT 實作驅動電路或在閘極積體電路驅動元件內所佔用的面積，能夠廣泛應用於各種不同顯示面板，特別是有利於窄邊框面板的設計。

【0044】 再者，這樣的掃描驅動電路不會增加掃描影像畫面所需的時間，能夠保持相同的畫面更新率。且經由適當的接線控制，解多工器所接收的選擇信號並不會頻繁地切換跳動，能夠避免不必要的功率消耗。而對於具有低漏電性質的 TFT，由於能夠有效儲存畫素資料，更提出以比較影像畫面的方式產生控制解多工器選擇信號的方法，以更進一步節省功率消耗。

【0045】 除此之外，更考慮人類視覺所感知到的畫面效果，提出適用於將顯示面板劃分為不同區塊，分別對不同區塊依序進

行掃描的電路架構以及驅動方法，在降低掃描驅動電路面積的同時，亦能夠帶給使用者愉快的觀賞體驗。

【0046】 本揭露另提出將掃描驅動電路應用在有機發光二極體顯式模組的補償方法，在補償控制中同樣利用解多工器的架構以降低移位暫存器所需使用的數量。此外，更將多個列像素的電路補償信號共用，以更進一步的減少移位暫存器的數量，同時也使得各個列像素電路能有更長的補償時間，以獲得更佳的補償效果。

【0047】 綜上所述，雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明。本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾。因此，本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0048】

2、6、9：顯示面板

20、60、90：薄膜電晶體陣列基板

21、61、91：掃描驅動電路

22、62、92：第一顯示區域

62'：第二顯示區域

80：記憶單元

82：比較單元

84：控制單元

C1：電容

C(1)、C(2)：補償信號

Com(1)~Com(2n)：補償線

CKV：時脈信號

Data bus：資料匯流排

DM(1)、DM(2)、DM'(1)、DM'(2)、DMc(1)、DMc(2)：解多

工器

F01~F04、F11~F20：畫面

R(1)~R(2n)：第一列像素電路

R(h+1)~R(h+2n)：第二列像素電路

S(1)、S(2)、S'(1)、S'(2)：掃描信號

Scan(1)~Scan(2n)：掃描線

Selector、Sel1、nSel1、Sel2、nSel2、Sel3、nSel3、Sel4、

nSel14：選擇信號

SD(1)、SD(2)、SD'(1)、SD'(2)：第一驅動電路

SR(1)、SR(2)、SR'(1)、SR'(2)、SRc(1)、SRc(2)：移位暫存

器

STV：起始信號

STV1：第一起始信號

STV2：第二起始信號

STVc：補償起始信號

T1~T8、T11~T16：電晶體

VGL：截止電壓位準

申請專利範圍

1. 一種掃描驅動電路，包括：

複數級第一驅動單元，受控於一第一起始信號、一時脈信號及至少一選擇信號，其中該些第一驅動單元包括：

一移位暫存器，該移位暫存器根據該時脈信號以及一觸發信號產生一掃描信號；以及

一解多工器，該解多工器根據該至少一選擇信號，將該掃描信號選擇性輸出至複數個掃描線；以及

複數級補償驅動單元，受控於一補償起始信號、該時脈信號及該至少一選擇信號，其中該些補償驅動單元包括：

一移位暫存器，該移位暫存器根據該時脈信號以及一觸發信號產生一補償信號；以及

一解多工器，該解多工器根據該至少一選擇信號，將該補償信號選擇性輸出至複數個補償線；

其中該第 1 級第一驅動單元的觸發信號是該第一起始信號，該第 $(i+1)$ 級第一驅動單元的觸發信號是該第 i 級第一驅動單元的掃描信號， i 為大於或等於 1 的正整數；

其中該第 1 級補償驅動單元的觸發信號是該補償起始信號，該第 $(k+1)$ 級補償驅動單元的觸發信號是該第 k 級補償驅動單元的補償信號， k 為大於或等於 1 的正整數。

2. 如申請專利範圍第 1 項所述之掃描驅動電路，其中該第 i 級的解多工器根據該至少一選擇信號，對各該些掃描線分別選擇

性輸出該掃描信號及一截止電壓位準其中之一。

3. 如申請專利範圍第 2 項所述之掃描驅動電路，其中該至少一選擇信號係根據一現在畫面及一先前畫面的比較結果而決定。

4. 如申請專利範圍第 1 項所述之掃描驅動電路，其中各該級第一驅動單元輸出的該些掃描線數量相同，該至少一選擇信號的數量相關於各該級第一驅動單元輸出的該些掃描線數量。

5. 如申請專利範圍第 1 項所述之掃描驅動電路，更包括：

複數級第二驅動單元，受控於一第二起始信號、該時脈信號及該至少一選擇信號，其中該些第二驅動單元包括：

一移位暫存器，該移位暫存器根據該時脈信號以及一觸發信號產生一掃描信號；以及

一解多工器，該解多工器根據該至少一選擇信號，將該掃描信號選擇性輸出至複數個掃描線；

其中該第 1 級第二驅動單元的觸發信號是該第二起始信號，該第(j+1)級第二驅動單元的觸發信號是該第 j 級第二驅動單元的掃描信號，j 為大於或等於 1 的正整數。

6. 如申請專利範圍第 5 項所述之掃描驅動電路，其中各該級第二驅動單元輸出的該些掃描線數量相同，並且與各該級第一驅動單元輸出的該些掃描線數量相同，該至少一選擇信號的數量相關於各該級第一驅動單元輸出的該些掃描線數量。

7. 如申請專利範圍第 1 項所述之掃描驅動電路，其中該第 k 級補償驅動單元的解多工器根據該至少一選擇信號，對各該些補

償線分別選擇性輸出該補償信號及一截止電壓位準其中之一。

8. 一種顯示面板，包括：

一薄膜電晶體陣列基板；

一第一顯示區域，包括複數個第一列像素電路；

一第二顯示區域，包括複數個第二列像素電路；以及

一掃描驅動電路，包括：

複數級第一驅動單元，受控於一第一起始信號、一時脈信號及至少一選擇信號，其中該些第一驅動單元包括：

一移位暫存器，該移位暫存器根據該時脈信號以及一觸發信號產生一掃描信號；以及

一解多工器，該解多工器根據該至少一選擇信號，將該掃描信號選擇性輸出至複數個掃描線，各該些掃描線驅動該些第一列像素電路其中之一；以及

複數級第二驅動單元，受控於一第二起始信號、該時脈信號及該至少一選擇信號，其中該些第二驅動單元包括：

一移位暫存器，該移位暫存器根據該時脈信號以及一觸發信號產生一掃描信號；以及

一解多工器，該解多工器根據該至少一選擇信號，將該掃描信號選擇性輸出至複數個掃描線，各該些掃描線驅動該些第二列像素電路其中之一；

其中該第 1 級第一驅動單元的觸發信號是該第一起始信號，該第(i+1)級第一驅動單元的觸發信號是該第 i 級第一驅動單

元的掃描信號， i 為大於或等於 1 的正整數；

其中該第 1 級第二驅動單元的觸發信號是該第二起始信號，該第 $(j+1)$ 級第二驅動單元的觸發信號是該第 j 級第二驅動單元的掃描信號， j 為大於或等於 1 的正整數。

9. 如申請專利範圍第 8 項所述之顯示面板，其中該第 i 級的解多工器根據該至少一選擇信號，對各該些掃描線分別選擇性輸出該掃描信號及一截止電壓位準其中之一。

10. 如申請專利範圍第 9 項所述之顯示面板，其中該至少一選擇信號係根據一現在畫面及一先前畫面的比較結果而決定。

11. 如申請專利範圍第 8 項所述之顯示面板，其中各該級第一驅動單元輸出該些掃描線的數量相同，該至少一選擇信號的數量相關於各該級第一驅動單元輸出該些掃描線的數量。

12. 如申請專利範圍第 8 項所述之顯示面板，其中該第 i 級第一驅動單元輸出的該些掃描線，係驅動該第一顯示區域中複數條連續的第一列像素電路。

13. 如申請專利範圍第 8 項所述之顯示面板，其中各該級第二驅動單元輸出的該些掃描線數量相同，並且與各該級第一驅動單元輸出的該些掃描線數量相同，該至少一選擇信號的數量相關於各該級第一驅動單元輸出的該些掃描線數量。

14. 如申請專利範圍第 8 項所述之顯示面板，其中該些第一列像素電路彼此接續設置於該薄膜電晶體陣列基板上，該些第二列像素電路彼此接續設置於該薄膜電晶體陣列基板上。

15. 如申請專利範圍第 8 項所述之顯示面板，其中該掃描驅動電路更包括：

複數級補償驅動單元，受控於一補償起始信號、該時脈信號及該至少一選擇信號，其中該些補償驅動單元包括：

一移位暫存器，該移位暫存器根據該時脈信號以及一觸發信號產生一補償信號；以及

一解多工器，該解多工器根據該至少一選擇信號，將該補償信號選擇性輸出至複數個補償線；

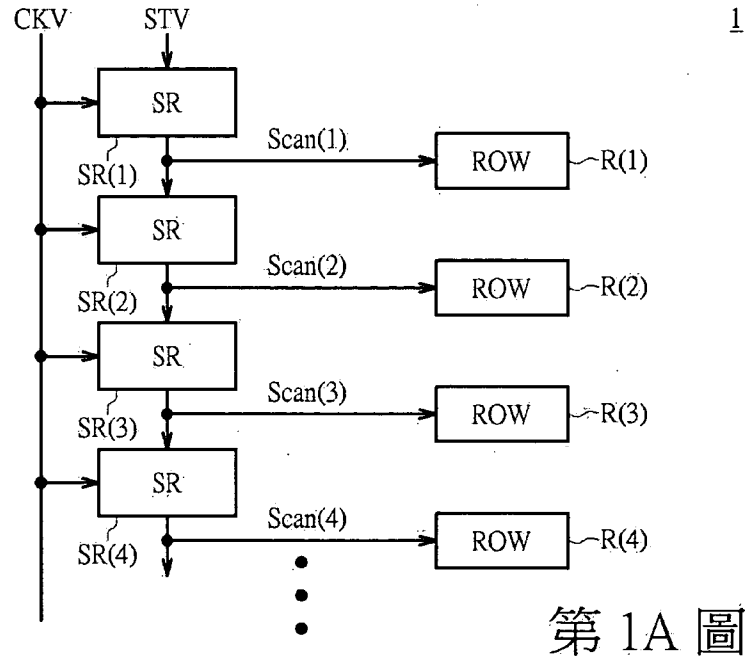
其中該第 1 級補償驅動單元的觸發信號是該補償起始信號，該第(k+1)級補償驅動單元的觸發信號是該第 k 級補償驅動單元的補償信號，k 為大於或等於 1 的正整數。

16. 如申請專利範圍第 15 項所述之顯示面板，其中各該級補償驅動單元輸出的各該些補償線係用於補償該些第一列像素電路其中之一。

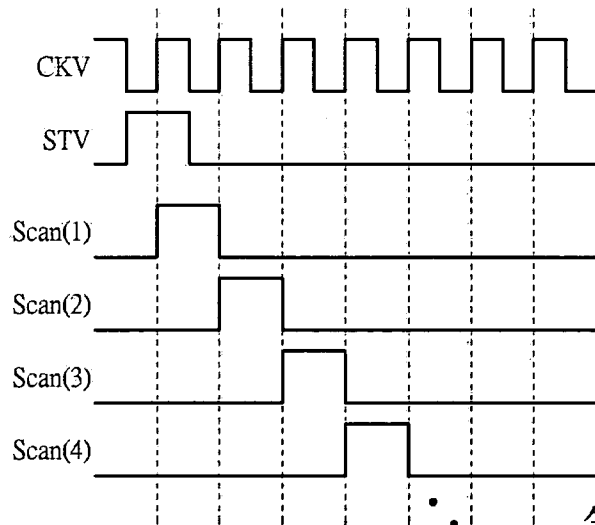
17. 如申請專利範圍第 15 項所述之顯示面板，其中各該級補償驅動單元輸出的各該些補償線係用於同時補償該些第一列像素電路其中之至少二者。

18. 如申請專利範圍第 15 項所述之顯示面板，其中該顯示面板是一有機發光二極體(OLED)面板。

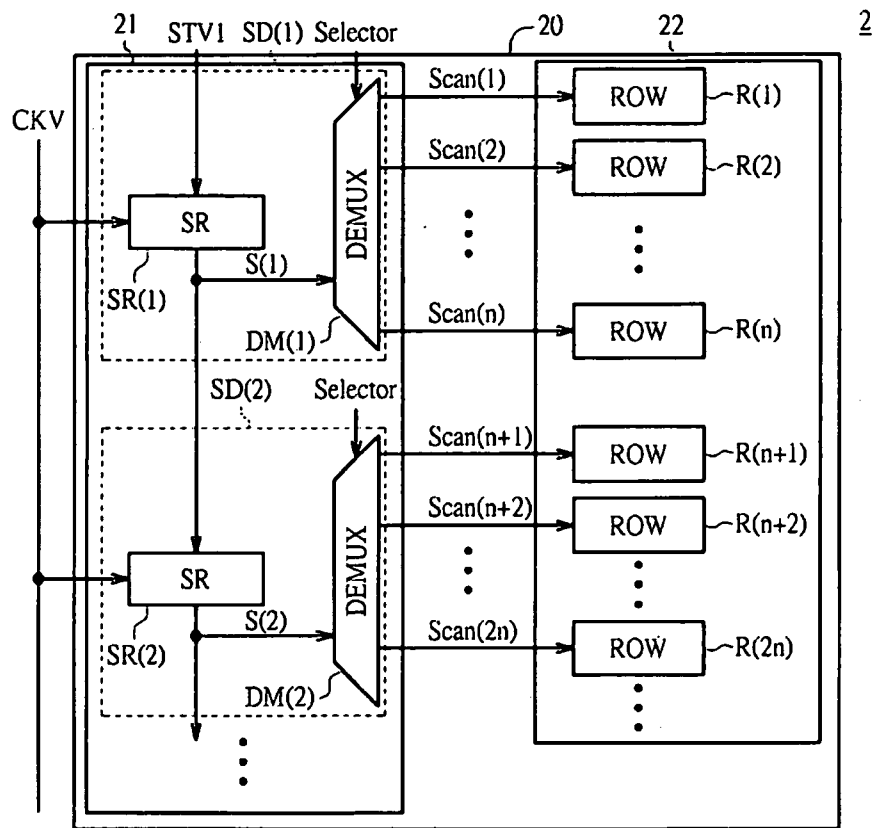
圖式



第 1A 圖

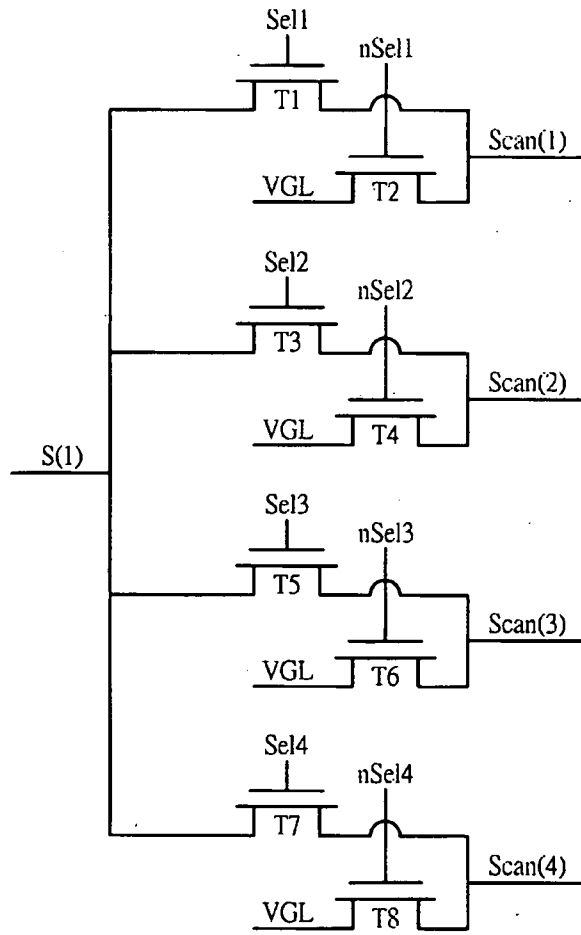


第 1B 圖

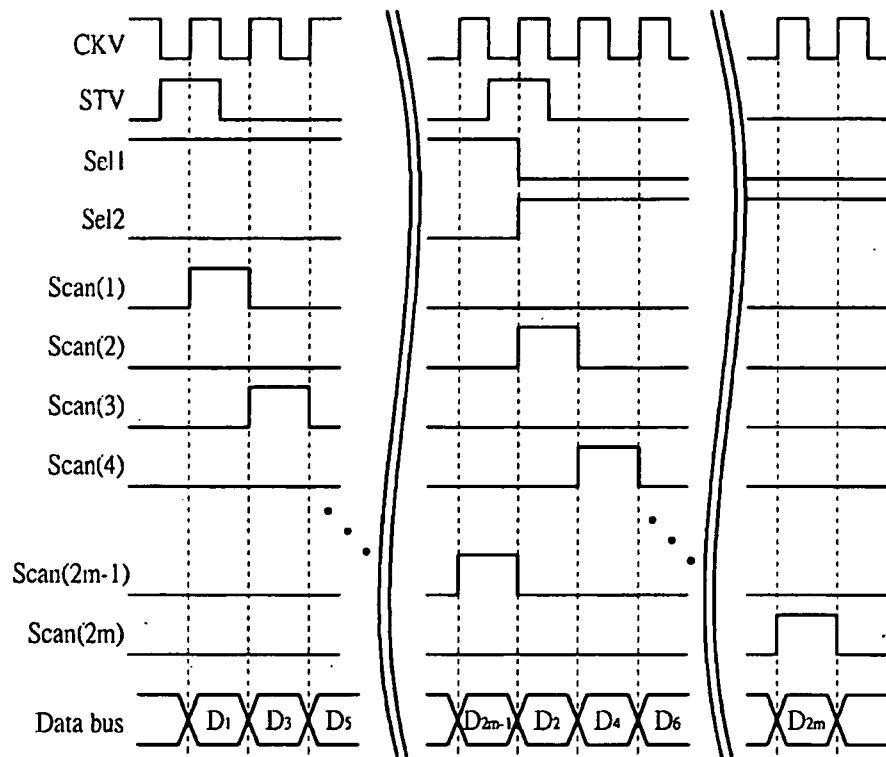


第 2 圖

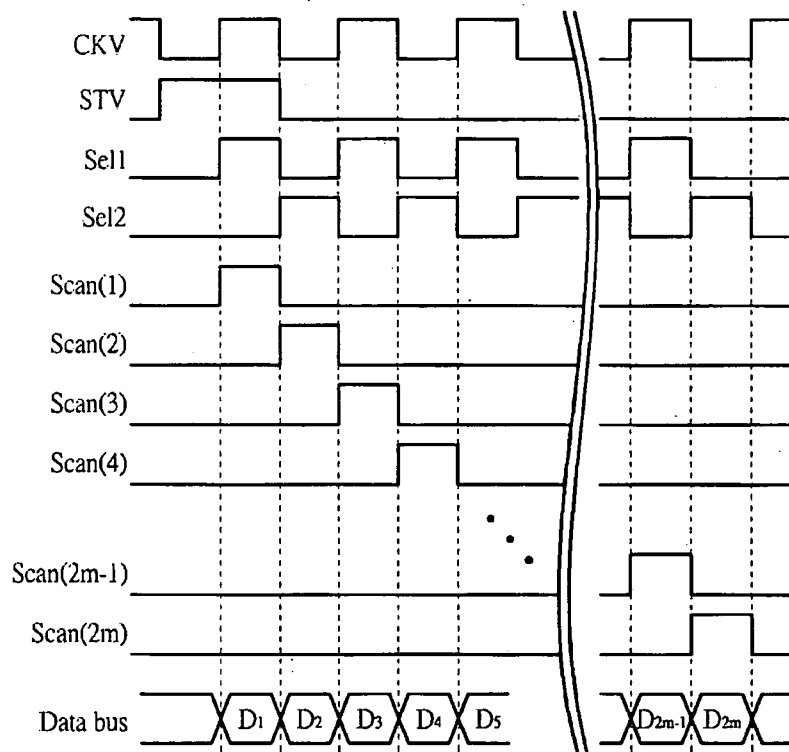
DM(1)



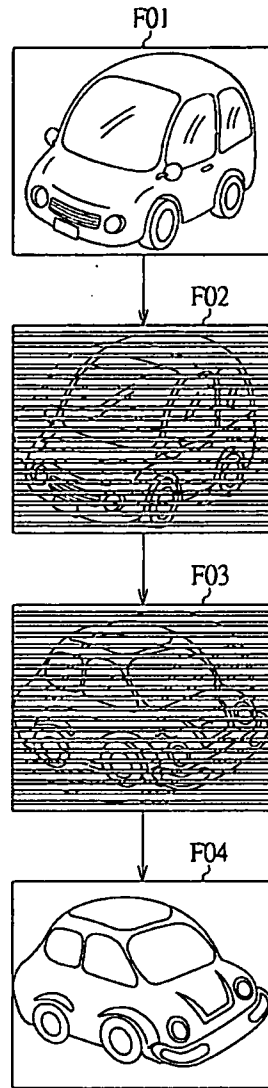
第 3 圖



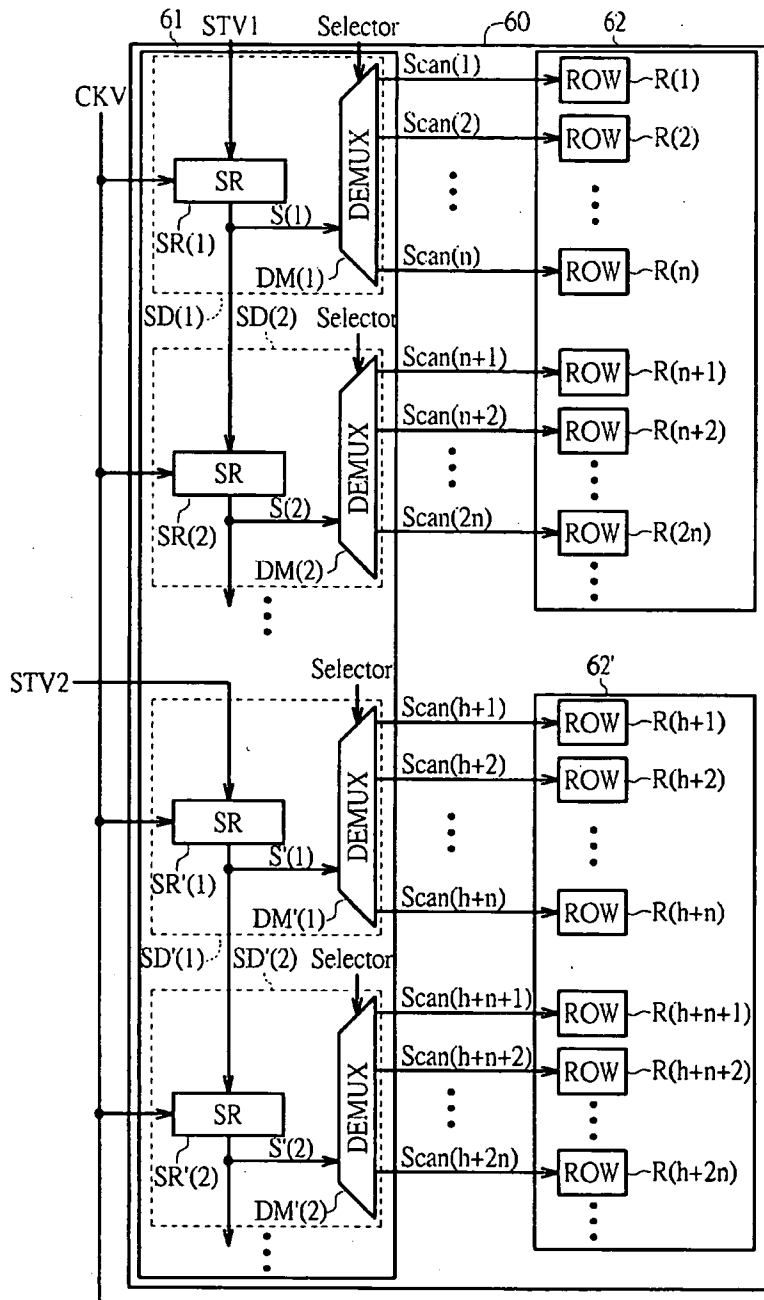
第 4A 圖



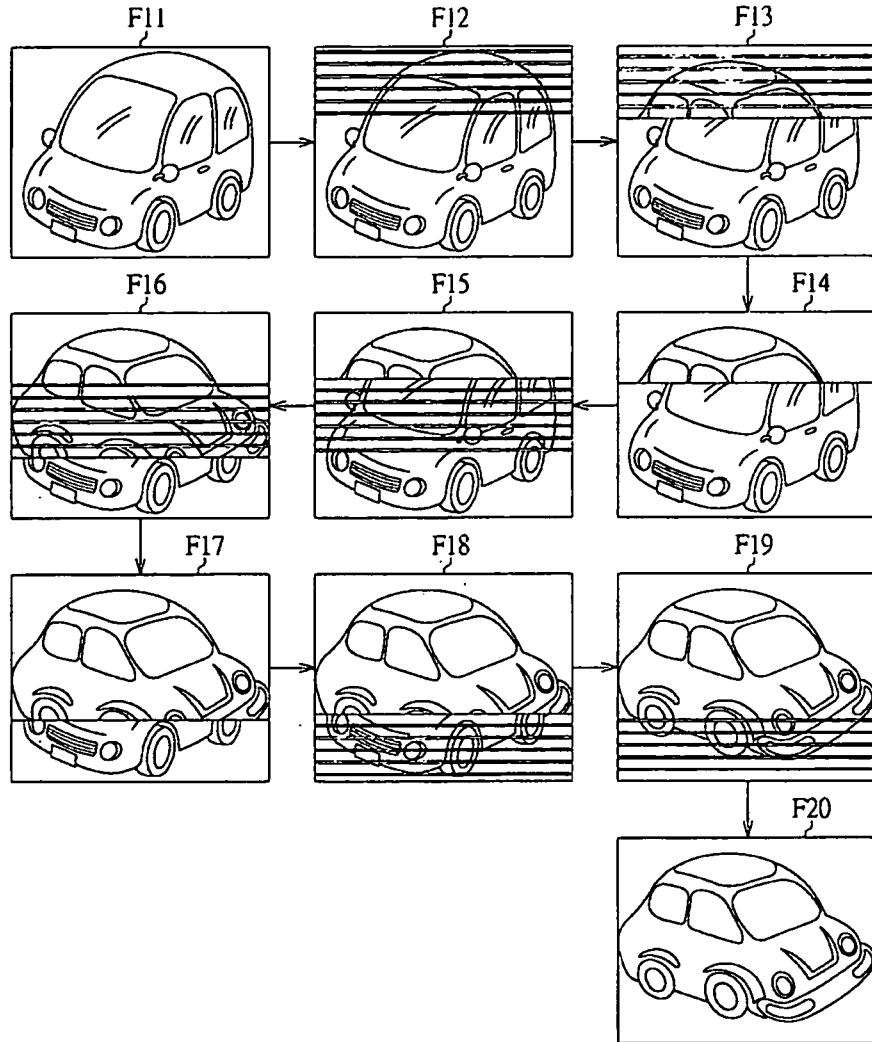
第 4B 圖



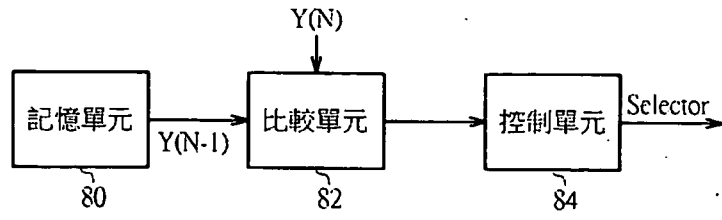
第 5 圖



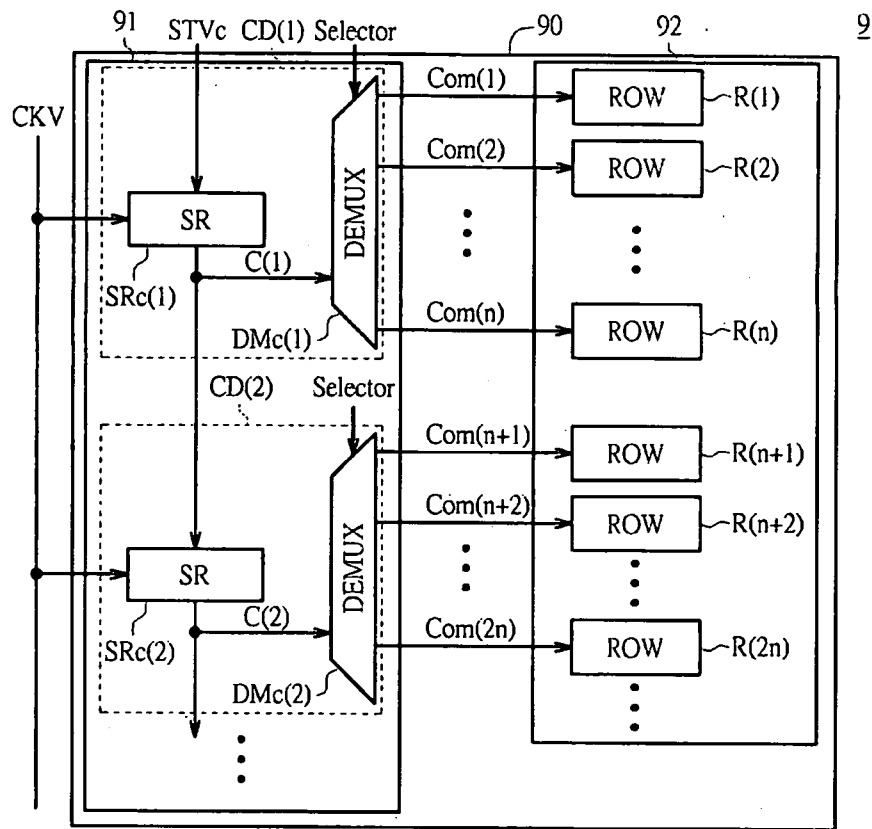
第 6 圖



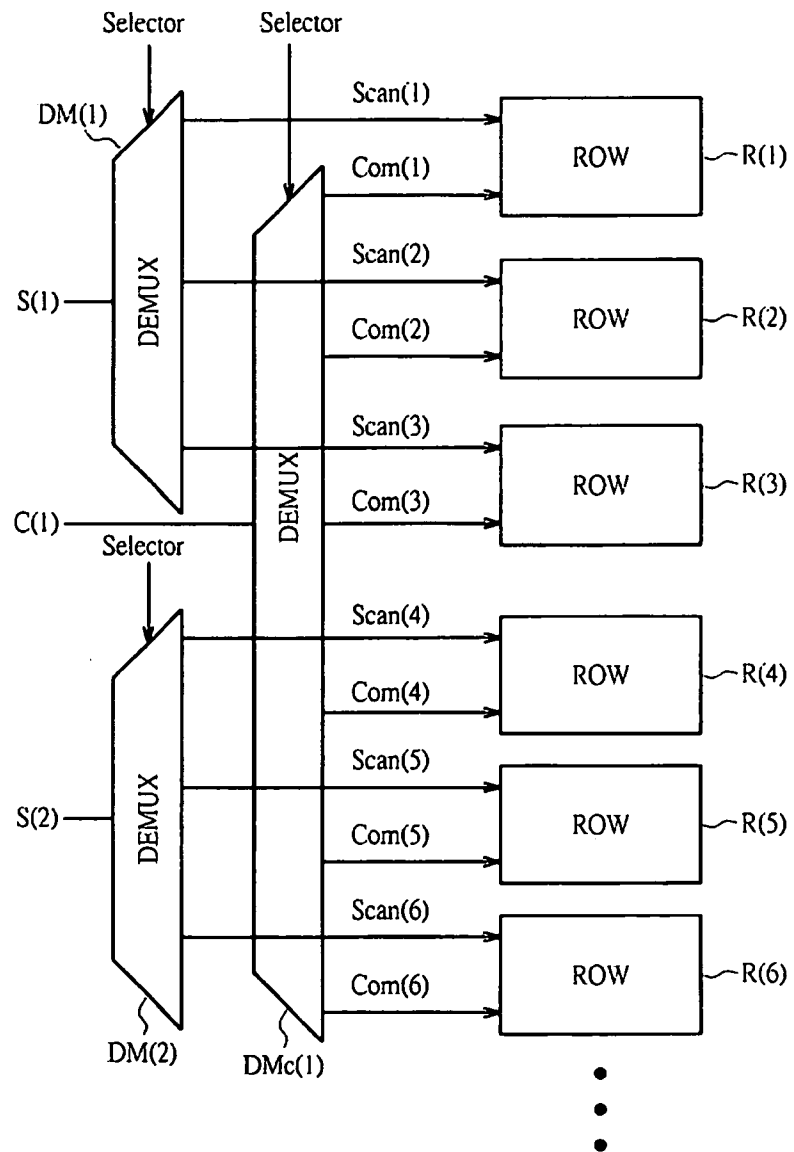
第 7 圖



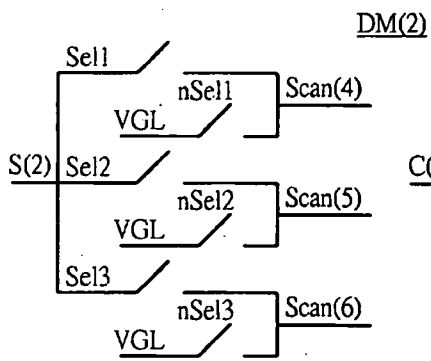
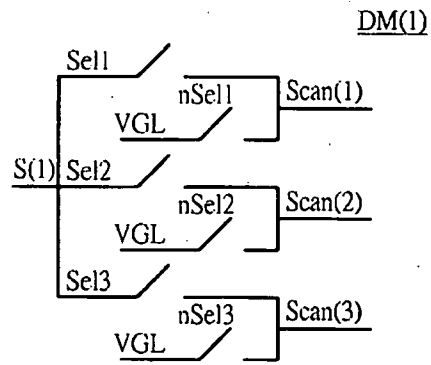
第 8 圖



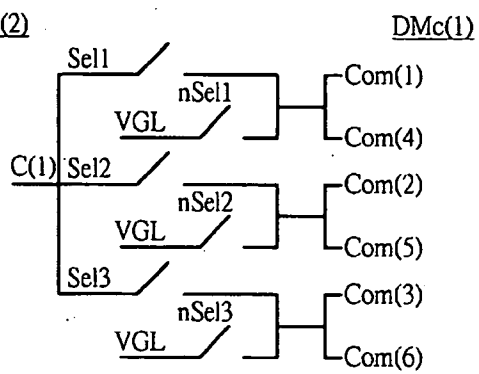
第 9A 圖



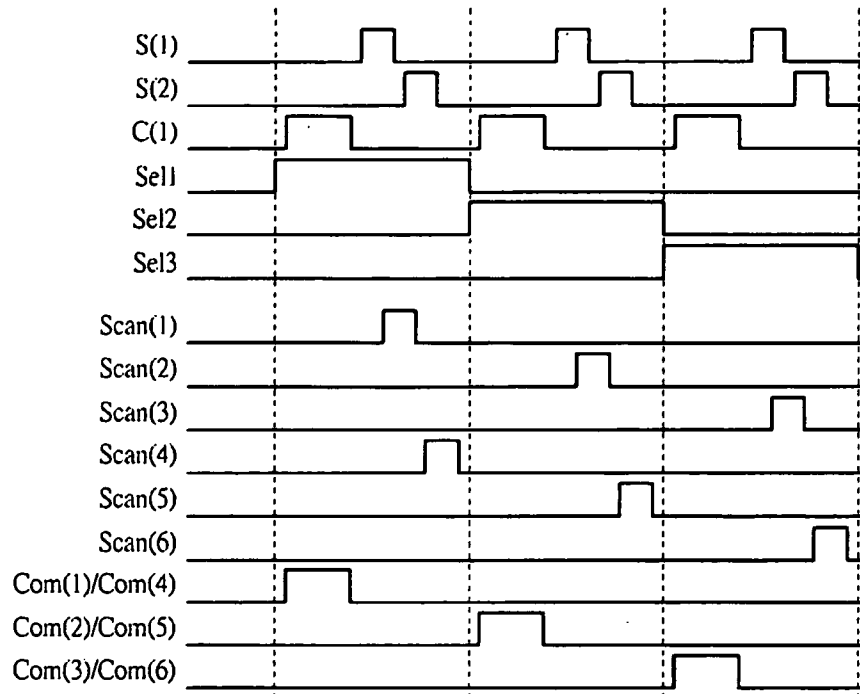
第9B圖



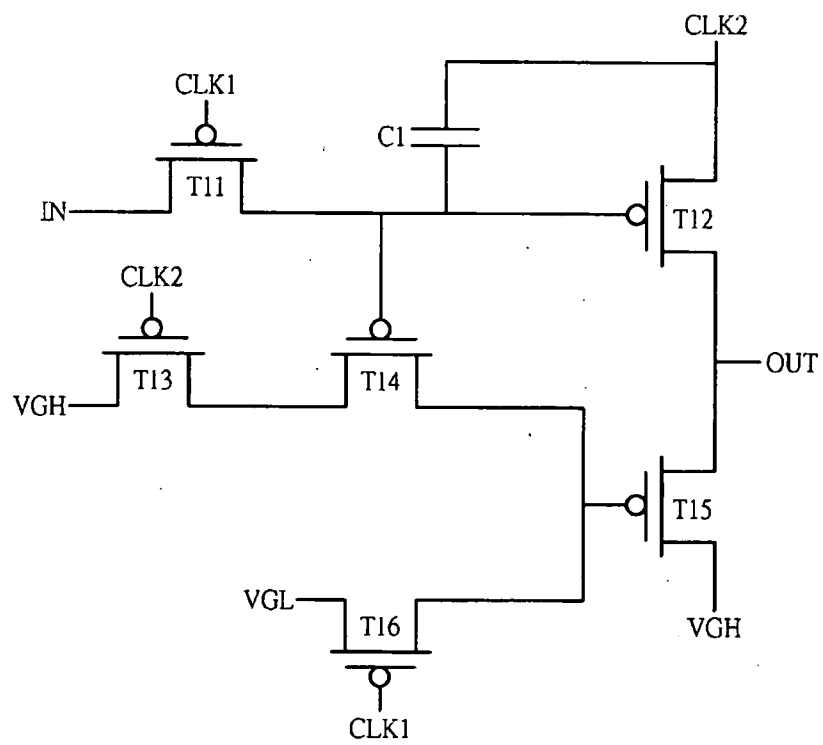
第 10A 圖



第 10B 圖



第 11 圖



第 12 圖