

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-197977

(P2005-197977A)

(43) 公開日 平成17年7月21日(2005.7.21)

(51) Int.CI.⁷

H04N 1/00

F 1

H04N 1/00

テーマコード(参考)

5C062

| | | 審査請求 未請求 請求項の数 5 O L (全 11 頁) |
|-----------|--------------------------|--|
| (21) 出願番号 | 特願2004-1475 (P2004-1475) | |
| (22) 出願日 | 平成16年1月6日 (2004.1.6) | |
| | | (71) 出願人 000005496 富士ゼロックス株式会社 東京都港区赤坂二丁目17番22号 |
| | | (74) 代理人 100098084 弁理士 川▲崎▼ 研二 |
| | | (72) 発明者 田中 明彦 神奈川県海老名市本郷2274番地 富士 ゼロックス株式会社内 |
| | | F ターム(参考) 5C062 AA02 AA05 AA29 AB17 AB22 AB40 AC34 AC48 AE01 AE13 |

(54) 【発明の名称】画像処理装置

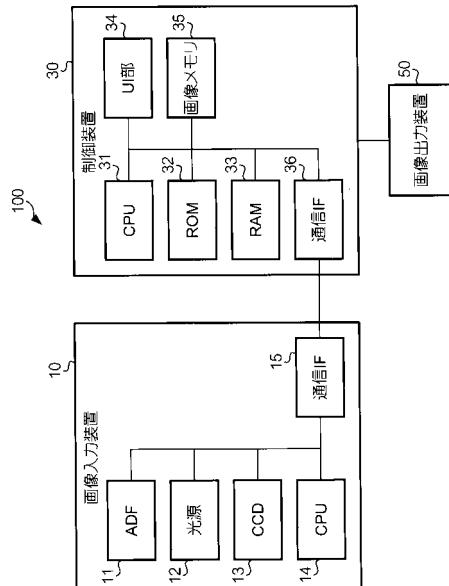
(57) 【要約】

【課題】 モジュール化された複写機における装置間の接続性とデータの伝送速度を簡易な構成によって向上させる。

【解決手段】

画像入力装置10は、制御装置30との間でシリアル方式にて画像データおよび同期信号の送受信を行う津新IF15を有し、制御装置30は、画像入力装置10との間でシリアル方式にて画像データおよび同期信号の送受信を行う通信IF36を有する。この構成により、画像入力装置10と制御装置30との間で、シリアル方式にて画像データおよび同期信号の送受信を行わせる。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

画像データを用いた処理を行う処理手段と、該処理手段の制御を行う制御手段とを有する画像処理装置において、

前記処理手段は、前記制御手段との間でシリアル方式にて画像データおよび同期信号の送受信を行う第1の通信手段を有し、

前記制御手段は、前記処理手段との間でシリアル方式にて画像データおよび同期信号の送受信を行う第2の通信手段を有する

ことを特徴とする画像処理装置。

【請求項 2】

前記第1の通信手段および前記第2の通信手段は、差動信号を用いて画像データおよび同期信号の送受信を行う差動通信手段を有し、

前記制御手段と前記処理手段とが前記差動通信手段を用いた通信を行うためのケーブルを有し、

前記ケーブルは、互いに撫り合わされた2本の信号線からなる信号線対と、1または複数の該信号線対を1組として被覆するシールドを有する

ことを特徴とする請求項1に記載の画像処理装置。

【請求項 3】

前記信号線の各々を前記第1の通信手段および前記第2の通信手段に接続するためのコネクタを有し、

前記コネクタは、前記信号線の各々を接続するための複数の接点を有し、

前記信号線対を構成する2本の信号線の各々は、前記コネクタに設けられた互いに隣り合う2つの接点に接続されている

ことを特徴とする請求項2に記載の画像処理装置。

【請求項 4】

前記処理手段にて処理されるべき画像データ、または前記処理手段にて処理された画像データの送受信を行わない期間においては、前記制御手段および前記処理手段は、前記第1の通信手段および前記第2の通信手段を用いたシリアル方式による通信を停止させる

ことを特徴とする請求項1に記載の画像処理装置。

【請求項 5】

制御信号を伝送するためのより線対と、

前記ケーブルおよび前記より線対のすべてを1組として被覆する第2のシールドとを有し、

前記ケーブルは、前記第2のシールドで覆われた空間内の略中央部を通過するように設けられている

ことを特徴とする請求項2に記載の画像処理装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、画像処理装置の構成要素間でデータを伝送する技術に関する。

【背景技術】**【0002】**

近年、複写機の各部を機能別にモジュール化した複写機が供給されている。モジュール化された複写機は、例えば、原稿の画像を読み取って画像データを生成する画像入力装置、画像入力装置によって生成された画像データを用いて印刷を行う画像出力装置、複写機各部の制御を行う制御装置などからなり、これらの装置は通信手段によって接続され、互いの間で画像データや制御信号の送受信を行うように構成されている。このような構成によれば、例えば、画像入力装置の設計変更を行った際に、他の装置の設計や生産工程に及ぼす影響を小さくすることができるから、設計変更に伴うコストの低減を図ることができる。また、利用形態に応じたモジュールの組み合わせが可能となるため、ユーザの選択の

10

20

30

40

50

幅が広がるという利点もある。

このようにモジュール化された複写機のモジュール間の通信に関して、種々の技術が提案されている（例えば、特許文献1）。特許文献1に記載の技術では、S C S I（Small Computer System Interface）規格に準拠した通信I F（Interface）を用いてモジュール間を通信可能に接続している。そして、画像入力装置と画像出力装置との動作を同期させることによって、画像の読み取りと形成を並行して行わせるように構成されている。

【0003】

【特許文献1】特許第3252024号公報

【発明の開示】

【発明が解決しようとする課題】

10

【0004】

ところが、特許文献1に記載の技術では、モジュール間の通信にS C S I方式を用いているため、以下に示す問題を有している。S C S Iはバス幅が小さいため、通信速度を高速化することが難しい。そのため、画像入力／出力の処理速度を高めることが難しい。また、パラレル方式のS C S Iは多数の信号線が必要となり、信号線の取り回しが複雑になる。また、消費電力、発熱が大きく、コストも高くなるため、長い距離の伝送には不向きである。

本発明は、上述した背景の下になされたものであり、モジュール化された複写機における装置間の接続性とデータの伝送速度を簡易な構成によって向上させることのできる技術の提供を目的とする。

20

【課題を解決するための手段】

【0005】

上述の課題を解決するために、本発明は、画像データを用いた処理を行う処理手段と、該処理手段の制御を行う制御手段とを有する画像処理装置において、前記処理手段は、前記制御手段との間でシリアル方式にて画像データおよび同期信号の送受信を行う第1の通信手段を有し、前記制御手段は、前記処理手段との間でシリアル方式にて画像データおよび同期信号の送受信を行う第2の通信手段を有することを特徴とする画像処理装置を提供する。この画像処理装置によれば、処理手段と制御手段とが互いの間でシリアル方式にて画像データおよび同期信号の送受信を行うから、少ない信号線で高速な伝送を行うことができる。

30

【0006】

また、前記第1の通信手段および前記第2の通信手段は、差動信号を用いて画像データおよび同期信号の送受信を行う差動通信手段を有し、前記制御手段と前記処理手段とが前記差動通信手段を用いた通信を行うためのケーブルを有し、前記ケーブルは、互いに撲り合わされた2本の信号線からなる信号線対と、1または複数の該信号線対を1組として被覆するシールドを有することが好ましい。この構成によれば、各々を構成するより線対がシールドで覆われているため、外部からのノイズを受けにくく、信号とG N D（グラウンド）間の静電容量が安定するため、スキューレーの少ない伝送が可能となる。

さらに、前記信号線の各々を前記第1の通信手段および前記第2の通信手段に接続するためのコネクタを有し、前記コネクタは、前記信号線の各々を接続するための複数の接点を有し、前記信号線対を構成する2本の信号線の各々は、前記コネクタに設けられた互いに隣り合う2つの接点に接続されていることが好ましい。この構成によれば、信号線対を構成する2本の信号線の各々が隣り合う2つの接点に接続されているから、2本の信号線の線長を等しくすることが容易となるため、スキューレーの少ない伝送が可能となる。

40

別の好ましい態様においては、前記処理手段にて処理されるべき画像データ、または前記処理手段にて処理された画像データの送受信を行わない期間においては、前記制御手段および前記処理手段は、前記第1の通信手段および前記第2の通信手段を用いたシリアル方式による通信を停止させることが好ましい。この構成によれば、無効な画像データの送受信が停止されるから、消費電力の低減が可能となる。

また、制御信号を伝送するためのより線対と、前記ケーブルおよび前記より線対のすべ

50

てを1組として被覆する第2のシールドとを有し、前記ケーブルは、前記第2のシールドで覆われた空間内の略中央部を通過するように設けられていることも好ましい。この構成によれば、信号線対の線長差を小さくなくから、スキュートの少ない伝送が可能となる。

【発明の効果】

【0007】

本発明によれば、モジュール化された複写機における装置間の接続性とデータの伝送速度を簡易な構成によって向上させることができる。

【発明を実施するための最良の形態】

【0008】

以下、図面を参照して、本発明の実施の形態について説明する。

10

<構成>

図1は、本発明にかかる画像処理装置100の構成を示す図である。画像処理装置100の主要な構成要素は、画像入力装置(処理手段)10、制御装置(制御手段)30、画像出力装置(処理手段)50である。画像入力装置10、制御装置30、画像出力装置50は、それぞれ通信手段を有し、画像入力装置10と制御装置30との間、および画像出力装置50と制御装置30との間は通信可能に接続されている。本発明は、この通信手段の構成に特徴を有している。

なお、以下の説明においては、主に、画像入力装置10と制御装置30との間の通信手段について説明する。

【0009】

画像入力装置10は、原稿の画像を読み取り、読み取られた画像を表す画像データを生成するスキャナ装置である。画像入力装置10は、CPU(Central Processing Unit)14を備え、CPU14は、図示せぬメモリに記憶されたプログラムを実行することによって画像入力装置10各部の制御を行う。画像入力装置10は、ADF(Auto Document Feeder)11を備え、ADF11は、ADF11上に載置された原稿を図示せぬプラテンガラス上に1枚ずつ搬送する。画像入力装置10は、プラテンガラス上に搬送された原稿の読み取り面に光源12を用いて光を照射し、その反射光をCCD(Charge Coupled Device)13で撮像することによって画像を読み取る。そして、読み取られた画像を表す画像データを生成する。この画像データは、画素の各々に対応して生成され、Y(イエロー)、M(マゼンタ)、C(シアン)、K(ブラック)の各色の階調を表す階調データと、1ページ分の画像データの開始点を表すタグデータとからなる。階調データは各色8ビット、タグデータは各色2ビットのデジタルデータからなるため、1画素あたり合計40ビットのデータが生成されることとなる。画像入力装置10は通信IF15を備え、この通信IF15を用いて制御装置30との間でデータの送受信を行う。

なお、同図では、プラテン面状に原稿を引き込んでスキャンして原稿を読み取る方式について説明したが、読み取装置を移動させずに原稿を搬送しながら原稿を読み取る方式のADFを用いてもよい。

【0010】

制御装置30は、CPU31、ROM(Read Only Memory)32、RAM(Random Access Memory)33を備え、ROM32に記憶されたプログラムをCPU31が読み出し、これをRAM33上に展開して実行することによって種々の処理を行う装置である。制御装置30は、UI(User Interface)部34を備え、操作者がUI部34を操作して入力した指示に従って、画像入力装置10および画像出力装置50との間での画像データの送受信などの処理を行う。制御装置30は、HDD(Hard Disk Drive)からなる画像メモリ35を備え、画像入力装置10から送信された画像データを受信して、画像メモリ35に格納する。また、制御装置30は、画像メモリ35に格納されている画像データを読み出して画像出力装置50に送信する。制御装置30は通信IF36を備え、この通信IF36を用いて画像入力装置10および画像出力装置50との間で画像データの送受信を行う。

【0011】

20

30

40

50

次に、画像入力装置 10 および制御装置 30 が各々備える通信 IF15、通信 IF36 の構成について説明する。図 2 は、通信 IF15 および通信 IF36 の構成を示す図である。通信 IF15 は LVDS ドライバ（第 1 の通信手段）151 を有し、通信 IF36 は LVDS レシーバ（第 2 の通信手段）361 を有している。LVDS ドライバ 151 および LVDS レシーバ 361 は、小振幅の差動信号を用いてデータを送受信する LVDS（Low Voltage Differential Signaling：低電圧差動通信）方式によって画像データの送受信を行う。また、LVDS ドライバ 151 は、CPU14 による制御のもとで、パラレル信号をシリアル信号に変換するパラレル・シリアル変換部として機能する。LVDS レシーバ 361 は、CPU31 による制御のもとで、シリアル信号をパラレル信号に変換するシリアル・パラレル変換部として機能する。

また、通信 IF15 および通信 IF36 は、例えば RS-422（Recommended Standard 422）に準拠したシリアル通信を行うための送受信部 153 および送受信部 363 をそれぞれ備えている。さらに、通信 IF15 および通信 IF36 は、後述するホットラインを用いた信号の送受信をおこなうための送受信部 154 および送受信部 364 をそれぞれ備えており、一般的にはトランジスタのオープンコレクタ方式が使われる。

【0012】

通信 IF15 は、互いに対をなすコネクタ 152a とコネクタ 152b を介してケーブル 60 に接続され、通信 IF36 は、互いに対をなすコネクタ 362a とコネクタ 362b を介してケーブル 60 と接続されている。コネクタ 152a は通信 IF15 に、コネクタ 362a は通信 IF36 に設けられている。コネクタ 152b、コネクタ 362b はケーブル 60 の両端に設けられている。これ以後、コネクタ 152a とコネクタ 152b の対をコネクタ対 152、コネクタ 362a とコネクタ 362b の対をコネクタ対 362 と呼ぶ。

【0013】

ここで、画像入力装置 10 と制御装置 20との間で送受信される信号について説明する。図 3 は、画像入力装置 10 と制御装置 20 との間で送受信される信号を示す図である。PSYNC、LSYNC、VCLK は同期信号である。PSYNC は 1 ページ分の画像データの伝送期間を表す同期信号であり、LSYNC は 1 ライン分の画像データの伝送期間を表す同期信号である。VCLK はクロック信号である。本実施形態においては、クロック信号の周波数は 65MHz を用いることとする。VD はビデオデータであり、上述した画像データ、タグデータ等が含まれている。上記の同期信号 PSYNC、LSYNC、VCLK およびビデオデータ VD は、画像入力装置 10 の通信 IF15 の前段においてはパラレル方式で伝送されるが、通信 IF15 に供給されたこれらの信号は LVDS ドライバ 151 によってシリアル信号に変換され、制御装置 30 へ送信される。画像入力装置 10 から送信された同期信号 PSYNC、LSYNC、VCLK およびビデオデータ VD が制御装置 30 に受信されると、これらの信号は LVDS レシーバ 361 によってパラレル信号に変換され、画像メモリ 35 に格納される。

【0014】

CMD は、制御装置 30 が画像入力装置 10 に対して行う指示を表すコマンドである。制御装置 30 から送信されたコマンド CMD を受信すると、画像入力装置 10 は、画像入力装置 10 の状態を表す応答 STS を制御装置 30 に送信する。制御装置 30 は、画像入力装置 10 から送信された応答 STS を受信すると、応答 STS が表す画像入力装置 10 の状態に応じて、後続の処理を行うための指示を表す信号を画像入力装置 10 に送信する、あるいは、待機するなどの判断を行う。コマンド CMD および応答 STS は、通信 IF15、通信 IF36 が備える RS-422 準拠の通信手段によって送受信される。

【0015】

ホットラインは、即時性を要求される信号を送受信するための手段である。例えば、画像入力装置 10 は、紙幣の複写を防止する機能を備えている。紙幣の複写を防止するために画像入力装置 10 は、読み取られた原稿が紙幣であるか否かを判定し、紙幣であると判定されたならば画像処理装置 100 の動作を停止させる。ここで、画像処理装置 100 各

部の処理は高速で行われるため、コマンドの送信、コマンドに対する応答といった手順を踏んでいると、その間に紙幣の画像が出力されてしまう。このため、画像入力装置10は、専用の信号線であるホットラインを用いて画像処理装置100の停止を指示する信号を送信することにより、画像処理装置100の動作を即座に停止させるようになっている。ホットラインは、上記の紙幣の判定のほか、ウォーターマーキングの検出信号の送受信、通信回線を介してダウンロードしたプログラムの転送などにも用いられる。

なお、上述したコマンドCMD、応答STS、ホットラインを介して送受信される信号を、「制御信号」と総称する。

【0016】

ところで、上述した種々の信号のうち、データ量の最も大きなものはビデオデータVDである。従来の画像処理装置においては、画像入力装置による原稿の読み取りが行われていない期間においても、無効なビデオデータが常時、画像入力装置から送信されていた。本実施形態においては、画像入力装置10による原稿の読み取りが行われていない期間においては、無効なビデオデータおよびこれに伴う同期信号の伝送を停止させる。

次に、通信IF15と通信IF36とを接続するケーブル60について説明する。図4は、ケーブル60の断面図である。信号線61は、導体62と導体62を被覆する絶縁体63からなり、ケーブル60は、互いに撲り合わされた1対の信号線61と1本のドレン線64を1組とし、これらをシールド65で被覆することによって構成されている。このシールド65によって、ケーブル60内部の信号線61が外界の電磁波から遮蔽される。このケーブル60は、1対のより線対がシールドで覆われているため、外部からのノイズを受けにくく、信号とGND(グラウンド)間の静電容量が安定するためスキーのばらつきが小さく、長距離の伝送にも適している。

【0017】

なお、上記に例示した以外のケーブルを用いることも可能である。図5は、ケーブル70の断面図である。このケーブル70は、2対の信号線と1本のドレン線を1組とし、これらをシールドすることによって1本のケーブルを構成したものである。2対の信号線の各々は互いに撲り合わされている。

なお、上記のケーブル60、ケーブル70の代わりに、より対線を用いてよい。

【0018】

次に、コネクタ対152、コネクタ対362のピン配置について説明する。コネクタ152対とコネクタ対362は同一のピン配置を有するから、ここではコネクタ対152について説明する。図6は、コネクタ対152のピン配置を示す図である。同図に示されるように、このコネクタ対152は、50本のピンを有し、これらのピンが千鳥状に設けられている。本実施形態では、信号線とピンの対応を説明するために、図示されているようにピンの各々に番号が与えられている。この例では、上2列のピンに1番から25番が、下2列のピンに26番から50番が与えられている。これらのピンには、各々1本の信号線が接続される。ピンと信号線の対応については後述する。

【0019】

ところで、本実施形態においては、上述したように同期信号PSYNC、LSYNC、VCLKおよびビデオデータVDをシリアル方式により伝送するが、このシリアル伝送は10対の信号線を用いて行われる。図7は、10対の信号線によって伝送される信号を示す図である。同図に示されるように、10対の信号線は、5対ずつの2系統に分けられている。第1の系統はSerial-A1、Serial-B1、Serial-C1、Serial-D1およびSerial-CLK1の5対の信号線からなり、第2の系統はSerial-A2、Serial-B2、Serial-C2、Serial-D2およびSerial-CLK2の5対の信号線からなる。10対の信号線のうち2対は、クロック信号を伝送するために割り当てられている(Serial-CLK1、Serial-CLK2)。残りの8対が、同期信号PSYNCおよびLSYNC、ビデオデータVDの伝送に割り当てられている。LVDSドライバ151は、同期信号PSYNCおよびLSYNC、ビデオデータVDを所定の手順に従ってシリアル化し、8対の信号線に送出

10

20

30

40

50

する。なお、高速・高画質のカラー画像読取装置の場合には、2系統の信号線全部を使用してデータの伝送を行うが、モノクロ画像、カラーの低ビット画像、解像度や速度を落としての伝送の場合には、第1の系統のみを使用して伝送を行う。このようにすることにより、処理手段と制御手段の少なくとも片側だけを第1の系統のみの接続とすればよく、共通化と低コスト化を図ることができる。

【0020】

次に、コネクタ対152のピンと信号線との対応付けについて説明する。図8は、ピンと信号線の対応付けを示す図である。なお、同図は、1対の信号線と1本のドレイン線とで構成されたケーブル(図4参照)を用いた場合について示している。図8において、例えば、Serial-B1-とSerial-B1+は図7におけるSerial-B1に対応するマイナスとプラスの差動信号を表している。同図に示されるように、Serial-B1-は1番ピンに、Serial-B1+は2番ピンに対応付けられている。図6によると、1番ピンと2番ピンは隣り合って設けられている。このように、1対の差動信号に対応する信号線を隣り合うピンに接続する。Serial-A1、C1、D1、CLK1、A2、B2、C2、D2、CLK2についても同様である。なお、同図において、太線で囲まれた欄の各々が1本のケーブルに対応している。例えば、1番、2番および3番のピンが1本のケーブルに対応している。また、GND(グラウンド)とTTL2乃至7の各々を対にしてそれぞれ1対の信号線(より対線)に割り当てる。さらに、残りのTTL1とTTL8を対にして1対の信号線(より対線)に割り当てる。この例では、10本のケーブル(1対の信号線と1本のドレイン線とで構成)と10組のより対線が用いられることとなる。また、RS-422規格に従って伝送される差動信号についても同様に、1対の差動信号に対応する信号線を隣り合うピンに接続する(RS-422_A-とRS-422_A+)。なお、図示しないが、より対線や各々がシールドで覆われたより対線は、全てをまとめてさらにシールド(第2のシールド)で覆われて1本のケーブルとなる。

【0021】

従来行われていたパラレル方式の伝送においては、ケーブルの太さによる多ビット化の限界や、発熱による高速化の限界があるため、90本の信号線と最大45MHz程度のクロック周波数を用いていた。このクロック周波数でRGB各8bit(=1byte)のデータを伝送する場合、伝送速度は、 $45\text{MHz} \times 3\text{byte} = 135\text{Mbyte/sec}$ である。

これに対して、上述の実施形態によれば、50本の信号線を用い、クロック周波数65MHzを用いる。上述のように、画像データとタグデータの合計が40bit(=5byte)であるから、伝送速度は、 $65\text{MHz} \times 5\text{byte} = 325\text{Mbyte/sec}$ となる。このように、本発明によれば、従来よりも信号線の数を少なくするとともに、伝送速度を高めることが可能となる。

【0022】

図9は、2対の信号線と1本のドレイン線とで構成されたケーブル(図5参照)を用いた場合について、ピンと信号線の対応付けを示した図である。同図においても、太線で囲まれた欄の各々が1本のケーブルに対応している。例えば、1番、2番、3番、4番および5番のピンが1本のケーブルに対応している。この例においても、上記の例と同様に、1対の差動信号に対応する信号線を隣り合うピンに接続する(例えば、Serial-B1-を1番ピンに、Serial-B1+を2番ピンに接続)。6番ピンと12番ピン、18番ピンと25番ピン、31番ピンと37番ピンは、それぞれ1対の信号線に割り当てる。この例においては、5本のケーブル(2対の信号線と1本のドレイン線とで構成)と12組のより対線が用いられることとなる。なお、38番ピンは使用されない。

【0023】

図10は、すべての信号の伝送をより対線を用いて行う場合のピンと信号線の対応を示す図である。同図においては、太線で囲まれた欄の各々が1対の信号線(より対線)に対応している。この例においても、1対の差動信号に対応する信号線を隣り合うピンに接続

する（例えば、Serial-B1-を1番ピンに、Serial-B1+を2番ピンに接続）。3番ピンと6番ピン、9番ピンと12番ピン、15番ピンと18番ピン、28番ピンと31番ピン、34番ピンと37番ピンは、それぞれ1対の信号線に割り当てる。この例においては、25組のより対線が用いられることとなる。

さらに、前述の3つの方式において、低スキューリーが要求されるシリアル信号を伝送するための信号線をケーブル断面内の略中央に配し、コネクタの中央部に位置するピンに接続する。また、その他の信号線をケーブル周面近傍に配置し、コネクタの端部に位置するピンに接続する。これによって、各々のより対線間の線長差を小さくし、スキューリー量を小さくすることができる。その際もクロック信号はより対線の線長の最大値と最小値の中間値となるようにするのが望ましい。

【0024】

なお、上記の説明においては、画像入力装置10と制御装置30との間のデータの送受信について説明したが、本発明は、画像出力装置50と制御装置30との間のデータの送受信に適用してもよいことはもちろんである。この場合、制御装置30は上述したLVDSドライバ151を有し、画像出力装置50は上述したLVDSレシーバ361を有する。この構成によって、同期信号PSYNC、LSYNC、VCLKおよびビデオデータVDが制御装置30から画像出力装置50に送信される。また、上述の例と同様に、画像出力装置50による画像出力を行わない期間においては、無効なビデオデータおよびこれに伴う同期信号の伝送を停止させるものとする。

【0025】

以上説明したように、本実施形態によれば、処理手段は、制御手段との間でシリアル方式にて画像データおよび同期信号の送受信を行う第1の通信手段を有し、制御手段は、処理手段との間でシリアル方式にて画像データおよび同期信号の送受信を行う第2の通信手段を有する。この構成によれば、制御手段と処理手段との間で画像データおよび同期信号をシリアル方式によって伝送するから、少ない信号線で、高速な伝送を行うことができる。

【0026】

また、互いに撲り合わされた2本の信号線からなる信号線対と、1または複数の該信号線対を1組として被覆するシールドを有するケーブルを用いるから、外部からのノイズを受けにくく、スキューリーの少ない伝送が可能となる。さらに、信号線対を構成する2本の信号線の各々は、コネクタに設けられた互いに隣り合う2つの接点に接続されているから、スキューリーの少ない伝送が可能となる。また、処理手段にて処理されるべき画像データ、または処理手段にて処理された画像データの送受信を行わない期間においては、制御手段および処理手段は、第1の通信手段および第2の通信手段を用いたシリアル方式によるデータ伝送を停止させる。この構成によれば、画像読み取り時以外はデータの送受信が行われないから、消費電力の低減が可能となる。

【0027】

<変形例>

以上説明した形態に限らず、本発明は種々の形態で実施可能である。例えば、上述の実施形態を以下のように変形した形態でも実施可能である。

上述の実施形態においては、画像入力装置、制御装置、画像出力装置からなる画像処理装置の例を用いて説明したが、本発明は、他の形態の画像処理装置に適用してもよい。例えば、画像を作成するためのアプリケーションプログラムを実行可能なコンピュータ装置、画像データを用いて画像を表示する表示装置など、他の装置との間で画像データの伝送を行う装置であれば、いかなる装置を備えていてもよい。

上述の実施形態においては、制御装置が画像メモリを備えた構成としているが、制御装置と別体の記憶装置に画像データを格納することとしてもよい。この場合、記憶装置と制御装置との間の通信方式は任意である。また、通信回線で接続されたコンピュータ装置に画像データを格納することとしてもよい。

【図面の簡単な説明】

10

20

30

40

50

【0028】

【図1】画像処理装置100の構成を示す図である。

【図2】通信IF15および通信IF36の構成を示す図である。

【図3】画像入力装置10と制御装置20との間で送受信される信号を示す図である。

【図4】ケーブル60の断面図である。

【図5】ケーブル70の断面図である。

【図6】コネクタ対152のピン配置を示す図である。

【図7】10対の信号線によって伝送される信号を示す図である。

【図8】ピンと信号線の対応付けを示す図である。

【図9】ピンと信号線の対応付けを示す図である。

【図10】ピンと信号線の対応付けを示す図である。

【符号の説明】

【0029】

10 ... 画像処理装置、11 ... ADF、12 ... 光源、13 ... CCD、14 ... CPU、15 ... 通信IF、16 ... ROM、17 ... RAM、151 ... LVDSドライバ、152a、152b ... コネクタ、153 ... 送受信部、154 ... 送受信部、

30 ... 制御装置、31 ... CPU、32 ... ROM、33 ... RAM、34 ... UI部、35 ... 画像メモリ、36 ... 通信IF、361 ... LVDSレシーバ、362a、362b ... コネクタ、363 ... 送受信部、364 ... 送受信部、

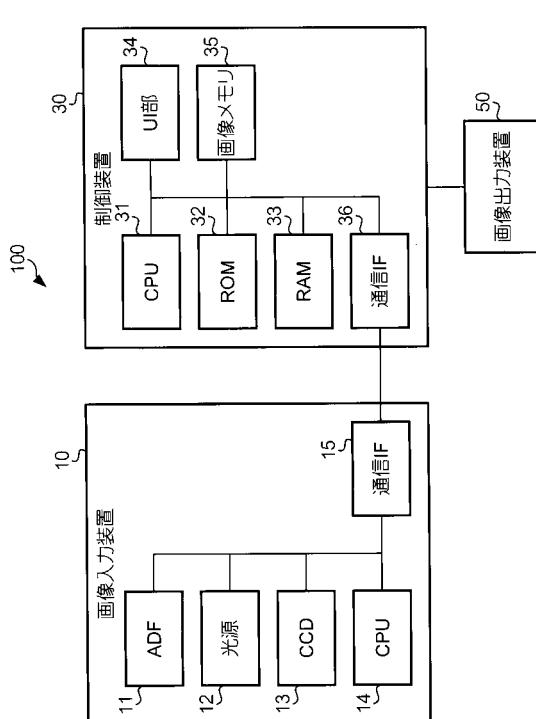
50 ... 画像出力装置、

60 ... ケーブル、61 ... 信号線、62 ... 導体、63 ... 絶縁体、64 ... ドレン線、65 ... シールド。

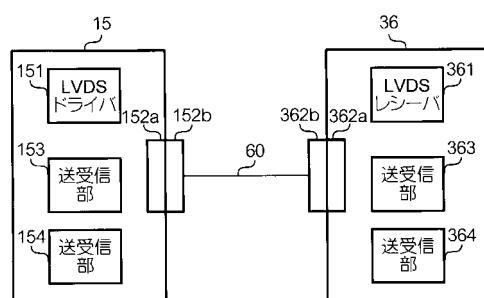
10

20

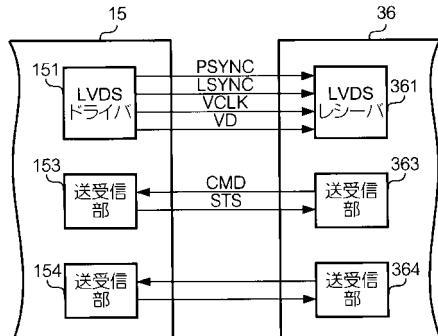
【図1】



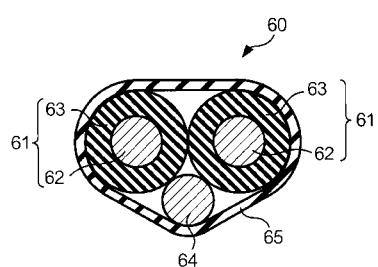
【図2】



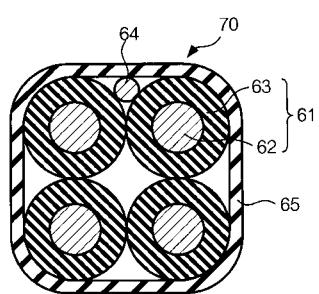
【図3】



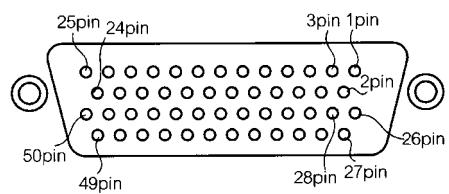
【図4】



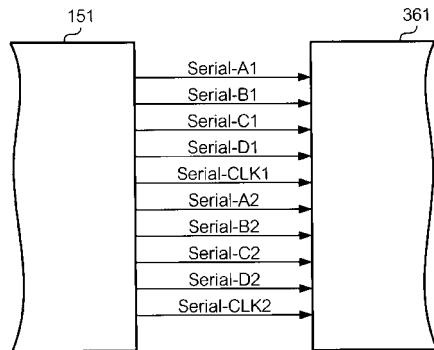
【図5】



【図6】



【図7】



【図8】

| Pin No. | Signal name | Pin No. | Signal name |
|---------|--------------|---------|-------------|
| 1 | Serial-B1- | 26 | Serial-A1- |
| 2 | Serial-B1+ | 27 | Serial-A1+ |
| 3 | shield | 28 | shield |
| 4 | Serial-CLK1- | 29 | Serial-C1- |
| 5 | Serial-CLK1+ | 30 | Serial-C1+ |
| 6 | GND1 | 31 | GND2 |
| 7 | Serial-A2- | 32 | Serial-D1- |
| 8 | Serial-A2+ | 33 | Serial-D1+ |
| 9 | shield | 34 | shield |
| 10 | Serial-C2- | 35 | Serial-B2- |
| 11 | Serial-C2+ | 36 | Serial-B2+ |
| 12 | GND1 | 37 | GND2 |
| 13 | Serial-CLK2- | 38 | GND |
| 14 | Serial-CLK2+ | 39 | TTL2 |
| 15 | shield | 40 | GND |
| 16 | Serial-D2- | 41 | TTL3 |
| 17 | Serial-D2+ | 42 | GND |
| 18 | GND3 | 43 | TTL4 |
| 19 | RS422_A- | 44 | GND |
| 20 | RS422_A+ | 45 | TTL5 |
| 21 | RS422_B- | 46 | GND |
| 22 | RS422_B+ | 47 | TTL6 |
| 23 | RS422_CLK- | 48 | TTL7 |
| 24 | RS422_CLK+ | 49 | GND |
| 25 | TTL1 | 50 | TTL8 |

Pair
Pair

【図9】

| Pin No. | Signal name | Pin No. | Signal name |
|---------|--------------|---------|-------------|
| 1 | Serial-B1- | 26 | Serial-A1- |
| 2 | Serial-B1+ | 27 | Serial-A1+ |
| 3 | shield | 28 | shield |
| 4 | Serial-CLK1- | 29 | Serial-C1- |
| 5 | Serial-CLK1+ | 30 | Serial-C1+ |
| 6 | GND1 | 31 | GND2 |
| 7 | Serial-A2- | 32 | Serial-D1- |
| 8 | Serial-A2+ | 33 | Serial-D1+ |
| 9 | shield | 34 | shield |
| 10 | Serial-C2- | 35 | Serial-B2- |
| 11 | Serial-C2+ | 36 | Serial-B2+ |
| 12 | GND1 | 37 | GND2 |
| 13 | Serial-CLK2- | 38 | GND |
| 14 | Serial-CLK2+ | 39 | TTL2 |
| 15 | shield | 40 | GND |
| 16 | Serial-D2- | 41 | TTL3 |
| 17 | Serial-D2+ | 42 | GND |
| 18 | GND3 | 43 | TTL4 |
| 19 | RS422_A- | 44 | GND |
| 20 | RS422_A+ | 45 | TTL5 |
| 21 | RS422_B- | 46 | GND |
| 22 | RS422_B+ | 47 | TTL6 |
| 23 | RS422_CLK- | 48 | TTL7 |
| 24 | RS422_CLK+ | 49 | GND |
| 25 | TTL1 | 50 | TTL8 |

Pair
Pair
N.C.

【図10】

| Pin No. | Signal name | Pin No. | Signal name |
|---------|--------------|---------|-------------|
| 1 | Serial-B1- | 26 | Serial-A1- |
| 2 | Serial-B1+ | 27 | Serial-A1+ |
| 3 | shield | 28 | shield |
| 4 | Serial-CLK1- | 29 | Serial-C1- |
| 5 | Serial-CLK1+ | 30 | Serial-C1+ |
| 6 | GND1 | 31 | GND2 |
| 7 | Serial-A2- | 32 | Serial-D1- |
| 8 | Serial-A2+ | 33 | Serial-D1+ |
| 9 | shield | 34 | shield |
| 10 | Serial-C2- | 35 | Serial-B2- |
| 11 | Serial-C2+ | 36 | Serial-B2+ |
| 12 | GND1 | 37 | GND2 |
| 13 | Serial-CLK2- | 38 | GND |
| 14 | Serial-CLK2+ | 39 | TTL2 |
| 15 | shield | 40 | GND |
| 16 | Serial-D2- | 41 | TTL3 |
| 17 | Serial-D2+ | 42 | GND |
| 18 | GND3 | 43 | TTL4 |
| 19 | RS422_A- | 44 | GND |
| 20 | RS422_A+ | 45 | TTL5 |
| 21 | RS422_B- | 46 | GND |
| 22 | RS422_B+ | 47 | TTL6 |
| 23 | RS422_CLK- | 48 | TTL7 |
| 24 | RS422_CLK+ | 49 | GND |
| 25 | TTL1 | 50 | TTL8 |

Pair

Pair

Pair

Pair

Pair