

DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

insulating film located between the oxide semiconductor layer and the second gate electrode. The second gate insulating film covers the entire oxide semiconductor layer.

(57) 要約: 本実施形態に係る表示装置は、画像を表示する表示領域と、前記表示領域を囲む非表示領域と、を有し、ポリシリコン半導体層と、前記ポリシリコン半導体層の上に位置する第1ゲート電極と、を有し、前記非表示領域に位置する第1薄膜トランジスタと、酸化物半導体層と、前記酸化物半導体層の上に位置する第2ゲート電極と、を有し、前記表示領域に位置する第2薄膜トランジスタと、前記ポリシリコン半導体層と前記第1ゲート電極との間に位置する第1ゲート絶縁膜と、前記酸化物半導体層と前記第2ゲート電極との間に位置する第2ゲート絶縁膜と、を備え、前記第2ゲート絶縁膜は、前記酸化物半導体層全体を覆っている。

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明の実施形態は、表示装置に関する。

背景技術

[0002] 表示装置は、画像を表示する表示領域において画素を備え、表示領域の周辺の非表示領域において駆動回路を備えている。画素のスイッチング素子として用いられる薄膜トランジスタ（TFT）は、リーク電流が小さいことが必要である。酸化物半導体によるTFTは、リーク電流を小さくすることができる。一方、駆動回路に用いられるTFTは、移動度が大きいことが望ましい。LTPS（Low Temperature Poly-Si）で形成したTFTは移動度が大きいいため、駆動回路に用いることができる。このように、表示領域における画素のTFTに酸化物半導体を用い、周辺駆動回路のTFTにLTPSを用いる構成が知られている。

先行技術文献

特許文献

[0003] 特許文献1：特開2017-208473号公報

特許文献2：特開2018-49919号公報

発明の概要

発明が解決しようとする課題

[0004] 本実施形態の目的は、消費電力を小さくすることが可能な表示装置を提供することにある。

課題を解決するための手段

[0005] 本実施形態によれば、画像を表示する表示領域と、前記表示領域を囲む非表示領域と、を有し、ポリシリコン半導体層と、前記ポリシリコン半導体層の上に位置する第1ゲート電極と、を有し、前記非表示領域に位置する第1薄膜トランジスタと、酸化物半導体層と、前記酸化物半導体層の上に位置す

る第2ゲート電極と、を有し、前記表示領域に位置する第2薄膜トランジスタと、前記ポリシリコン半導体層と前記第1ゲート電極との間に位置する第1ゲート絶縁膜と、前記酸化物半導体層と前記第2ゲート電極との間に位置する第2ゲート絶縁膜と、を備え、前記第2ゲート絶縁膜は、前記酸化物半導体層全体を覆っている、表示装置が提供される。

図面の簡単な説明

[0006] [図1]図1は、本実施形態の表示装置の構成及び等価回路を示す図である。

[図2]図2は、第2薄膜トランジスタの位置関係を示す平面図である。

[図3]図3は、図2に示したA-B線における表示装置を示す断面図である。

[図4]図4は、非表示領域の第1薄膜トランジスタと、表示領域の第2薄膜トランジスタを示す断面図である。

[図5]図5は、図2に示したC-D線における第1基板を示す断面図である。

[図6]図6は、第1薄膜トランジスタのコンタクトホール及び第2薄膜トランジスタのコンタクトホールを形成する工程を示す断面図である。

[図7]図7は、表示装置のそれぞれの膜厚と光学特性を計測した結果を示す表である。

[図8]図8は、表示装置のそれぞれの膜厚と光学特性を計測した結果を示す表である。

発明を実施するための形態

[0007] 以下、本実施形態について、図面を参照しながら説明する。なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保っての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は、説明をより明確にするため、実際の態様に比べて、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同一又は類似した機能を発揮する構成要素には同一の参照符号を付し、重複する詳細な説明を適宜省略することがある。

[0008] 本実施形態の主要な構成は、表示装置に用いることができる。この表示装置は、例えば、スマートフォン、タブレット端末、携帯電話端末、ノートブックタイプのパーソナルコンピュータ、車載機器、ゲーム機器等の種々の装置に用いることができる。また、本実施形態は、液晶表示装置、有機エレクトロミネッセンス表示装置等の自発光型の表示装置、マイクロLED表示装置、電気泳動素子等を有する電子ペーパー型の表示装置、MEMS (Micro Electro Mechanical Systems) を応用した表示装置、或いはエレクトロクロミズムを応用した表示装置など、種々の表示装置に適用可能である。また、ウェアラブルの表示装置や異形状の表示装置にも適用可能である。

[0009] [第1実施形態]

図1は、本実施形態の表示装置DSPの構成及び等価回路を示す図である。

一例では、第1方向X、第2方向Y、及び、第3方向Zは、互いに直交しているが、90度以外の角度で交差していてもよい。第1方向X及び第2方向Yは、表示装置DSPを構成する基板の主面と平行な方向に相当し、第3方向Zは、表示装置DSPの厚さ方向に相当する。本明細書において、第3方向Zを示す矢印の先端に向かう方向を上方（あるいは、単に上）と称し、矢印の先端から逆に向かう方向を下方（あるいは、単に下）と称する。

[0010] 表示装置DSPは、表示パネルPNLと、表示パネルPNLに実装された配線基板WBと、を備えている。表示パネルPNLは、液晶表示パネルであり、第1基板SUB1と、第1基板SUB1と対向する第2基板SUB2と、シール材SEと、液晶層LCと、ソース線Sと、ゲート線Gと、第1薄膜トランジスタTR1及び第2薄膜トランジスタTR2と、画素電極PEと、共通電極CEなどを備えている。また、表示パネルPNLは、画像を表示する表示領域DAと、表示領域DAを囲む非表示領域NDAと、を備えている。

[0011] 第1基板SUB1は、第2基板SUB2よりも外側に露出した実装部MAを有している。シール材SEは、非表示領域NDAに位置し、第1基板SUB

B 1 と第 2 基板 S U B 2 とを接着している。図 1 において、シール材 S E が配置された領域は右上がり斜線で示されている。表示領域 D A は、シール材 S E によって囲まれた内側に位置している。表示パネル P N L は、表示領域 D A において第 1 方向 X 及び第 2 方向 Y にマトリクス状に配置された複数の画素 P X を備えている。

[0012] 第 1 薄膜トランジスタ T R 1 は、画素 P X を駆動するための駆動回路のスイッチング素子として機能し、非表示領域 N D A に位置している。第 1 薄膜トランジスタ T R 1 は、低温ポリシリコン (L T P S) を用いた半導体層を備えている。一方、第 2 薄膜トランジスタ T R 2 は、画素 P X のスイッチング素子として機能し、表示領域 D A に位置している。第 2 薄膜トランジスタ T R 2 は、酸化物半導体層を備えている。すなわち、本実施形態の表示装置 D S P は、L T P S を用いた第 1 薄膜トランジスタ T R 1 と、酸化物半導体層を用いた第 2 薄膜トランジスタ T R 2 の両者によるハイブリッド構造を有している。以下にハイブリッド構造が表示装置 D S P に適用される効果を述べる。

[0013] 非表示領域 N D A の駆動回路には、キャリアの移動度が大きい L T P S を用いた第 1 薄膜トランジスタ T R 1 が適している。一方、酸化物半導体はキャリアの移動度が小さいため、駆動回路に用いるのは難しい場合がある。よって、L T P S を用いた第 1 薄膜トランジスタ T R 1 が駆動回路の T F T として用いられる。

[0014] 表示領域 D A の画素 P X には、酸化物半導体を用いた第 2 薄膜トランジスタ T R 2 が適している。画素電極 P E に映像信号が書き込まれると、画素電極 P E 及び共通電極 C E と同電位の電極間に形成される保持容量 C S によって、1 フレームの間、電圧が保持される。この時、T F T のリーク電流が大きいと、画素電極 P E の電圧が変化し、フリッカ等が発生して良好な画像を形成できなくなる。すなわち、画素 P X の T F T は、リーク電流が小さいことが望ましい。酸化物半導体による T F T は、リーク電流を小さくすることができる。一方、L T P S はリーク電流が大きいので、画素 P X の T F T と

して使用する場合には、2個のLTPSを直列にして使用しなければならない場合がある。よって、酸化物半導体を用いた第2薄膜トランジスタTR2が画素PXのTFETとして用いられる。以上より、LTPSを用いた第1薄膜トランジスタTR1が駆動回路に使用され、酸化物半導体を用いた第2薄膜トランジスタTR2が画素PXに使用されている。このような表示装置DSPは、酸化物半導体によってリーク電流を小さくすることができるため、低周波駆動に優れており、表示装置DSPの駆動に必要な電力を削減することができる。

[0015] 上記したソース線S、ゲート線G、画素電極PE、共通電極CE、液晶層LCは、表示領域DAに位置している。ソース線Sは第2方向Yに沿って延出し、ゲート線Gは第1方向Xに沿って延出している。第2薄膜トランジスタTR2は、ゲート線G及びソース線Sと電氣的に接続されている。画素電極PEは、第2薄膜トランジスタTR2と電氣的に接続されている。画素電極PEの各々は、共通電極CEと対向し、画素電極PEと共通電極CEとの間に生じる電界によって液晶層LCを駆動している。

[0016] フレキシブルな配線基板WBは、実装部MAに実装されている。また、配線基板WBは、表示パネルPNLを駆動する駆動ICチップ2を備えている。なお、駆動ICチップ2は、実装部MAに実装されても良い。

[0017] 本実施形態の表示パネルPNLは、第1基板SUB1の背面側からの光を選択的に透過させることで画像を表示する透過表示機能を備えた透過型、第2基板SUB2の前面側からの光を選択的に反射させることで画像を表示する反射表示機能を備えた反射型、あるいは、透過表示機能及び反射表示機能を備えた半透過型のいずれであってもよい。

[0018] また、表示パネルPNLの詳細な構成について、ここでは説明を省略するが、表示パネルPNLは、基板主面に沿った横電界を利用する表示モード、基板主面の法線に沿った縦電界を利用する表示モード、基板主面に対して斜め方向に傾斜した傾斜電界を利用する表示モード、さらには、上記の横電界、縦電界、及び、傾斜電界を適宜組み合わせる表示モードに対応し

たいずれの構成を備えていてもよい。ここでの基板主面とは、第1方向X及び第2方向Yで規定されるX-Y平面と平行な面である。

[0019] 図2は、第2薄膜トランジスタTR2の位置関係を示す平面図である。

ソース線S1及びS2は、概ね第2方向Yに延出し、第1方向Xに並列している。ゲート線G11及びG21は、互いに重なり、第1方向Xに延出している。第2薄膜トランジスタTR2は、ゲート線G21及びソース線S2と電氣的に接続されている。第2薄膜トランジスタTR2は、酸化物半導体層OSCと、ソース・ドレイン電極EL21、EL22と、保護電極101、102などを備えている。

[0020] 酸化物半導体層OSCは、その一部分がソース線S2と重なるように配置され、他の部分がソース線S1とS2との間に延出している。酸化物半導体層OSCは、ソース線S1とS2との間においてゲート線G11及びG21と交差している。すなわち、酸化物半導体層OSCは、ゲート線G11及びG21のそれぞれの一部と重なっている。ゲート線G11は、第2方向Yに幅広になった遮光膜LSを有している。酸化物半導体層OSCは、遮光膜LSと重なっている。また、ゲート線G21において、酸化物半導体層OSCと重畳する領域が後述する第2ゲート電極GE2として機能する。

[0021] 保護電極101は、酸化物半導体層OSCの一端部SCAに重なっている。保護電極102は、ソース線S2に重なり、酸化物半導体層OSCの他端部SCBに重なっている。ソース・ドレイン電極EL21は、島状に形成され、ソース線S1とソース線S2との間に配置されている。ソース・ドレイン電極EL21は、保護電極101と、酸化物半導体層OSCの一端部SCAと重なっている。ソース・ドレイン電極EL21は、貫通孔CH1を通じて一端部SCAと電氣的に接続されている。ソース・ドレイン電極EL22は、ソース線S2と一体的に形成されている。ソース・ドレイン電極EL22は、保護電極102と、酸化物半導体層OSCの他端部SCBと重なっている。ソース・ドレイン電極EL22は、貫通孔CH2を通じて他端部SCBと電氣的に接続されている。

[0022] 図3は、図2に示したA-B線における表示装置DSPを示す断面図である。

図示した例は、表示パネルPNLに横電界を利用する表示モードが適用された例に相当する。表示装置DSPは、表示パネルPNLに加えて、第1光学素子OD1、第2光学素子OD2、照明装置ILを備えている。

[0023] 第1基板SUB1は、絶縁基板10、アンダーコート層UC、第1ゲート絶縁膜G11、第1無機膜IL1、第2無機膜IL2、第2ゲート絶縁膜G12、第3無機膜IL3、第4無機膜IL4、第1有機膜11、第2有機膜12、容量絶縁膜13、酸化物半導体層OSC、保護電極102、ソース線S1及びS2、金属配線ML1及びML2、共通電極CE、画素電極PE、配向膜AL1を備えている。

[0024] 絶縁基板10は、ガラス基板や可撓性の樹脂基板などの光透過性を有する基板である。アンダーコート層UCは、絶縁基板10の上に位置している。第1ゲート絶縁膜G11は、アンダーコート層UCの上に位置している。第1無機膜IL1は、第1ゲート絶縁膜G11の上に位置している。第2無機膜IL2は、第1無機膜IL1の上に位置している。酸化物半導体層OSCは、第2無機膜IL2の上に位置している。保護電極102は、酸化物半導体層OSCを覆っている。第2ゲート絶縁膜G12は、保護電極102の上を覆っている。第3無機膜IL3は、第2ゲート絶縁膜G12の上に位置している。第4無機膜IL4は、第3無機膜IL3の上に位置している。ソース線S1及びS2は、第4無機膜IL4の上に位置し、第1有機膜11によって覆われている。金属配線ML1及びML2は、第1有機膜11の上に位置し、第2有機膜12によって覆われている。金属配線ML1及びML2は、それぞれソース線S1及びS2の直上に位置している。共通電極CEは、第2有機膜12の上に位置し、容量絶縁膜13によって覆われている。画素電極PEは、容量絶縁膜13の上に位置し、配向膜AL1によって覆われている。共通電極CE及び画素電極PEは、インジウム・ティン・オキサイド（ITO）やインジウム・ジnk・オキサイド（IZO）などの透明な導電

材料によって形成された透明電極である。

[0025] アンダーコート層UC、第1ゲート絶縁膜G11、第1無機膜IL1、第2無機膜IL2、第2ゲート絶縁膜G12、第3無機膜IL3、第4無機膜IL4、容量絶縁膜13は、シリコン酸化物(SiO)、シリコン窒化物(SiN)、シリコン酸窒化物(SiON)などの無機絶縁材料によって形成された無機絶縁膜であり、単層構造であってもよいし、多層構造であってもよい。第1有機膜11、第2有機膜12は、例えば、アクリル樹脂などの有機絶縁材料によって形成された有機絶縁膜である。

[0026] 第2基板SUB2は、絶縁基板20、遮光層BM、カラーフィルタCF、オーバーコート層OC、配向膜AL2などを備えている。絶縁基板20は、絶縁基板10と同様に、ガラス基板や樹脂基板などの光透過性を有する基板である。遮光層BM及びカラーフィルタCFは、絶縁基板20の第1基板SUB1と対向する側に位置している。表示領域DAにおいて、遮光層BMが位置しない領域が画素の開口部OPに相当する。カラーフィルタCFは、画素電極PEと対向する位置に配置され、その一部が遮光層BMに重なっている。カラーフィルタCFは、赤色のカラーフィルタCFR、緑色のカラーフィルタCFG、青色のカラーフィルタCFBを有している。オーバーコート層OCは、カラーフィルタCFを覆っている。オーバーコート層OCは、透明な樹脂によって形成されている。配向膜AL2は、オーバーコート層OCを覆っている。配向膜AL1及び配向膜AL2は、例えば、水平配向性を呈する材料によって形成されている。

[0027] 上述した第1基板SUB1及び第2基板SUB2は、配向膜AL1及び配向膜AL2が対向するように配置されている。第1基板SUB1及び第2基板SUB2は、所定のセルギャップが形成された状態でシール材によって接着されている。液晶層LCは、配向膜AL1と配向膜AL2との間に保持されている。液晶層LCは、液晶分子LMを備えている。液晶層LCは、ポジ型（誘電率異方性が正）の液晶材料、あるいは、ネガ型（誘電率異方性が負）の液晶材料によって構成されている。

[0028] 偏光板 P L 1 を含む第 1 光学素子 O D 1 は、絶縁基板 1 0 に接着されている。偏光板 P L 2 を含む第 2 光学素子 O D 2 は、絶縁基板 2 0 に接着されている。なお、第 1 光学素子 O D 1 及び第 2 光学素子 O D 2 は、必要に応じて位相差板、散乱層、反射防止層などを備えていてもよい。

[0029] このような表示パネル P N L においては、画素電極 P E と共通電極 C E との間に電界が形成されていないオフ状態において、液晶分子 L M は、配向膜 A L 1 及び配向膜 A L 2 の間で所定の方に初期配向している。このようなオフ状態では、照明装置 I L から表示パネル P N L に向けて照射された光は、第 1 光学素子 O D 1 及び第 2 光学素子 O D 2 によって吸収され、暗表示となる。一方、画素電極 P E と共通電極 C E との間に電界が形成されたオン状態においては、液晶分子 L M は、電界により初期配向方向とは異なる方向に配向し、その配向方向は電界によって制御される。このようなオン状態では、照明装置 I L からの光の一部は、第 1 光学素子 O D 1 及び第 2 光学素子 O D 2 を透過し、明表示となる。

[0030] 図 4 は、非表示領域 N D A の第 1 薄膜トランジスタ T R 1 と、表示領域 D A の第 2 薄膜トランジスタ T R 2 を示す断面図である。第 1 薄膜トランジスタ T R 1 及び第 2 薄膜トランジスタ T R 2 は何れもトップゲートである。

[0031] ここで、第 1 無機膜 I L 1 と第 2 無機膜 I L 2 を合わせて第 1 無機積層膜 L F 1 とする。また、第 3 無機膜 I L 3 と第 4 無機膜 I L 4 を合わせて第 2 無機積層膜 L F 2 とする。

[0032] まず、非表示領域 N D A に着目して第 1 薄膜トランジスタ T R 1 の構成について説明する。第 1 薄膜トランジスタ T R 1 は、ポリシリコン半導体層 P S C と、ポリシリコン半導体層 P S C の上に位置する第 1 ゲート電極 G E 1 と、電極 E L 1 1、E L 1 2 と、を有している。ポリシリコン半導体層 P S C は、アンダーコート層 U C の上に位置し、第 1 ゲート絶縁膜 G I 1 によって覆われている。アンダーコート層 U C は、例えば、S i O と S i N の 2 層から形成されている。アンダーコート層 U C は、絶縁基板 1 0 のガラスに含まれる不純物がポリシリコン半導体層 P S C を汚染することを防止する。第

1 ゲート絶縁膜G11は、ポリシリコン半導体層PSCと第1ゲート電極GE1との間にも位置している。第1ゲート絶縁膜G11は、例えば、テトラエトキシシラン（TEOS）を用いて形成されている。第1ゲート電極GE1は、第1無機膜IL1によって覆われている。第1ゲート電極GE1は、図2に示したゲート線G11と一体的に形成されている。電極EL11、EL12は、第4無機膜IL4の上に位置し、コンタクトホールCH11、CH12を介してポリシリコン半導体層PSCと電氣的に接続されている。コンタクトホールCH11、CH12は、ポリシリコン半導体層PSCに重なり、第1ゲート絶縁膜G11、第1無機積層膜LF1、第2ゲート絶縁膜G12、第2無機積層膜LF2をポリシリコン半導体層PSCまで貫通している。

[0033] 次に、表示領域DAに着目して第2薄膜トランジスタTR2の構成について説明する。第2薄膜トランジスタTR2は、酸化物半導体層OSCと、酸化物半導体層OSCの上に位置する第2ゲート電極GE2と、ソース・ドレイン電極EL21、EL22と、を有している。遮光膜LSは、第1ゲート絶縁膜G11の上に位置し、第1無機膜IL1によって覆われている。遮光膜LSは、酸化物半導体層OSCの下に位置している。そのため、酸化物半導体層OSCが照明装置からの光に晒されるのを抑制し、酸化物半導体層OSCに光電流が流れるのを抑制することができる。また、遮光膜LSは、第1ゲート電極GE1と同層に位置し、同一材料によって形成されている。

[0034] 酸化物半導体層OSCとしては、例えば、TAOS（Transparent Amorphous Oxide Semiconductor）が用いられる。TAOSとしては、IGZO（Indium Gallium Zinc Oxide）、ITZO（Indium Tin Zinc Oxide）、ZnON（Zinc Oxide Nitride）、IGO（Indium Gallium Oxide）等やこれらの組み合わせが用いられる。

[0035] 第1無機膜IL1は、遮光膜LS及び第1ゲート絶縁膜G11に接してい

る。第2無機膜1L2は、第1無機膜1L1に積層され、酸化物半導体層OSCに接している。第1無機膜1L1は、例えば、SiNによって形成されている。第2無機膜1L2は、例えば、SiOによって形成されている。第1無機積層膜LF1は、酸化物半導体層OSCのチャネル部の水素吸着によるTFT閾値マイナスシフトを回避するため、下の無機膜をSiN、上の無機膜をSiOとすることが望ましい。また、薄膜干渉の観点から、第1無機膜1L1は、SiNの代わりに、SiONによって形成されていても良い。第1無機膜1L1及び第2無機膜1L2の膜厚は、目的に応じて、どちらか一方がもう一方より厚くても良い。

[0036] 第3無機膜1L3は、第2ゲート電極GE2及び第2ゲート絶縁膜GI2に接している。第4無機膜1L4は、第3無機膜1L3に積層されている。第3無機膜1L3は、例えば、SiNによって形成されている。第4無機膜1L4は、例えば、SiOによって形成されている。第2無機積層膜LF2は、酸化物半導体層OSCのチャネル部以外の低抵抗化のため、下の無機膜をSiN、上の無機膜をSiOとすることが望ましい。また、薄膜干渉の観点から、第3無機膜1L3は、SiNの代わりに、SiONによって形成されていても良い。第3無機膜1L3及び第4無機膜1L4の膜厚は、目的に応じて、どちらか一方がもう一方より厚くても良い。

[0037] 第2ゲート絶縁膜GI2は、酸化物半導体層OSCと第2ゲート電極GE2との間にも位置している。すなわち、第2ゲート絶縁膜GI2は、酸化物半導体層OSC全体を覆っており、コンタクトホールCH1、CH2、CH11、CH12以外の領域にも形成されている。第2ゲート絶縁膜GI2は、図3に示すように、開口部OPにも位置している。第2ゲート絶縁膜GI2は、第2無機膜1L2に接しているが、第2無機膜1L2と同様にSiOによって形成されるため、互いに屈折率が等しく薄膜干渉に影響しにくい。

[0038] ソース・ドレイン電極EL21、EL22は、第4無機膜1L4の上に位置し、コンタクトホールCH1、CH2を通じてそれぞれ保護電極101、102に接している。コンタクトホールCH1、CH2は、酸化物半導体層

OSCに重なり、第2ゲート絶縁膜G12、第2無機積層膜LF2を保護電極101、102まで貫通している。

[0039] 第1有機膜11は、電極EL11、EL12、ソース・ドレイン電極EL21、EL22を覆っている。画素電極PEは、第1有機膜11、第2有機膜12、容量絶縁膜13を貫通するコンタクトホールCH3を通じてソース・ドレイン電極EL21に接続されている。

[0040] 本実施形態によれば、第2ゲート絶縁膜G12は、第2ゲート電極GE2の下だけではなく、コンタクトホール以外の領域に一樣に形成されている。そのため、酸化物半導体層OSCのインプラネーションにおいて、酸化物半導体層OSCを安定的に低抵抗化することができる。また、酸化物半導体層OSCに接する無機膜がSiNである場合、酸化物半導体層OSCの水素を放出する恐れがある。第2ゲート絶縁膜G12は、酸化物半導体層OSCに接し、SiOで形成されているため、酸化物半導体層OSCの水素の放出を抑制することができる。よって、酸化物半導体層OSCの特性の劣化を抑制することができる。第2無機膜IL2についても、酸化物半導体層OSCに接し、SiOで形成されているため同様である。

[0041] なお、このとき、第1ゲート絶縁膜G11及び第2ゲート絶縁膜G12の膜厚の総和は、第1無機積層膜LF1及び第2無機積層膜LF2の膜厚の総和より小さいという関係が成り立っている。また、第1ゲート電極GE1より第1無機積層膜LF1の膜厚が大きく、第2ゲート電極GE2より第2無機積層膜LF2の膜厚が大きいことで、ゲート線及びゲート電極の絶縁性を確保できる。

[0042] [第2実施形態]

図5は、図2に示したC-D線における第1基板SUB1を示す断面図である。

図2に示したように、酸化物半導体層OSC及びゲート線G11は、交差しているため、両者の間に容量が発生する。また、ゲート線G21は、ソース線S1及びS2と交差しているため、ゲート線G21とソース線S1との

間、ゲート線G 2 1とソース線S 2との間に容量が発生する。これらの容量が大きいと、画素駆動のための電力が増加してしまう恐れがある。

[0043] 第2実施形態においては、酸化物半導体層OSCとゲート線G 1 1との間の容量を低減するために、第1無機積層膜LF 1の膜厚T 1を300nm以上とする。また、ゲート線G 2 1とソース線S 1との間、ゲート線G 2 1とソース線S 2との間の容量を低減するために、第2無機積層膜LF 2の膜厚T 2を400nm以上とする。容量を低減することで、ハイブリッド構造本来の電力削減効果を得ることができる。

[0044] [第3実施形態]

図6は、第1薄膜トランジスタTR 1のコンタクトホールCH 1 1、CH 1 2及び第2薄膜トランジスタTR 2のコンタクトホールCH 1、CH 2を形成する工程を示す断面図である。

[0045] コンタクトホールCH 1、CH 2、CH 1 1、CH 1 2はドライエッチングによって同一工程で形成される。ドライエッチングは、CF系(CF 4)、あるいは、CHF系(CHF 3)のガスを用いて行われる。ドライエッチングの際に、酸化物半導体層OSCは、保護電極101、102によって保護されているので削られない。コンタクトホールCH 1 1、CH 1 2は、第1ゲート絶縁膜G 1 1と、第1無機積層膜LF 1と、第2ゲート絶縁膜G 1 2と、第2無機積層膜LF 2を貫通し、コンタクトホールCH 1、CH 2は、第2ゲート絶縁膜G 1 2と、第2無機積層膜LF 2を貫通している。そのため、コンタクトホールCH 1 1、CH 1 2は、コンタクトホールCH 1、CH 2に対して、第1ゲート絶縁膜G 1 1と第1無機積層膜LF 1の膜厚分だけ深く削られる。

[0046] コンタクトホールCH 1 1、CH 1 2とコンタクトホールCH 1、CH 2との間の深さの差により、コンタクトホールCH 1 1、CH 1 2を削る間にコンタクトホールCH 1、CH 2が削られすぎてしまう恐れがある。コンタクトホールCH 1、CH 2が削られすぎることにより、ソース・ドレイン電極がコンタクトホールCH 1、CH 2の形状に追従できずに断線したり、コ

ンタクトホールCH1、CH2のサイズに合わせたソース・ドレイン電極を形成しなければならないため、画素の開口率が低下してしまう恐れがある。また、開口率の低下に伴って照明装置の強度を強くしなければならず、消費電力が増加する場合がある。

[0047] 第3実施形態によれば、コンタクトホールCH11、CH12の深さと、コンタクトホールCH1、CH2の深さの差分を減少させるために、第1無機積層膜LF1の膜厚T1が、第2無機積層膜LF2の膜厚T2より薄く形成されている。より具体的には、第1無機積層膜LF1の膜厚は、500nm以下である。さらに、コンタクトホールCH11、CH12の加工しやすさを確保するため、第1ゲート絶縁膜G11、第1無機積層膜LF1、第2ゲート絶縁膜G12、第2無機積層膜LF2の膜厚の総和は、1100nm以下である。

[0048] また、第1無機積層膜LF1のエッチング速度がより速いことが望ましい。フッ素系ドライエッチングではSiOよりもSiNの方がエッチング速度が早い。そのため、第1無機積層膜LF1において、SiNの膜厚がSiOの膜厚より大きい関係を満たすものが望ましい。本実施形態では、第1無機膜IL1はSiNであり、第2無機膜IL2はSiOであるため、第1無機膜IL1の膜厚T11が第2無機膜IL2の膜厚T12より大きく形成される。よって、コンタクトホールCH1、CH2の過剰なエッチングを抑制することができる。したがって、ソース・ドレイン電極の断線や画素開口率の低下、消費電力の増加を抑制することができる。

[0049] [第4実施形態]

図7は、表示装置のそれぞれの膜厚と光学特性を計測した結果を示す表である。

まず、LTPSを用いたTFTのみが表示装置に用いられる場合、第2ゲート絶縁膜G12と、第2無機積層膜LF2は形成されない。Base Caseは、第2実施形態の膜厚条件である第1無機積層膜LF1の膜厚が300nm以上、第2無機積層膜LF2の膜厚が400nm以上を満たしてい

る。さらに、Base Caseは、第3実施形態の膜厚条件である第1無機積層膜LF1の膜厚が500nm以下、第1ゲート絶縁膜G11、第1無機積層膜LF1、第2ゲート絶縁膜G12、第2無機積層膜LF2の膜厚の総和が1100nm以下を満たしている。しかし、Base Caseは、LTPSに比べて透過率Yが下がり、色度x、yの値も変化している。なお、図7に示す第4実施形態においては、第2実施形態及び第3実施形態の膜厚条件を満たしていなくても良い。

[0050] 図7においては、光学4σは、xが0.006以下であることが望ましく、yが0.01以下であることが望ましい。Case1、Case3、Case5、Case6、Case7がこれを満たしている。Case1は、Case6と比べて4σが良好であるが、光学TypのxがLTPSより0.003小さいため使いづらいという難点がある。Case5及びCase7は、Case6よりTyp、4σとも劣っている。よって、Case3、Case6が光学typと光学4σの観点から最適である。

[0051] Case3、6のように膜厚を選べば、LTPSに近い色度を保ったまま、LTPSよりも透過率を向上することができる。LTPSとTAOSを組み合わせた構造では、LTPSのみの場合と比較して屈折率が異なる絶縁膜の積層数が多い。そのため、薄膜干渉によって透過率が低下する場合があります、照明装置の消費電力が増加する恐れがある。第3実施形態によれば、第1無機積層膜LF1の総厚、第2無機積層膜LF2の総厚、SiNとSiOの膜厚比を変えることで光干渉を最適化し、光学特性を向上させることができる。

[0052] Case3の場合、第1無機膜IL1は275nmであり、第2無機膜IL2は225nmであり、第1無機膜IL1の膜厚は、第2無機膜IL2の膜厚より厚い。第1無機積層膜LF1の総厚は、500nmであり、SiOとSiNの膜厚比は、9:11である。すなわち、SiNは、SiOの約1.2倍の膜厚を有している。第3無機膜IL3は、150nmであり、第4無機膜IL4は250nmであり、第3無機膜IL3の膜厚は、第4無機膜

IL4の膜厚より薄い。第2無機積層膜LF2の総厚は、400nmであり、SiOとSiNの膜厚比は、5:3である。すなわち、SiNは、SiOの0.6倍である。

[0053] また、Case6の場合、第1無機膜IL1は150nmであり、第2無機膜IL2は250nmであり、第1無機膜IL1の膜厚は、第2無機膜IL2の膜厚より薄い。第1無機積層膜LF1の総厚は、400nmであり、SiOとSiNの膜厚比は、5:3である。すなわち、SiNは、SiOの0.6倍の膜厚を有している。第2無機積層膜LF2の膜厚と、SiOとSiNの膜厚比は、Case3と同様である。

[0054] なお、SiOとSiNとの間の屈折率差より、SiOとSiONとの間の屈折率差が小さいため、SiNをSiONに変えることで、光干渉のさらなる最適化をしても良い。

[0055] 図8は、表示装置のそれぞれの膜厚と光学特性を計測した結果を示す表である。

まず、光学4σの観点から、Base Case、Case2、Case3、Case4、Case6が良い。Base Caseは、色度ずれ量 Δxy が大きい。残りの、Case2、Case3、Case4、Case6の中では、Case4が光学typと光学4σの観点から最適である。

[0056] Case4の場合、第1無機膜IL1は420nmであり、第2無機膜IL2は100nmであり、第1無機膜IL1の膜厚は、第2無機膜IL2の膜厚より厚い。第1無機積層膜LF1の総厚は、520nmであり、SiOとSiNの膜厚比は、5:2.1である。すなわち、SiNは、SiOの4.2倍の膜厚を有している。第3無機膜IL3は、280nmであり、第4無機膜IL4は120nmであり、第3無機膜IL3の膜厚は、第4無機膜IL4の膜厚より厚い。第2無機積層膜LF2の総厚は、400nmであり、SiOとSiNの膜厚比は、3:7である。すなわち、SiNは、SiOの約2.3倍である。

[0057] 以上説明したように、第1乃至第4実施形態によれば、消費電力を小さく

することが可能な表示装置を得ることができる。

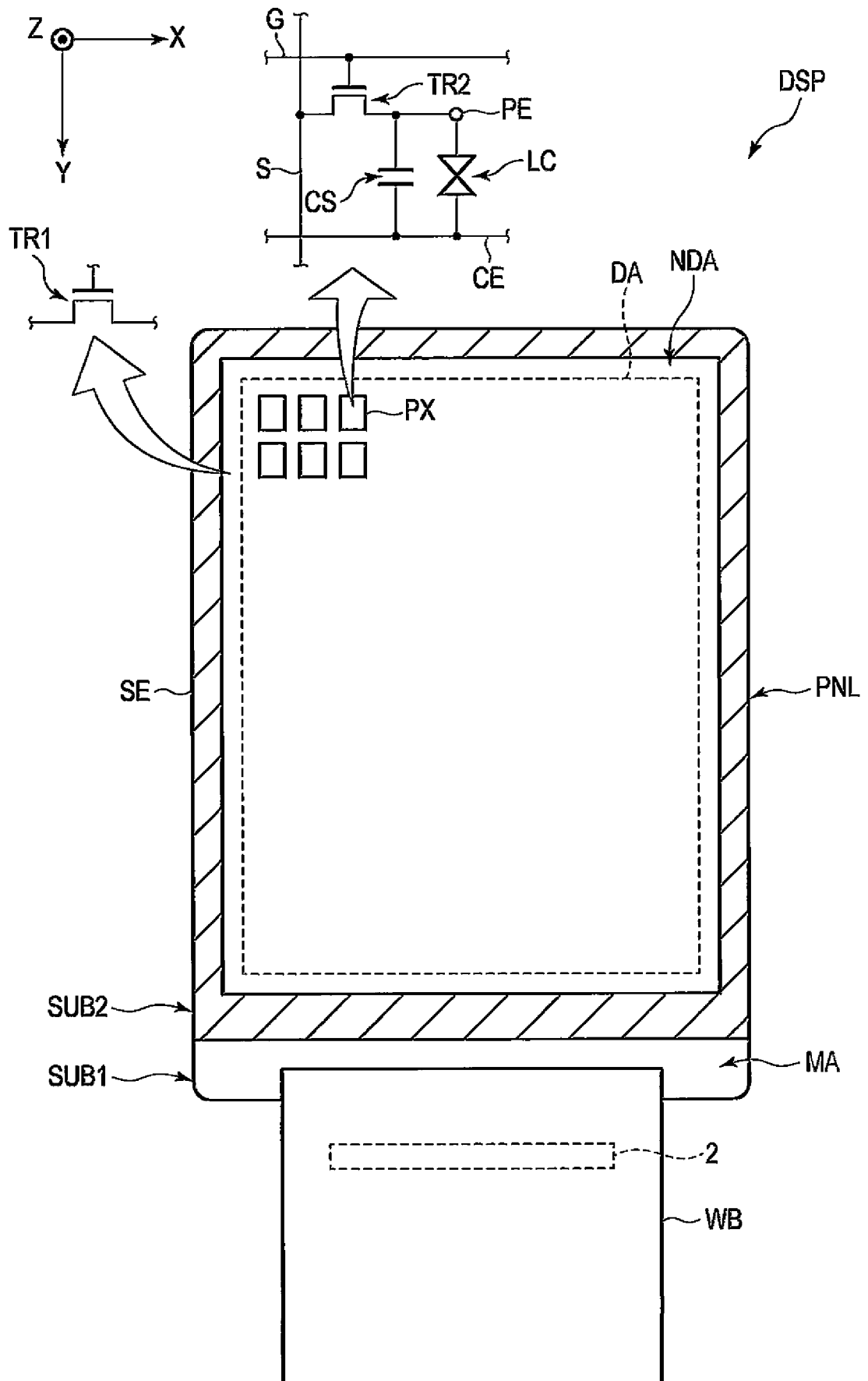
[0058] なお、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これらの新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

請求の範囲

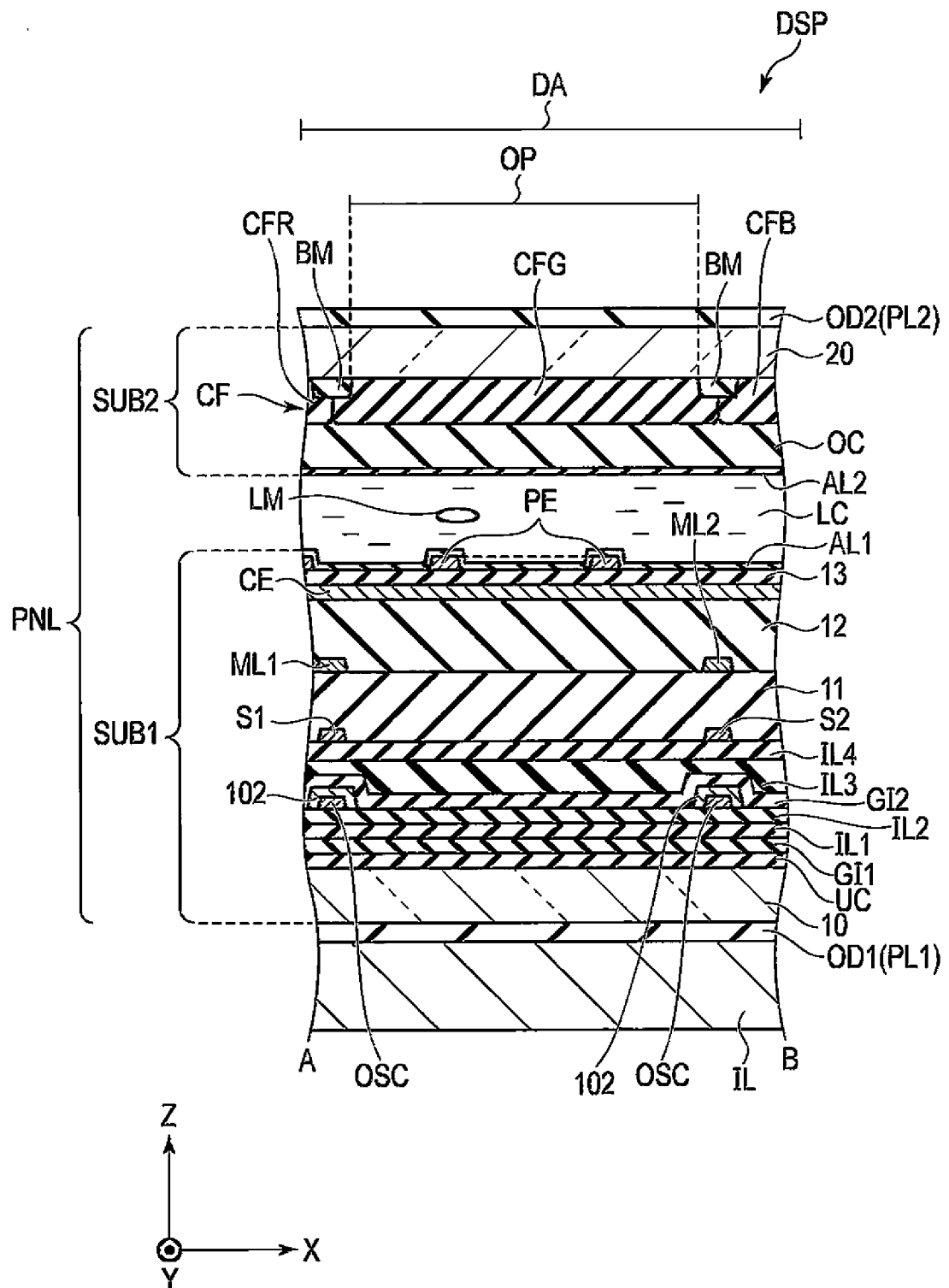
- [請求項1] 画像を表示する表示領域と、前記表示領域を囲む非表示領域と、を有し、
- ポリシリコン半導体層と、前記ポリシリコン半導体層の上に位置する第1ゲート電極と、を有し、前記非表示領域に位置する第1薄膜トランジスタと、
- 酸化物半導体層と、前記酸化物半導体層の上に位置する第2ゲート電極と、を有し、前記表示領域に位置する第2薄膜トランジスタと、
- 前記ポリシリコン半導体層と前記第1ゲート電極との間に位置する第1ゲート絶縁膜と、
- 前記酸化物半導体層と前記第2ゲート電極との間に位置する第2ゲート絶縁膜と、を備え、
- 前記第2ゲート絶縁膜は、前記酸化物半導体層全体を覆っている、表示装置。
- [請求項2] 前記酸化物半導体層の下に位置し、前記第1ゲート電極と同一材料によって形成された遮光膜と、
- 前記遮光膜及び前記第1ゲート絶縁膜に接する第1無機膜と、前記第1無機膜に積層され前記酸化物半導体層に接する第2無機膜と、を備える第1無機積層膜と、
- 前記第2ゲート電極及び前記第2ゲート絶縁膜に接する第3無機膜と、前記第3無機膜に積層された第4無機膜と、を備える第2無機積層膜と、
- 前記第1ゲート絶縁膜、前記第1無機積層膜、前記第2ゲート絶縁膜、前記第2無機積層膜を貫通し、前記ポリシリコン半導体層に重なる第1コンタクトホールと、
- 前記第2ゲート絶縁膜、前記第2無機積層膜を貫通し、前記酸化物半導体層に重なる第2コンタクトホールと、を備える、請求項1に記載の表示装置。

- [請求項3] 前記第1無機積層膜の膜厚は、前記第2無機積層膜の膜厚より薄い、請求項2に記載の表示装置。
- [請求項4] 前記第1無機膜は、前記第2無機膜より厚い、請求項2に記載の表示装置。
- [請求項5] 前記第1無機膜は、前記第2無機膜より薄い、請求項2に記載の表示装置。
- [請求項6] 前記第1無機膜は、SiONによって形成され、
前記第2無機膜は、SiOによって形成される、請求項2に記載の表示装置。
- [請求項7] 前記第3無機膜は、前記第4無機膜より厚い、請求項2に記載の表示装置。
- [請求項8] 前記第3無機膜は、前記第4無機膜より薄い、請求項2に記載の表示装置。
- [請求項9] 前記第3無機膜は、SiONによって形成され、
前記第4無機膜は、SiOによって形成される、請求項2に記載の表示装置。
- [請求項10] 前記第1無機積層膜の膜厚は、300nm以上であり、
前記第2無機積層膜の膜厚は、400nm以上である、請求項2に記載の表示装置。
- [請求項11] 前記第1無機積層膜の膜厚は、500nm以下であり、
前記第1ゲート絶縁膜、前記第1無機積層膜、前記第2ゲート絶縁膜、前記第2無機積層膜の膜厚の総和は、1100nm以下である、請求項2に記載の表示装置。
- [請求項12] 前記第2ゲート絶縁膜は、前記第2無機膜に接し、
前記第2ゲート絶縁膜及び前記第2無機膜は、SiOによって形成される、請求項2に記載の表示装置。

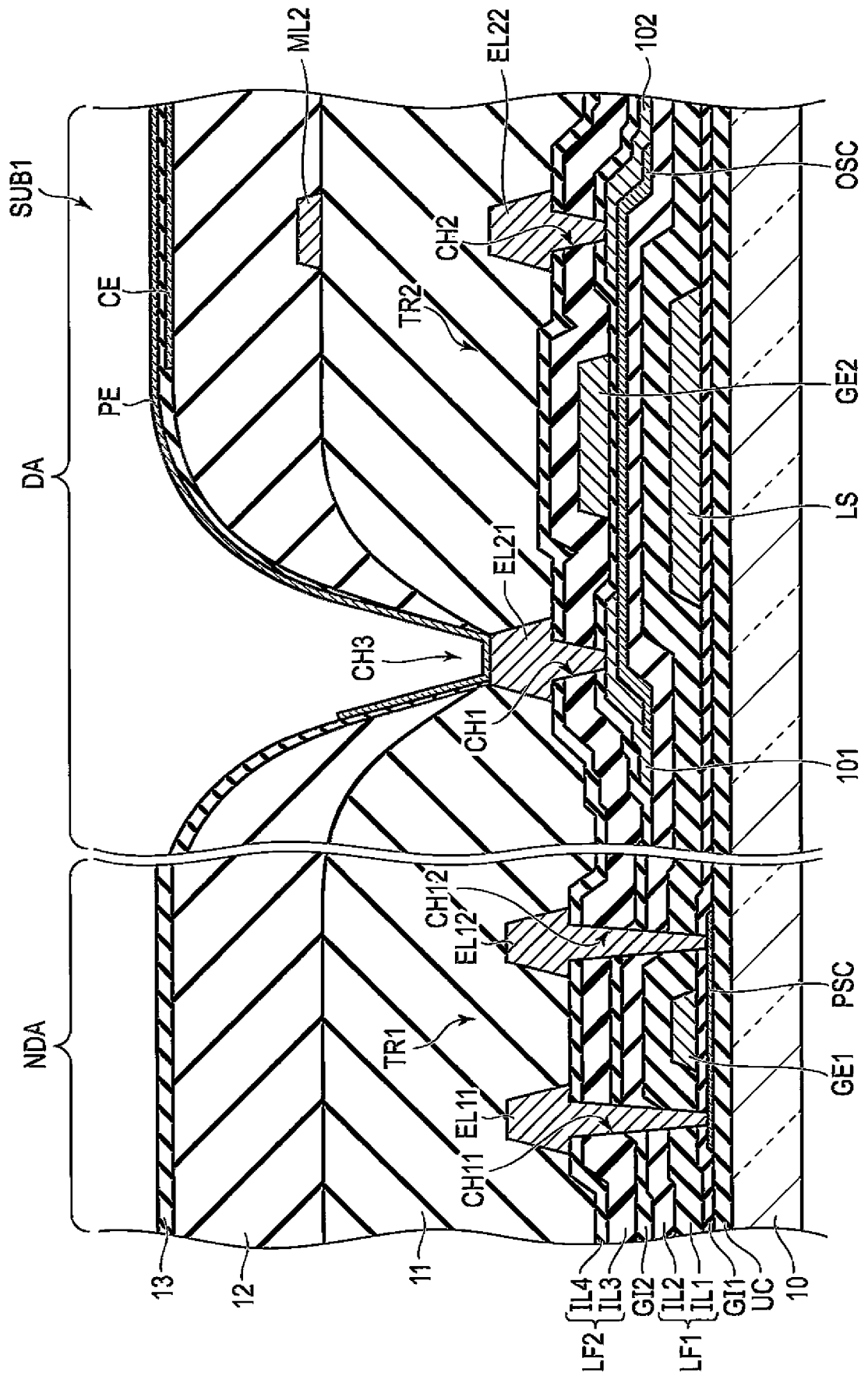
[図1]



[図3]

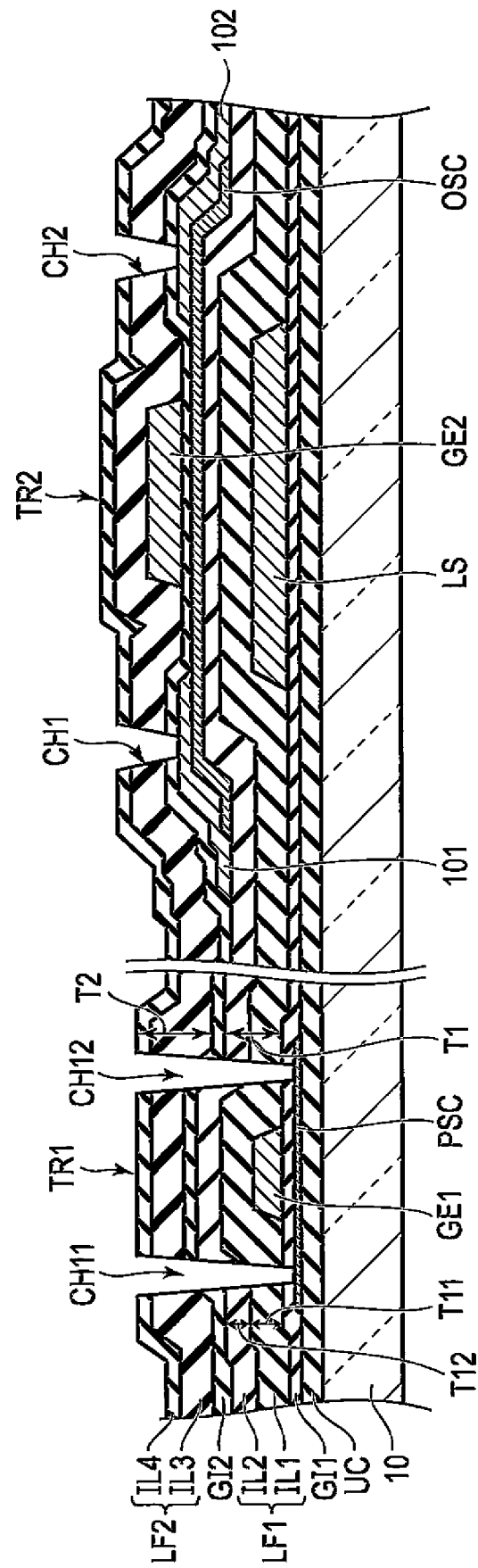


[図4]



[illegible]

[図6]



[図7]

項目		LTPS	LTPS+TAOS									
			Base Case	Case1	Case2	Case3	Case4	Case5	Case6	Case7		
LF2	SiO(IL4)	—	300	275	275	250	250	275	250	250	250	
	SiN(IL3)	—	100	125	125	150	150	125	150	150	150	
GI2	SiO	—	100									
LF1	SiO(IL2)	400	200	250	225	225	100	250	250	250	250	
	SiN(IL1)	250	300	150	275	275	275	150	150	150	150	
GI1	SiO	100	100									
UC	SiO	200	200	160	160	160	180	180	180	200	200	
	SiN	20	20									
光学 Typ	x	0.294	0.292	0.291	0.291	0.293	0.292	0.293	0.294	0.295	0.295	
	y	0.315	0.323	0.318	0.319	0.319	0.318	0.319	0.318	0.320	0.320	
	透過率Y	96.0	95.2	99.0	99.0	98.9	99.1	99.0	99.4	99.6	99.6	
光学 4σ	x	0.006	0.012	0.003	0.010	0.006	0.007	0.003	0.003	0.004	0.004	
	y	0.010	0.013	0.003	0.005	0.006	0.012	0.007	0.005	0.008	0.008	
	Y	2.2	4.5	1.5	2.2	2.5	2.0	1.4	1.3	1.0	1.0	

[図8]

項目		LTPS	LTPS+TAOS							
			Base Case	Case1	Case2	Case3	Case4	Case5	Case6	Case7
LF2	SiO(IL4)	—	300	100	100	120	120	120	140	120
	SiN(IL3)	—	100	300	300	280	280	280	260	280
GI2	SiO	—				100				
LF1	SiO(IL2)	400	200	200	230	100	100	100	100	270
	SiN(IL1)	250	300	300	300	400	420	430	440	280
GI1	SiO	100				100				
UC	SiO	200	200	160	160	160	160	160	160	180
	SiN	20				20				
光学 Typ	x	0.294	0.287	0.294	0.293	0.293	0.293	0.293	0.294	0.292
	y	0.315	0.318	0.326	0.318	0.316	0.317	0.318	0.318	0.318
	透過率Y	96.0	93.6	97.7	98.4	97.6	98.4	98.7	98.3	98.3
	色度ずれ量 Δxy	0	0.007	0.011	0.004	0.002	0.002	0.003	0.004	0.003
	ΔY	1	0.975	1.017	1.025	1.016	1.025	1.028	1.024	1.024
光学 4σ	x	0.006	0.008	0.014	0.010	0.007	0.005	0.006	0.006	0.010
	y	0.010	0.008	0.016	0.009	0.012	0.011	0.014	0.010	0.014
	Y	2.2	4.6	3.1	3.0	3.4	3.1	2.7	2.8	3.0

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/046014

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G09F9/30(2006.01)i, H01L21/8234(2006.01)i, H01L27/088(2006.01)i, H01L29/786(2006.01)i, H01L21/336(2006.01)i, G02F1/1333(2006.01)i, G02F1/1343(2006.01)i, G02F1/1368(2006.01)i

FI: G09F9/30338, G09F9/30348A, H01L29/78618B, H01L29/78612B, H01L29/78619A, H01L27/088C, H01L27/088331E, G02F1/1333505, G02F1/1368, G02F1/1343

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G02F1/1343-1/1345, G02F1/135-1/1368, G09F9/30-9/46, H01L21/336, H01L27/32, H01L29/786, H01L51/50, H05B33/00-33/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2017-208473 A (JAPAN DISPLAY INC.) 24.11.2017	1
Y	(2017-11-24), paragraphs [0016]-[0033], [0055], fig. 1, 19	2-12
Y	JP 2016-219818 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 22.12.2016 (2016-12-22), paragraphs [0043], [0170], fig. 1	2-12
Y	WO 2018/180617 A1 (SHARP CORPORATION) 04.10.2018 (2018-10-04), paragraphs [0046]-[0064], [0084]- [0095], fig. 2	6
A	JP 2018-195747 A (JAPAN DISPLAY INC.) 06.12.2018 (2018-12-06), entire text, all drawings	1-12
A	JP 2017-126693 A (JAPAN DISPLAY INC.) 20.07.2017 (2017-07-20), entire text, all drawings	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04.02.2020

Date of mailing of the international search report
18.02.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/046014

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2015-0101414 A (LG DISPLAY CO., LTD.) 03.09.2015 (2015-09-03), entire text, all drawings	1-12
A	US 2018/0076238 A1 (SAMSUNG DISPLAY CO., LTD.) 15.03.2018 (2018-03-15), entire text, all drawings	1-12
A	JP 2011-48339 A (SAMSUNG MOBILE DISPLAY CO., LTD.) 10.03.2011 (2011-03-10), entire text, all drawings	1-12
A	JP 2017-37316 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 16.02.2017 (2017-02-16), entire text, all drawings	1-12
A	JP 2012-48270 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 08.03.2012 (2012-03-08), entire text, all drawings	1-12

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/046014

JP 2017-208473 A	24.11.2017	US 2017/0338249 A1 paragraphs [0038]-[0054], [0075], fig. 1, 19 CN 107403806 A
JP 2016-219818 A	22.12.2016	US 2012/0161125 A1 paragraphs [0065]-[0065], [0191], fig. 1A, 1B KR 10-2012-0090000 A TW 201242025 A
WO 2018/180617 A1	04.10.2018	(Family: none)
JP 2018-195747 A	06.12.2018	(Family: none)
JP 2017-126693 A	20.07.2017	US 2017/0207245 A1 entire text, all drawings CN 107039533 A
KR 10-2015-0101414 A	03.09.2015	(Family: none)
US 2018/0076238 A1	15.03.2018	KR 10-2018-0030275 A entire text, all drawings CN 107819038 A
JP 2011-48339 A	10.03.2011	US 2011/0049523 A1 entire text, all drawings KR 10-2011-0021259 A CN 101997025 A TW 201114027 A
JP 2017-37316 A	16.02.2017	US 2007/0236640 A1 entire text, all drawings EP 1843194 A1 CN 101051134 A
JP 2012-48270 A	08.03.2012	(Family: none)

A. 発明の属する分野の分類（国際特許分類（IPC）） G09F 9/30(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/088(2006.01)i; H01L 29/786(2006.01)i; H01L 21/336(2006.01)i; G02F 1/1333(2006.01)i; G02F 1/1343(2006.01)i; G02F 1/1368(2006.01)i FI: G09F9/30 338; G09F9/30 348A; H01L29/78 618B; H01L29/78 612B; H01L29/78 619A; H01L27/088 C; H01L27/088 331E; G02F1/1333 505; G02F1/1368; G02F1/1343																										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G02F1/1343-1/1345; G02F1/135-1/1368; G09F9/30-9/46; H01L21/336; H01L27/32; H01L29/786; H01L51/50; H05B33/00-33/28 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1 9 2 2 - 1 9 9 6 年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1 9 7 1 - 2 0 2 0 年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1 9 9 6 - 2 0 2 0 年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1 9 9 4 - 2 0 2 0 年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1 9 2 2 - 1 9 9 6 年	日本国公開実用新案公報	1 9 7 1 - 2 0 2 0 年	日本国実用新案登録公報	1 9 9 6 - 2 0 2 0 年	日本国登録実用新案公報	1 9 9 4 - 2 0 2 0 年																
日本国実用新案公報	1 9 2 2 - 1 9 9 6 年																									
日本国公開実用新案公報	1 9 7 1 - 2 0 2 0 年																									
日本国実用新案登録公報	1 9 9 6 - 2 0 2 0 年																									
日本国登録実用新案公報	1 9 9 4 - 2 0 2 0 年																									
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 2017-208473 A（株式会社ジャパンディスプレイ）24.11.2017（2017-11-24） 段落[0016]-[0033], [0055], 図1, 19</td> <td>1</td> </tr> <tr> <td>Y</td> <td>段落[0016]-[0033], [0055], 図1, 19</td> <td>2-12</td> </tr> <tr> <td>Y</td> <td>JP 2016-219818 A（株式会社半導体エネルギー研究所）22.12.2016（2016-12-22） 段落[0043], [0170], 図1</td> <td>2-12</td> </tr> <tr> <td>Y</td> <td>WO 2018/180617 A1（シャープ株式会社）04.10.2018（2018-10-04） 段落[0046]-[0064], [0084]-[0095], 図2</td> <td>6</td> </tr> <tr> <td>A</td> <td>JP 2018-195747 A（株式会社ジャパンディスプレイ）06.12.2018（2018-12-06） 全文, 全図</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>JP 2017-126693 A（株式会社ジャパンディスプレイ）20.07.2017（2017-07-20） 全文, 全図</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>KR 10-2015-0101414 A（LG DISPLAY CO., LTD.）03.09.2015（2015-09-03） 全文, 全図</td> <td>1-12</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	JP 2017-208473 A（株式会社ジャパンディスプレイ）24.11.2017（2017-11-24） 段落[0016]-[0033], [0055], 図1, 19	1	Y	段落[0016]-[0033], [0055], 図1, 19	2-12	Y	JP 2016-219818 A（株式会社半導体エネルギー研究所）22.12.2016（2016-12-22） 段落[0043], [0170], 図1	2-12	Y	WO 2018/180617 A1（シャープ株式会社）04.10.2018（2018-10-04） 段落[0046]-[0064], [0084]-[0095], 図2	6	A	JP 2018-195747 A（株式会社ジャパンディスプレイ）06.12.2018（2018-12-06） 全文, 全図	1-12	A	JP 2017-126693 A（株式会社ジャパンディスプレイ）20.07.2017（2017-07-20） 全文, 全図	1-12	A	KR 10-2015-0101414 A（LG DISPLAY CO., LTD.）03.09.2015（2015-09-03） 全文, 全図	1-12
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																								
X	JP 2017-208473 A（株式会社ジャパンディスプレイ）24.11.2017（2017-11-24） 段落[0016]-[0033], [0055], 図1, 19	1																								
Y	段落[0016]-[0033], [0055], 図1, 19	2-12																								
Y	JP 2016-219818 A（株式会社半導体エネルギー研究所）22.12.2016（2016-12-22） 段落[0043], [0170], 図1	2-12																								
Y	WO 2018/180617 A1（シャープ株式会社）04.10.2018（2018-10-04） 段落[0046]-[0064], [0084]-[0095], 図2	6																								
A	JP 2018-195747 A（株式会社ジャパンディスプレイ）06.12.2018（2018-12-06） 全文, 全図	1-12																								
A	JP 2017-126693 A（株式会社ジャパンディスプレイ）20.07.2017（2017-07-20） 全文, 全図	1-12																								
A	KR 10-2015-0101414 A（LG DISPLAY CO., LTD.）03.09.2015（2015-09-03） 全文, 全図	1-12																								
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。 <table border="0"> <tr> <td> * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 </td> <td> “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 </td> </tr> </table>			* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献																						
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献																									
国際調査を完了した日 04.02.2020		国際調査報告の発送日 18.02.2020																								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 石本 努 21 8354 電話番号 03-3581-1101 内線 3273																								

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	US 2018/0076238 A1 (SAMSUNG DISPLAY CO., LTD.) 15.03.2018 (2018 - 03 - 15) 全文, 全図	1-12
A	JP 2011-48339 A (三星モバイルディスプレイ株式会社) 10.03.2011 (2011 - 03 - 10) 全文, 全図	1-12
A	JP 2017-37316 A (株式会社半導体エネルギー研究所) 16.02.2017 (2017 - 02 - 16) 全文, 全図	1-12
A	JP 2012-48270 A (株式会社半導体エネルギー研究所) 08.03.2012 (2012 - 03 - 08) 全文, 全図	1-12

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/046014

引用文献			公表日	パテントファミリー文献	公表日
JP	2017-208473	A	24.11.2017	US 2017/0338249 A1 段落[0038]-[0054], [0075], 図1, 19 CN 107403806 A	
JP	2016-219818	A	22.12.2016	US 2012/0161125 A1 段落[0065]-[0065], [0191], 図1A-1B KR 10-2012-0090000 A TW 201242025 A	
WO	2018/180617	A1	04.10.2018	(ファミリーなし)	
JP	2018-195747	A	06.12.2018	(ファミリーなし)	
JP	2017-126693	A	20.07.2017	US 2017/0207245 A1 全文, 全図 CN 107039533 A	
KR	10-2015-0101414	A	03.09.2015	(ファミリーなし)	
US	2018/0076238	A1	15.03.2018	KR 10-2018-0030275 A 全文, 全図 CN 107819038 A	
JP	2011-48339	A	10.03.2011	US 2011/0049523 A1 全文, 全図 KR 10-2011-0021259 A CN 101997025 A TW 201114027 A	
JP	2017-37316	A	16.02.2017	US 2007/0236640 A1 全文, 全図 EP 1843194 A1 CN 101051134 A	
JP	2012-48270	A	08.03.2012	(ファミリーなし)	