

[12] 实用新型专利说明书

[21] ZL 专利号 93200196.3

[51]Int.Cl⁵

G11C 21/00

[45]授权公告日 1994年2月23日

[22]申请日 93.1.8 [24]颁证日 94.1.16
 [73]专利权人 中国中医研究院基础理论研究所
 地址 100700北京市东直门内北新仓18号
 共同专利权人 李兰兰
 [72]设计人 李兰兰 孙华 付卓 肖钢

[21]申请号 93200196.3

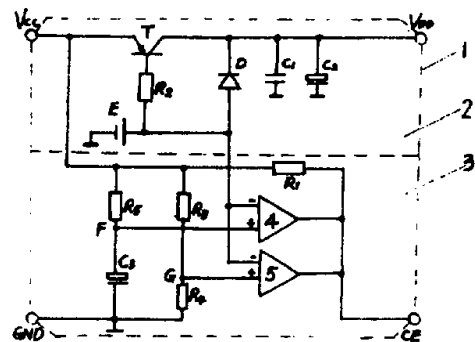
G06F 12/16

说明书页数: 4 附图页数: 1

[54]实用新型名称 高可靠随机存储器数据保护器

[57]摘要

一种高可靠随机存储器数据保护器由外壳、包含三极管二极管和可充电电池的电源变换电路、包含两个电压比较器和分压支路阻容延迟支路的监测保护电路组成。掉电时随机存储器由电池供电并处保持状态，监测保护电路输出的片选控制信号可使随机存储器在上下电过程中当系统电源低于正常值时迅速自锁，避免产生误动作，从而保护其中的数据。本实用新型适用于数字系统中的随机存储器数据保护。



>40<

权利要求书

1 . 一种高可靠随机存储器数据保护器由外壳(1) 电源变换电路(2) 和监测保护电路(3) 组成, 系统电源 V_{cc} 一路经电源变换电路(2) 接RAM正电源 V_{DD} , 另一路作为监测保护电路(3) 的被测输入信号, 后者的输出作为RAM片选控制信号, 电源变换电路(2) 由三极管T、基极电阻 R_2 、可充电池E和二极管D组成, 其特征在于监测保护电路(3) 由输出端并接的两个电压比较器(4、5) 和两条均接在 V_{cc} 和公共地GND之间的支路—电阻 R_3 、 R_4 分压支路、电阻 R_5 和电容 C_3 阻容延迟支路—组成, 电池E作为比较电压接电压比较器(4、5) 的负输入端, 分压点G和阻容串联点F分别作为掉电和上电过程中的电压监测点接各自比较器的正输入端。

2 . 根据权利要求1 所述的高可靠随机存储器数据保护器, 其特征在于在所说电源变换电路(2) 中, 电池E的负极接GND、正极分别经基极电阻 R_2 、正向二极管D与三极管T的基极、集电极相接, T的发射极接 V_{cc} , 集电极作为 V_{DD} 输出。

3 . 根据权利要求1 或2 所述的高可靠随机存储器数据保持器, 其特征在于所说三极管T的集电极与GND之间并联抗干扰用的滤波电容 C_1 和 C_2 。

说明书

高可靠随机存储器数据保护器

本实用新型涉及计算机技术中数据掉电保护装置，属于数字数据处理装置领域。

在数字系统中，R A M(随机存储器)常用来存放各种测试数据、累计值及表格等，在许多场合下要求长期可靠地保存这些数据。但是不可预知的断电或电源波动会造成R A M中数据丢失、表格破坏，导致整个系统不能正常运行。C N 2 0 3 3 1 3 6 U公开了一种R A M掉电保护技术，但它未能解决因上下电的瞬态过程或电源不稳可能引起的对R A M误操作问题。

本实用新型的目是提供一种不仅在掉电而且在掉电或上电瞬态过程及电源不稳情况下使R A M中的数据不会丢失的装置。

本实用新型的目是这样实现的：一种随机存储器数据保护器由外壳、电源变换电路和监测保护电路组成，系统电源 V_{cc} 一路经电源变换电路接R A M正电源 V_{DD} ，另一路作为监测保护电路的被测输入信号，电源变换电路由三极管、可充电池和二极管组成，监测保护电路由输出端并接的两个电压比较器和两条均接在 V_{cc} 和公共地之间的支路—分压支路和阻容延迟支路—组成，电池电压作为比较电压接在两个比较器的负输入端，分压点和阻

容串联点分别作为掉电和上电过程中的电压监测点接各自比较器的正输入端，比较器的输出端作为RAM片选控制信号。

系统电源 V_{cc} 掉电过程中，分压点的电位随即降低，当降至电池电压以下时，比较器的输出变为0，RAM中的数据因片选信号无效，不能被读写而得到保护； V_{cc} 上电过程中，阻容串联点的电位滞后上升，直至 V_{cc} 升至额定值时，该点电位才高于电池电压，比较器的输出才变为1，RAM中的数据才能被读写。由此可见本实用新型无论在掉电或上电过程中都能对RAM数据进行可靠的保护。

下面结合附图和实施例对本实用新型作进一步描述。

图1 是本实用新型的框图

图2 是本实用新型的电路原理图

图中所示的随机存储器数据保护器由外壳1、电源变换电路2和监测保护电路3组成。其中，外壳1上有四个接线端：系统电源 V_{cc} 、RAM电源 V_{DD} 、公共地 GND 和RAM片选控制信号 CE ；电源变换电路2由三极管T、基极电阻 R_2 、可充电池E和二极管D组成， V_{cc} 接三极管T的发射极，电池E的负极接 GND ，正极分别经 R_2 、正向二极管D与三极管T的基极、集电极相接，集电极作为 V_{DD} 输出；监测保护电路3则由两个电压比较器4、5和两条均接 V_{cc} 和 GND 之间的支路—电阻 R_3 R_4 分压支路、电阻 R_5 电容C3 阻容延迟支路—组成，分压点G

和阻容串联点F 分别作为掉电和上电过程中的电压监测点接各自比较器的正输入端，电源变换电路2 中的电池E 作为比较电压接在各比较器的负输入端，两个比较器的输出端并在一起作为RAM片选控制信号，输出端接有上拉电阻R1 。

图中： $E = 3.6\text{ V}$ ； $CE = 1$ 时可对RAM进行正常操作； $V_{cc} > 4.5\text{ V}$ 时G点电位 $U_G > 3.6$ ，F点电位 $V_F = V_{cc}$ ，此时系统正常工作；各元件参数依据上述值确定。

现在叙述本实用新型的工作原理：

稳定状态：

$V_{cc} < E$ 时，T截止D导通， $V_{DD} = E$ ，此时RAM处数据保持状态； $4.5\text{ V} \geq V_{cc} > E$ 时，T导通D关断， $V_{DD} = V_{cc}$ ， V_{cc} 通过T的e b结和R2向E充电，但此时 $U_G < 3.6\text{ V}$ ，即低于E，故 $CE = 0$ ，RAM处自锁状态，不允许对其读写； $V_{cc} > 4.5\text{ V}$ 时，T导通D关断， $V_{DD} = V_{cc}$ ，E被充电，此时 $U_G > E$ 且 $U_F > E$ ，故 $CE = 1$ ，RAM处正常工作状态。

瞬态过程：

在 V_{cc} 从0升至大于 4.5 V 的上电过程中， V_{DD} 从 $V_{cc} < E$ 时开始跟随 V_{cc} ，虽然G点电位 V_G 随 V_{cc} 很快上升至E，但F点电位 U_F 由于其延迟电路特性而滞后 V_{cc} 变化，不会很快超过E，故使得比较器的输出即CE仍保持低电平一段时间，这样便保证RAM在 V_{cc} 达到大于 4.5 V 的稳态值之前不会接受误

操作；而在 V_{cc} 降到 0 的掉电过程中，只要 $V_{cc} \leq 4.5 \text{ V}$ ，则 U_G 随即跟随至 $U_G \leq 3.6 \text{ V}$ ，使 $C_E = 0$ ，RAM 进入自锁状态，自 $V_{cc} < E$ 后 $V_{DD} = E$ ，此时 RAM 由 E 供电进入保持状态；电源不稳的现象可归入上电或掉电过程，其分析同上。

由以上叙述可知，由电压比较器、 $R_3 - R_5$ 和 C_3 组成的监测保护电路可使 RAM 在 V_{cc} 低于正常值时迅速自锁，避免产生误动作。

此外为消除电源中的各种高频干扰对 RAM 产生的冲击现象，在 V_{DD} 和 GND 之间还并接滤波电容 C_1 和 C_2 。

说明书附图

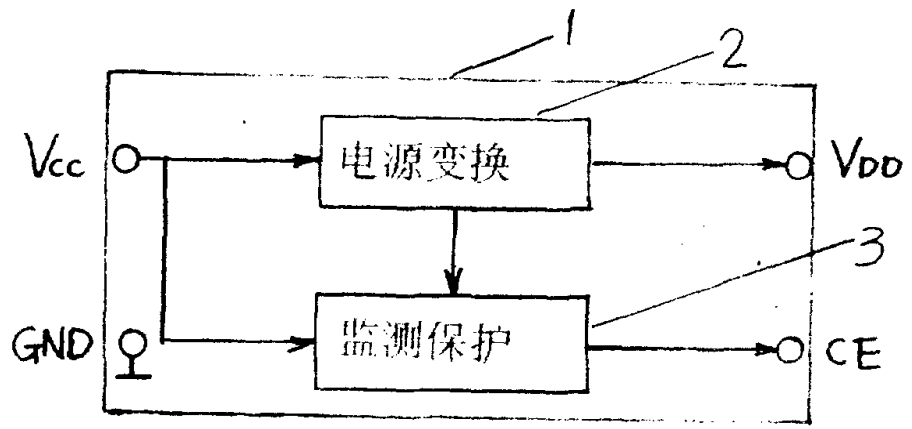


图 1

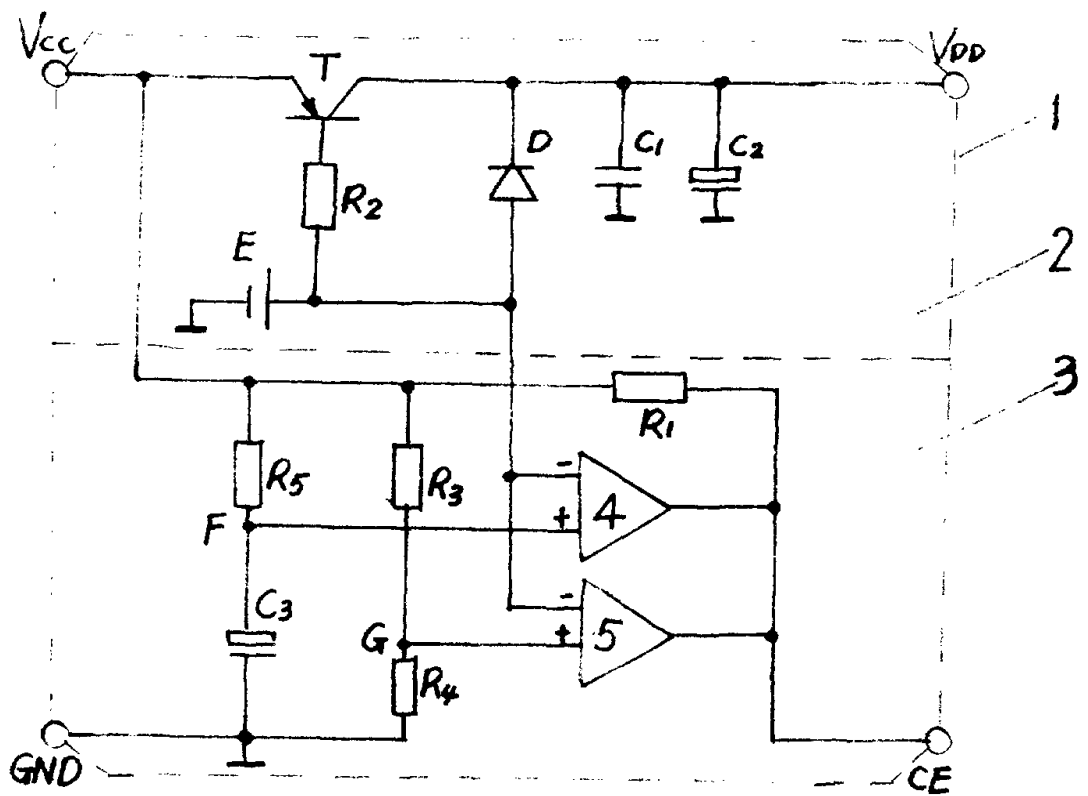


图 2