

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☒ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

93-10-29、93132909

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種顯示器，且特別是有關於一種多域垂直配向式液晶顯示器。

【先前技術】

由於顯示器的需求與日遽增，因此業界全力投入相關顯示器的發展。其中，又以陰極射線管(cathode ray tube, CRT)因具有優異的顯示品質與技術成熟性，因此長年獨佔顯示器市場。然而，近來由於綠色環保概念的興起對於其能源消耗較大與產生輻射量較大的特性，加上其產品扁平化空間有限，因此無法滿足市場對於輕、薄、短、小、美以及低消耗功率的市場趨勢。因此，具有高畫質、空間利用效率佳、低消耗功率、無輻射等優越特性之薄膜電晶體液晶顯示器(thin film transistor liquid crystal display, TFT-LCD)已逐漸成為市場之主流。

目前，市場對於液晶顯示器的性能要求是朝向高對比(high contrast ratio)、無灰階反轉(no gray scale inversion)、色偏小(little color shift)、亮度高(high luminance)、高色彩豐富度、高色飽和度、快速反應與廣視角等特性。目前能夠達成廣視角要求的技術，例如扭轉向列型液晶(TN)加上廣視角膜(wide viewing film)、共平面切換式(in-plane switching, IPS)液晶顯示器、邊際場切換式(fringe field switching)液晶顯示器與多域垂直配向式(multi-domain vertically alignment, MVA)薄膜電晶體液晶顯示器等方式。

對於習知之多域垂直配向式液晶顯示器而言，由於配置於彩色濾光基板或薄膜電晶體陣列基板上的配向凸起物(alignment protrusion)或狹縫(slits)可以使得液晶分子呈多方向排列，得到數個不同之配向領域(domain)，因此多域垂直配向式液晶顯示器能夠達成廣視角的要求。儘管如此，多域垂直配向式液晶顯示器的穿透率對灰階之曲線(transmittance-level curve)還是會隨著視角改變而有不同的曲率。換言之，當視角改變時，多域垂直配向式液晶顯示器所顯示出的亮度會產生變化，進而導致色偏與色飽和度不足等現象。

【發明內容】

有鑒於此，本發明的目的就是在提供一種多域垂直配向式液晶顯示面板，以縮小亮度隨視角改變而產生變化的幅度。

基於上述目的或其他目的，本發明提出一種多域垂直配向式液晶顯示面板，其包括一主動元件陣列基板、一對向基板與一液晶層，其中主動元件陣列基板具有多個畫素單元(pixel unit)，而液晶層係配置於主動元件陣列基板與對向基板之間。特別地，每一畫素單元上之液晶層係劃分為多個領域組(domain set)，而每一領域組均包括所有種類的領域(domain)，且提供至每一領域組上之液晶層的有效電壓互異。

依照本發明的較佳實施例，上述之對向基板具有面向

主動元件陣列基板之一共用電極層，而主動元件陣列基板更包括多條掃瞄配線與多條資料配線，其中每一畫素單元藉由對應之掃瞄配線其中之一與資料配線其中之一控制。

依照本發明的較佳實施例，上述之領域組例如是一第一領域組以及一第二領域組。

依照本發明的較佳實施例，上述之每一畫素單元包括一主動元件、一第一畫素電極、一金屬層與一第二畫素電極，其中第一畫素電極係與主動元件電性連接，且第一畫素電極的位置係對應至第一領域組的位置。此外，金屬層係與第一畫素電極電性連接，而第二畫素電極係與金屬層係耦合成一電容，且第二畫素電極的位置係對應至第二領域組的位置。

依照本發明的較佳實施例，上述之每一畫素單元更包括一共用配線，且金屬層係位於共用配線上方。

依照本發明的較佳實施例，上述之每一畫素單元包括一主動元件、一第一畫素電極、一第二畫素電極與一電阻元件，其中第一畫素電極係與主動元件電性連接。此外，第一畫素電極位置係對應至第一領域組的位置，而電阻元件係與主動元件電性連接。另外，第二畫素電極係與電阻元件電性連接，且第二畫素電極的位置係對應至第二領域組的位置。

依照本發明的較佳實施例，上述之電阻元件例如是一電晶體，且電晶體與主動元件係同時被驅動。

依照本發明的較佳實施例，上述之主動元件例如是一

薄膜電晶體。

依照本發明的較佳實施例，上述之電阻元件包括一電晶體。

依照本發明的較佳實施例，上述之畫素單元更包括一共用配線，其電性連接於電晶體，且共用配線適於開啟此電晶體。

依照本發明的較佳實施例，上述之畫素單元更包括一儲存電容器，其電性連接於共用配線與第一主動元件之間。

依照本發明的較佳實施例，上述之每一畫素單元包括一主動元件、一畫素電極與一介電層，其中畫素電極係與主動元件電性連接。此外，介電層係配置於畫素電極上，且介電層的位置係對應至第二領域組的位置。

依照本發明的較佳實施例，上述之介電層之材質例如是樹脂材料(resin)。

依照本發明的較佳實施例，上述之每一畫素單元包括一第一主動元件、一第二主動元件、一第三主動元件、一第一畫素電極、一第二畫素電極與一電容器。其中第一畫素電極與第一主動元件電性連接，且第一畫素電極的位置係對應至第一領域組的位置。此外，第二畫素電極與第二主動元件電性連接，且第二畫素電極的位置係對應至第二領域組的位置。另外，第一主動元件與第二主動元件與畫素單元所對應之掃瞄配線與資料配線電性連接，而第三主動元件與下一條掃瞄配線電性連接，且電容器藉由第三主動元件與第二畫素電極電性連接。

依照本發明的較佳實施例，上述之電容器包括一第一電極與一第二電極，其中第二電極配置於第一電極下方，且第一電極、第一畫素電極以及第二畫素電極之材質相同，而第二電極與資料配線之材質相同。

依照本發明的較佳實施例，上述之第一主動元件、第二主動元件與第三主動元件例如是一薄膜電晶體。

依照本發明的較佳實施例，上述之每一畫素單元包括一第一主動元件、一第一畫素電極、一第二主動元件與一第二畫素電極。其中，第一主動元件與畫素單元所對應之掃瞄配線電性連接，且第一畫素電極與第一主動元件電性連接。此外，第一畫素電極的位置係對應至第一領域組的位置。上述之第二主動元件與畫素單元所對應之資料配線以及下一條掃瞄配線電性連接，且第二主動元件適於被下一條掃瞄配線開啟或關閉。另外，第二畫素電極電性連接於第一主動元件與第二主動元件之間，且第二畫素電極係對應至第二領域組的位置。

基於上述目的或其他目的，本發明提出一種多域垂直配向式液晶顯示面板，其包括一主動元件陣列基板、一對向基板與一液晶層，其中主動元件陣列基板具有多個畫素單元，而對向基板具有一共用電極層，且液晶層係配置於主動元件陣列基板與對向基板之間。特別地，每一畫素單元上之液晶層係劃分出一第一領域組與一第二領域組，且第一領域組與第二領域組均包括所有種類的領域。此外，每一畫素單元包括一主動元件、一畫素電極與多個配向突

起物，其中畫素電極係與主動元件電性連接，而畫素電極具有多個狹縫，且這些狹縫的位置係對應至第二領域組的位置。此外，這些配向突起物係配置於畫素電極上，且這些配向突起物的位置係對應至第一領域組。

基於上述目的或其他目的，本發明提出一種多域垂直配向式液晶顯示面板，其包括一主動元件陣列基板、一對向基板與一液晶層。其中，主動元件陣列基板具有多個畫素單元，而液晶層係配置於主動元件陣列基板與對向基板之間。此外，對向基板具有一共用電極層及配置於共用電極層上之多個第一配向構件。特別地，在每一畫素單元上之液晶層係劃分出一第一領域組與一第二領域組，且第一領域組與第二領域組均包括所有種類的領域。上述之每一畫素單元包括一主動元件、一畫素電極與多個第二配向構件，其中畫素電極係與主動元件電性連接，而這些第二配向構件係配置於畫素電極上。值得注意的是，每一第一配向構件與其兩側最近之第二配向構件的最小距離係維持一第一間距與一第二間距，且第一間距與第二間距互異。

依照本發明的較佳實施例，上述之每一第一配向構件與其兩側最近之第二配向構件之間的區域係分別對應至第一領域組與第二領域組的位置。

依照本發明的較佳實施例，上述之第一配向構件例如是一配向突起物。

依照本發明的較佳實施例，上述之第一配向構件例如是一狹縫。

依照本發明的較佳實施例，上述之第二配向構件例如是一配向突起物。

依照本發明的較佳實施例，上述之第二配向構件例如是一狹縫。

依照本發明的較佳實施例，上述之主動元件例如是一薄膜電晶體。

依照本發明的較佳實施例，上述之第一間距與第二間距之差異例如是大於或等於 $1\mu\text{m}$ 。

依照本發明的較佳實施例，上述之第一間距與第二間距之差異例如是大於或等於 $10\mu\text{m}$ 。

基於上述目的或其他目的，本發明提出一種多域垂直配向式液晶顯示面板，其包括一主動元件陣列基板、一對向基板與一液晶層，其中主動元件陣列基板具有多個畫素單元，而對向基板具有一共用電極層，且液晶層係配置於主動元件陣列基板與對向基板之間。特別地，每一畫素單元上之液晶層係劃分出一第一領域組與一第二領域組，且第一領域組與第二領域組均包括所有種類的領域。此外，每一畫素單元包括一主動元件與一畫素電極，其中畫素電極係與主動元件電性連接。此外，畫素電極具有多個無鋸齒邊緣狹縫 (non-jagged slit) 與多個鋸齒邊緣狹縫 (jagged slit)，其中這些無鋸齒邊緣狹縫的位置係對應至第一領域組的位置，而這些鋸齒邊緣狹縫的位置係對應至第二領域組的位置。

依照本發明的較佳實施例，上述之主動元件例如是一

薄膜電晶體。

基於上述目的或其他目的，本發明提出一種多域垂直配向式液晶顯示面板，其包括一主動元件陣列基板、一對向基板與一液晶層，其中主動元件陣列基板具有多個畫素單元，而對向基板具有一共用電極層，且液晶層係配置於主動元件陣列基板與對向基板之間。特別地，每一畫素單元上之液晶層係劃分出一第一領域組與一第二領域組，且第一領域組與第二領域組均包括所有種類的領域。此外，第一領域組之驅動電壓對穿透率之特性與第二領域組之驅動電壓對穿透率之特性不同。

基於上述，本發明之多域垂直配向式液晶顯示器在每一畫素單元上劃分出電場正常區域與電場減弱區域，且兩者均包含所有種類的領域（例如均包含 A、B、C 與 D 四種領域），因此亮度隨視角變化所產生的變化幅度能夠縮小，以提高顯示畫質。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

為了縮小習知多域垂直配向式液晶顯示器因視角改變而產生亮度變化的幅度，本發明提出一種多域垂直配向式液晶顯示面板。本發明主要係在主動元件陣列基板之每一個畫素單元上劃分為多個領域組，以達成縮小亮度變化的效果。舉例而言，在每一個畫素單元上劃分為一第一領

域組與一第二領域組，其中第一領域組與第二領域組均包括所有種類的領域(例如均包含 A、B、C 與 D 四種領域)。

一般而言，在驅動液晶顯示面板時，驅動電壓係經由資料配線將輸入各個畫素單元之畫素電極中，因此提供至各個畫素單元上之液晶層的有效電壓相同。值得注意的是，本發明在輸入相同的驅動電壓下提供至每一領域組上之液晶層的有效電壓互異。由於提供至每一領域組上之液晶層的有效電壓互異，因此在不同領域組上方的液晶層的穿透率互異，以改善亮度隨視角改變而急遽變化的情形。以下之敘述係有關於如何使得提供至每一領域組上之液晶層的有效電壓互異的實例。

【第一實施例】

圖 1A 繪示依照本發明第一較佳實施例之畫素單元的剖面示意圖，而圖 1B 繪示依照本發明第一較佳實施例之畫素單元的電路示意圖。請同時參照圖 1A 與圖 1B，多域垂直配向式液晶顯示面板包括一主動元件陣列基板 1300、一對向基板 1100 與一液晶層 1200，其中液晶層 1200 係配置於主動元件陣列基板 1300 與對向基板 1100 之間。此外，對向基板 1100 包括一第一基板 1110 與配置於第一基板 1110 表面上之一共用電極層 1120，其中共用電極層 1120 係面向主動元件陣列基板 1300。

主動元件陣列基板 1300 具有多條掃描配線 1314、多條資料配線 1312 與多個畫素單元 100，其中畫素單元 100 藉由對應之掃描配線 1314 與資料配線 1312 控制(如圖 1B

所示)。此外，畫素單元 100 係配置於一第二基板 1310 上，而畫素單元 100 包括一主動元件 1316(如圖 1B 所示)、一第一畫素電極 1330a、一第二畫素電極 1330b 與一金屬層 1312a。另外，主動元件 1316 例如是薄膜電晶體或其他三端點主動元件。特別地，金屬層 1312a 與資料配線 1312 例如是同時形成。

詳細而言，主動元件係配置於第二基板 1310 上(未繪示)，而絕緣層 1322 係由主動元件中延伸出來並覆蓋於第二基板 1310 上，其中絕緣層 1322 例如是閘極絕緣層。此外，金屬層 1312a 係配置於絕緣層 1322 上，且絕緣層 1324 係覆蓋金屬層 1312a 與絕緣層 1322，其中絕緣層 1324 例如是保護層。在一較佳實施例中，金屬層 1312a 的位置與共用配線 1314a 的位置例如是重疊。換言之，金屬層 1312a 係位於共用配線 1314a 上方。

值得注意的是，第一畫素電極 1330a 與第二畫素電極 1330b 係分別配置於絕緣層 1324 上，其中第一畫素電極 1330a 係與主動元件 1316 電性連接，且第一畫素電極 1330a 的位置係對應至第一領域組 I 的位置。另外，第二畫素電極 1330b 係與金屬層 1312a 係耦合成一電容 1318，且第二畫素電極 1330b 的位置係對應至第二領域組 II 的位置。第一領域組 I 及第二領域組 II 皆包含有多個領域，通常為四個不同液晶配向的領域。特別地，第二畫素電極 1330b 係與金屬層 1312a 的重疊面積將決定施加於第二畫素電極 1330b 上方之液晶層 1200 的有效電壓。

簡化而言，在單一畫素單元 100 中，由於第一畫素電極 1330a 係直接與主動元件 1316 電性連接，而第二畫素電極 1330b 係經由電容 1318 與主動元件 1316 電性連接。換言之，第二畫素電極 1330b 與第一畫素電極 1330a 之電壓互異，因此施加於在第一領域組 I 與第二領域組 II 上之液晶層 1200 的有效電壓互異。詳細而言，當一特定驅動電壓經由資料配線 1312 輸入畫素單元時，第一畫素電極 1330a 所得之電壓較第二畫素電極 1330b 所得之電壓為大，因而施加於在第一領域組 I 上之液晶分子 1210a 的有效電壓係大於施加於在第二領域組 II 上之液晶分子 1210b 的有效電壓，導致第一領域組 I 之液晶分子傾角與第二領域組 II 之液晶分子傾角不同，因此隨視角變化時，亮度變化可因第一領域組 I 與第二領域組 II 的相互補償而縮小。

值得一提的是，本實施例係藉由在對向基板 1100 之共用電極層 1120 上配置多個配向突起物 1130，以及在主動元件陣列基板 1300 之第二畫素電極 1330b 與第一畫素電極 1330a 上配置多個配向突起物 1340，以使液晶層 1200 內之液晶分子成多域排列。

然而，在另一實施例中，使得液晶層 1200 內之液晶分子成多域排列的方法例如是在共用電極層 1120、第一畫素電極 1330a 與第二畫素電極 1330b 上形成狹縫 (slit)。在又一實施例中，使得液晶層 1200 內之液晶分子成多域排列的方法例如是在共用電極層 1120 形成配向突起物與狹縫其中之一，而在第一畫素電極 1330a 與第二畫素電

極 1330b 上形成配向突起物與狹縫其中之另一。

【第二實施例】

圖 2 繪示依照本發明第二較佳實施例之畫素單元的電路示意圖。請參照圖 2，圖 2 之內容與圖 1B 之內容相似，其不同之處在於：在第二實施例之畫素單元 200 中，第二畫素電極 2330b 係經由電阻元件 2318 與主動元件 1316 電性連接。值得注意的是，標號 2318 所繪示之電路符號為電晶體，但是標號 2318 也可繪示成電阻器之電路符號或其他能夠產生電壓降之元件的電路符號。此外，第一畫素電極 2330a 係直接與主動元件 1316 電性連接。

如同第一實施例所述，第一畫素電極 2330a 係對應至第一領域組 I 的位置，而第二畫素電極 2330b 係對應至第二領域組 II 的位置，因此施加於在第一領域組 I 與第二領域組 II 上之液晶層 1200 的有效電壓互異（類似圖 1A 所示）。特別地，電阻元件 2318 所產生的壓降將決定施加於在第二領域組 II 上之液晶層 1200 的有效電壓（類似圖 1A 所示）。

承上所述，由第一實施例與第二實施例可知，第一畫素電極係對應至第一領域組的位置，而第二畫素電極係對應至第二領域組的位置。此外，第一畫素電極係直接與主動元件電性連接，而第二畫素電極係經由電容或是電阻元件電性連接至主動元件，因此施加於在第一領域組與第二領域組上之液晶層的有效電壓互異。

【第二實施例之變形例一】

圖 2A 繪示為本發明畫素單元之電路示意圖。請參考圖 2A，本實施例與第二實施例非常類似，其中兩者主要不同之處在於：標號 2318 所繪示之電晶體閘極之連接方式。由圖 2A 可清楚得知，標號 2318 所繪示之電晶體閘極電性連接至主動元件 1316 之源極。這樣一來，當掃瞄配線 1314 開啟主動元件 1316 之後，資料配線 1312 會開啟標號 2318 所繪示之電晶體並輸入電壓訊號。

值得注意的是，資料配線 1312 所輸出的電壓訊號會隨著不同的圖框時間而變動，這會造成標號 2318 所繪示之電晶體的通道大小也會因不同之電壓訊號而改變。因此，標號 2318 所繪示之電晶體可視為一可變電阻。而此可變電阻所產生的壓降，能使第一畫素電極 2330a（位於第一領域組 I）與第二畫素電極 2330b（位於第二領域組 II）所受的電壓互異。換言之，施加於在第一領域組 I 與第二領域組 II 上之液晶層的有效電壓也會互異。

【第二實施例之變形例二】

請參考圖 2B，其繪示為畫素單元之電路示意圖。本實施例與第二實施例非常類似，其中兩者主要不同之處在於：本實施例之畫素單元更包括一共用配線 2314a，而此共用配線 2314a 電性連接至標號 2318 所繪示之電晶體的閘極。一般而言，共用配線 2314a 會電性連接至一參考電壓源，這會使標號 2318 所繪示之電晶體一直處於開啟的狀態。而此處標號 2318 所繪示之電晶體可以視為一電阻，因

此本實施例能藉由此電阻所產生的壓降，進而使第一畫素電極 2330a（位於第一領域組）與第二畫素電極 2330b（位於第二領域組 II）所受的電壓互異。

此外，本實施例之畫素單元更可包括一儲存電容器 Cs，其電性連接於共用配線 2314a 與第一主動元件 1316 之間。此儲存電容器 Cs 可以設置在第一領域組 I 或第二領域組 II 內，當然儲存電容器 Cs 也可以同時設置在第一領域組 I 與第二領域組 II 內。

【第三實施例】

圖 3 繪示依照本發明第三較佳實施例之畫素單元的剖面示意圖。請參照圖 3，第三實施例與第一實施例相似，其不同之處在於：第三實施例之畫素電極 3320 並未分割，而在對應至第二領域組 II 的位置之畫素電極 3320 上係配置介電層 3330。更詳細而言，相較於畫素電極 3320，介電層 3330 具有較高的介電常數，因此施加於在第二領域組 II 的位置上之液晶層 1200 與施加於在第一領域組 I 的位置上之液晶層 1200 的有效電壓互異。

承上所述，介電層 3330 之材質例如是樹脂材料或其他介電材質，而畫素電極 3320 亦與主動元件電性連接。特別地，介電層 3330 之介電常數與厚度將決定施加於在第二領域組 II 上之液晶層 1200 的有效電壓。

值得一提的是，本實施例並不限定使用配向突起物 1130 及 1340 以使液晶層 1200 內之液晶分子成多域排列。

在一較佳實施例中，使液晶層 1200 內之液晶分子成多域排列的方法例如是同時在主動元件陣列基板 1300 與對向基板 1100 上形成狹縫。在另一較佳實施例中，在主動元件陣列基板 1300 與對向基板 1100 上形成配向突起物與狹縫。

【第四實施例】

圖 4 繪示依照本發明第四較佳實施例之畫素單元的剖面示意圖。請參照圖 4，第四實施例與第三實施例相似，其不同之處在於：畫素電極 4320 具有多個狹縫 4322，而這些狹縫 4322 的位置係對應至第二領域組 II 的位置。此外，在畫素電極 4320 上亦配置配向突起物 1340，且配向突起物 1340 的位置係對應至第一領域組 I 的位置。換言之，本實施例係於主動元件陣列基板 1300 上同時形成配向突起物 1340 與狹縫 4322，以使施加於在第一領域組 I 與第二領域組 II 上之液晶層 1200 的驅動電壓對穿透率之特性不同，因此達成輸入相同電壓但在第一領域組 I 與第二領域組 II 可得到不同之液晶分子傾角，如圖四所示。如此可以兩領域組可以相互補償視角造成的亮度差異，改善色偏的問題。

值得注意的是，本實施例亦可在對向基板 1100 上同時形成狹縫與配向突起物 1130，而在主動元件陣列基板 1300 上形成配向突起物 1340，以使得施加於在第一領域組 I 與第二領域組 II 上之液晶層 1200 的驅動電壓對穿透率之特性互異。此外，在本實施例中，配向突起物 1340、1130 與狹縫 4322 之組合使得液晶層 1200 內之液晶分子成多域

排列。然而，使得液晶分子成多域排列的方式並不限定於此種組合，例如在對向基板 1100 之共用電極層 1120 上形成狹縫以取代配向突起物 1130。

【第五實施例】

圖 5A 繪示依照本發明第五較佳實施例之畫素單元的剖面示意圖，而圖 5B 繪示在不同間距下之驅動電壓-穿透率曲線（VT curve）圖。請先參照圖 5A，畫素電極 5320 具有多個狹縫 5322 與 5324，且畫素電極 5320 係與主動元件電性連接。此外，在對向基板 1100 上係配置多個配向突起物 1130，而配向突起物 1130 與狹縫 5322 及 5324 之組合使得液晶層 1200 內之液晶分子成多域排列。

特別地，每一配向突起物 1130 與其兩側之狹縫 5324 及 5322 的最小距離係維持一第一間距 D1 與一第二間距 D2，其中第一間距 D1 係大於第二間距 D2。此外，每一配向突起物 1130 與其兩側之最近狹縫 5324 及 5322 之間的區域係分別對應至第一領域組 I 與第二領域組 II 的位置。

由於配向突起物 1130 與狹縫 5324 及 5322 的最小距離不相等，因此液晶分子 1210a 與 1210b 受電場作用後之旋轉角度不同，以達到輸入相同電壓而產生不同的穿透率。

請參照圖 5B，橫座標為驅動電壓，而縱座標為穿透率。其中實驗參數分別為實線的 15 微米、虛線的 20 微米以及點線的 25 微米。值得一提的是，所謂 15 微米是指第一間距 D1 與第二間距 D2 均為 15 微米。

由圖 5B 可知，間距越寬在同樣驅動電壓下穿透率也

就越高。換言之，藉由第一間距 D1 與第二間距 D2 之搭配，在受電場作用後，在第一領域組 I 位置上之液晶分子 1210a 與在第二領域組 II 的位置上之液晶分子 1210b 將具有不同的旋轉角度。換言之，在第一領域組 I 與第二領域組 II 上之液晶層 1200 的驅動電壓對穿透率之特性互異。其第一間距 D1 與第二間距 D2 之差異越大，則其驅動電壓-穿透率曲線差異越大，較佳為相差大於或等於 $1\mu\text{m}$ 以上，更佳為相差大於或等於 $10\mu\text{m}$ 以上。值得一提的是，本實施例係在對向基板 1100 上配置第一配向構件(配向突起物 1130)，且在主動元件陣列基板 1300 上配置第二配向構件(狹縫 5324 及 5322)，以使液晶層 1200 內之液晶分子成多域排列。然而，本實施例亦可有不同的設計。

舉例而言，第一配向構件為狹縫，且第二配向構件為狹縫 5324 及 5322。或者，第一配向構件為配向突起物 1130，且第二配向構件為配向突起物。或者，第一配向構件為狹縫，且第二配向構件為配向突起物。

【第六實施例】

圖 6A 繪示依照本發明第六較佳實施例之畫素單元的俯視示意圖，而圖 6B 繪示不同型態之狹縫之驅動電壓-穿透率之曲線圖。請先參考圖 6A，畫素單元 600 包括主動元件 1316 與畫素電極 6320，其中畫素電極 6320 係與主動元件 1316 電性連接。此外，畫素電極 6320 具有多個無鋸齒邊緣狹縫 6322 與多個鋸齒邊緣狹縫 6324，其中這些無鋸齒邊緣狹縫 6322 的位置係對應至第一領域組 I 的位置，而

這些鋸齒邊緣狹縫 6324 的位置係對應至第二領域組 II 的位置。

請同時參照圖 6B，橫座標為驅動電壓，而縱座標為正規化之穿透率百分比（normalized transmittance percentage）。此外，實線代表狹縫具有無鋸齒邊緣，而虛線代表狹縫具有鋸齒邊緣。由圖 6 可知，在同樣的驅動電壓下使用無鋸齒邊緣狹縫之多域垂直配向式液晶顯示面板具有較佳的穿透率。換言之，提供至第一領域組 I 與第二領域組 II 上之液晶層的驅動電壓對穿透率之特性互異。

【第七實施例】

圖 7A 繪示依照本發明第七較佳實施例之畫素單元的剖面示意圖，而圖 7B 繪示依照本發明第七較佳實施例之畫素單元的電路示意圖。請同時參照圖 7A 與圖 7B，多域垂直配向式液晶顯示面板包括一對向基板 1100、一液晶層 1200 與一主動元件陣列基板 1300，其中液晶層 1200 係配置於主動元件陣列基板 1300 與對向基板 1100 之間。此外，對向基板 1100 包括一第一基板 1110 與配置於第一基板 1110 表面上之一共用電極層 1120，其中共用電極層 1120 係面向主動元件陣列基板 1300。

主動元件陣列基板 1300 具有多條資料配線 1312、多條掃瞄配線 1314 與多個畫素單元 700，其中畫素單元 700 藉由對應之資料配線 1312 與掃瞄配線 1314 控制（如圖 7B 所示）。此外，畫素單元 700 係配置於一第二基板 1310 上，而畫素單元 700 包括一第一主動元件 1316a、一第二

主動元件 1316b、一第三主動元件 1316c、一第一畫素電極 1331a、一第二畫素電極 1331b 與一電容器 1319（如圖 7B 所示）。上述之第一主動元件 1316a、第二主動元件 1316b、第三主動元件 1316c 例如是薄膜電晶體或其他三端點主動元件。

更詳細地說，第一主動元件 1316a 與第一畫素電極 1331a 電性連接，且第一畫素電極 1331a 的位置係對應至第一領域組 I 的位置（如圖 7A 所示），而第一主動元件 1316a 例如係藉由其汲極 1312a 與第一畫素電極 1331a 電性連接。此外，第二主動元件 1316b 與第二畫素電極 1331b 電性連接，且第二畫素電極 1331b 的位置係對應至第二領域組 II 的位置（如圖 7A 所示），而第二主動元件 1316a 例如係藉由其汲極 1312b 與第一畫素電極 1331a 電性連接。值得注意的是，前述之汲極 1312a 與 1312b 例如係與資料配線 1312 同時形成，而第一主動元件 1316a 之閘極 1312a 以及第二主動元件 1316a 之閘極 1312b 係分別與掃描配線 1314 電性連接。

請參考圖 7B，第一主動元件 1316a 與第二主動元件 1316b 與畫素單元 700 所對應之資料配線 1312 與掃描配線 1314 電性連接，而第三主動元件 1316c 與下一條掃描配線 1315 電性連接，且電容器 1319 藉由第三主動元件 1316c 與第二畫素電極 1331b 電性連接。具體而言，第三主動元件 1316c 之閘極係與下一條掃描配線 1315 電性連接，故掃描配線 1315 能夠開啟或關閉第三主動元件 1316c。此外，

第三主動元件 1316c 的源極係與第二畫素電極 1331b 電性連接，而第三主動元件 1316c 的汲極係與電容器 1319 的其中一個電極電性連接。

在上述的架構中，第一主動元件 1316a 與第二主動元件 1316b 在被資料配線 1312 與掃瞄配線 1314 同時驅動後，此時電壓 V1 與 V2 是相同的。然而，在下一條掃瞄配線 1315 開驅動第三主動元件 1316c 後，電容器 1319 會導致電壓 V2 下降。此時，第一主動元件 1316a 與第二主動元件 1316b 是關閉的狀態。藉由此方式來使得施加於在第一領域組 I 與第二領域組 II 上之液晶層 1200 的驅動電壓對穿透率之特性互異。

上述之電容器 1319 包括一第一電極 1319a 與一第二電極 1319b，其中第二電極 1319b 配置於第一電極 1319a 下方，且第一電極 1319a、第一畫素電極 1331a 以及第二畫素電極 1331b 之材質相同，而第二電極 1319b 與資料配線 1312 之材質相同。

【第八實施例】

圖 8 繪示為本發明第八實施例之畫素單元的電路示意圖。請參考圖 8，本實施例之畫素單元 800 包括一第一主動元件 1316a、一第一畫素電極 1331a、一第二主動元件 1316b 與一第二畫素電極 1331b。其中，第一主動元件 1316a 與畫素單元 800 所對應之掃瞄配線 1314 電性連接，且第一畫素電極 1331a 與第一主動元件 1316a 電性連接。

此外，第一畫素電極 1331a 的位置對應至第一領域組

I 的位置。上述之第二主動元件 1316b 與畫素單元 800 所對應之資料配線 1312 以及下一條掃瞄配線 1314 (如圖 9 中所標示的第 $n+1$ 條) 電性連接, 且第二主動元件 1316b 適於被下一條掃瞄配線 1314 (如圖 9 中所標示的第 $n+1$ 條) 開啟或關閉。另外, 第二畫素電極 1331b 電性連接於第二主動元件 1316b 與第一主動元件 1316a 之間, 且第二畫素電極 1331b 係對應至第二領域組 II 的位置。

具體而言, 當第 n 條掃瞄配線 1314 打開第一主動元件 1316a 時, 在第二畫素電極 1331b 所保留的第 $k-1$ 個圖框時間之訊號電壓會寫入第一畫素電極 1331a, 而使第一畫素電極 1331a (位於第一領域組 I) 獲得電壓 $V1$ 。接下來, 當第 $n+1$ 條掃瞄配線 1314 打開第二主動元件 1316b 時, 資料配線 1312 會對第二畫素電極 1331b 寫入第 k 個圖框時間的訊號電壓, 而使第二畫素電極 1331b (位於第二領域組 II) 獲得電壓 $V2$ 。值得注意的是, 此時之第一主動元件 1316a 是關閉的。

這樣一來, 對應於第一領域組 I 與第二領域組 II 而配置之液晶所受到的有效電壓互異。換言之, 位於此二領域 (第一領域組 I 與第二領域組 II) 之液晶傾倒角度會不相同, 而穿透率也會不同。如此一來, 此兩領域組 (I 與 II) 會有互補的作用, 進而提供使用者更廣的視角。

值得注意的是, 藉由變更上述各實施例之第一領域組 I 與第二領域組 II 所佔的面積比例, 將可提高本發明之多域垂直配向式液晶顯示面板的顯示效果。

綜上所述，本發明之多域垂直配向式液晶顯示面板至少具有下列優點：

一、相較於習知技術，本發明之多域垂直配向式液晶顯示面板設計出液晶分子配向相同而傾角不同的多領域，以使隨視角改變所產生之亮度變化的幅度能夠縮小，進而提高顯示效果。

二、無須增加額外的光罩便可製造出本發明之多域垂直配向式液晶顯示面板，且本發明之多域垂直配向式液晶顯示面板與現有的製造設備相容。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1A 繪示依照本發明第一較佳實施例之畫素單元的剖面示意圖。

圖 1B 繪示依照本發明第一較佳實施例之畫素單元的電路示意圖。

圖 2 繪示依照本發明第二較佳實施例之畫素單元的電路示意圖。

圖 2A 繪示為本發明畫素單元之電路示意圖。

圖 2B 繪示為本發明畫素單元之電路示意圖。

圖 3 繪示依照本發明第三較佳實施例之畫素單元的剖面示意圖。

圖 4 繪示依照本發明第四較佳實施例之畫素單元的剖面示意圖。

圖 5A 繪示依照本發明第五較佳實施例之畫素單元的剖面示意圖。

圖 5B 繪示在不同間距下之電壓-穿透率曲線圖。

圖 6A 繪示依照本發明第六較佳實施例之畫素單元的俯視示意圖。

圖 6B 繪示不同型態之狹縫之電壓-穿透率之曲線圖。

圖 7A 繪示依照本發明第七較佳實施例之畫素單元的剖面示意圖。

圖 7B 繪示依照本發明第七較佳實施例之畫素單元的電路示意圖。

圖 8 繪示為本發明第八實施例之畫素單元的電路示意圖。

【主要元件符號說明】

100、200、600、800：畫素單元

1100：對向基板

1110：第一基板

1120：共用電極層

1130、1340：配向突起物

1200：液晶層

1210a、1210b：液晶分子

1300：主動元件陣列基板

1310：第二基板

1312：資料配線
 1312a：金屬層
 1314：掃瞄配線
 1314a、2314a：共用配線
 1315：下一條掃瞄配線
 1316：主動元件
 1316a：第一主動元件
 1316b：第二主動元件
 1316c：第三主動元件
 1318：電容
 1319：電容器
 1319a：第一電極
 1319b：第二電極
 1314a、1314b：第一金屬
 1312a、1312b：第二金屬
 1322、1324：絕緣層
 1330a、1331a、2300a：第一畫素電極
 1330b、1331b、2330b：第二畫素電極
 2318：電阻元件
 3320、4320、5320、6320：畫素電極
 3330：介電層
 4322、5322、5324：狹縫
 6322：無鋸齒邊緣狹縫
 6324：鋸齒邊緣狹縫
 Cs：儲存電容器
 V1、V2：電壓

五、中文發明摘要：

一種多域垂直配向式液晶顯示面板，其包括一主動元件陣列基板、一對向基板與一液晶層，其中主動元件陣列基板具有多個畫素單元，而液晶層係配置於主動元件陣列基板與對向基板之間。特別地，每一畫素單元上之液晶層係劃分為多個領域組，而每一領域組均包括所有種類的領域，且提供至每一領域組上之液晶層的有效電壓互異。基於上述，本發明能夠減小亮度隨視角改變而產生變化的幅度。

六、英文發明摘要：

A multi-domain vertically alignment liquid crystal display (MVA-LCD) panel is provided. The MVA-LCD panel comprises an active component array substrate, an opposite substrate, and a liquid crystal layer. The active component array substrate has a plurality of pixel units, and the liquid crystal layer is disposed between the active component array substrate and the opposite substrate. Especially, a plurality of domain sets is divided on the liquid crystal layer above each pixel units. Further, each domain sets has all kind of domains. Furthermore, the effective voltage applied on the liquid crystal layer above each pixel units is different. Based on the above-mentioned, the changing of the brightness due to the view angle changing can be reduced.

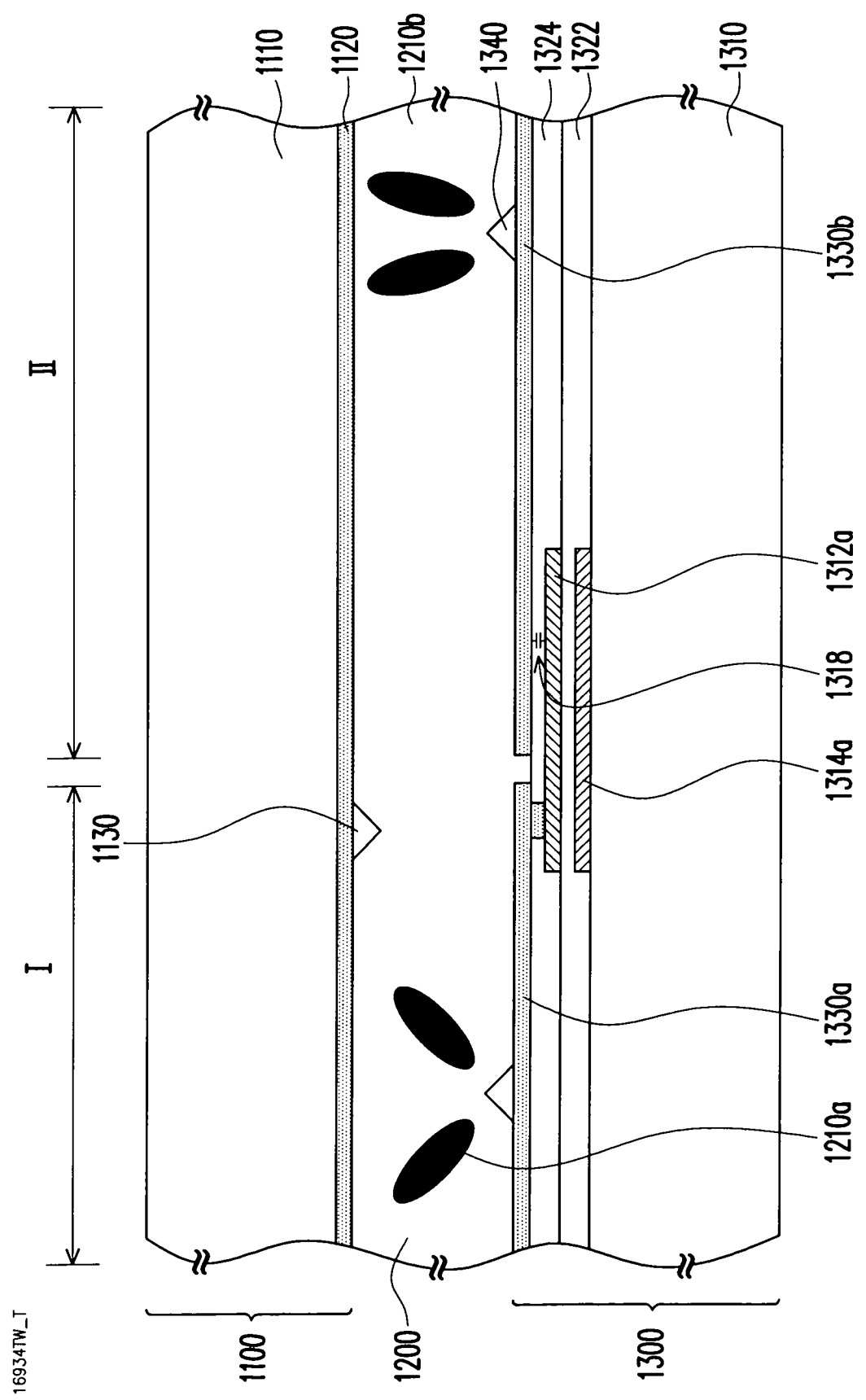


圖 1A

16934TW_I

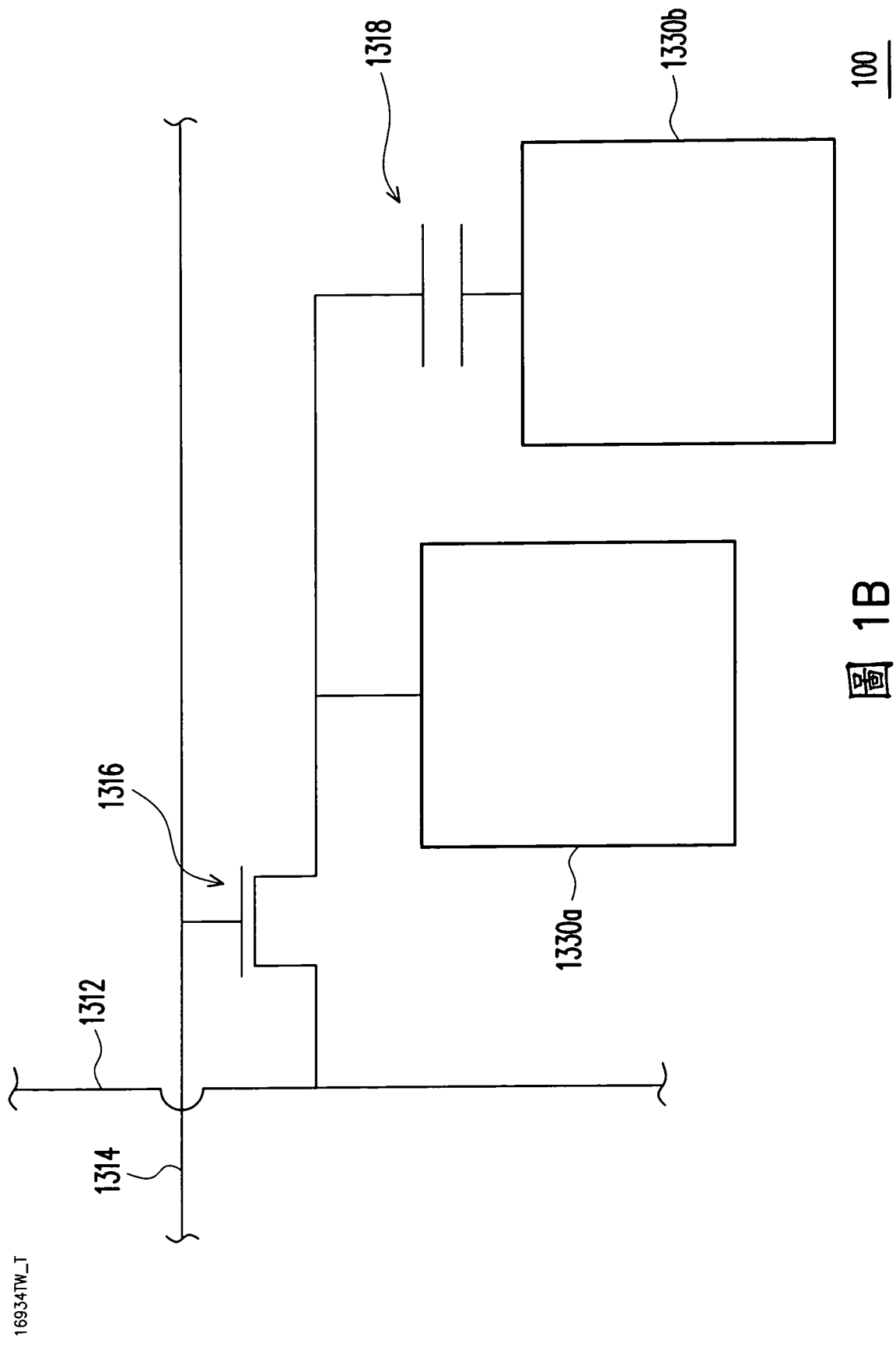
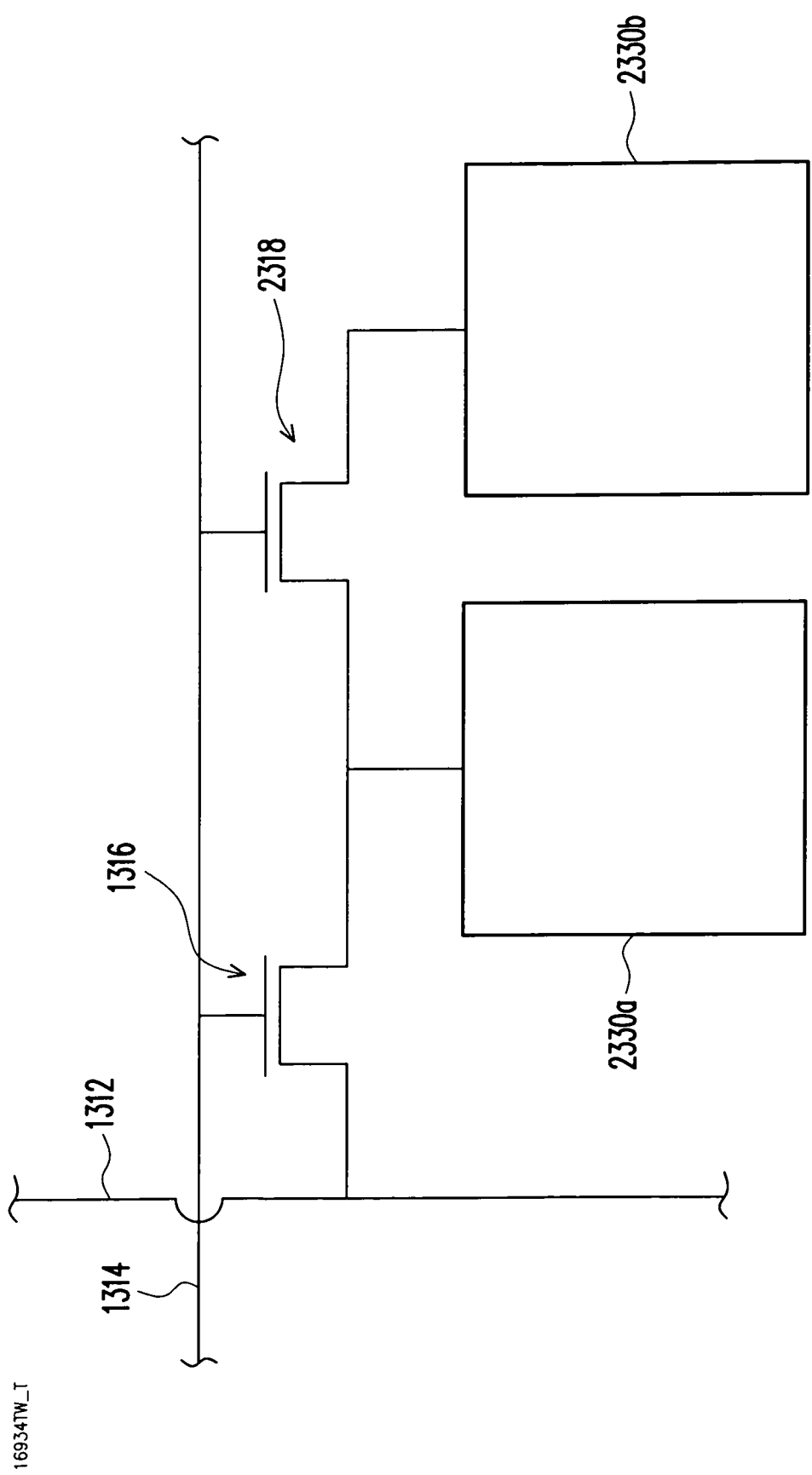


圖 1B

16934TW_T



200

圖 2

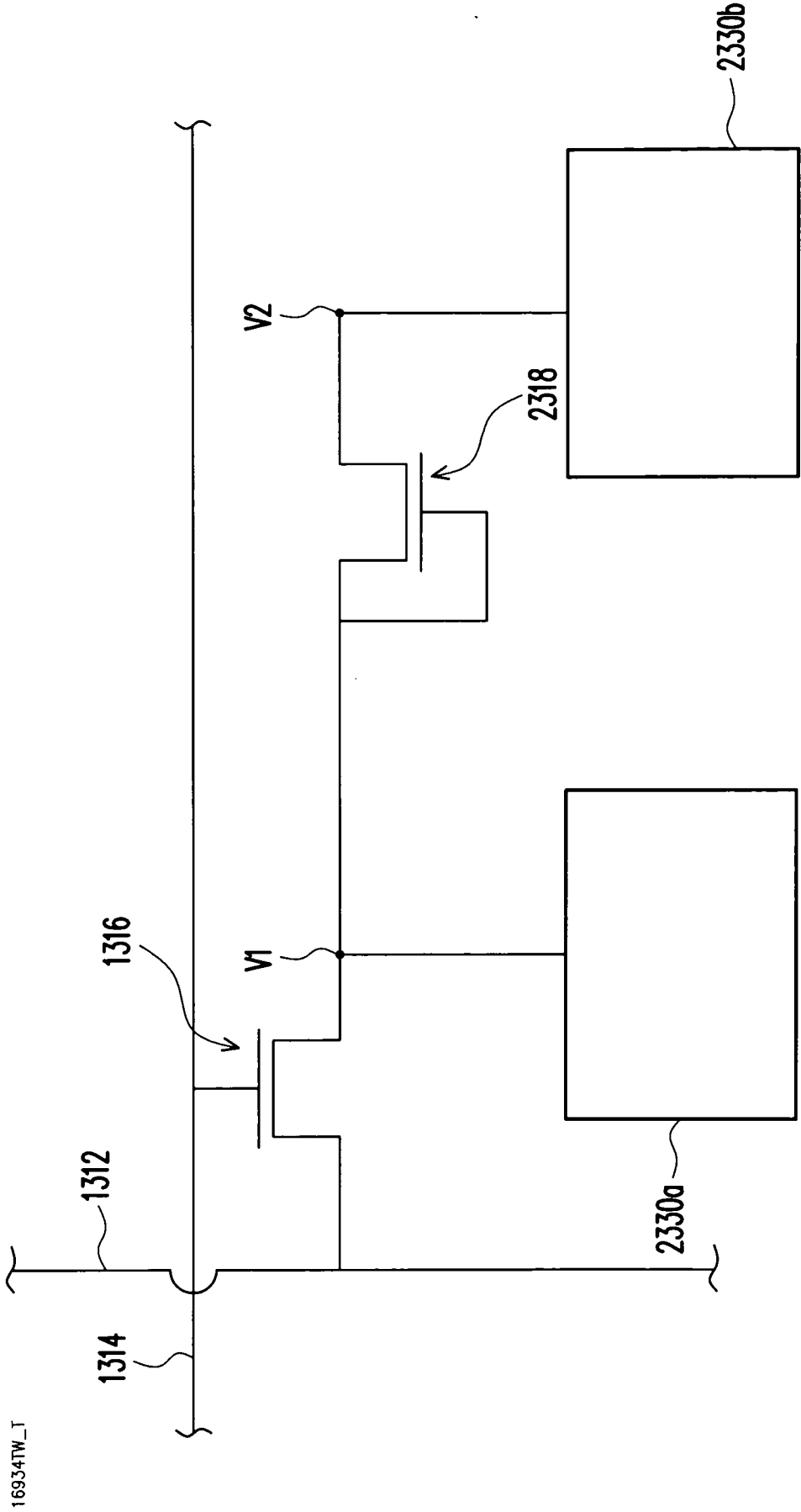


圖 2A

16934TW_I



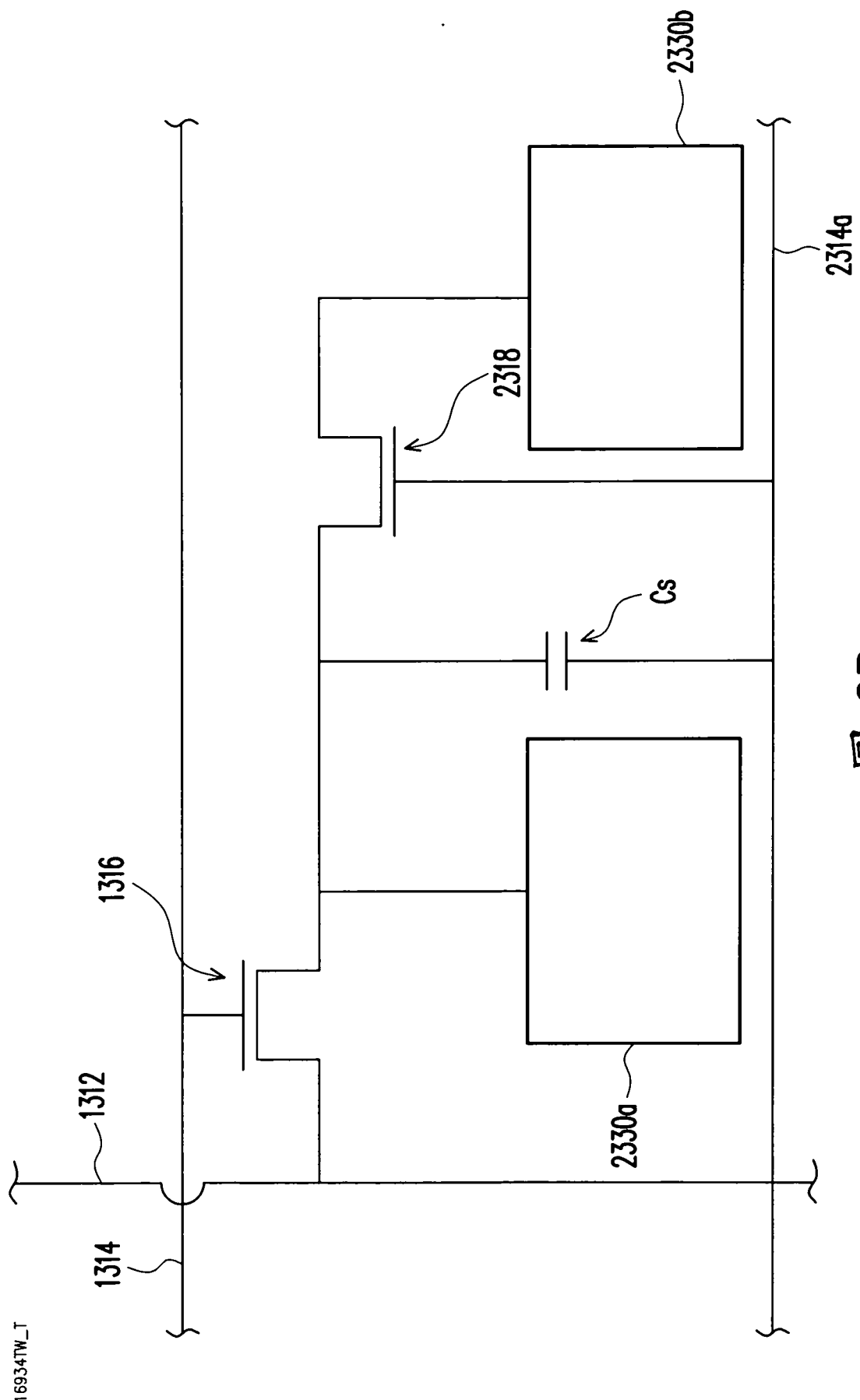


圖 2B

16934TW_T

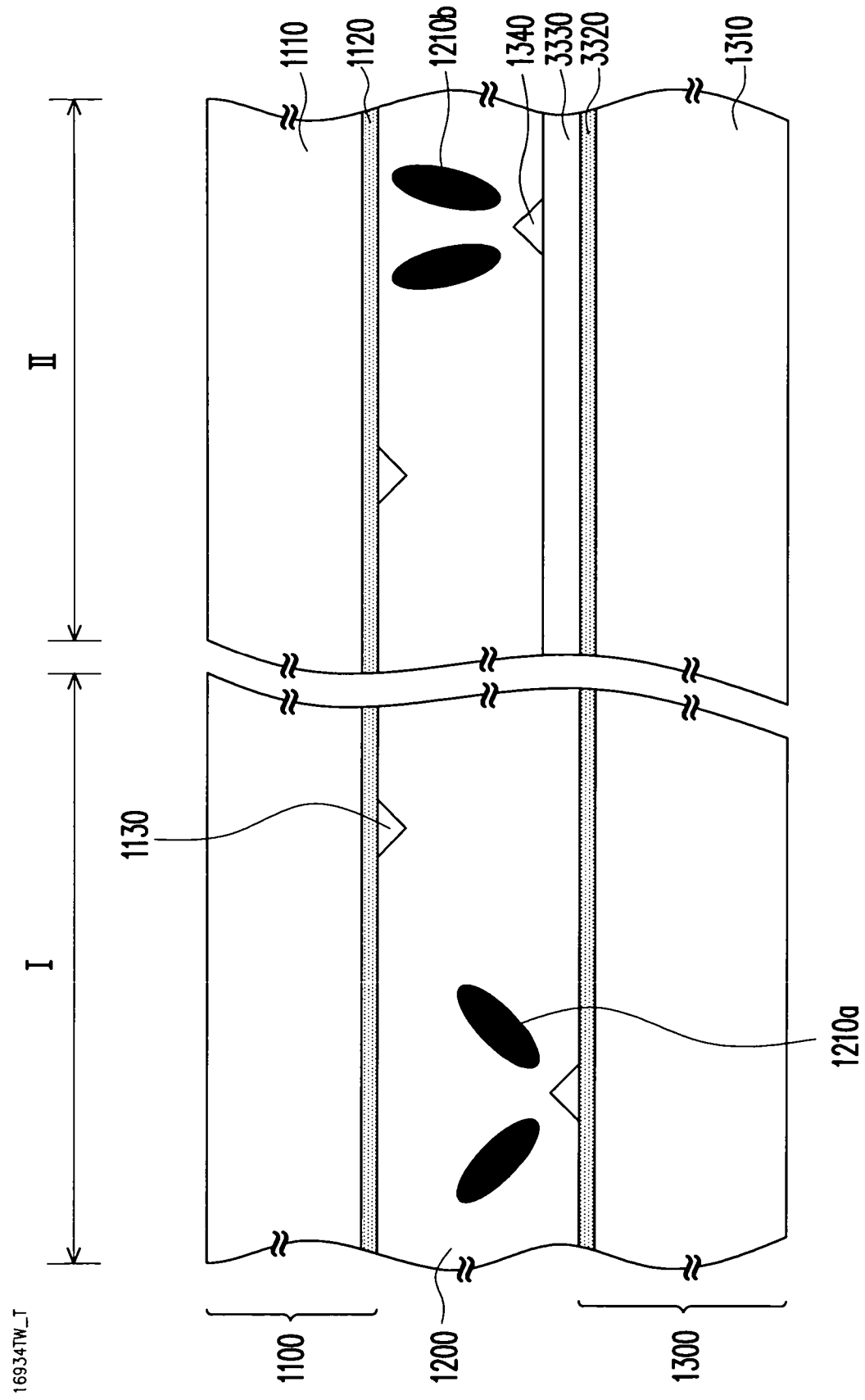


圖 3

16934TW_T

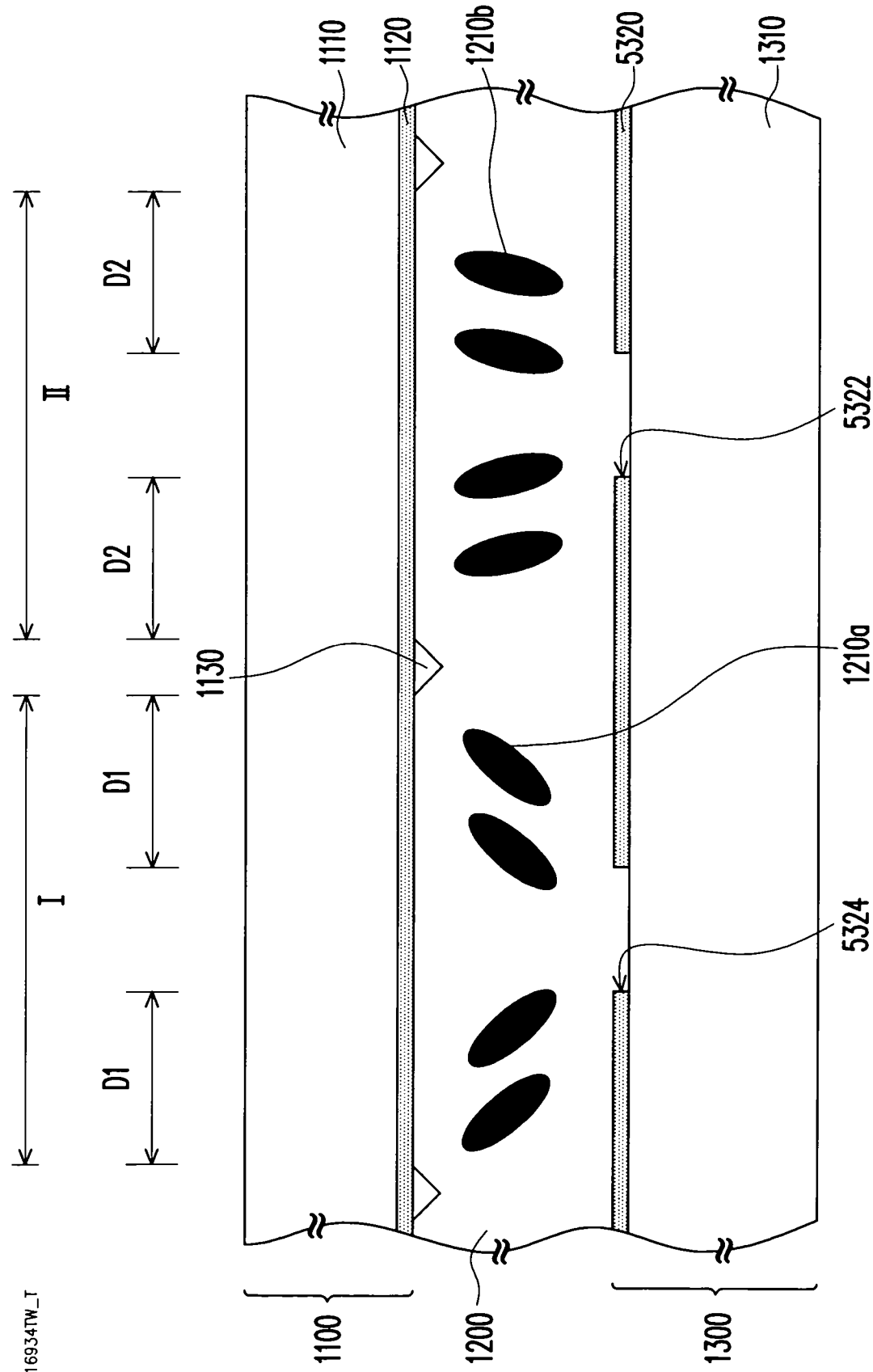


圖 5A

16934TW_I

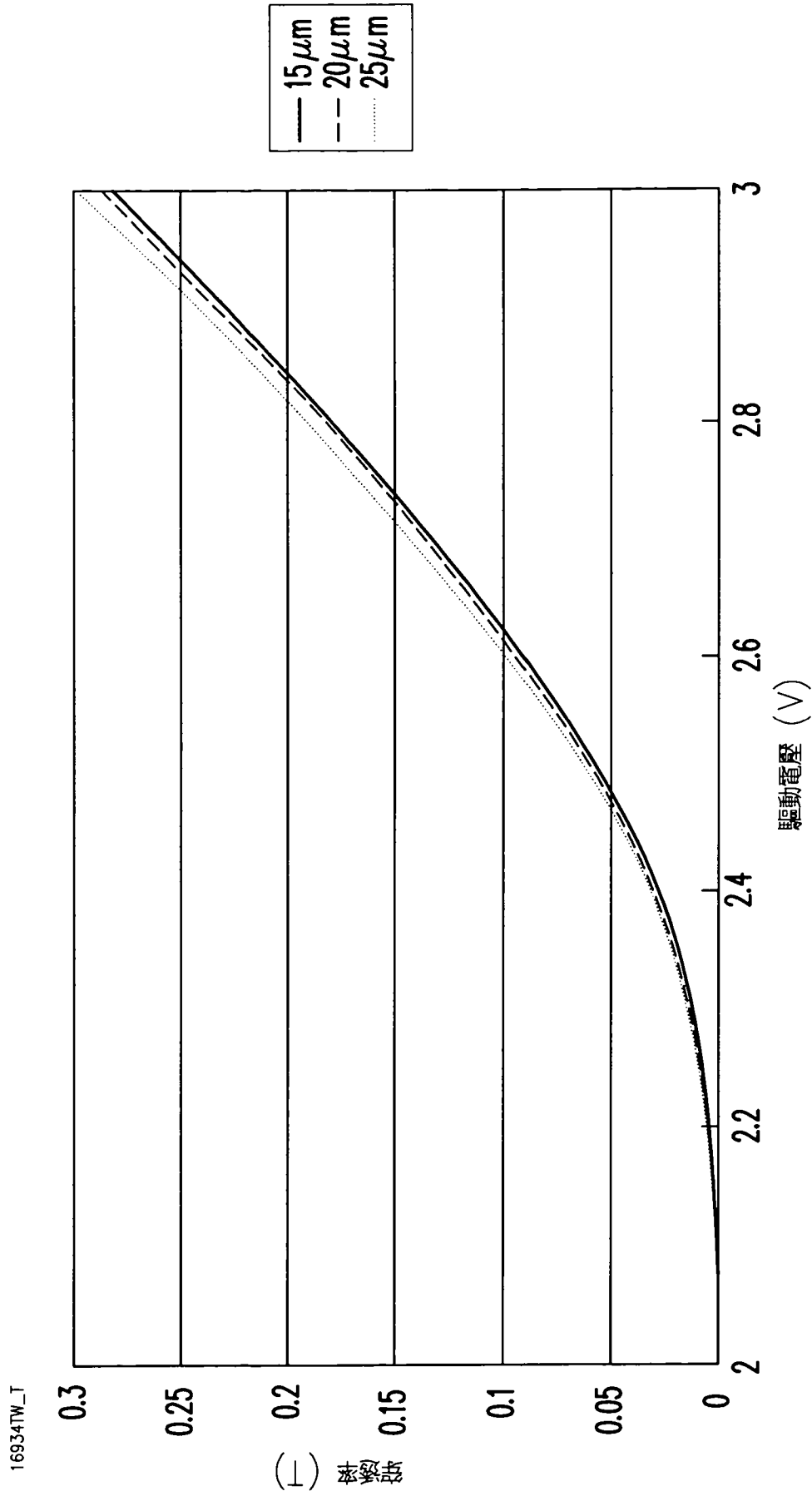


圖 5B

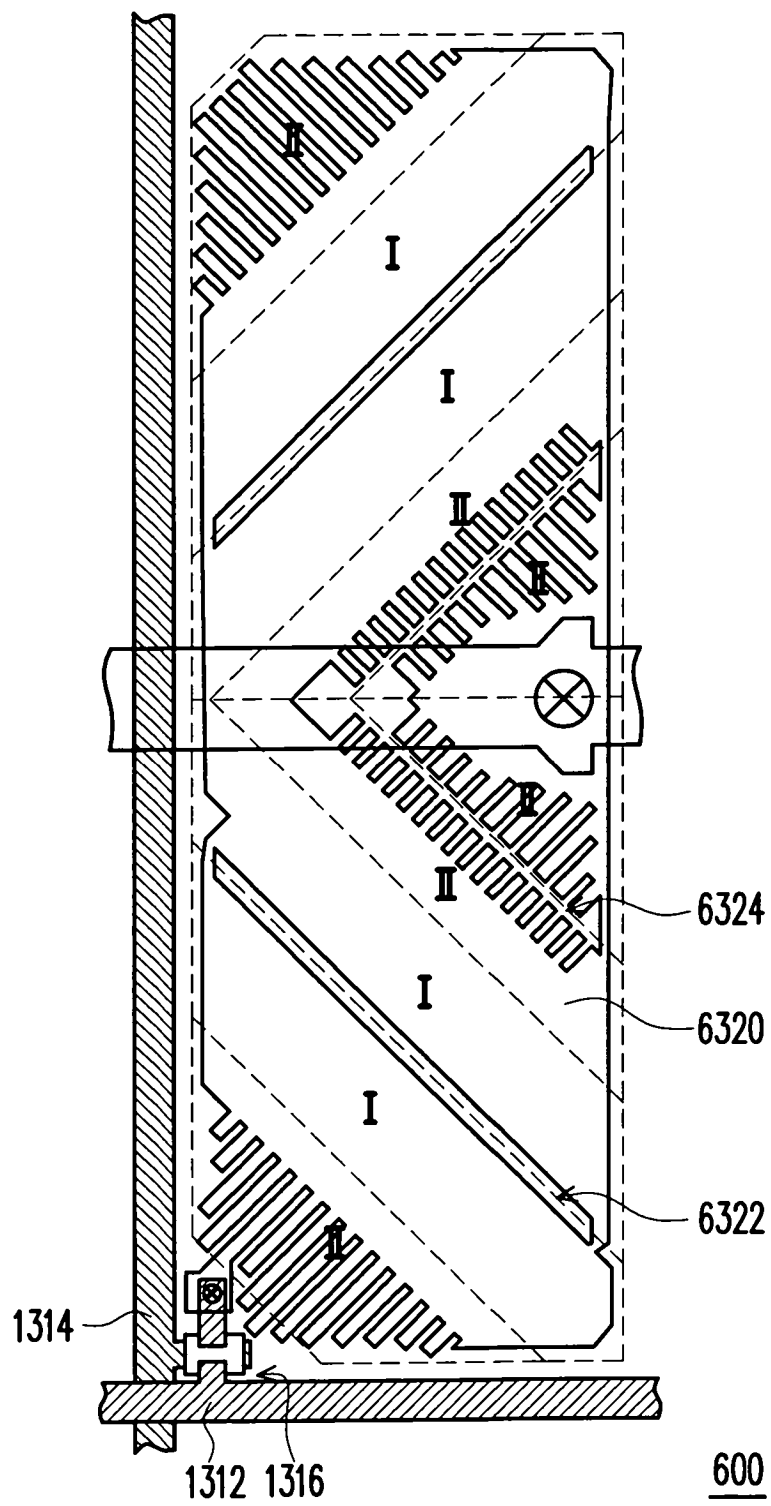


圖 6A

16934TW_I

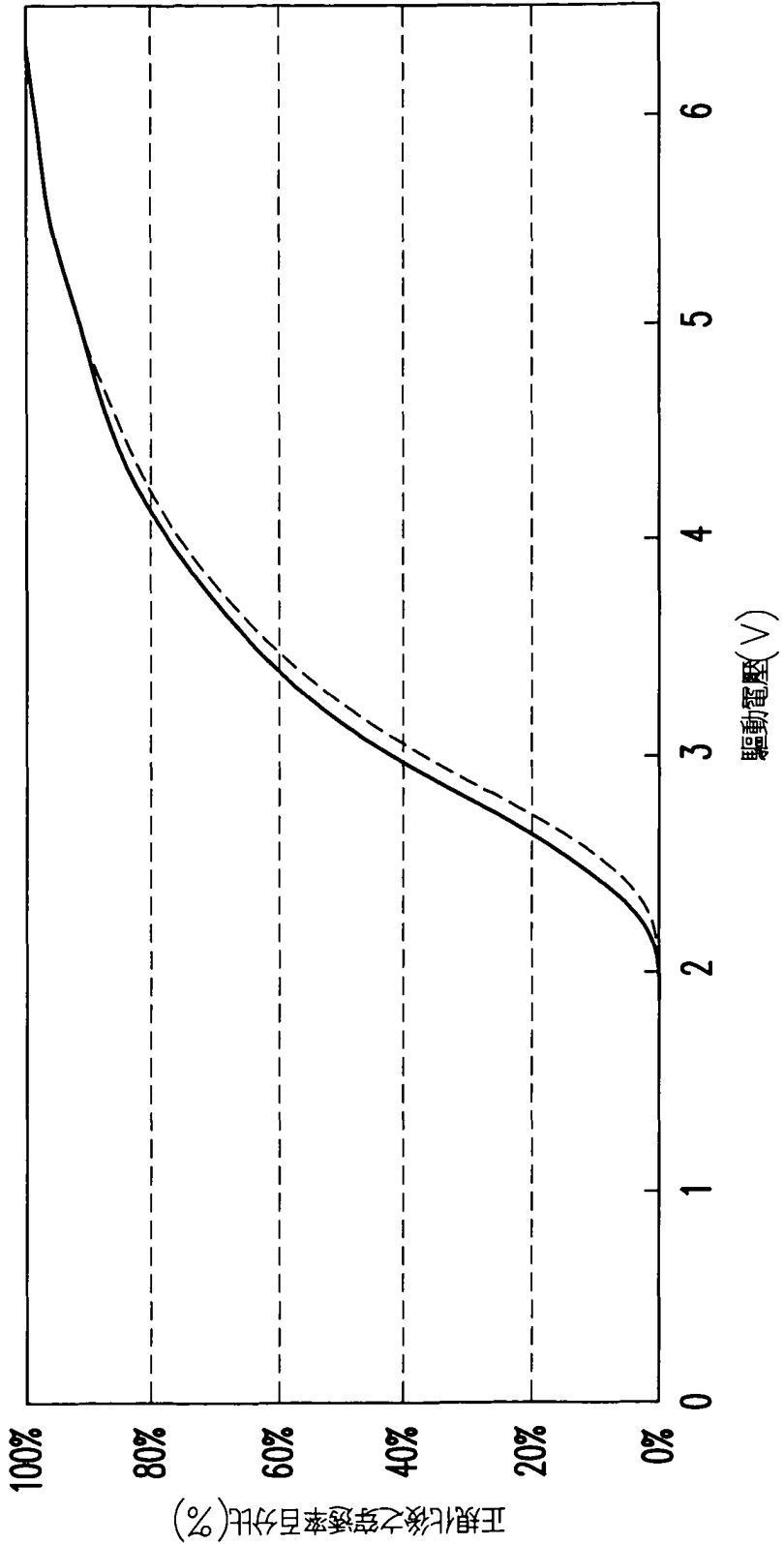
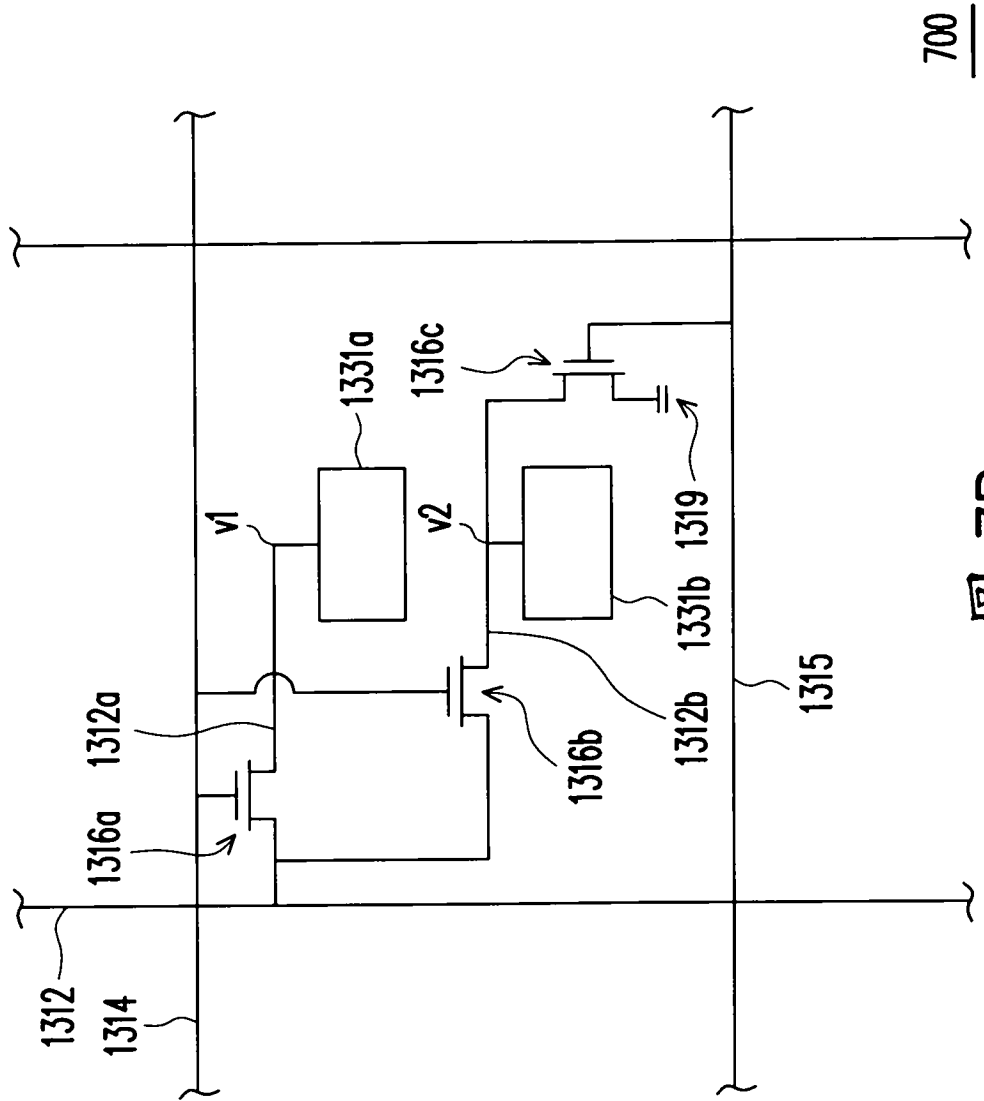


圖 6B

16934TW_I



700

圖 7B

16934TW_I

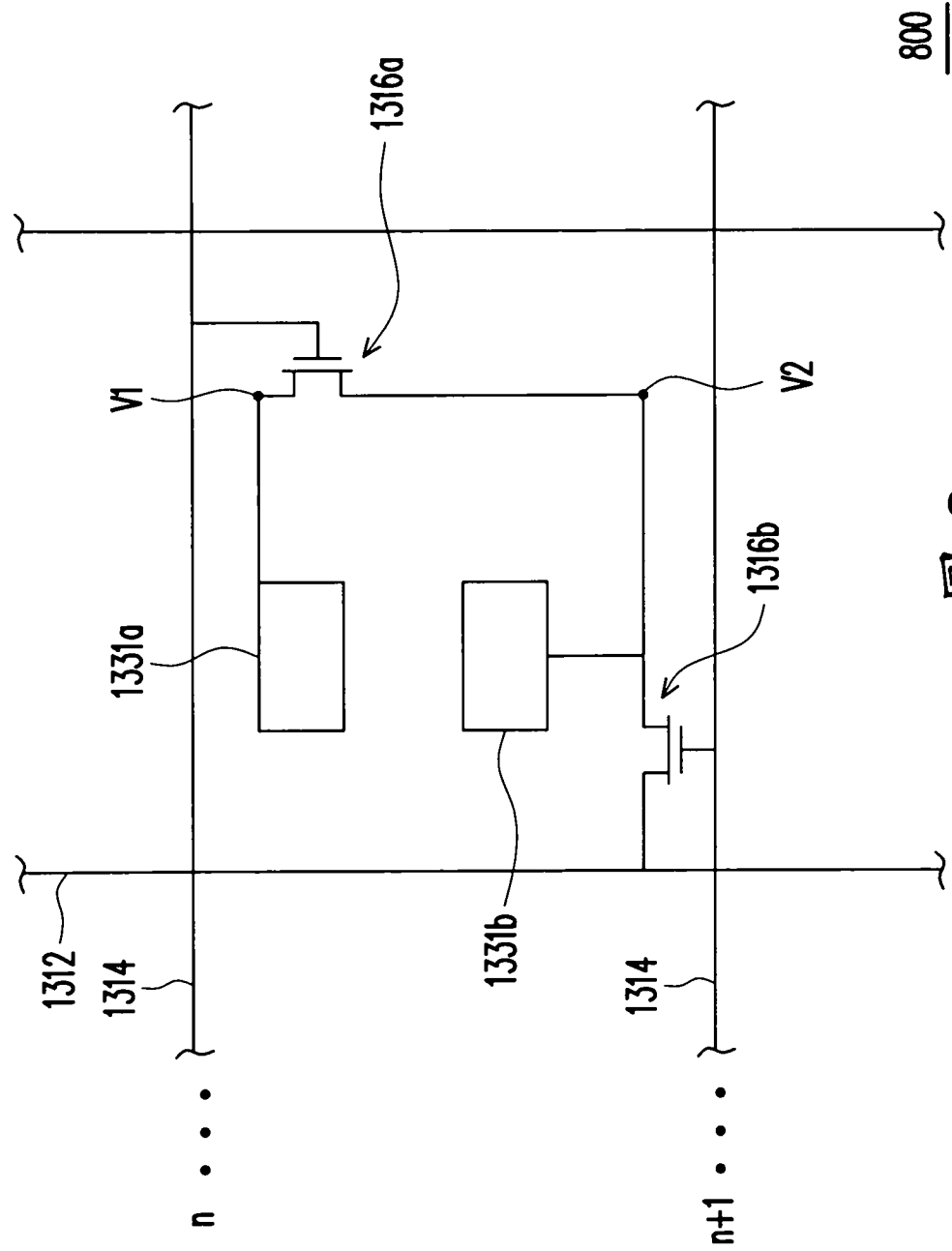


圖 8



七、指定代表圖：

(一) 本案指定代表圖為：圖 1A

(二) 本代表圖之元件符號簡單說明：

100：畫素單元

1100：對向基板

1110：第一基板

1120：共用電極層

1130、1340：配向突起物

1200：液晶層

1210a、1210b：液晶分子

1300：主動元件陣列基板

1310：第二基板

1312：資料配線

1312a：金屬層

1314：掃瞄配線

1314a：共用配線

1318：電容

1322、1324：絕緣層

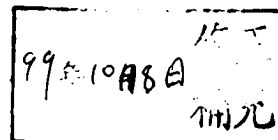
1330a：第一畫素電極

1330b：第二畫素電極

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

公告本



發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94135843

※申請日期：94.10.14 ※IPC 分類：G02F 1/33

一、發明名稱：(中文/英文)

多域垂直配向式液晶顯示面板

MULTI-DOMAIN VERTICALLY

ALIGNMENT LIQUID CRYSTAL DISPLAY PANEL

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

奇美電子股份有限公司/ CHIMEI INNOLUX CORPORATION

代表人：(中文/英文) 廖錦祥/LIAO, CHING-SIANG

住居所或營業所地址：(中文/英文)

350 新竹科學工業園區苗栗縣竹南鎮科學路 160 號/ NO. 160

KESYUE RD., CHU-NAN SITE, HSINCHU SCIENCE PARK, CHU-NAN 350,

MIAO-LI COUNTY, TAIWAN.

國 籍：(中文/英文) 中華民國/TW

三、發明人：(共 3 人)

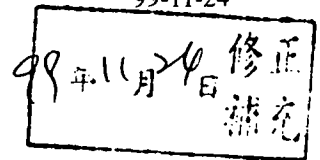
姓 名：(中文/英文)

1. 許哲銘/ HSU, CHE-MING

2. 謝志勇/ HSIEH, CHIH-YUNG

3. 何宜霖/ HO, YI-LIN

國 籍：(中文/英文) 中華民國/TW



十、申請專利範圍：

1. 一種多域垂直配向式液晶顯示面板，包括：

一主動元件陣列基板，具有多數個畫素單元；

一對向基板；以及

一液晶層，配置於該主動元件陣列基板與該對向基板之間，其中每一該些畫素單元上之該液晶層係劃分為多數個領域組 (domain set)，其中該些領域組包括一第一領域組以及一第二領域組，每一該些領域組包括所有種類的領域 (domain)，且提供至每一該些領域組上之該液晶層的有效電壓互異；

其中每一該些畫素單元包括：

一主動元件；

一第一畫素電極，與該主動元件電性連接，且該第一畫素電極的位置係對應至該第一領域組的位置；

一電阻元件，與該主動元件電性連接；以及

一第二畫素電極，與該電阻元件電性連接，且該第二畫素電極的位置係對應至該第二領域組的位置。

2. 如申請專利範圍第 1 項所述之多域垂直配向式液晶顯示面板，其中該對向基板具有面向該主動元件陣列基板之一共用電極層，而該主動元件陣列基板更包括多數條掃描配線與多數條資料配線，每一該些畫素單元藉由對應之該些掃描配線其中之一與該些資料配線其中之一控制。

3. 如申請專利範圍第 1 項所述之多域垂直配向式液晶顯示面板，其中該主動元件包括一薄膜電晶體。

4. 如申請專利範圍第1項所述之多域垂直配向式液晶顯示面板，其中每一該些畫素單元更包括一共用配線。

5. 如申請專利範圍第1項所述之多域垂直配向式液晶顯示面板，其中該電阻元件包括一電晶體，且該電晶體與該主動元件係同時被驅動。

6. 如申請專利範圍第1項所述之多域垂直配向式液晶顯示面板，其中每一該些畫素單元更包括一共用配線，該共用配線電性連接於該電晶體，且該共用配線適於開啟該電晶體。

7. 如申請專利範圍第1項所述之多域垂直配向式液晶顯示面板，其中每一該些畫素單元更包括：

一儲存電容器，電性連接於該共用配線與該第一主動元件之間。

8. 如申請專利範圍第1項所述之多域垂直配向式液晶顯示面板，其中每一該些畫素單元包括：

一主動元件；

一畫素電極，與該主動元件電性連接；以及

一介電層，配置於該畫素電極上，且該介電層的位置係對應至該第二領域組的位置。

9. 如申請專利範圍第8項所述之多域垂直配向式液晶顯示面板，其中該介電層之材質包括一樹脂材料。

10. 如申請專利範圍第8項所述之多域垂直配向式液晶顯示面板，其中該主動元件包括一薄膜電晶體。

11. 如申請專利範圍第1項所述之多域垂直配向式液

晶顯示面板，其中每一該些畫素單元包括：

- 一第一主動元件；
- 一第二主動元件；
- 一第一畫素電極，與該第一主動元件電性連接，且該第一畫素電極的位置係對應至該第一領域組的位置；
- 一第二畫素電極，與該第二主動元件電性連接，且該第二畫素電極的位置係對應至該第二領域組的位置；
- 一第三主動元件，其中該第一主動元件與該第二主動元件與該畫素單元所對應之該掃瞄配線與該資料配線電性連接，而該第三主動元件適於藉由下一條掃瞄配線開啟及關閉；以及
- 一電容器，該電容器藉由該第三主動元件與該第二畫素電極電性連接。

12. 如申請專利範圍第 11 項所述之多域垂直配向式液晶顯示面板，其中該電容器包括：

- 一第一電極；以及
- 一第二電極，配置於該第一電極下方，其中該第一電極、該第一畫素電極以及該第二畫素電極之材質相同，而該第二電極與該資料配線之材質相同。

13. 如申請專利範圍第 11 項所述之多域垂直配向式液晶顯示面板，其中該第一主動元件、第二主動元件與第三主動元件包括薄膜電晶體。

14. 如申請專利範圍第 1 項所述之多域垂直配向式液晶顯示面板，其中每一該些畫素單元包括：

一第一主動元件，與該畫素單元所對應之該掃瞄配線電性連接；

一第一畫素電極，與該第一主動元件電性連接，且該第一畫素電極的位置係對應至該第一領域組的位置；

一第二主動元件，與該畫素單元所對應之該資料配線以及下一條掃瞄配線電性連接，且該第二主動元件適於被下一條掃瞄配線開啟或關閉；以及

一第二畫素電極，電性連接於該第一主動元件與該第二主動元件之間，且該第二畫素電極係對應至該第二領域組的位置。

15. 一種多域垂直配向式液晶顯示面板，包括：

一主動元件陣列基板，具有多數個畫素單元；

一對向基板，具有一共用電極層；以及

一液晶層，配置於該主動元件陣列基板與該對向基板之間，

其中在每一該些畫素單元上之該液晶層係劃分出一第一領域組 (domain set) 與一第二領域組，且該第一領域組與該第二領域組均包括所有種類的領域 (domain)，每一該些畫素單元包括：

一主動元件；以及

一畫素電極，與該主動元件電性連接，該畫素電極具有多數個無鋸齒邊緣狹縫 (non-jagged slit) 與多數個鋸齒邊緣狹縫 (jagged slit)，其中該些無鋸齒邊

緣狹縫的位置係對應至該第一領域組的位置，而該些鋸齒邊緣狹縫的位置係對應至該第二領域組的位置。

16. 如申請專利範圍第15項所述之多域垂直配向式液晶顯示面板，其中該主動元件包括一薄膜電晶體。