

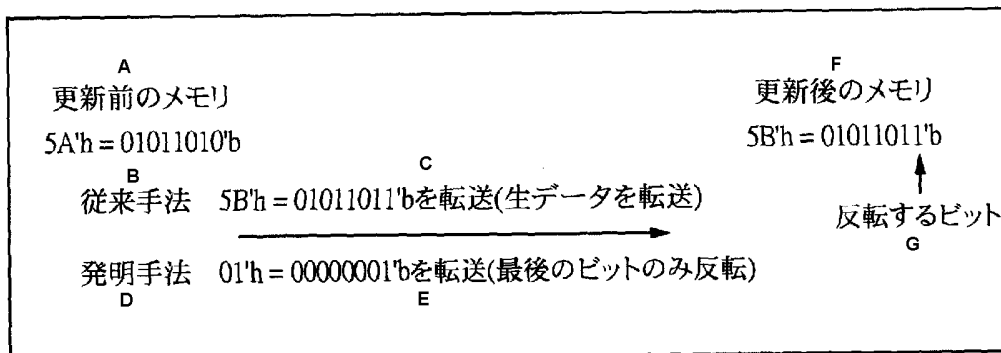


- (51) 国際特許分類⁷: G05F 3/06, G06F 3/08, 13/16, 13/38, G06K 17/00, G06F 12/00
- (21) 国際出願番号: PCT/JP2004/014228
- (22) 国際出願日: 2004年9月29日 (29.09.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 株式会社ルネサステクノロジ (RENESAS TECHNOLOGY CORP.) [JP/JP]; 〒1006334 東京都千代田区丸の内二丁目4番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 鈴木 慎一 (SUZUKI, Shinichi) [JP/JP]; 〒1006334 東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内 Tokyo (JP).
- (74) 代理人: 筒井 大和 (TSUTSUI, Yamato); 〒1600023 東京都新宿区西新宿8丁目1番1号 アゼリアビル3階 筒井国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

/ 続葉有 /

(54) Title: DATA STORAGE SYSTEM AND MEMORY CARD

(54) 発明の名称: データ記憶システムおよびメモリカード



- A.. MEMORY PRIOR TO UPDATING
B.. CONVENTIONAL PROCEDURE
C.. FORWARD 5B'h=01011011'b (FORWARD RAW DATA)
D.. INVENTIVE PROCEDURE
E.. FORWARD 01'h=00000001'b (REVERSE ONLY LAST BIT)
F.. MEMORY AFTER UPDATING
G.. BIT TO BE REVERSED

(57) Abstract: In an illustrative case of updating the memory content at a target end, which is now, for example, 5A'h, to 5B'h via data transmission from an initiator to the target, the initiator transmits, to the target, data of 01'h indicating whether an updating is to be performed per bit (a bit to be updated is "1" and a bit not to be updated is "0"). When receiving the data of 01'h, the target retrieves, from among the data of its own memory contents, and reverses the data of the bit (in this case, the last bit) corresponding to a bit to be updated, and then restores the data as reversed.

(57) 要約: 例えば、ターゲット側のメモリ内容を5A'hとして、イニシエータからターゲットに向けたデータ転送により、当該メモリ内容を5B'hに更新する場合を例とすると、イニシエータは、

/ 続葉有 /



IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

ターゲットに向けて、更新有りのビットを‘1’、更新無しのビットを‘0’とする各ビット毎の更新有無を示すデータ01'hを送信し、ターゲットは、01'hのデータを受けて、自身のメモリ内容のデータの中から更新有りのビットに該当するビット（ここでは最後のビット）のデータを反転して再格納する。

明 細 書

データ記憶システムおよびメモ리카ード

技術分野

- [0001] 本発明は、データ記憶システムおよびメモ리카ードに関し、特に、メモ리카ードを代表とするストレージ機器とこれに対してデータを読み書きするイニシエータとを含めたデータ記憶システムに適用して有効な技術に関するものである。

背景技術

- [0002] 本発明者が検討したところによれば、データ記憶システムの技術に関しては、以下のような技術が考えられる。
- [0003] 例えば、SD(Secure Digital)メモ리카ードやメモリースティック(登録商標)などの各種メモ리카ード規格、USB(Universal Serial Bus)やIEEE(the Institute of Electrical and Electronics Engineers)1394などのネットワーク型の通信形態をとるシリアルバス規格、及びATA(AT Attachment)やSCSI(Small Computer System Interface)などのストレージ関連規格では、バス上のデータ転送は、特に最適化されない生のデータを用いて行われる。
- [0004] すなわち、例えば図6に示すようなデータ転送となる。図6は、本発明の前提として検討した従来技術のデータ記憶システムにおいて、そのデータ転送方式の一例を説明する図であり、(a)はシステム構成の簡略図、(b)は動作フロー図である。図6では、データ送信側をイニシエータ60、受信側をターゲット61とし、イニシエータ60が、ターゲット61の5A'h(16進数で「5A」、以降同様の表記を用いる)の値を持つメモリ空間のN番地(Nは0以上の整数)に1バイトのデータA(=5B'h)を書き込む場合を例としている。この場合、下記(1)～(6)のような処理が行われる。
- [0005] (1)イニシエータ60は、ターゲット61に書き込み先頭アドレス(=N)と書き込みサイズ(=1バイト)を設定し、ライトコマンドを送信する。
- [0006] (2)ターゲット61は、イニシエータ60からライトコマンドを受信すると、その内容を解析し、書き込みアドレスとサイズを抽出する。
- [0007] (3)抽出後、ターゲット61は、イニシエータ60からのデータ受信の準備をする。

- [0008] (4) イニシエータ60は、ターゲット61に生のデータA(=5B'h)を送信する。
- [0009] (5) ターゲット61は、イニシエータ60からデータAを受信する。
- [0010] (6) ターゲット61は、自身の対応するメモリ空間(ここではN番地からの1バイト分)をデータAに更新する。

発明の開示

発明が解決しようとする課題

- [0011] ところで、前記のようなデータ記憶システムの技術について、本発明者が検討した結果、以下のようなことが明らかとなった。
- [0012] 例えば、図6で述べたようなデータ転送方式においては、イニシエータとターゲットとの間で生のデータが転送されるため、特に、対応するアドレスのデータ内容の変化が転送前と転送後で少ない場合に、例えば、以下のような問題が発生する。
- [0013] (1) ターゲット側で、受信データを自身のメモリやレジスタに書き込み更新する場合、全て上書きを行うと電力と時間を無駄に消費する。また、データバスにおいて、‘H’および‘L’の論理信号が高頻度で変化するため、ノイズや無駄な電力が発生する。
- [0014] (2) そこで、ターゲット側で、更新するビットのみに着目してデータ更新を行う方法が考えられるが、その更新するビットの検出に手間を要す。すなわち、データ更新は、更新が必要なビットのみを反転する方法を用いると効率が向上する。しかし、その方法を適用した場合、生データを基に反転するビットを検出する際に、更新前のメモリの内容と生データの内容を比較する必要があり効率が低下する。
- [0015] (3) 一般に、メモリへのアクセスは、デバイスドライバなどのシステムソフトウェアで行う場合が多い。システムソフトウェアは、アセンブラ言語やC言語などビット演算に適した言語で作成されるので、生データを扱うのは効率が良くない。
- [0016] そこで、本発明の目的は、データを記憶する際の時間的な効率を向上させることが可能なデータ記憶システムおよびメモリカードを提供することにある。
- [0017] また、本発明の他の目的は、データを記憶する際に省電力化を可能にするデータ記憶システムおよびメモリカードを提供することにある。
- [0018] 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

課題を解決するための手段

- [0019] 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。
- [0020] 本発明によるデータ記憶システムは、データの反転が必要な場合とデータの保持が必要な場合とでそれぞれ異なる信号レベルを備えた第1データを送信するイニシエータと、予め第2データが記憶され、第1データを受信し、第1データの前記信号レベルに基づいて第2データを反転または保持することで第2データを更新するターゲットとを有するものである。
- [0021] すなわち、ターゲットのメモリ等を更新する際に、従来技術のようにターゲットに向けて生データを送信することで更新を行うのではなく、ターゲットのメモリ等に既に記憶されているデータを反転するか否かの情報を送信することで更新を行う。これによって、ターゲットのメモリ等において、例えば、‘H’データを‘H’データに、または‘L’データを‘L’データに上書き更新するような処理を低減でき、書き込み時間の効率化や書き込み電力の効率化を図ることが可能になる。
- [0022] ここで、前記ターゲットとしては、例えば、ストレージ機器などが挙げられる。
- [0023] また、本発明によるデータ記憶システムは、データを送信するイニシエータと、前記送信したデータを受信するターゲットとを有するものである。そして、イニシエータは、ターゲットに記憶されている複数ビットの第2データに対して、反転が必要となるビットと反転が不必要となるビットをそれぞれ第1の信号レベルと第2の信号レベルに対応させた複数ビットの第1データを形成し、この複数ビットの第1データを前記ターゲットに向けて送信するものとなっている。一方、ターゲットは、複数ビットの第1データを受信し、この受信した複数ビットの第1データの中から第1の信号レベルに該当するビットを検出し、複数ビットの第2データに対して、当該検出したビットに対応するビットのデータを反転することで第2データの記憶を更新するものとなっている。
- [0024] すなわち、イニシエータからターゲットのメモリ等に向けて、例えば、1バイトのデータを書き込むような場合、その1バイト中の8ビットの中で第1の信号レベルとなっているビットがあった場合に、そのビットに対応するメモリ等内のビットのデータを反転し、メモリ等のデータの更新を行う。

- [0025] ここで、前記ターゲットでは、例えば、ターゲットが備えたコンピュータを用いてシステムソフトウェアの処理が行われ、このシステムソフトウェアの処理は、複数ビットの第1データに対し、それぞれのビットの信号レベルを判定するステップと、この判定したビットの信号レベルが第1の信号レベルであった場合に限り、複数ビットの第2データの中から当該判定したビットに対応するビットのデータを読み出し、この読み出したデータを反転して書き戻しを行うステップとを含むものとなっている。
- [0026] すなわち、デバイスドライバ等のシステムソフトウェアの処理によって、ターゲットで受信したデータの信号レベルを判定して、この判定結果に基づいてメモリ等への書き込みを制御する機能を実現させる。
- [0027] また、本発明によるメモリカードは、イニシエータから、書き込みアドレスを含むコマンドと、データの反転または保持に対応してそれぞれ異なる信号レベルが割り当てられたデータとが入力された際に、前記書き込みアドレスに記憶されているデータを、前記入力されたデータの信号レベルに基づいて反転または保持することで、前記書き込みアドレスに記憶されているデータの更新を行うものである。
- [0028] ここで、メモリカードとしては、例えば、SDメモリカードまたはMMCカードなどが挙げられる。この場合、前記コマンドとして、このようなメモリカードが一般的に備えているブロックまたは複数ブロックへの書き込みコマンドと同様なプロトコルを用いて、新たにブロックまたは複数ブロックへの書き込みコマンドを設けるとよい。

発明の効果

- [0029] 本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。
- [0030] イニシエータからターゲットに向けて、ターゲットのメモリ等のデータを反転する場合と保持する場合とでそれぞれ異なる信号レベルを備えたデータを転送することで、データを記憶する際の時間的な効率を向上させることが可能になる。さらに、データを記憶する際に省電力化を図ることが可能になる。

図面の簡単な説明

- [0031] [図1]本発明の一実施の形態によるデータ記憶システムにおいて、その構成の一例を示すシステム概略図である。

[図2]本発明の一実施の形態によるデータ記憶システムにおいて、イニシエータとターゲットとの間のデータ転送方式を従来技術と比較して説明するための概念図である。

[図3]本発明の一実施の形態によるデータ記憶システムにおいて、その動作の一例を示す図であり、(a)はシステム構成の簡略図、(b)は動作フロー図である。

[図4]本発明の一実施の形態によるデータ記憶システムにおいて、従来技術のデータ転送方式を用いた場合と本発明のデータ転送方式を用いた場合とで、ターゲットのシステムソフトウェア処理を対比する図であり、(a)は従来技術を用いた場合の処理フローの一例、(b)は本発明を用いた場合の処理フローの一例である。

[図5]本発明の一実施の形態のデータ記憶システムにおいて、ターゲットにメモ리카ードを用いる場合に定義されるメモ리카ードのコマンド仕様の一例を示す説明図であり、(a)は、CMD60の仕様例、(b)は、CMD61の仕様例を示すものである。

[図6]本発明の前提として検討した従来技術のデータ記憶システムにおいて、そのデータ転送方式の一例を説明する図であり、(a)はシステム構成の簡略図、(b)は動作フロー図である。

発明を実施するための最良の形態

[0032] 以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

[0033] 図1は、本発明の一実施の形態によるデータ記憶システムにおいて、その構成の一例を示すシステム概略図である。図1に示すデータ記憶システムは、データを送信するイニシエータ10と、データを受信するターゲット11から構成され、イニシエータ10とターゲット11との間が通信ネットワーク12で接続されている。イニシエータ10およびターゲット11としては、例えば、メモ리카ードホスト機器、USB機器、またはIEEE1394機器などが挙げられる。

[0034] イニシエータ10およびターゲット11は、それぞれ同様な構成となっており、例えば、アプリケーション13aと、ファイルシステム13bと、デバイスドライバ13cと、インタフェースコントローラ13dと、メモリおよび／またはレジスタ等を備えた記憶部13eとを含むも

のとなっている。

- [0035] アプリケーション13aは、例えば、フォルダやファイルの操作を行う機能を備えたエクスプローラや、音楽データの再生機能等を備えたオーディオプレーヤーなどといったソフトウェアである。ファイルシステム13bは、例えば、アプリケーション13aによって処理が可能なように、デバイスドライバ13cを介して入出力したデータをファイルに変換するシステムソフトウェアである。具体例としては、FAT16やFAT32などのFAT(File Allocation Table)準拠のもの等が挙げられる。デバイスドライバ13cは、インタフェースコントローラ13dの制御や、トランザクションおよびコマンドシーケンスの管理などを行うソフトウェアである。
- [0036] なお、図1には示していないが、イニシエータ10およびターゲット11は、例えば、マイクロプロセッサ等のコンピュータを備えており、これによって前述したようなソフトウェアが実行される。また、前述したようなソフトウェアは、イニシエータ10およびターゲット11がPC(Personal Computer)等の場合、ファイルシステムを含むOSと、アプリケーションと、デバイスドライバといった構成でもよい。
- [0037] インタフェースコントローラ13dは、イニシエータ10とターゲット11との間を接続した通信ネットワーク12を介して、コマンド送信、レスポンス受信、データ送受信などを行うハードウェアである。通信ネットワーク12は、例えば、メモ리카ードへの配線ライン、USBケーブル、IEEE1394ケーブルなどが挙げられ、通信ネットワーク12上では、電氣的信号によりデータ転送が行われる。記憶部13eのメモリは、例えば、ファイルやシステムに必要なデータが格納され、レジスタは、例えば、機器の動作制御など特定の用途等に使用される。
- [0038] また、イニシエータ10とターゲット11との間のデータ転送は、必ずしも有線の通信ネットワークを用いて行う必要はなく、例えば、インタフェースコントローラ13dを無線コントローラとして、無線によるデータ転送であってもよい。
- [0039] このようなシステム構成において、本発明の特徴は、デバイスドライバ13cおよびインタフェースコントローラ13dに新たな機能を持たせることで、図2に示すような新たなデータ転送方式に対応することにある。図2は、本発明の一実施の形態によるデータ記憶システムにおいて、イニシエータとターゲットとの間のデータ転送方式を従来技

術と比較して説明するための概念図である。

- [0040] 図2においては、例えば、ターゲット側のメモリ内容を5A'hとして、イニシエータからターゲットに向けたデータ転送により、当該メモリ内容を5B'hに更新する場合を想定している。まず、従来技術においては、イニシエータからターゲットに向けて生のデータである5B'h(2進数で「01011011」)が転送され、イニシエータ側のメモリ内容が5B'hに上書き格納される。
- [0041] 一方、本発明においては、イニシエータからターゲットに向けて、各ビット毎の更新有無を示すデータが転送される。すなわち、図2において、更新有りのビットに‘1’(‘H’レベル)を、更新無しのビットに‘0’(‘L’レベル)を設定した場合、最後のビットのみが更新有りとなるので01'hというデータを転送している。そして、ターゲット側は、01'hのデータを受けて、自身のメモリ内容のデータの中から更新有りのビットに該当するビット(ここでは最後のビット)のデータを反転して再格納する。
- [0042] 通常、SDメモ리카ード、メモリースティックなどに対する各種メモ리카ード規格、USB、IEEE1394などネットワーク型の通信形態をとるシリアルバス規格、及びATAやSCSIなどのストレージ規格では、データはメモリやレジスタに割り当てられたアドレスと1対1に対応付けられる。また、メモリやレジスタへのアクセスは、ビットマップイメージで処理される。
- [0043] そこで、データをビットマップイメージで考え、データ転送により更新する(反転する)ビットを‘1’に、そのままの値を保持するビットを‘0’となるように変更する。そして、ターゲットに対して、更新する(反転する)ビット情報を持つデータを転送する。これによって、データ内容の変更が少ない場合には、メモリやレジスタの値のビット単位での更新が容易となり、データ更新の効率化などを図ることが可能になる。すなわち、具体的には、例えば次のような効果を得ることができる。
- [0044] (1)受信データを自身のメモリやレジスタに書き込み更新する場合、更新が必要なビットの検出が容易かつ効率的になり高速に処理できる。更に、書き込み更新に際し、更新が必要なビットのみに書き込みを行えばよい。したがって、例えば更新が必要なビットが少ない状況においては、全てのビットを上書き更新する場合に比べて書き込み時間を短縮でき、書き込みに伴う電力も節約できる。

- [0045] (2) データバスにおいて、論理信号が変化する頻度を低くできるため、ノイズや無駄な電力の発生を抑えられる。
- [0046] (3) ビット演算に適したデータを受信するため、システムソフトウェアでの処理を効率的に行える。
- [0047] (4) 受信データを書き込み更新する時間が短縮され、この時間を製品の他機能(マルチメディアデータのデコード等)に割り当てることができる。
- [0048] (5) イニシエータとターゲットを含むシステム全体として、省電力化を図ることが可能になる。また、システムの開発期間(特に、ソフトウェア)が短縮できる。
- [0049] なお、このような効果は、転送するデータ内で更新する箇所が少ないほど大きくなる。一般に、文章などを更新し保存する場合は、更新する部分は少ない。それゆえ、USBフラッシュメモリ、ATA接続などのハードディスクといったデータの保存を目的としたストレージ機器などに適用して特に有益なものとなる。
- [0050] また、これに限らず、本発明は、転送するデータとメモリ/レジスタの対応するアドレスが1対1に対応付けられる製品全てに適用可能である。特に、ファイルシステムのシステム領域の更新は、セクタ単位(512バイト等)で行われ、更新する部分は2〜3バイト程度とわずかであり、また、前述した1対1の対応関係を備えている。したがって、このようなファイルシステムを持つ製品に適用した場合に効果が大きくなる。
- [0051] つぎに、これまでに説明したようなデータ転送方式を用いたデータ記憶システム全体としての動作の一例を図3を用いて説明する。図3は、本発明の一実施の形態によるデータ記憶システムにおいて、その動作の一例を示す図であり、(a)はシステム構成の簡略図、(b)は動作フロー図である。
- [0052] 図3(a)、(b)においては、イニシエータ30が、ターゲット31における $5A'h$ の値を持つメモリ空間のN番地(Nは0以上の整数)に1バイトのデータA($=5B'h$)を書き込む場合を想定している。以下、図3(b)中の番号に対応させて動作の説明を行う。
- [0053] (1) イニシエータ30は、ターゲット31に対して、書き込み先頭アドレス($=N$)と書き込みサイズ($=1$)を設定し、ライトコマンドを送信する。
- [0054] (2) ターゲット31は、イニシエータ30からライトコマンドを受信すると、その内容を解析し、書き込みアドレスとサイズを抽出する。

- [0055] (3)抽出後、ターゲット31は、イニシエータ30からのデータ受信準備をする。
- [0056] (4)イニシエータ30は、ターゲット31に対して、更新が必要なビットの情報を持ったデータA' (=01'h(2進数で「00000001」))を送信する。この場合、生データA (=5B'h(2進数で「01011011」))を転送する場合と比べてデータの変化('0'→'1' または '1'→'0')が少ないので、データバスのノイズが抑えられる。
- [0057] (5)ターゲット31は、イニシエータ30からデータA'を受信する。
- [0058] (6)ターゲット31は、自身の対応するメモリをデータAに更新する。このデータ更新に際しては、更新が必要なビットのみをデータ反転する方法が用いられるが、データA'自体に更新が必要なビットの情報が備わっているので容易にこの更新方法を用いることが可能になる。
- [0059] すなわち、本発明のデータ転送方式を用いることで、このような更新方法に伴うターゲット側のシステムソフトウェア処理等が、図4に示すように容易かつ効率的なものとなる。図4は、本発明の一実施の形態によるデータ記憶システムにおいて、従来技術のデータ転送方式を用いた場合と本発明のデータ転送方式を用いた場合とで、ターゲットのシステムソフトウェア処理を対比する図であり、(a)は従来技術を用いた場合の処理フローの一例、(b)は本発明を用いた場合の処理フローの一例である。
- [0060] なお、ここでは、ターゲット31のN番地の内容(=データN)を更新する場合を例として説明する。まず、従来技術においては、例えば図4(a)に示すような処理フローとなり、以下のような処理が行われる。
- [0061] S401aにおいて、ターゲット31がデータAを受信する。そしてS402aに移行する。
- [0062] S402aにおいて、N番地のデータ更新のため、ターゲット31のメモリよりデータNを取り出す。そしてS403aに移行する。
- [0063] S403aにおいて、ビット取り出し用カウンタを初期化する。そしてS404aに移行する。
- [0064] S404aにおいて、データAのIビット目を取り出し、それをA[I]とする。そしてS405aに移行する。
- [0065] S405aにおいて、データNのIビット目を取り出し、それをN[I]とする。そしてS406aに移行する。

- [0066] S406aにおいて、N[I]とA[I]が互いに異なっているかを比較する。異なっている場合は、S407aに移行し、そうでない場合は、S408aへ移行する。
- [0067] S407aにおいて、比較の結果互いに異なっていれば、ターゲットのメモリにおけるN番地のIビット目に該当するデータを反転する。そしてS408aに移行する。
- [0068] S408aにおいて、ビット取り出し用カウンタが有効か否かを判定する。有効ならばS409aに移行し、そうでない場合は終了する。
- [0069] S409aにおいて、ビット取り出し用カウンタが有効であれば、それを1増やす。そして、S404aに移行し、処理を繰り返す。
- [0070] 一方、本発明においては、例えば図4(b)に示すような処理フローとなり、以下のような処理が行われる。
- [0071] S401bにおいて、ターゲット31はデータA'を受信する。そして、S403bに移行する。
- [0072] S403bにおいて、ビット取り出し用カウンタを初期化する。そして、S404bに移行する。
- [0073] S404bにおいて、データA'のIビット目を取り出し、それをA'[I]とする。そして、S406bに移行する。
- [0074] S406bにおいて、A'[I]が'1'であるか否かを判定する。そうである場合はS407bに移行し、そうでない場合はS408bに移行する。
- [0075] S407bにおいて、判定の結果'1'であれば、ターゲット31のメモリにおけるN番地のIビット目に該当するデータを反転する。そして、S408bに移行する。
- [0076] S408bにおいて、ビット取り出し用カウンタが有効か否かを判定する。有効である場合はS409bに移行し、そうでない場合は終了する。
- [0077] S409bにおいて、ビット取り出し用カウンタが有効であれば、それを1増やす。そして、S404bに移行し、処理を繰り返す。
- [0078] このように、本発明のデータ転送方式を用いることで、従来技術と比較して、S402aのデータNを取り出す処理とS405aのデータNのIビット目を取り出す処理を省略することができる。これによって、システムソフトウェアの処理およびこのソフトウェア処理に伴うハードウェア処理が容易かつ効率的となる。

- [0079] つぎに、これまでに述べたようなデータ転送方式を、例えば、SDメモ리카ードまたはMMC (MultiMediaCard (登録商標)) カードといったメモ리카ードをターゲットとするカードシステムへ適用する例を説明する。
- [0080] SDメモ리카ード規格またはMMCカード規格では、ブロックへの書き込みコマンドとしてCMD24(=WRITE_BLOCK)、複数ブロックへの書き込みコマンドとしてCMD25(=WRITE_MULTIPLE_BLOCK)が定義されている。そこで、本発明のデータ転送方式を適用した書き込みコマンドとして、SDメモ리카ード規格またはMMCカード規格で予約されているコマンドを使用する。
- [0081] つまり、ブロックへの書き込みコマンドとして、例えば、CMD60(=DIFFERENTIAL_WRITE_BLOCK)を、複数ブロックへの書き込みコマンドとして、例えば、CMD61(DIFFERENTIAL_WRITE_MULTIPLE_BLOCK)を定義する。CMD60とCMD61を使用したイニシエータおよびターゲット間の書き込み命令プロトコルは、それぞれCMD24とCMD25と全く同様とし、データ内容だけをビット反転情報を持つものに変更する。すなわち、CMD60とCMD61のコマンドフォーマットは、それぞれ図5(a), (b)のようになる。
- [0082] 図5(a), (b)は、本発明の一実施の形態のデータ記憶システムにおいて、ターゲットにメモ리카ードを用いる場合に定義されるメモ리카ードのコマンド仕様の一例を示す説明図であり、(a)は、CMD60の仕様例、(b)は、CMD61の仕様例を示すものである。
- [0083] CMD60は、図5(a)に示すように、adtc(addressed(point-to-point) data transfer commands)タイプのコマンドとなっている。このタイプでは、CMDラインから指定された特定のメモ리카ードに対してコマンドが発行され、この特定のメモ리카ードがレスポンスを返した後に、DATラインを通してメモ리카ードに向けたデータ転送が行われる。このデータ転送により、メモ리카ードにおいては、CMD60の発行時に引数で指定したアドレスから、SET_BLOCKLENコマンドにより指定したブロックサイズ分のデータ書き込みが行われる。そして、メモ리카ードに向けて転送されるデータは、これまでに説明したようなビット反転情報を持つデータである。
- [0084] 一方、CMD61は、図5(b)に示すように、CMD60と同様にadtcタイプのコマンドと

なっている。そして、ホストからメモ리카ードに向けたデータ転送により、メモ리카ードにおいては、CMD61の発行時に引数で指定したアドレスから、連続してデータ書き込みが行われ、STOP_TRANSMISSIONコマンドにより停止するまで複数ブロックに書き込みが行われる。そして、メモ리카ードに向けて転送されるデータは、これまでに説明したようなビット反転情報を持つデータである。

[0085] このように、SDメモ리카ードおよびMMCカードといったメモ리카ードに新たなコマンドを定義し、メモ리카ード内に、当該コマンドに対応するための機能としてコマンド判定機能や前述したようなビット反転情報を処理する機能等を設けることで、メモ리카ードのデータ転送効率を向上させることが可能となる。

[0086] 以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

産業上の利用可能性

[0087] 本発明のデータ記憶システムおよびメモ리카ードは、SDメモ리카ードおよびメモリースティックなどの各種メモ리카ードや、USBフラッシュメモリなどといったシリアル転送のストレージ機器を含むデータ記憶システムに適用して特に有益なものである。また、これらに限らず、ATA接続などのハードディスクや、SDオーディオなどのメモ리카ードホスト機器、IEEE1394で接続されたDVDドライブといった各種ストレージ機器や、更に、ストレージ機器に限らず記憶媒体を備えアドレスとデータが1対1で割り当てられた様々な機器を含むデータ記憶システムに対して広く適用可能である。

請求の範囲

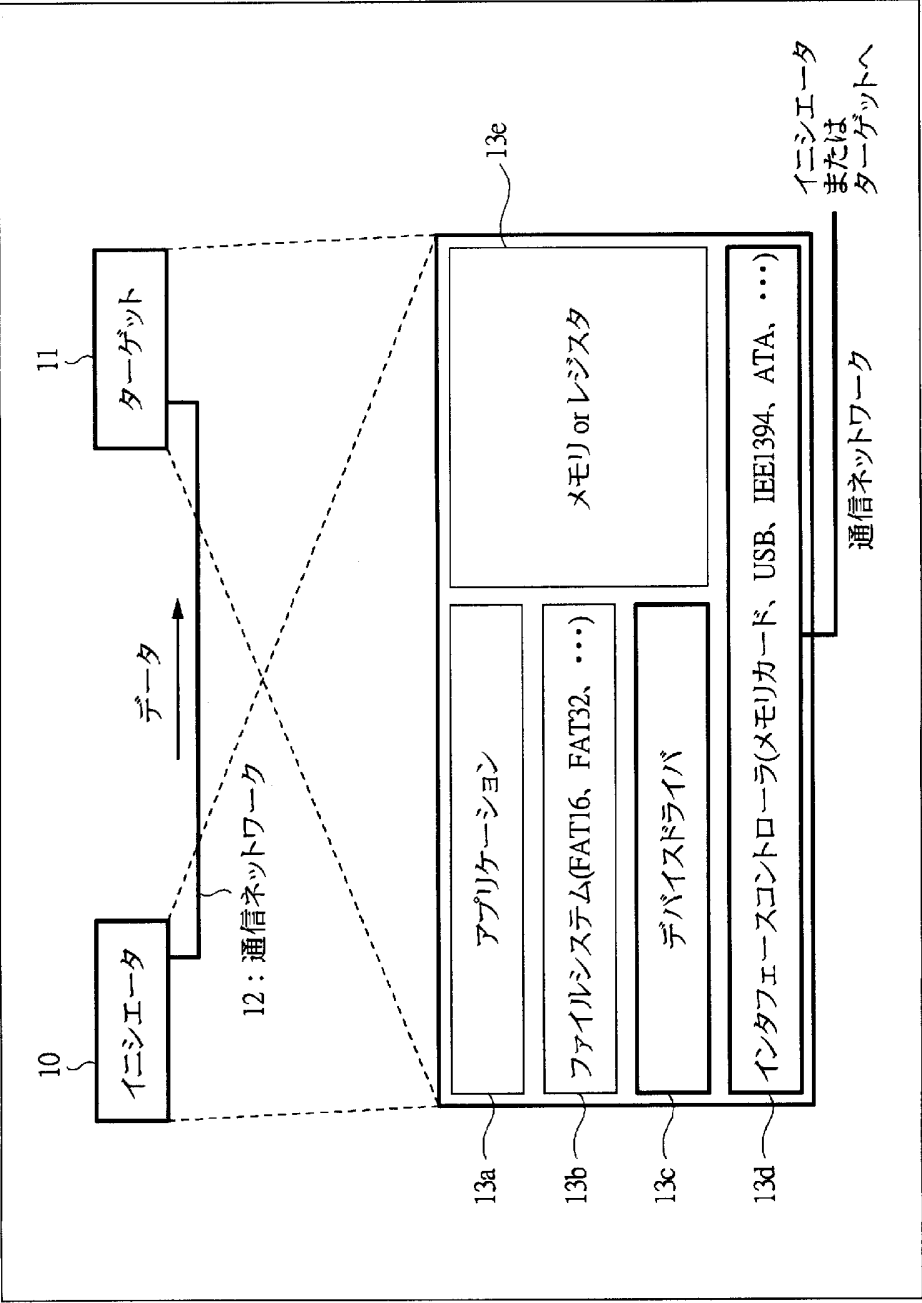
- [1] データの反転が必要な場合とデータの保持が必要な場合とでそれぞれ異なる信号レベルを備えた第1データを送信するイニシエータと、
予め第2データが記憶され、前記第1データを受信し、前記第1データの前記信号レベルに基づいて前記記憶された第2データを反転または保持することで、前記記憶された第2データを更新するターゲットとを有することを特徴とするデータ記憶システム。
- [2] 請求項1記載のデータ記憶システムにおいて、
前記ターゲットは、ストレージ機器であることを特徴とするデータ記憶システム。
- [3] データを送信するイニシエータと、前記送信したデータを受信するターゲットとを有するデータ記憶システムであって、
前記イニシエータは、前記ターゲットに記憶されている複数ビットの第2データに対して、反転が必要となるビットと反転が不必要となるビットをそれぞれ第1の信号レベルと第2の信号レベルに対応させた複数ビットの第1データを形成し、前記複数ビットの第1データを前記イニシエータに向けて送信し、
前記ターゲットは、前記複数ビットの第1データを受信し、前記受信した複数ビットの第1データの中から前記第1の信号レベルに該当するビットを検出し、前記複数ビットの第2データに対して、前記検出したビットに対応するビットのデータを反転することで前記複数ビットの第2データの記憶を更新することを特徴とするデータ記憶システム。
- [4] 請求項3記載のデータ記憶システムにおいて、
前記ターゲットでは、前記ターゲットが備えたコンピュータを用いてソフトウェアの処理が行われ、
前記ソフトウェアの処理は、
前記複数ビットの第1データに対し、それぞれのビットの信号レベルを判定するステップと、
前記判定したビットの信号レベルが第1の信号レベルであった場合に限り、前記複数ビットの第2データの中から前記判定したビットに対応するビットのデータを読み出

し、前記読み出したデータを反転して書き戻しを行うステップとを含むことを特徴とするデータ記憶システム。

- [5] 請求項3または4記載のデータ記憶システムにおいて、
前記ターゲットは、ファイルシステムを含むストレージ機器であることを特徴とするデータ記憶システム。
- [6] イニシエータから、書き込みアドレスを含むコマンドと、データの反転または保持に対応してそれぞれ異なる信号レベルが割り当てられたデータとが入力された際に、前記書き込みアドレスに記憶されているデータを、前記入力されたデータの信号レベルに基づいて反転または保持することで、前記書き込みアドレスに記憶されているデータの更新を行うことを特徴とするメモ리카ード。
- [7] 請求項6記載のメモ리카ードにおいて、
前記メモ리카ードは、SDメモ리카ードまたはMMCカードであることを特徴とするメモ리카ード。
- [8] 請求項7記載のメモ리카ードにおいて、
前記コマンドは、ブロックへの書き込みコマンドであることを特徴とするメモ리카ード。
- [9] 請求項7記載のメモ리카ードにおいて、
前記コマンドは、複数ブロックへの書き込みコマンドであることを特徴とするメモ리카ード。

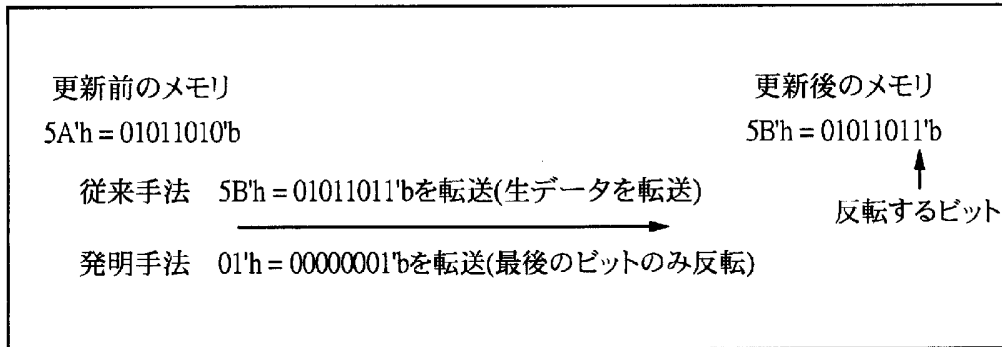
[図1]

図 1



[図2]

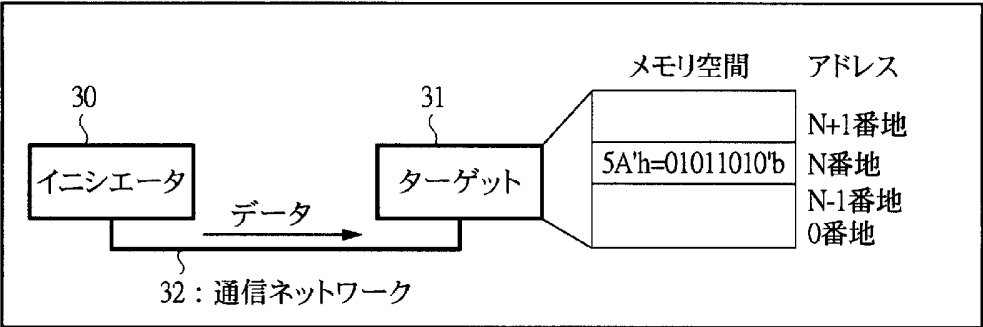
図 2



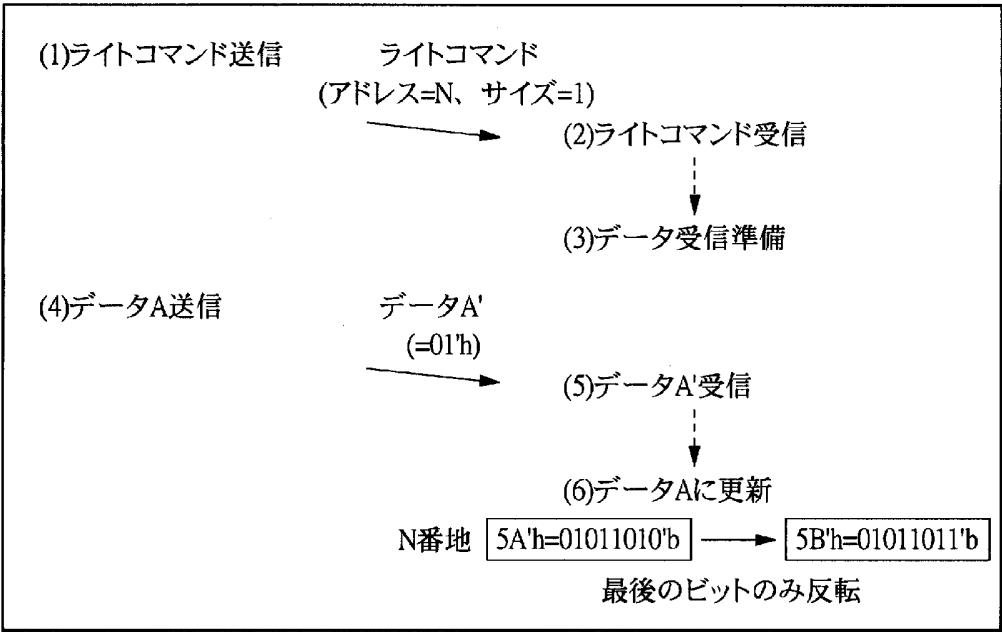
[図3]

図 3

(a)

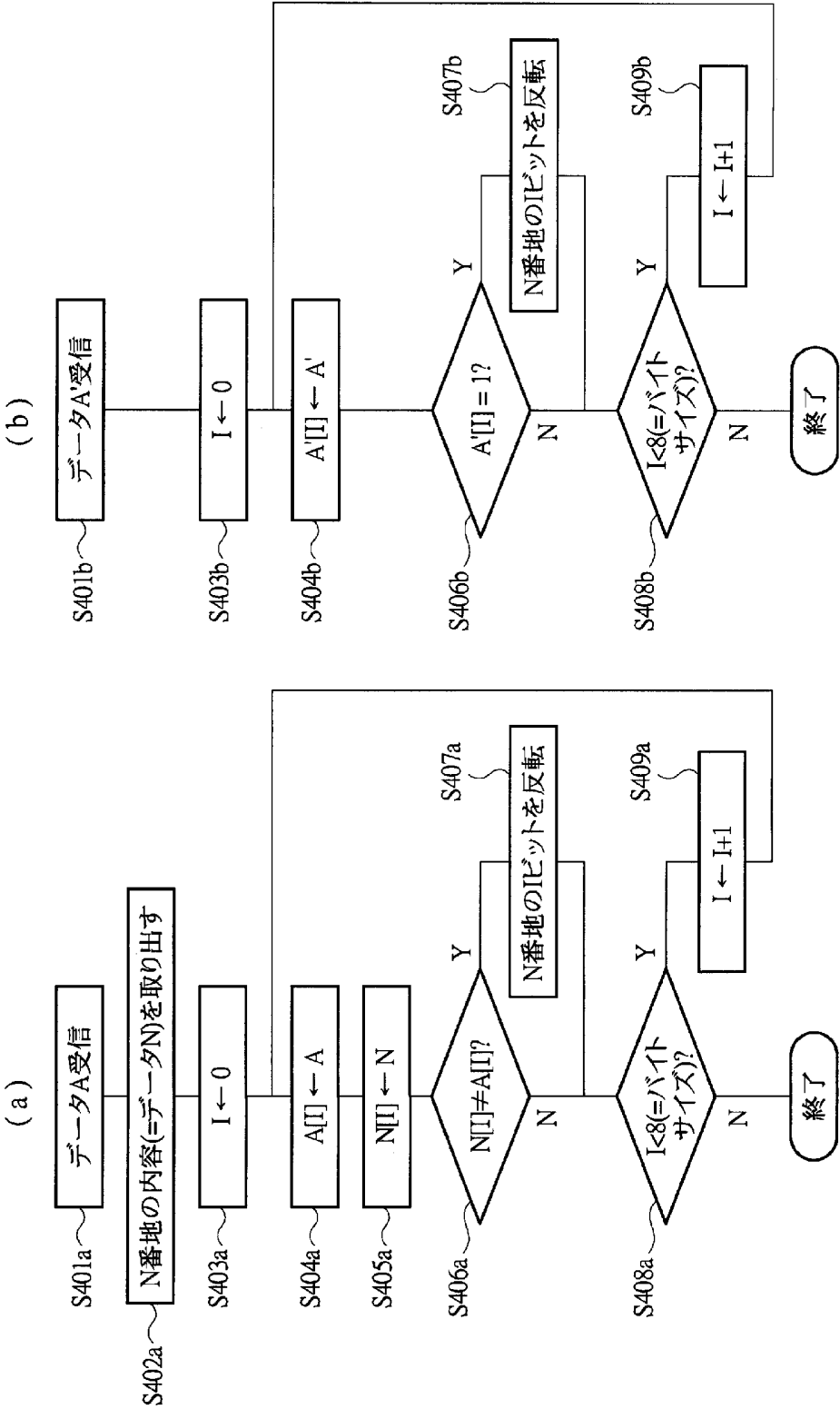


(b)



[図4]

図 4



[図5]

図 5

(a)

インデックス	タイプ	引数	レスポンス	略語	コマンド説明
CMD60	adtc	[31 : 0]データアドレス	R1	DIFFERENTIAL_ WRITE_BLOCK	ビット反転情報を持つ最適化されたデータを、SET_BLOCKLENコマンドにより指定したブロックサイズだけホストからカードに転送する

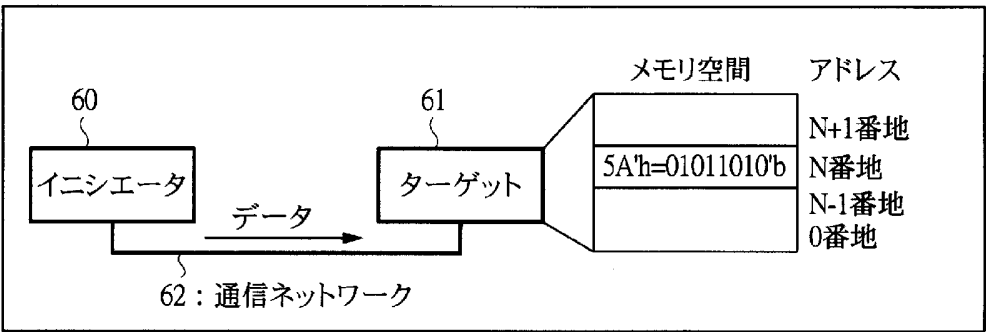
(b)

インデックス	タイプ	引数	レスポンス	略語	コマンド説明
CMD61	adtc	[31 : 0]データアドレス	R1	DIFFERENTIAL_ WRITE_ MULTIPLE _BLOCK	ビット反転情報を持つ最適化されたデータを、STOP_TRANSMISSIONコマンドにより停止するまで、連続的にホストからカードに転送する

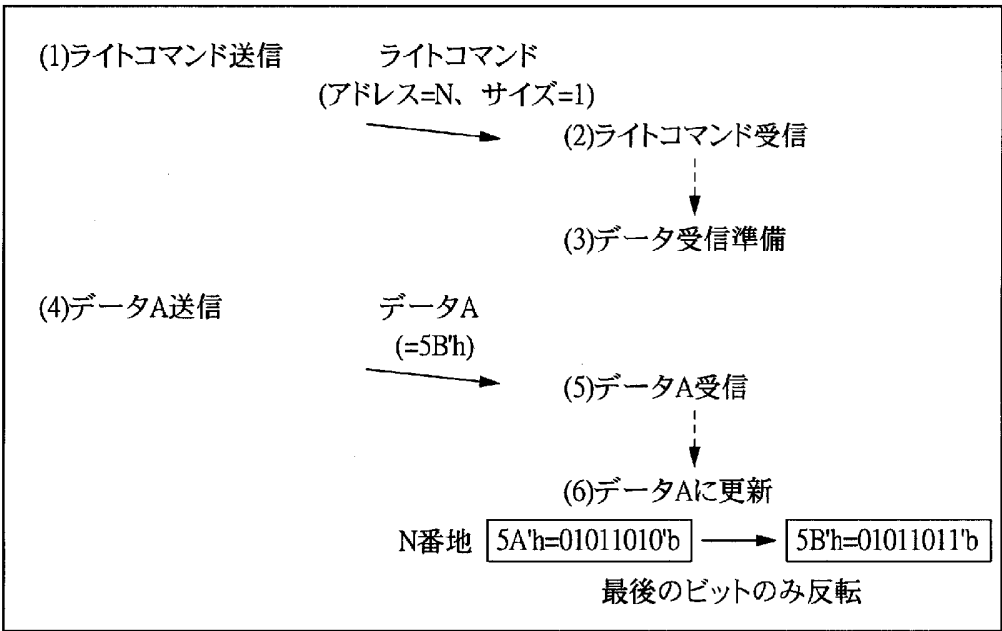
[図6]

図 6

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/014228

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ G06F3/06, G06F3/08, G06F13/16, G06F13/38, G06K17/00, G06F12/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ G06F3/06-3/08, G06F13/16-13/58, G06K17/00, G06F12/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2002-268941 A (Fujitsu Ltd.), 20 September, 2002 (20.09.02), Full text; all drawings & EP 1239594 A2 & US 2002/0125499 A1	1-9

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
08 December, 2004 (08.12.04)

Date of mailing of the international search report
11 January, 2005 (11.01.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G06F 3/06, G06F 3/08, G06F 13/16, G06F 13/38,
G06K 17/00, G06F 12/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G06F 3/06-3/08, G06F 13/16-13/58,
G06K 17/00, G06F 12/00,

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2004年
日本国登録実用新案公報 1994-2004年
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2002-268941 A (富士通株式会社) 2002.09.20, 全文, 全図, & EP 1239594 A2 & US 2002/0125499 A1	1-9

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

08.12.2004

国際調査報告の発送日

11.1.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

奥村 元宏

5E

9857

電話番号 03-3581-1101 内線 3520