(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第4896341号
(P4896341)
(45)発行日　平成24年3月14日(2012.3.14)　(24)登録日　平成24年1月6日(2012.1.6)

(51)Int.Cl.			F I		
G11C	11/15	(2006.01)	G11C	11/15	110
H01L	27/105	(2006.01)	G11C	11/15	116
H01L	21/8246	(2006.01)	H01L	27/10	447
H01L	43/08	(2006.01)	H01L	43/08	Z

請求項の数 12　(全 12 頁)

(21)出願番号　特願2002-324565 (P2002-324565)
(22)出願日　平成14年11月8日 (2002.11.8)
(65)公開番号　特開2003-281879 (P2003-281879A)
(43)公開日　平成15年10月3日 (2003.10.3)
審査請求日　平成17年2月9日 (2005.2.9)
審判番号　不服2008-23695 (P2008-23695/J1)
審判請求日　平成20年9月16日 (2008.9.16)
(31)優先権主張番号　2001-78885
(32)優先日　平成13年12月13日 (2001.12.13)
(33)優先権主張国　韓国 (KR)

(73)特許権者　390019839
三星電子株式会社
Samsung Electronics Co., Ltd.
大韓民国京畿道水原市霊通区梅灘洞４１６
416, Maetan-dong, Yeongtong-gu, Suwon-si, Gyeonggi-do, Republic of Korea
(74)代理人　100064908
弁理士　志賀　正武
(74)代理人　100089037
弁理士　渡邊　隆
(74)代理人　100108453
弁理士　村山　靖彦

最終頁に続く

(54)【発明の名称】磁気ランダムアクセスメモリ及びその作動方法

(57)【特許請求の範囲】
【請求項１】
固定層、非磁性体層、および自由層を含んでなるデータ貯蔵ユニットと、
前記自由層の両端に電気的に接続され、前記データ貯蔵ユニットにデータを入力するデータ入力手段と、前記自由層及び固定層に電気的に接続され、前記データ貯蔵ユニットに貯蔵されたデータを出力するデータ出力手段とを含み、
前記データ入力手段によって、前記自由層の両端に電流を流し、前記自由層の磁化ドメイン障壁内の磁化方向を変化させることによりデータの記録を行うことを特徴とする磁気ランダムアクセスメモリ。
【請求項２】
前記固定層及び自由層は強磁性体より構成されており、前記自由層は一つ以上の磁化ドメイン障壁を含むことを特徴とする請求項１に記載の磁気ランダムアクセスメモリ。
【請求項３】
前記データ入力手段は、
前記自由層に電流を印加して磁化方向を決定するデータ入力ラインと、
前記自由層の一端と前記データ入力ラインとの間に設けられたデータ入力選択スイッチとを含むことを特徴とする請求項２に記載の磁気ランダムアクセスメモリ。
【請求項４】
前記データ出力手段は、
前記固定層上に形成されたビットラインと、

前記自由層の下端に接続されたデータ出力選択スイッチとを含むことを特徴とする請求項２に記載の磁気ランダムアクセスメモリ。
【請求項５】
前記データ入力選択スイッチ及びデータ出力選択スイッチは、ダイオード、ＭＯＳトランジスタまたはバイポーラトランジスタであることを特徴とする請求項４に記載の磁気ランダムアクセスメモリ。
【請求項６】
固定層、非磁性体層及び自由層を含むデータ貯蔵ユニットと、
前記データ貯蔵ユニットにデータを入力するために前記自由層の両端に電気的に接続されたデータ入力手段と、
前記データ貯蔵ユニットに貯蔵されたデータを出力するために前記自由層及び固定層に電気的に接続されたデータ出力手段とを含む単位メモリ素子のマトリックス構造よりなる磁気ランダムアクセスメモリアレイにおいて、
前記データ入力手段及びデータ出力手段は、前記アレイ内において所定の単位メモリ素子を選択するための入力選択デコーダ及び出力選択デコーダと電気的に接続され、
前記データ入力手段によって、前記自由層の両端に電流を流し、前記自由層の磁化ドメイン障壁内の磁化方向を変化させることによりデータの記録を行うことを特徴とする磁気ランダムアクセスメモリアレイ。
【請求項７】
前記データ入力手段は、前記自由層に電流を印加して磁化方向を決定するデータ入力ラインと、前記自由層の一端と前記データ入力ラインとの間に設けられ、前記入力選択デコーダにより電気的に駆動されるデータ入力選択スイッチとを含み、
前記データ出力手段は、前記固定層上に形成されたビットラインと、前記自由層の下端に接続され、前記出力選択デコーダにより電気的に駆動されるデータ出力選択スイッチとを含むことを特徴とする請求項６に記載の磁気ランダムアクセスメモリアレイ。
【請求項８】
前記アレイ内には、データ貯蔵ユニットの自由層の磁化方向が固定されたリファレンスメモリ素子の配列よりなるリファレンスカラムがさらに設けられており、
前記単位メモリ素子のビットライン及び前記リファレンス素子のビットラインはコンパレータと接続されたことを特徴とする請求項７に記載の磁気ランダムアクセスメモリアレイ。
【請求項９】
固定層、非磁性体層及び自由層を含むデータ貯蔵ユニットと、前記データ貯蔵ユニットにデータを入力するために前記自由層の両端に電気的に接続されたデータ入力手段と、前記データ貯蔵ユニットに貯蔵されたデータを出力するために前記自由層及び固定層に電気的に接続されたデータ出力手段とを含む単位メモリ素子のマトリックス構造よりなるアレイ構造体と、
前記データ入力手段及びデータ出力手段と電気的に接続され、前記アレイ内において所定の単位メモリ素子を選択するための入力選択デコーダ及び出力選択デコーダとを含む磁気ランダムアクセスメモリアレイの作動方法において、
（ａ）前記入力選択デコーダにより所望の単位メモリ素子を選択し、前記データ入力手段により電流を印加してデータ貯蔵ユニットの自由層の磁化ドメイン障壁内に一定方向のスピン配列を形成してデータを貯蔵する段階と、
（ｂ）前記出力選択デコーダにより所望の単位メモリ素子と接続された出力選択スイッチを駆動し、データ出力手段によりデータ貯蔵ユニットのデータを検出する段階とを含むことを特徴とする磁気ランダムアクセスメモリアレイの作動方法。
【請求項１０】
前記データ入力手段は、前記自由層に電流を印加して磁化方向を決定するデータ入力ラインと、前記自由層の一端と前記データ入力ラインとの間に形成され、前記入力選択デコーダにより電気的に駆動されるデータ入力選択スイッチとを含み、

前記（ａ）段階は、前記入力選択デコーダによりデータ入力スイッチを駆動する段階と、
前記データ入力ラインにより前記自由層内の磁化ドメイン障壁内に一定方向のスピン配列を形成する段階とを含むことを特徴とする請求項９に記載の磁気ランダムアクセスメモリアレイの作動方法。

【請求項１１】
前記データ出力手段は、前記固定層上に形成されたビットラインと、前記自由層の下端に接続され、前記出力選択デコーダにより電気的に駆動されるデータ出力選択スイッチとを含み、
前記（ｂ）段階は、前記出力選択デコーダによりデータ出力選択スイッチを駆動する段階と、
前記データ貯蔵ユニットの固定層と自由層との間に形成された抵抗値を測定してデータを検出する段階とを含むことを特徴とする請求項１０に記載の磁気ランダムアクセスメモリアレイの作動方法。

【請求項１２】
前記アレイ内にデータ貯蔵ユニットの自由層の磁化方向が固定されたリファレンスメモリユニット配列よりなるリファレンスカラムをさらに含み、前記単位メモリ素子のビットライン及び前記リファレンス素子のビットラインはコンパレータと接続され、
前記（ｂ）段階は、前記単位メモリ素子のデータ貯蔵ユニットの抵抗値と前記リファレンスメモリユニットのデータ貯蔵ユニットの固定された抵抗値との比較を通じて前記単位メモリ素子に貯蔵されたデータを出力することを特徴とする請求項１１に記載の磁気ランダムアクセスメモリアレイの作動方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は磁気ランダムアクセスメモリ（ＭＲＡＭ：Ｍａｇｎｅｔｉｃ　Ｒａｎｄｏｍ　Ａｃｃｅｓｓ　Ｍｅｍｏｒｙ）に係り、より詳細には、磁化ドメインドラッグ現象および巨大磁気抵抗（ＧＭＲ）効果、若しくはトンネル型磁気抵抗（ＴＭＲ）効果を用いて情報を記録する磁気ランダムアクセスメモリ（ＭＲＡＭ）に関する。

【０００２】

【従来の技術】

磁気ランダムアクセスメモリ（ＭＲＡＭ）は、不揮発性メモリ素子の一種であり、ナノ磁性体に特有の性質であるスピン依存伝導現象による磁気抵抗効果を利用する新しい固体磁気メモリである。

磁気ランダムアクセスメモリ（ＭＲＡＭ）では、電子のスピンの自由度が、電子伝達現象に影響することに起因して生じる巨大磁気抵抗（ＧＭＲ）効果若しくはトンネル型磁気抵抗（ＴＭＲ）効果を利用している。

【０００３】

巨大磁気抵抗（ＧＭＲ）効果とは、強磁性体／金属非磁性体／強磁性体からなる多層構造において、非磁性体を挟んで位置する両強磁性体において、スピンの向きが同じとなる場合と、スピンの向きが逆になる場合とで、金属非磁性体の抵抗が異なる現象をいう。

【０００４】

トンネル型磁気抵抗（ＴＭＲ）効果とは、強磁性体／絶縁体／強磁性体からなる多層構造において、絶縁体を挟んで位置する両強磁性体のスピンの向きが同じである場合は、スピンの向きが逆になる場合に比べて、電流の透過が容易となる現象を言う。

【０００５】

巨大磁気抵抗（ＧＭＲ）効果を用いた磁気ランダムアクセスメモリ（ＭＲＡＭ）の場合、磁化方向に応じた抵抗値の違いが相対的に小さいため、電圧値の違いを増幅できない。

すなわち、巨大磁気抵抗（ＧＭＲ）効果を用いた磁気ランダムアクセスメモリ（ＭＲＡＭ）の場合、非磁性体を挟んで位置する二つの強磁性体層のスピンの向きが互いに同一方向

になる場合の金属非磁性体の抵抗値と、互いに反対方向になる場合の金属非磁性体の抵抗値との差が比較的に小さかった。

【０００６】
さらに、ＧＭＲを採用するＭＯＳ形電界効果トランジスタ（ＭＯＳＦＥＴ）の場合、ＣＭＲ膜とセルを構成するために、ＭＯＳ形電界効果トランジスタのサイズが大きくなるという問題がある。そのため、ＴＭＲ膜を採用したＭＲＡＭの研究の方が盛んに行われている。

【０００７】
従来の磁気ランダムアクセスメモリ（ＭＲＡＭ）にデータを記録する場合、単位ＭＲＡＭセルのマトリックス構造を有するアレイ構造において所望のセルを選択するために、Ｘ方向のベクトルとＹ方向のベクトルとの和を使用していた。この方法は、アステロイド曲線（Ａｓｔｅｒｏｉｄ　Ｃｕｒｖｅ）を利用する方法であり、外部磁場の和に対する磁性薄膜の磁化方向を考慮してデータを記録していた。

【０００８】
従来の技術による磁気ランダムアクセスメモリ（ＭＲＡＭ）の場合、データ貯蔵ユニット（ＧＭＲ若しくはＴＭＲ）上で交差する電極ラインに電流を流して、スイッチング磁場を電極ラインに交差して形成させ、このスイッチング磁場によりデータ貯蔵ユニットの自由層の磁化方向を決定していた。そして、この自由層の磁化方向を情報単位として用いていた。

【０００９】
実用性を有するメモリ素子を提供する（高集積化する）ためには、メモリ素子を縮小する必要がある。この場合、自由層の磁化方向を反転させるためには、スイッチング磁場を増大させることが必要になるが、スイッチング磁場を増大させることはメモリ素子の消費電力の増大を必要とする。
そのため、メモリ素子の電力消費を最小化に対する要求がある昨今、データ貯蔵ユニットに適用することのできる物質には制限があった。
たとえば、従来の磁気ランダムアクセスメモリ（ＭＲＡＭ）の場合、消費電力を少なくするために、磁気抵抗素子の自由層には、パーマロイ（ＮｉＦｅ）が最も多く使用されている。

【００１０】
また、磁気ランダムアクセスメモリ（ＭＲＡＭ）の動作速度の増加や、チップ構造の効率良いデザインのためには、磁気抵抗を増大させる必要がある。そのためには、自由層に用いられる磁性薄膜が、強磁性特性や高い分極特性を有している必要がある。このような特性を獲得するために、ＮｉＣｏＦｅ合金、ハーフメタリック合金、マグネチックアモルファス合金などが使用される。

【００１１】
【発明が解決しようとする課題】
しかし、このような磁性物質の場合、スイッチング磁場が大きいために、従来のＭＲＡＭでは利用することが困難であった。
なぜならば、スイッチング磁場が大きくなると、電極ラインの線幅や太さを一定寸法以上に製作しなければならないので、高い集積度を持つメモリ素子には不適であるためである。

【００１２】
一方、メモリ素子のアレイにおいて、Ｘ方向及びＹ方向のベクトル和を使って情報を記録したり再生したりする場合、２つの別々の書込みソースが必要であるため、チップの構造が複雑になるという欠点がある。

【００１３】
よって、本発明は、前記従来の技術の問題点を解決するために、スイッチング磁場を形成する必要がなくて消費電力が最小化でき、構造的に簡単であるだけではなく、動作速度を高めることができ、磁化ドメインサイズに準する大きさを持つ超小型ＭＲＡＭ素子及びア

レイを提供して超小型メモリ素子を具現することを目的とする。

【００１４】

【課題を解決するための手段】

本発明は、前記目的を達成するために、固定層と、非磁性体層及び自由層を含むデータ貯蔵ユニットと、前記データ貯蔵ユニットにデータを入力するために前記自由層の両端に電気的に接続されたデータ入力手段と、前記データ貯蔵ユニットに貯蔵されたデータを出力するために前記自由層及び固定層に電気的に接続されたデータ出力手段とを含む磁気ランダムアクセスメモリを提供する。

【００１５】

本発明において、前記固定層及び自由層は強磁性体よりなり、前記自由層は一つ以上の磁化ドメイン障壁を含む。

本発明において、前記データ入力手段は、前記自由層に電流を印加して磁化方向を決定するデータ入力ラインと、前記自由層の一端と前記データ入力ラインとの間に設けられたデータ入力選択スイッチとを含み、前記データ出力手段は、前記自由層上に形成されたビットラインと、前記固定層の下端に接続されたデータ出力選択スイッチとを含むことが望ましい。

【００１６】

本発明において、前記データ入力選択スイッチ及びデータ出力選択スイッチは、ダイオード、ＭＯＳトランジスタまたはバイポーラトランジスタであることが望ましい。

また、本発明は、固定層、非磁性体層及び自由層を含むデータ貯蔵ユニットと、前記データ貯蔵ユニットにデータを入力するために前記自由層の両端に電気的に接続されたデータ入力手段と、前記データ貯蔵ユニットに貯蔵されたデータを出力するために前記自由層及び固定層に電気的に接続されたデータ出力手段とを含む単位メモリ素子のマトリックス構造よりなるＭＲＡＭアレイにおいて、前記データ入力手段及びデータ出力手段は、前記アレイ内において所定の単位メモリ素子を選択するための入力選択デコーダ及び出力選択デコーダと電気的に接続されたことを特徴とするＭＲＡＭアレイを提供する。

【００１７】

本発明において、前記データ入力手段は、前記自由層に電流を印加して磁化方向を決定するデータ入力ラインと、前記自由層の一端と前記データ入力ラインとの間に設けられ、前記入力選択デコーダにより電気的に駆動されるデータ入力選択スイッチとを含み、前記データ出力手段は、前記自由層上に形成されたビットラインと、前記固定層の下端に接続され、前記出力選択デコーダにより電気的に駆動されるデータ出力選択スイッチとを含むことが望ましい。

【００１８】

本発明において、前記アレイ内にデータ貯蔵ユニットの自由層の磁化方向が固定されたリファレンスメモリユニット配列よりなるリファレンスカラムをさらに含み、前記単位メモリ素子のビットライン及び前記リファレンス素子のビットラインはコンパレータと接続されたことが望ましい。

【００１９】

また、本発明においては、固定層、非磁性体層及び自由層を含むデータ貯蔵ユニットと、前記データ貯蔵ユニットにデータを入力するために前記自由層の両端に電気的に接続されたデータ入力手段と、前記データ貯蔵ユニットに貯蔵されたデータを出力するために前記自由層及び固定層に電気的に接続されたデータ出力手段とを含む単位メモリ素子のマトリックス構造よりなるアレイ構造体と、前記データ入力手段及びデータ出力手段と電気的に接続され、前記アレイ内において所定の単位メモリ素子を選択するための入力選択デコーダ及び出力選択デコーダとを含むＭＲＡＭアレイの作動方法において、（ａ）前記入力選択デコーダにより所望の単位メモリ素子を選択し、前記データ入力手段により電流を印加してデータ貯蔵ユニットの自由層の磁化ドメイン障壁内に一定方向のスピン配列を形成してデータを貯蔵する段階と、（ｂ）前記出力選択デコーダにより所望の単位メモリ素子と接続された出力選択スイッチを駆動し、データ出力手段によりデータ貯蔵ユニットのデー

タを検出する段階とを含むことを特徴とするＭＲＡＭアレイの作動方法を提供する。
【００２０】
本発明において、前記データ入力手段は、前記自由層に電流を印加して磁化方向を決定するデータ入力ラインと、前記自由層の一端と前記データ入力ラインとの間に形成され、前記入力選択デコーダにより電気的に駆動されるデータ入力選択スイッチとを含み、前記（ａ）段階は、前記入力選択デコーダによりデータ入力スイッチを駆動する段階と、前記データ入力ラインにより前記自由層内の磁化ドメイン障壁内に一定方向のスピン配列を形成する段階とを含むことが望ましい。
【００２１】
本発明において、前記データ出力手段は、前記自由層上に形成されたビットラインと、前記固定層の下端に接続され、前記出力選択デコーダにより電気的に駆動されるデータ出力選択スイッチとを含み、前記（ｂ）段階は、前記出力選択デコーダによりデータ出力選択スイッチを駆動する段階と、前記データ貯蔵ユニットの固定層と自由層との間に形成された抵抗値を測定してデータを検出する段階とを含むことが望ましい。
【００２２】
本発明において、前記アレイ内にデータ貯蔵ユニットの自由層の磁化方向が固定されたリファレンスメモリユニット配列よりなるリファレンスカラムをさらに含み、前記単位メモリ素子のビットライン及び前記リファレンス素子のビットラインはコンパレータと接続され、前記（ｂ）段階は、前記単位メモリ素子のデータ貯蔵ユニットの抵抗値と前記リファレンスメモリユニットのデータ貯蔵ユニットの固定された抵抗値との比較を通じて前記単位メモリ素子に貯蔵されたデータを出力することが望ましい。
【００２３】
【発明の実施の形態】
図１乃至図４を参照しながら、本発明に係る磁気ランダムアクセスメモリ素子（以下、ＭＲＡＭ素子という）に使用されるデータ貯蔵ユニットのデータ記録／再生原理を説明する。
本発明に係るＭＲＡＭ素子は、巨大磁気抵抗素子（以下、ＧＭＲ素子という）またはトンネル型磁気抵抗素子（以下、ＴＭＲ素子という）と、二つのスイッチと、電気的連結線とを含んで構成される。
ここで、ＧＭＲ素子とＴＭＲ素子とはデータ貯蔵ユニットである。二つのスイッチは、データ貯蔵ユニットへのデータの記録／再生を行うために全体のアレイ（配列）から単位セルを選択するスイッチである。すわわち、アレイ配列の中から特定のセルを選択するためのスイッチである。
電気的連絡線は、データ信号の入出力経路である。
【００２４】
本発明に係るＭＲＡＭ素子のデータ貯蔵ユニットであるＧＭＲ素子またはＴＭＲ素子（以下、これらを総称してデータ貯蔵素子という）は、固定層／非磁性体層（絶縁体層）／自由層より構成される多層構造を有している。そして、データの入出力値は、自由層のスイッチング方向に応じて変化する。
【００２５】
図１に示すように、磁化方向が一方に固定された固定層１３の上には非磁性層１５が形成されており、非磁性層１５の上には自由層１２が形成されている。
ここで、非磁性層１５は金属非磁性層または酸化物層であり、固定層１３と自由層１２とを磁気的に分離するために、前記固定層１３と自由層１２との間に形成されている。
【００２６】
自由層１２には磁化ドメイン障壁（Ｍａｇｎｅｔｉｃ　Ｄｏｍａｉｎ　Ｗａｌｌ）が形成されている。磁化ドメイン障壁は自然に形成されるものであり、磁化ドメインの幅は、形成される強磁性体の種類及び蒸着条件に応じて調節可能である。
固定層１３は、強磁性層と強磁性層の磁化方向を固定する反強磁性層とから構成される。
【００２７】

初めに、データ記録原理を説明する。
磁化ドメインの磁化方向を変更する方法は種々知られているが、代表的なものとして以下の三つがある。
（１）磁気抵抗素子の自由層に対してスイッチング磁界を印加して情報貯蔵ユニットの自由層の磁化方向を変更する。
（２）電子スピン及び磁化相互作用（Ｍａｇｎｅｔｉｚａｔｉｏｎ ｉｎｔｅｒａｃｔｉｏｎ）を利用して磁化方向を変更する。
（３）磁化ドメインに印加される電流の方向に応じて磁化方向を変更する。なお、本発明に係る磁気ランダムアクセスメモリでは、（３）の方法を利用して、磁化方向を変更している。
【００２８】
自由層１２の両側に直流または交流電流を流した場合、電流はパルス１０のように流れる。
この際、固定層１３に対応する位置にある自由層１２の磁化ドメインの磁化方向は、電流の流れる方向に応じて変化する。
この時の磁化方向１１に応じて、「０」または「１」のデータ値を指定する。
そして、前記電流を反対方向に印加すれば、図２に示すように、前記自由層１２の磁化ドメイン障壁内の磁化方向１１が反転する。この場合には、図１とは異なる「１」または「０」のデータ値を指定する。
【００２９】
すなわち、図１の場合、すなわち固定層１３の磁化方向と、自由層１２の磁化方向が同じである場合を「０」としたならば、図２の場合すなわち、固定層１３の磁化方向と自由層１２の磁化方向が異なる場合を「１」とする。
【００３０】
次に、図３及び図４を参照して、データ再生原理を説明する。本発明に係るＭＲＡＭにおけるデータ再生原理は、従来の技術ＭＲＡＭにおける再生原理とほとんど同じである。
データ貯蔵ユニットの固定層２３及び自由層２２の上下に電圧を印加して固定層２３と自由層２２との間の抵抗値を測定する。
【００３１】
ここで、図３の場合には固定層２３及び自由層２２の磁化方向が同じであり、図８の場合には固定層２３及び自由層２２の磁化方向２４，２１が互いに反対方向である。
従って、従来の磁気抵抗素子のように、図４の場合の抵抗が図３の場合の抵抗よりも大きくなる。よって、これらの抵抗値の差に基づき「１」または「０」のデータ値を読みとることで、貯蔵されたデータを認識することができる。
【００３２】
以下、図５乃至図７を参照しながら本発明に係るＭＲＡＭ素子について説明する。
図５は本発明に係るＭＲＡＭ素子の等価回路図であり、図６は図５のＡ－Ａ’線断面図であり、図７は図５のＢ－Ｂ’線断面図である。
【００３３】
本発明に係るＭＲＡＭは、データ貯蔵ユニット３１と、２つのスイッチ３２，３６と、電気的連結線とを主要部として含んで構成される。
データ貯蔵ユニット３１には、情報の記録／再生が行われる。２つのスイッチ３２，３６は、全体メモリアレイから所定のデータ貯蔵ユニット３１を選択する。電気的連結線は、前記データ貯蔵ユニット３１へのデータ信号の入出力に使用される。
【００３４】
本発明に係るＭＲＡＭは、データ貯蔵ユニット３１に対してデータの記録を行うデータ入力手段と、データ貯蔵ユニット３１からデータを再生するデータ出力手段とを備えている。
また、本発明に係るＭＲＡＭには、アレイ構造全体から所定の単位セルを選択してデータの入出力を行うために、入力選択スイッチ３６及び出力選択スイッチ３２がさらに設けら

れている。

【００３５】

前述したように、本発明に係るＭＲＡＭのデータ貯蔵ユニットには、磁気貯蔵素子としてＧＭＲまたはＴＭＲ素子が用いられている。そして、このデータ貯蔵ユニットは、固定層／非磁性体層／自由層の多層構造より構成される。

そして、データ貯蔵ユニットの自由層には、複数の磁化ドメインが形成されている。また、前述のスイッチとして、ダイオード、ＭＯＳトランジスタ、バイポーラトランジスタなど、スイッチの機能が行える各種素子が使用可能である。

【００３６】

本実施の形態では、２つのスイッチ素子が使われるが、一つは自由層に対して直列に接続され、もう一つはデータ貯蔵ユニットの自由層及び固定層に垂直方向に接続されている。

【００３７】

以下に、本発明に係るＭＲＡＭ素子の単位セルの動作について、図５を参照しながら説明する。

ＭＲＡＭ素子の動作は、多数の単位セル３０のマトリックス構造を有するアレイ配列の中から所望のセルを選択する動作と、選択された単位セルに所定のデータの記録／再生を行う動作とに大きく分類される。

【００３８】

データ入力に際し、一つの単位セル３０が、ＭＲＡＭ素子のアレイ配列の中から、入力選択ライン３７及びデータ入力ライン３８により選択される。そして、データ入力ライン３８から与えられるデータ情報が、データ入力選択スイッチ３６を介してデータ貯蔵ユニット３１に記録される。

前述したように、データ貯蔵ユニット３１の自由層の磁化方向は、データ入力ライン３８を流れる電流の向きに応じて決定される。この自由層の磁化方向によって「０」または「１」というデータの値が決定されるので、データのデータ貯蔵ユニット３１への記録が行われる。ここで、参照番号３９はデータ入力経路を示す。

【００３９】

次に、データ出力を説明する。貯蔵されたデータ値の出力は、出力選択ライン３３（ワードライン）とビットライン３４とによりＭＲＡＭ素子のアレイ配列の中から一つのセルを選択する。そして、選択したセルにおけるデータ貯蔵ユニット３１の固定層及び自由層の磁化方向に応じた抵抗差をセンスアンプ（Ｓ／Ａ）により読み出すことで行われる。

【００４０】

図８は、複数のＭＲＡＭ単位セルのマトリックス構造を有するアレイの等価回路図である。

この回路には、多数の単位セルを接続して形成されたカラム４１と、リファレンスカラム４２とが設けられている。

【００４１】

この回路では、初めに、カラム４１の中から所望のＭＲＡＭ単位セルを選択する。そして、選択したＭＲＡＭセルの信号と、選択したＭＲＡＭ単位セルと同じライン上に位置するリファレンスカラム４２内のリファレンスセルの信号とをコンパレータ４４により比較する。

これにより、選択されたＭＲＡＭ単位セルのデータ貯蔵ユニットに貯蔵されたデータの値、すなわち「０」、「１」を読み込む。

なお、前記リファレンスセル４３のＭＲＡＭセルの自由層は、初期のスピン方向が固定されているので、選択されたＭＲＡＭ単位セルに貯蔵されたデータ値を読み込む際に、比較基準（リファレンス）として用いられる。

【００４２】

以下、図８を参照しながら、データの入出力をより詳細に説明する。

初めに、データ入力、すなわちデータの「書込み」について説明する。

ＭＲＡＭアレイ全体から単位セルＡを選択する場合、入力選択デコーダは、単位セルＡに

接続された入力選択ライン４５に電力を与え、データ入力選択スイッチ４６をオンにする。

【００４３】

そして、入力ソース／グラウンドは、単位セルＡにデータ入力ライン４７を介して電流を流し、データ貯蔵ユニット４８の自由層の磁化ドメイン障壁内の磁化方向を決定する。

データ入力ライン４７は各単位セルの自由層の両端に電気的に接続されているので、このデータ入力ライン４７を流れる電流の向きに応じて自由層のスピン配列方向、すなわち、磁化方向が決定される。

そして、自由層の磁化方向と、データ貯蔵ユニット４８の固定層の磁化方向が同じであるか、異なるかに基づいてデータ貯蔵ユニット４８にはデータが貯蔵される。

【００４４】

つづいて、データ出力過程、すなわち「読み出し」過程を以下に説明する。出力選択デコーダからＭＲＡＭ単位セルＡと接続された出力選択ライン４９、すなわちワードラインに電源を印加する。

すなわち、所望のＭＲＡＭ単位セルＡを、図８の出力選択ライン４９により選択して、データ出力選択スイッチ５０をオンにする。

そして、ビットライン５１に電源を印加してデータ貯蔵ユニット４８の自由層及び固定層の間の抵抗値を読み出す。

【００４５】

本実施の形態では、ＭＲＡＭ単位セルと同じ構造を有するリファレンスセルが設けられている。このリファレンスセルは、その自由層の磁化方向、すなわちスピン配列方向が固定されている。

すなわち、所望のＭＲＡＭ単位セルを選択する際に、選択したＭＲＡＭ単位セルと同じラインに形成されたリファレンスカラム４２のリファレンスセルも同時に選択し、選択したＭＲＡＭ単位セルにおける抵抗値と共に、そのリファレンスセルにおける抵抗値も読み出す。

【００４６】

そして、ＭＲＡＭ単位セルの抵抗値とリファレンスセルの抵抗値とをコンパレータ４４により比較する。なお、このコンパレータ４４は通常のＭＲＡＭ単位セルのビットライン及びリファレンスカラム４２の各リファレンスセルのビットラインに接続されている。

【００４７】

すなわち、図８に示すように、ＭＲＡＭ単位セルＡのデータ値を読み出す段階では、常にリファレンスカラム４２の同じ出力グラウンドを共有するリファレンスセルＢも共に選択されて相互間の抵抗差をコンパレータ４４により比較する。前記リファレンスセルＢの自由層はその磁化方向が常に固定されており、このような抵抗値の比較により、単位セルＡに貯蔵されたデータ値が「０」であるか、それとも「１」であるかが区別される。

【００４８】

【発明の効果】

以上述べたように、本発明によれば、スイッチング磁場を用いた従来の技術の問題点を解決し、低い駆動電源にて高い分極特性を持つ磁性薄膜を使うＭＲＡＭを提供することができる。

また、極めて簡単な構造でデータ貯蔵ユニットに対してデータの書込み／読出しを行うことができるように、可能に磁化ドメインサイズに準する大きさのＭＲＡＭセルユニットを提供することにより、高集積ＭＲＡＭを具現することができる。

【図面の簡単な説明】

【図１】本発明に係るＭＲＡＭ素子のデータ入力原理を説明するための図面である。

【図２】本発明に係るＭＲＡＭ素子のデータ入力原理を説明するための図面である。

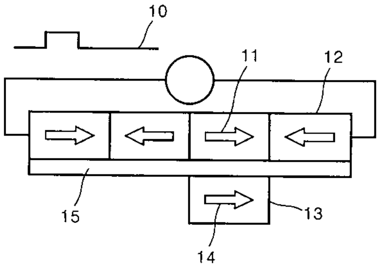
【図３】本発明に係るＭＲＡＭ素子のデータ入力原理を説明するための図面である。

【図４】本発明に係るＭＲＡＭ素子のデータ入力原理を説明するための図面である。

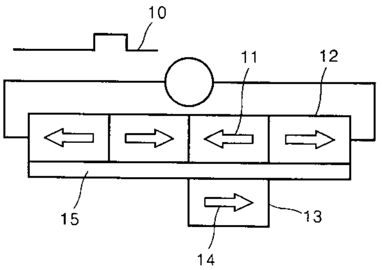
【図５】本発明に係るＭＲＡＭ単位セルの等価回路図である。

【図６】図５に示すＭＲＡＭ単位セルのＡ－Ａ’断面図である。
【図７】図５に示すＭＲＡＭ単位セルのＢ－Ｂ’断面図である。
【図８】本発明に係るＭＲＡＭアレイ構造を示す等価回路図である。
【符号の説明】
３０・・・単位セル
３１・・・データ貯蔵ユニット
３６・・・データ入力選択スイッチ
３７・・・入力選択ライン
３８・・・データ入力ライン

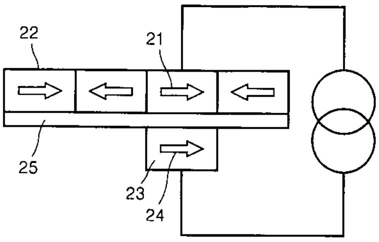
【図１】



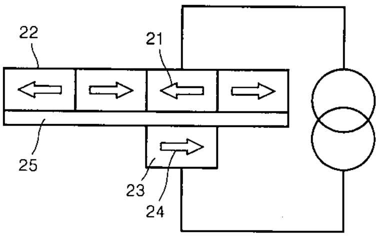
【図２】



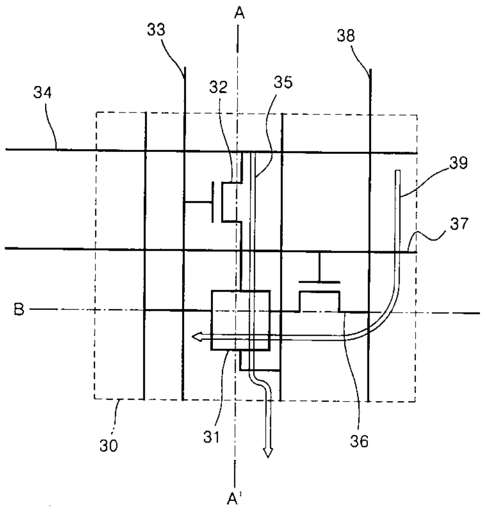
【図３】



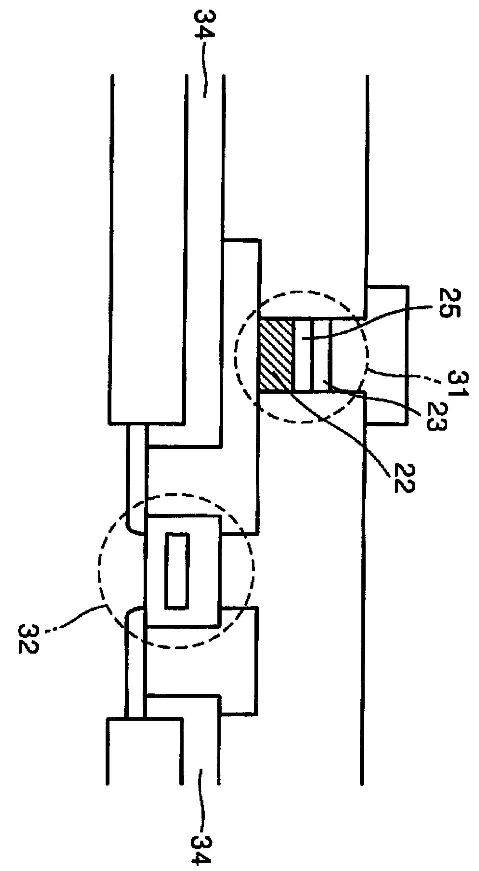
【図４】



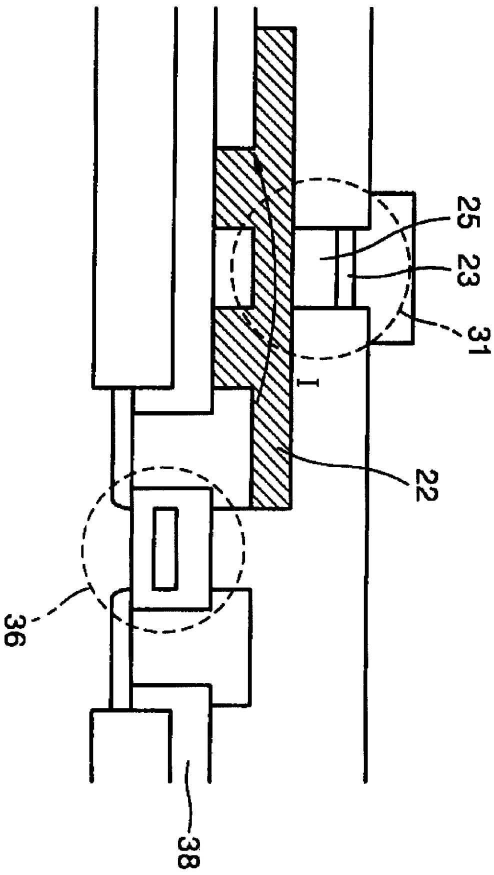
【図５】


A
33
38
34
32
35
39
37
B
B'
30
31
36
A'

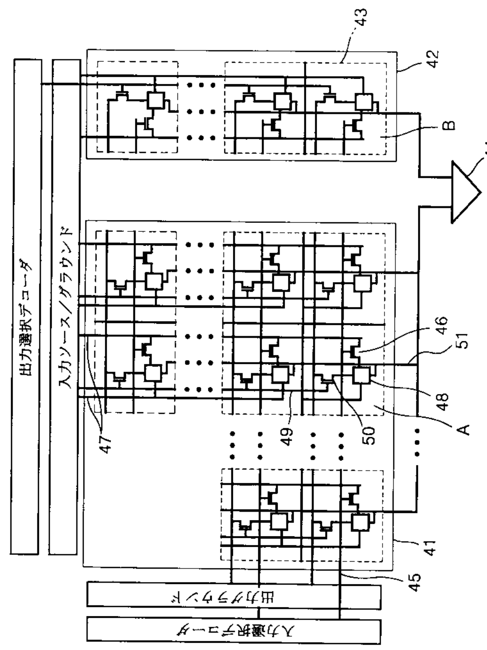
【図６】


34
25
31
23
22
32
34

【図７】


25
23
31
I
22
36
38

【図８】


43
42
B
44
出力選択デコーダ
入力ソース／グラウンド
46
51
48
A
47
49
50
41
45

フロントページの続き

(74)代理人　100110364
弁理士　実広　信哉
(72)発明者　朴　玩　濬
大韓民国　漢城市　江南区　大峙洞　６１０番地　青実アパート　１９棟　４０８号
(72)発明者　金　泰　完
大韓民国　京畿道　安養市　東安区　飛山3洞　３５４－１０番地　三湖アパート　4棟　８０８号
(72)発明者　宋　利　憲
大韓民国　京畿道　城南市　盆唐区　薮内洞　７６番地　プルンマウル　双龍アパート　５０９棟　７０３号
(72)発明者　朴　▲羊▼　珍
大韓民国　京畿道　平沢市　西井洞　８２７番地　錦湖アパート　１０１棟　１６０５号
(72)発明者　リチャード　ジェイ　ガンビーノ
アメリカ合衆国　エヌ　ワイ　１１７９０　ストニイ　ブルック　１４８　シカモア　サークル

合議体
審判長　北島　健次
審判官　小川　将之
審判官　西脇　博志

(56)参考文献　特開平０６－３２６２６３（ＪＰ，Ａ）
特開２０００－１９５２５０（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
G11C 11/15
H01L 21/8246，27/105，43/08