

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 563 065

②1 N° d'enregistrement national :

85 05720

⑤1 Int Cl⁴ : H 03 F 3/21.

①2

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 16 avril 1985.

③0 Priorité : US, 16 avril 1984, n° 600,871.

④3 Date de la mise à disposition du public de la
demande : BOPI « Brevets » n° 42 du 18 octobre 1985.

⑥0 Références à d'autres documents nationaux appa-
rentés :

⑦1 Demandeur(s) : Société dite : RAYTHEON COMPANY.
— US.

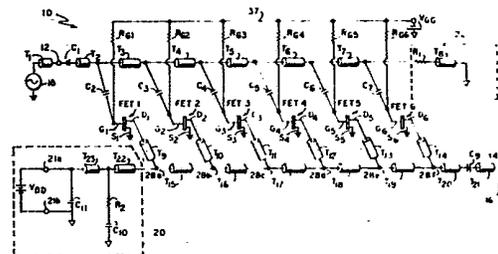
⑦2 Inventeur(s) : Yalcin Ayasli.

⑦3 Titulaire(s) :

⑦4 Mandataire(s) : Cabinet Lavoix.

⑤4 Amplificateur de puissance distribué.

⑤7 Amplificateur distribué, comportant une borne d'entrée 12 et une borne de sortie 14, caractérisé en ce qu'il comporte également plusieurs transistors FET 1-FET 6 couplés successivement, et comprenant chacun une électrode d'entrée G et une électrode de sortie D, un premier dispositif comprenant plusieurs condensateurs C₂-C₇ pour coupler chacune des électrodes d'entrée desdits plusieurs transistors avec la borne d'entrée, et un second dispositif T₉-T₂₁ pour interconnecter en cascade l'électrode de sortie de chaque transistor, avec une première extrémité couplée avec la borne de sortie.



FR 2 563 065 - A1

D

La présente invention se rapporte d'une façon générale aux amplificateurs à haute fréquence, et concerne plus particulièrement un amplificateur à haute fréquence comportant plusieurs transistors à effet de champ couplés en cascade, de manière à produire un amplificateur distribué.

Comme cela est bien connu, des amplificateurs à haute fréquence réalisés sous forme d'amplificateurs distribués comprenant plusieurs transistors à effet de champ interconnectés en cascade ont été proposés pour assurer l'amplification de signaux à haute fréquence. Un problème soulevé par ce type d'amplificateur est que, dans certaines applications, la puissance de sortie de l'amplificateur distribué est limitée à une bande déterminée d'hyperfréquence de fonctionnement.

Selon l'invention, un amplificateur distribué comporte plusieurs transistors, de préférence des transistors à effet de champ dont chacun comporte des électrodes de grille, de drain et de source et une composante réactive entre les électrodes de grille et de source. Les transistors à effet de champ avec leurs électrodes de grille interconnectées en cascade et leurs électrodes de drain interconnectées en cascade sont couplés successivement entre une borne d'entrée et une borne de sortie. Une ligne d'entrée couple successivement un signal d'entrée avec chacune des électrodes de grille. Un même nombre de condensateurs, avec chacun une capacité prédéterminée, sont couplés entre la ligne d'entrée et l'électrode de grille de chaque transistor.

Comme cela est décrit dans la demande de brevet des Etats-Unis d'Amérique n° 484 087 déposée le 11 avril 1983 au nom de la demanderesse, la puissance de sortie de l'amplificateur distribué peut être considérée comme limitée par trois contraintes.

La première contrainte est liée à l'excursion

finie de tension à haute fréquence qui peut être appliquée à une ligne de grille d'entrée sans écrêtage de la forme d'onde de tension. Cette excursion de tension à haute fréquence est limitée dans son cycle positif par la conduction directe de la grille de chacun des transistors à effet de champ et dans son cycle négatif par la tension de pincement de chacun des transistors à effet de champ. Ainsi, la puissance maximale d'un amplificateur de puissance distribué ne peut être supérieure au gain maximal multiplié par la puissance d'entrée maximale permise qui est principalement déterminée par l'excursion maximale de tension.

La seconde contrainte sur la puissance de sortie des amplificateurs distribués de la technique antérieure est la périphérie totale maximale de grille qui peut être obtenue dans une réalisation à un seul étage pour l'utilisation dans une plage particulière de fréquences de fonctionnement. Il peut être démontré que la périphérie totale de grille nw est liée à une fréquence de fonctionnement ω_0 par la relation suivante : $nw \leq K/(\omega_0^2 z_0)$ où n est le nombre total des transistors à effet de champ, w est la périphérie de grille de l'un de ces transistors à effet de champ, K est une constante qui dépend des caractéristiques du transistor à effet de champ, ω_0 est la fréquence de fonctionnement la plus élevée et z_0 est l'impédance caractéristique de la ligne de grille. Ainsi, pour une impédance caractéristique particulière de la ligne de grille et une plage particulière de fréquences de fonctionnement, la périphérie maximale de grille est limitée. Il en est ainsi car lorsque la périphérie totale de grille nw de la réalisation antérieure augmente, la charge de la ligne de grille augmente conjointement, ce qui réduit la puissance d'entrée disponible pour l'un quelconque des transistors à effet de champ, réduisant ainsi la puissance de sortie produite à la borne de sortie par les électrodes de drain de chacun

des transistors à effet de champ.

La troisième contrainte sur la puissance de sortie est liée à une désadaptation entre l'impédance de sortie réelle de chacun des transistors à effet de champ et l'impédance de sortie optimale de ces transistors à effet de champ polarisés pour une puissance de sortie maximale. L'impédance de sortie réelle de chaque transistor à effet de champ est prédéterminée par l'impédance caractéristique de la ligne de transmission de sortie tandis que l'impédance de sortie optimale d'un transistor à effet de champ polarisé pour une puissance de sortie maximale est la caractéristique de pente d'une ligne de charge qui coupe la tension maximale d'amorçage et le courant maximal de fonctionnement. En général, un transistor à effet de champ polarisé pour une puissance de sortie maximale présente une impédance de sortie optimale très supérieure à celle de la ligne de transmission de sortie.

Avec cette disposition, un diviseur de tension à haute fréquence est constitué par la combinaison de chaque condensateur de couplage et la composante réactive associée du transistor à effet de champ. Le diviseur de tension réduit la tension qui est appliquée à chacune des électrodes de grille des transistors à effet de champ, en augmentant ainsi la capacité de traitement de puissance d'entrée totale du circuit d'entrée de l'amplificateur. Par conséquent, la puissance d'entrée totale appliquée à l'amplificateur distribué peut être augmentée en fonction de la diminution du signal de tension d'entrée appliqué à chacune des électrodes de grille. Ainsi, cette disposition apporte une solution au problème posé par la limite de puissance d'entrée maximale à un transistor à effet de champ. Etant donné que le signal de tension d'entrée de chaque transistor individuel est réduite, la périphérie totale de chaque composant peut être augmentée en conséquence pour maintenir le même gain de chaque transistor à effet de champ. Dans cette disposition,

étant donné que chaque transistor reçoit un signal de tension d'entrée déterminé par le diviseur de potentiel, qui est une partie du signal de tension d'entrée appliqué à l'entrée de l'amplificateur distribué, la périphérie totale peut être augmentée sans augmenter pour autant la charge de la ligne de grille. Etant donné que la périphérie totale de grille est augmentée, la périphérie de drain de chaque transistor à effet de champ est augmentée et par conséquent, l'impédance de sortie optimale d'un transistor polarisé pour la puissance de sortie maximale est réduite en conséquence, amenant ainsi la valeur de cette impédance de sortie optimale plus près de l'impédance de sortie réelle de chaque transistor.

Selon un autre aspect de l'invention, chacun des condensateurs a une capacité prédéterminée différente qui est choisie en fonction de la composante réactive du transistor à effet de champ pour appliquer une partie prédéterminée différente du signal d'entrée à chacune des électrodes de grille. Avec cette disposition, l'excitation par le signal d'entrée de chacun des transistors à effet de champ est adaptée sélectivement en fonction des caractéristiques du transistor et des pertes associées avec la ligne de transmission de grille, assurant ainsi une excitation uniforme par le signal d'entrée de chacun des transistors qui, en plus de permettre une plus grande capacité de traitement de puissance d'entrée de chacun des transistors assure également un meilleur gain d'amplification, un meilleur rendement et facilite l'adaptation d'impédance d'entrée. Ainsi, une puissance de sortie accrue de chacun des transistors à effet de champ est obtenue avec un meilleur gain et un meilleur rendement et également avec une plus grande puissance de sortie de l'amplificateur distribué.

Selon un autre aspect de l'invention, en utilisant les condensateurs de couplage, un signal de tension de polarisation est appliqué directement à chaque électrode de

grille par une résistance de valeur relativement élevée. Dans cette disposition, la polarisation complexe généralement associée avec les conceptions antérieures est éliminée en produisant pour chaque électrode de grille des circuits séparés de haute fréquence et de polarisation continue.

Selon un autre mode encore de réalisation de l'invention, un amplificateur distribué comporte plusieurs transistors, de préférence des transistors à effet de champ comportant chacun des électrodes de grille, de drain et de source. Un premier groupe ou une première partie de ces transistors à effet de champ avec leurs électrodes de grille en cascade et leurs électrodes de drain en cascade sont couplés successivement entre une borne d'entrée et une borne de sortie pour former un premier canal et un second groupe ou une seconde partie identique de ces transistors à effet de champ avec leurs électrodes de grille en cascade et leurs électrodes de drain en cascade sont couplés successivement entre la borne d'entrée et la borne de sortie pour former un second canal. L'électrode de grille de chacun des transistors à effet de champ de chaque groupe est reliée à l'une correspondante de deux lignes de transmission de grille par un condensateur correspondant. Les électrodes de drain de chacun des transistors à effet de champ sont interconnectées par une ligne de transmission de sortie de drain commune, l'électrode de drain de chaque transistor à effet de champ du premier canal étant couplée à une jonction commune le long de cette ligne de transmission de sortie avec l'électrode de drain de l'un correspondant des transistors à effet de champ du second canal. Avec cette disposition, la puissance de sortie maximale de l'amplificateur distribué est accrue en relation avec la puissance de sortie maximale pouvant être obtenue avec un amplificateur distribué comprenant un seul groupe de transistors à effet de champ couplés successivement entre une borne d'entrée et une

borne de sortie.

Selon la disposition décrite ci-dessus, en connectant une première partie des transistors à effet de champ entre une borne d'entrée et une borne de sortie et une seconde partie identique des transistors à effet de champ entre la borne d'entrée et la borne de sortie, la puissance d'entrée de chaque partie de transistors à effet de champ est égale à la moitié de la puissance d'entrée de l'amplificateur distribué. Par conséquent, en appliquant les mêmes considérations de conception que pour un amplificateur à un seul canal, la puissance d'entrée totale de l'amplificateur distribué peut être doublée, en appliquant des valeurs égales de puissance d'entrée à chaque partie de transistors à effet de champ comme dans le cas d'un seul canal. Par conséquent, cette disposition résoud le problème posé par la limite de puissance d'entrée maximale d'un transistor. En outre, grâce au couplage de chaque électrode de grille avec la ligne de transmission de grille respective au moyen d'un condensateur ayant une capacité déterminée, l'excitation d'entrée de chaque transistor à effet de champ est liée à la capacité du condensateur de couplage divisée par la somme des capacités du condensateur de couplage et de la réactance intrinsèque du transistor. Ainsi, le signal d'entrée appliqué à chaque transistor est également adapté pour obtenir une autre augmentation de capacité de traitement de puissance d'entrée. En outre, cette disposition pallie également le problème posé par la limitation de périphérie totale de grille car chaque partie des transistors à effet de champ se trouve dans des branches séparées de la ligne de grille avec une ligne de drain commune connectant les électrodes de drain de chacun des transistors à la borne de sortie. La périphérie de grille de chacun des transistors est ainsi augmentée comme dans la réalisation à un seul canal sans augmentation de la charge de la ligne de grille. Ainsi, chaque ligne de drain dispose d'une autre augmenta-

tion de périphérie de grille pour obtenir une augmentation correspondante de la puissance de sortie. En outre, étant donné que des paires d'électrodes de drain de transistors correspondants sont couplés à une ligne de drain commune à des jonctions communes correspondantes et qu'également, étant donné que la périphérie de grille de chaque transistor est augmentée, la périphérie totale effective de drain de chaque transistor est accrue et par conséquent, l'impédance de sortie maximale d'un transistor polarisé pour la puissance de sortie maximale est réduite d'un facteur lié à l'augmentation totale de périphérie de drain, amenant la valeur de cette impédance de sortie maximale plus proche de l'impédance de sortie réelle de chaque transistor.

Selon un autre aspect de ce mode de réalisation, la capacité de chaque condensateur est choisie pour assurer une excitation uniforme de chaque électrode de grille de chaque transistor, apportant ainsi une augmentation de gain de l'amplificateur distribué comme dans le cas d'un seul canal.

Selon un autre aspect encore de ce mode de réalisation, des circuits séparés à haute fréquence et de polarisation sont formés pour polariser chaque électrode de grille comme dans le cas d'un seul canal.

D'autres caractéristiques et avantages de l'invention seront mieux compris à la lecture de la description qui va suivre de plusieurs exemples de réalisation et en se référant aux dessins annexés sur lesquels :

la Fig. 1 est un schéma d'un amplificateur distribué comportant plusieurs transistors interconnectés en cascade entre une borne d'entrée et une borne de sortie selon un mode de réalisation de l'invention,

la Fig. 2 est un schéma d'un circuit équivalent, quelque peu simplifié, de l'amplificateur distribué de la Fig. 1,

la Fig. 3 est une vue en plan de l'amplificateur distribué de la Fig. 1, fabriqué comme un circuit intégré monolithique,

la Fig. 4 est une coupe du circuit intégré monolithique de la Fig. 3, suivant la ligne 4-4,

la Fig. 5 est une vue en plan d'une partie du circuit de la Fig. 1 montrant un condensateur de couplage et un transistor à effet de champ,

la Fig. 6 est une coupe de la partie de la Fig. 5 suivant la ligne 6-6, montrant la structure du transistor à effet de champ,

la Fig. 7 est une coupe de la partie de la Fig. 5 suivant la ligne 7-7, montrant le condensateur de couplage interconnecté avec le transistor, et

la Fig. 8 est un schéma d'un autre mode de réalisation de l'invention.

La Fig. 1 représente donc un amplificateur de puissance distribué 10 qui comporte plusieurs transistors à effet de champ, à savoir les transistors FET 1-FET 6 qui sont interconnectés en cascade entre une borne d'entrée 12 et une borne de sortie 14 et qui assurent l'amplification des signaux à haute fréquence appliqués à la borne d'entrée 12 par une source de signaux 15 par l'intermédiaire d'une ligne de transmission T1, dans le cas présent d'une ligne de transmission à ruban ayant une impédance caractéristique prédéterminée Z_0 et un condensateur C_{10} de blocage de courant continu, ce signal à haute fréquence amplifié apparaissant à la borne de sortie 14 et étant appliqué à une charge 16.

Les transistors à effet de champ FET 1-FET 6 sont dans le cas présent des transistors à effet de champ à semi-conducteurs et à électrodes métalliques (MESFET). Les transistors à effet de champ FET 1-FET 6 comportent des électrodes d'entrée, à savoir des électrodes de grille G_1-G_6 , interconnectées électriquement en cascade par des lignes de

transmission T_2-T_7 , à savoir des lignes de transmission à ruban et des condensateurs C_2-C_7 , de la manière représentée. Les électrodes de sortie, à savoir les électrodes de drain D_1-D_6 de ces transistors à effet de champ FET 1-FET 6 sont interconnectés électriquement en cascade par des lignes de transmission T_9-T_{14} et $T_{15}-T_{20}$, à savoir des lignes de transmission à ruban. Les électrodes de source S_1-S_6 des transistors FET 1-FET 1 sont couplées avec un potentiel de référence, c'est-à-dire la masse, par un circuit électrique commun à haute fréquence et en courant continu, de la manière représentée. L'électrode de grille du premier transistor à effet de champ FET 1, à savoir l'électrode de grille G_1 de FET 1 est reliée à une ligne de transmission, à savoir la ligne de transmission à ruban T_2 . La ligne de transmission T_2 est couplée par capacité avec la borne d'entrée 12 par un condensateur C_1 et par conséquent, avec la source de signaux 15. L'électrode de sortie, c'est-à-dire l'électrode de drain D_1 du premier transistor à effet de champ FET₁ est couplée avec un circuit 20 de polarisation de drain en courant continu par la ligne de transmission T_9 . L'électrode d'entrée ou de grille G_6 d'un transistor à effet de champ suivant, dans le cas le dernier ou le sixième transistor à effet de champ FET 6, est couplée avec un circuit de terminaison de ligne de transmission de grille 22, de la manière représentée. L'électrode de sortie ou de drain D_6 de ce transistor FET 6 est connectée à la borne de sortie 14 par la ligne de transmission T_{14} , la ligne de transmission T_{20} en série, le condensateur C_9 de blocage de courant continu et la ligne de transmission T_{21} connectée en série. Dans le cas présent, la ligne de transmission T_{21} est également une ligne de transmission à ruban.

Il faut noter que les longueurs des circuits électriques entre la borne d'entrée 12 et la borne de sortie 14 par chacun des transistors à effet de champ FET 1-FET 6

sont pratiquement égales. Autrement dit, la capacité des condensateurs de couplage C_2-C_7 , les longueurs électriques des sections de ligne de transmission T_3-T_7 , T_9-T_{14} et $T_{15}-T_{19}$ utilisées pour interconnecter les transistors à effet de champ FET 1-FET 6 et les caractéristiques de phase ou de retard des transistors FET 1-FET 6 sont choisies en combinaison pour obtenir ces longueurs électriques égales.

Le circuit 20 de polarisation de drain est ici un réseau en échelle comprenant deux circuits en dérivation vers la masse, par des condensateurs C_{10} et C_{11} avec les lignes de transmission, dans le cas présent des lignes de transmission ruban T_{22} et T_{23} comme éléments en série de ce réseau en échelle. Les bornes d'entrée 21a, 21b sont destinées au couplage avec une source de polarisation continue d'électrodes de grille comme VDD. Les condensateurs C_{10} et C_{11} présentent des circuits en dérivation de basse impédance pour les signaux à haute fréquence vers la masse pour éviter que ces signaux à haute fréquence ne soient couplés avec la source de polarisation continue VDD, isolant ainsi cette source des signaux à haute fréquence. Un circuit en courant continu est établi par les lignes de transmission T_{22} et T_{23} et par conséquent, un courant continu provenant de la source de polarisation de drain VDD peut passer depuis la borne 21a, par les conducteurs à ruban des lignes de transmission T_{22} et T_{23} de ce circuit de polarisation 20 et de là aux électrodes de drain D_1 à D_6 par les conducteurs à ruban des lignes de transmission T_9-T_{14} et $T_{15}-T_{19}$, et en retour à la masse par les électrodes de source à la masse S_1-S_6 respectivement. Il faut également noter que le circuit en dérivation qui comprend le condensateur C_{10} comporte également une résistance R_2 connectée en série. Mais il faut noter que le circuit de courant continu n'est pas fermé à la masse par la résistance R_2 et que par conséquent, cette dernière ne dissipe aucune puissance en courant continu.

Le circuit 22 de terminaison de ligne de grille comporte une résistance R_1 et une ligne de transmission T_8 , à savoir une ligne à ruban connectées en série. Une polarisation de grille est appliquée à chaque électrode de grille G_1-G_6 par des résistances $RG_1- RG_6$ qui sont connectées électriquement à une ligne de polarisation commune 37, connectée à son tour à une source de polarisation VGG. Des condensateurs C_2-C_7 assurent le blocage en courant continu de la tension de polarisation de sorte qu'aucune tension de polarisation n'est couplée avec les lignes de transmission T_2-T_7 .

En fonctionnement, un signal d'entrée à haute fréquence provenant de la source à haute fréquence 15 est appliqué à la borne d'entrée 12 par la ligne de transmission T_1 et il est couplé par le condensateur C_1 à chacune des lignes de transmission T_2 à T_7 et par conséquent, avec ceux correspondants des condensateurs de couplage C_2-C_7 et aux électrodes de grille correspondantes G_1-G_6 des transistors FET 1-FET 6 qui sont polarisés pour assurer un gain de ces signaux. Le signal amplifié du transistor FET 1 est couplé depuis le drain D_1 avec la ligne de transmission T_9 et il est appliqué à la jonction 28a, et se propage le long des lignes de transmission $T_{15}-T_{19}$ jusqu'au point de jonction 28f. Le signal amplifié provenant du transistor FET 2 est couplé avec la ligne de transmission T_{10} et le point de jonction 28b et se propage le long des lignes de transmission $T_{16}-T_{19}$, et il est combiné en phase à la jonction 29f avec le signal précédent délivré par le transistor FET 1. D'une façon similaire, les transistors successifs FET 3-FET 6 délivrent chacun un signal à haute fréquence amplifié à l'un successif des points de jonction 28c-28f et chacun de ces signaux est combiné en phase au point de jonction 28f avec les signaux provenant des transistors précédents. Le signal composite total est alors appliqué à la borne de sortie 14.

Le signal d'entrée provenant de la source de haute fréquence 15 est appliqué aux électrodes de grille G_1-G_6 par les condensateurs C_2-C_7 et les lignes de transmission T_2-T_7 . Les condensateurs C_2-C_7 , en combinaison
5 avec la capacité d'entrée intrinsèque inhérente entre les électrodes de grille et de source de chacun des transistors FET 1-FET 6 forment un diviseur de tension pour cette énergie à haute fréquence. Avec cette disposition, étant donné qu'une partie seulement du signal de tension d'entrée
10 excite l'électrode de grille de chaque transistor, la tension d'entrée totale et par conséquent la puissance d'entrée de l'amplificateur 10 peut être augmentée en conséquence. Ainsi, si chaque condensateur C_2-C_7 a une capacité égale à la capacité intrinsèque de chaque transistor, un
15 diviseur symétrique est formé et la tension à l'électrode de grille est la moitié de la tension d'entrée. Par conséquent, la tension d'entrée peut être doublée et conjointement, la capacité de traitement de puissance d'entrée de l'amplificateur distribué peut être multipliée par
20 quatre. Pour maintenir le même gain par étage, la périphérie de grille de chaque composant est augmentée d'un facteur lié au rapport du diviseur de tension. Ainsi, pour l'exemple ci-dessus, la périphérie de grille est également doublée. Cela se fait dans charge supplémentaire de la ligne de grille en raison de la présence du diviseur de tension capa-
25 citif. L'augmentation de la périphérie de grille augmente la périphérie de sortie totale en haute fréquence de chaque transistor, amenant ainsi l'impédance de sortie optimale de la ligne de charge en courant continu de chaque transistor plus près de l'impédance de sortie réelle de la ligne de
30 drain.

De préférence, la valeur de la capacité de chacun des condensateurs C_2-C_7 est choisie pour produire une excitation prédéterminée de chacun des transistors FET 1-FET 6 et par conséquent, la puissance d'entrée délivrée à chacun
35 des transistors est optimisée pour obtenir une puissance

d'entrée uniforme pour chaque transistor. Dans cette disposition, la valeur de la capacité de chaque condensateur C_2-C_7 est choisie en fonction de la capacité inhérente fixe $C_{GS1}-C_{GS6}$ (Fig. 2) de chaque transistor de manière que ces transistors reçoivent chacun un signal d'entrée uniforme et une partie différente prédéterminée et adaptée du signal d'entrée sur les lignes de grille T_2-T_7 , et donc échantillonnée sélectivement par chaque transistor. Ainsi, la puissance d'entrée de l'amplificateur 10 peut être nettement augmentée et la périphérie de grille totale peut être augmentée, comme cela est indiqué ci-dessus, de même que le gain de l'amplificateur. Il apparaît donc que la puissance d'entrée peut être augmentée généralement dans un rapport de quatre et que la périphérie totale peut être augmentée dans un rapport de deux et étant donné que chaque composant est excité uniformément, l'amplificateur assure un meilleur gain et un meilleur rendement sans saturation du signal d'entrée de l'un quelconque des transistors à effet de champ.

En regard de la Fig. 2, il faut noter que le circuit équivalent 10' de l'amplificateur distribué 10 de la Fig. 1 comprend les condensateurs de couplage C_2-C_7 , la capacité inhérente entre les électrodes de grille et de source de chacun des transistors à effet de champ FET 1-FET 6 représentée par les condensateurs $C_{GS1}-C_{GS6}$, et également une résistance de grille inhérente représentée par les résistances $R_{G1}-R_{G6}$. Le circuit comporte également les résistances de drain $R_{D1}-R_{D6}$ des transistors FET 1-FET 6 et la capacité inhérente drain-source $C_{DS1}-C_{DS6}$ respectivement de ces transistors. Il faut aussi noter que chaque transistor à effet de champ comporte, dans son circuit équivalent, une source de courant qui produit un courant $g_m e$, où g_m est la transconductance de ce transistor et e est la tension aux bornes de la capacité source-drain C_{GS} du transistor. Il faut aussi noter que e , à savoir la tension aux bornes de la

capacité grille-source C_{GS} est la tension déterminée par le diviseur de tension formé par les condensateurs de couplage C_2-C_7 et la capacité inhérente $C_{GS1}-C_{GS6}$ de chaque électrode de grille G_1-G_6 respectivement.

5 L'impédance caractéristique des lignes de transmission T_2-T_7 est choisie en fonction de la capacité grille-source $C_{GS1}-C_{GS6}$ et des condensateurs de couplage C_2-C_7 pour former un réseau en échelle 10a' ayant une impédance d'entrée adaptée à l'impédance caractéristique
 10 de la source de signaux 15 et de la ligne de transmission T_1 . Il faut remarquer que ce réseau 10a' comporte les lignes de transmission à ruban $D_{21}-D_{26}$ et présente une impédance caractéristique prédéterminée comme cela est décrit dans la demande de brevet des Etats-Unis d'Amérique
 15 n° 484 087 déposé le 11 avril 1983 au nom de la demanderesse. Il faut également noter que l'impédance du réseau 10a' est aussi fonction de l'impédance du réseau de terminaison 22 qui doit être complexe dans le cas présent pour assurer des performances optimales du circuit dans la largeur
 20 de bande de fonctionnement. La partie réelle de cette impédance complexe est constituée en partie par la résistance R_1 .

Il faut en outre noter que l'impédance des lignes de transmission T_9-T_{14} et $T_{15}-T_{19}$ est choisie en fonction
 25 de la capacité inhérente $C_{DS1}-C_{DS6}$ pour former l'amplificateur distribué 10 avec le réseau 10b' ayant une impédance de sortie prédéterminée adaptée à celle de la charge 16 de la Fig. 1 d'une manière similaire à celle décrite ci-dessus.

Les Figs. 3 à 7 représentent l'amplificateur de
 30 puissance distribuée 10 (Fig. 6) sous forme d'un circuit intégré monolithique 10", cet amplificateur étant réalisé sur un substrat 40, dans le cas présent en arséniure de gallium comprenant une surface 42 de conducteur de plan de masse sur sa partie de surface inférieure et une couche
 35 épitaxiale 44 en forme de mesa (Figs. 4, 6, 7) formée sur

sur une partie de la surface supérieure du substrat 40, cette surface étant opposée à celle du conducteur de plan de masse 42 et agencée pour former des régions actives des transistors à effet de champ FET 1-FET 6. Les électrodes

5 de source de chacun des transistors FET 1-FET 6 sont connectées électriquement au conducteur de plan de masse 42 par métallisation d'un trou 47 dans le substrat 40 et par un placage 46 qui interconnecte chacune des électrodes de

10 source des transistors à effet de champ FET 1- FET 6. Les transistors à effet de champ FET 1- FET 6 sont identiques entre eux, comprenant chacun une surface d'électrode de drain commune D_1-D_6 , une surface de grille commune G_1-G_6 et un recouvrement de source commun 46 connecté au conducteur de plan de masse 42 par les trous métallisés 47. Ainsi, en

15 considérant par exemple l'un des transistors à effet de champ FET 1-FET 6, à savoir le transistor FET 1, ce dernier est représenté sur les Figs. 4 à 7 avec une surface de drain commune D_1 et des doigts de drain espacés $D_{1a}-D_{1c}$, et des contacts de source $S_{1a}-S_{1b}$ séparés des contacts de drain

20 respectifs $D_{1a}-D_{1c}$ par l'une des électrodes de grille G_{1a} , G_{1f} . Les électrodes de grille G_{1a} , G_{1f} sont connectées ensemble à un contact de grille commun, désigné par G_1 sur la Fig. 1. Il faut également noter que les contacts de source

25 $S_{1a}-S_{1d}$ sont interconnectés électriquement par le conducteur 46 passant au-dessus du transistor à effet de champ FET 1 et les autres transistors FET 2-FET 6 comme le montrent les Figs. 3 et 4. Les lignes de transmission à ruban T_1-T_{24} sont formées par des parties de ruban conducteur $T_{s1}-T_{s24}$ qui sont séparées du conducteur de plan de masse 42 par le diélectrique

30 constitué ici par le substrat 40 d'arséniure de gallium semi-isolant. Un conducteur 45 est formé sur le substrat pour amener la polarisation de grille à chacune des électrodes de grille des transistors à effet de champ FET 1-FET 6. Ce conducteur est connecté directement à chacune des électrodes de

35 grille par les résistances $R_{G1}-R_{G6}$ de la manière représentée.

Ces résistances $R_{G1}-R_{G6}$ sont formées dans le cas présent par des MESFET à grille ouverte ou flottante, comme le montre la Fig. 5 pour la résistance R_{G1} afin de former une résistance relativement élevée (environ 2 kilohms) avec

5 les électrodes de drain et de source D, S formant des contacts de connexion ohmiques pour le MESFET agencé comme résistance R_{G1} . En outre, comme le montrent les Figs. 5, 7, les condensateurs de couplage C_2-C_7 , dans le cas présent le condensateur de couplage C_2 , comprennent une

10 première électrode C_{2a} disposée sur le substrat semi-isolant 40. Un diélectrique approprié C_{2b} est disposé sur la première électrode C_{2a} . Un second contact d'électrode C_{2c} est prévu au-dessus d'une partie du diélectrique. Le second contact C_{2c} est connecté électriquement aux conducteurs à

15 ruban T_{S2}, T_{S3} des lignes de transmission T_2, T_3 , comme représenté. Le contact inférieur C_{2a} du condensateur C_2 est couplé avec l'un des contacts précités de la résistance R_{G1} et également avec les doigts d'électrodes de grille

20 $G_{1a}-G_{1f}$ du transistor à effet de champ FET 1, et par conséquent, le contact C_{2a} forme le contact de grille précité G_1 du transistor à effet de champ FET 1. Ainsi, la borne d'entrée 12 est couplée avec la première surface conductrice

25 C_{2c} du condensateur C_2 par le conducteur à ruban T_{S2} de la ligne de transmission à ruban T_2 et également au conducteur à ruban T_{S3} de la ligne de transmission T_3 . D'une façon similaire, les contacts de grille G_2-G_6 correspondant aux contacts inférieurs (non représenté) des condensateurs

30 C_3-C_7 sont interconnectés avec les conducteurs à ruban correspondant aux conducteurs à ruban $T_{S3}-T_{S7}$ des lignes de transmission T_3-T_7 . Les conducteurs à ruban $T_{S9}-T_{S14}$ des lignes de transmission T_9-T_{14} interconnectent les électrodes de drain D_1-D_6 des transistors FET 1-FET 6 avec la ligne de transmission de sortie comprenant les sections de ligne de

35 transmission $T_{15}-T_{20}$ avec des parties de conducteurs à ruban $T_{S15}-T_{S20}$. Il faut noter que chaque partie de conduc-

teur à ruban $T_{s9}-T_{s13}$ des lignes de transmission corres-
 pondantes T_9-T_{13} a une longueur prédéterminée. La longueur
 prédéterminée de chaque conducteur à ruban $T_{s9}-T_{s14}$ est
 choisie pour apporter une compensation de phase aux signaux
 5 qui se propagent par les transistors à effet de champ
 FET 1-FET 6. Il faut également noter que dans le mode de
 réalisation de la Fig. 3, la longueur de la ligne de trans-
 mission T_{14} (Fig. 1) est pratiquement égale à zéro, ainsi
 T_{s14} n'est pas représenté sur la Fig. 3 mais en général,
 10 T_{s14} serait nécessaire. Etant donné que le signal d'entrée
 qui se propage le long des lignes de transmission T_2-T_7 est
 couplé par capacité au moyen des condensateurs C_2-C_7 avec
 les électrodes de grille respectives G_1-G_6 , la phase de
 chaque signal est fonction en partie de la capacité de
 15 chaque condensateur de couplage C_2-C_7 . Par conséquent, pour
 maintenir la relation de phase correcte à la jonction 28_f
 entre chaque signal couplé par les électrodes de drain
 D_1-D_6 , la longueur électrique des lignes de transmission
 T_9-T_{14} est réglée pour apporter la compensation de phase
 20 voulue au signal couplé depuis chaque électrode de drain
 D_1-D_6 .

Comme cela a déjà été indiqué, la puissance de
 sortie maximale fournie par l'amplificateur distribué peut
 être considérée comme limitée par trois contraintes.

25 Ainsi, le signal d'entrée est couplé depuis la
 borne d'entrée 12 de l'amplificateur distribué 10 et se
 propage le long de grille d'entrée comprenant les sections
 de ligne de transmission T_2-T_7 . Une partie sélective de ce
 signal est couplée avec les électrodes de grille G_1-G_6 de
 30 chacun des transistors à effet de champ correspondant FET 1-
 FET 6. Mais l'amplitude de la tension de ce signal qui est
 couplé avec les électrodes de drain correspondantes est
 choisie en fonction du rapport de capacité prédéterminé des
 condensateurs de couplage C_2-C_7 en combinaison avec la
 35 capacité réactive $C_{GS1}-C_{GS6}$ entre les électrodes de grille

et de source de chacun des transistors à effet de champ FET 1-FET 6. En choisissant de façon appropriée la valeur de la capacité des condensateurs C_2-C_7 , c'est-à-dire en contrôlant la surface des fermetures $C_{2c}-C_{6c}$ en fonction du signal d'entrée maximal appliqué à chacun des transistors à effet de champ et l'atténuation du signal d'entrée le long de la ligne de grille, il est possible d'augmenter la capacité de traitement de puissance d'entrée maximale du circuit tout en apportant, s'il y a lieu, une excitation uniforme par le signal d'entrée de chacun des transistors à effet de champ FET 1-FET 6 de la manière décrite ci-dessus. Ainsi, la puissance d'entrée de l'amplificateur peut être nettement augmentée. Pour maintenir le même gain par étage, la périphérie de grille totale de chaque transistor à effet de champ est augmentée en conséquence. Il en résulte une augmentation correspondante de la puissance de sortie. En outre, en assurant une excitation uniforme, une plus grande puissance de sortie avec un gain accru et un meilleur rendement sont obtenus.

La Fig. 8 représente un autre mode de réalisation d'un amplificateur de puissance distribué 50 qui comporte plusieurs canaux, deux canaux dans le cas présent, à savoir les canaux 51a, 51b interconnectés chacun entre une borne d'entrée à haute fréquence 52 et une borne de sortie à haute fréquence 54 pour amplifier des signaux à haute fréquence appliqués à la borne d'entrée 52 par une source de signaux 55 au moyen d'une ligne de transmission T_{50} , dans le cas présent une ligne de transmission à ruban, ces signaux à haute fréquence amplifiés apparaissant à la borne de sortie 54 et étant appliqués à une charge 56. Chacun des canaux 51a, 51b comporte plusieurs transistors à effet de champ, six dans le cas présent, FET 11-FET 16 associés avec le canal 51a et FET 17-FET 22 associés avec le canal 51b.

Dans le cas présent, les transistors à effet de champ FET 11-FET 12 sont des transistors à effet de champ à

semiconducteur et électrodes métalliques comme ceux décrits en regard de la Fig. 1. Les transistors à effet de champ FET 11-FET 16 formant le premier canal 51a comportent des électrodes d'entrée, à savoir des électrodes de grille G_{11} - G_{16} interconnectées électriquement en cascade par des lignes de transmission, c'est-à-dire les lignes de transmission à ruban T_{52} - T_{56} et des condensateurs de couplage C_{21} - C_{26} . Les électrodes de sortie, c'est-à-dire les électrodes de drain D_{11} - D_{16} des transistors à effet de champ FET 11-FET 16 sont interconnectées électriquement en cascade par des lignes de transmission, à savoir des lignes de transmission à ruban T_{58} - T_{63} et T_{64} - T_{68} . Les électrodes de source S_{11} - S_{16} des transistors FET 11-FET 16 sont couplées à un potentiel de référence, dans le cas présent la masse, par un circuit commun à haute fréquence et à courant continu. Chaque électrode de grille G_{11} - G_{16} est connectée à une ligne de polarisation continue 67a par l'une correspondante de plusieurs résistances, à savoir les résistances R_{G11} - R_{G16} .

D'une manière similaire, le second canal 51b de l'amplificateur distribué 50 à deux étages comporte des transistors à effet de champ FET 17-FET 22. D'une façon similaire, les électrodes de grille, c'est-à-dire les électrodes de grille G_{17} - G_{22} sont couplées électriquement en cascade par des sections de ligne de transmission T_{52}' - T_{56}' et des condensateurs de couplage C_{21}' - C_{26}' . Les électrodes de sortie, c'est-à-dire les électrodes de drain D_{17} - D_{22} sont interconnectées électriquement en cascade par les lignes de transmission T_{58}' - T_{63}' et les lignes de transmission T_{64}' - T_{68}' . Ainsi, comme le montre la Fig. 11, les électrodes de drain D_{17} - D_{22} sont couplées avec une ligne de transmission à ruban commune, interconnectée en cascade, comprenant des sections de ligne de transmission à ruban T_{64} - T_{68} . Comme cela est également représenté, les électrodes de drain D_{11} - D_{16} et D_{17} - D_{22} sont couplées de préférence avec la ligne de transmission en des jonctions communes 58a-58d. Autrement dit, les électrodes de drain D_{11} et D_{17} sont couplées avec la

ligne de transmission T_{64} à la jonction commune 58a et les paires successives d'électrodes de drain $D_{12}-D_{16}$ et $D_{18}-D_{22}$ sont couplées avec des lignes de transmission successives $T_{65}-T_{68}$ à des jonctions communes correspondantes 58b-58f. Les électrodes de source des transistors FET 11-FET 22 sont couplées à un potentiel de référence commun, à savoir la masse par un circuit électrique commun en haute fréquence et en courant continu. Les électrodes de grille $G_{17}-G_{22}$ sont également couplées par des résistances $R_{G17}-R_{G22}$ à une ligne de polarisation continue commune 67b qui est de préférence reliée à la ligne de polarisation 67a.

Dans le cas présent, le circuit de polarisation de drain 40 est un réseau en échelle comprenant trois circuits de dérivation vers la masse par des condensateurs C_{29} , C_{30} et C_{31} avec des lignes de transmission, dans le cas présent des lignes de transmission à ruban T_{71} , T_{72} et T_{73} constituant les éléments en série de ce réseau en échelle. Les bornes d'entrée 41a, 41b sont destinées à être couplées avec une source de polarisation continue d'électrodes de drain, comme V_{DD} , de la manière décrite en regard de la Fig. 1.

L'amplificateur 50 comporte également deux circuits de terminaison de grille 22, 22'. Dans ce cas, le circuit 22 de terminaison de ligne de grille, semblable au circuit 22' de terminaison de ligne de grille comporte une résistance R_5 connectée en série, une ligne de transmission à ruban T_{57} couplée en série et un condensateur C_{27} .

La ligne de transmission de drain $T_{64}-T_{68}$ est terminée par une impédance complexe comprenant une ligne de transmission T_{69} connectée en série, un condensateur de blocage de courant continu C_{28} et une ligne de transmission T_{70} connectée en série reliée à l'électrode de sortie 54 de la manière représentée.

En fonctionnement, un signal d'entrée à haute

fréquence provenant de la source 55 est appliqué à la borne d'entrée 52 et couplé avec la ligne de transmission T_{50} . Les lignes de transmission T_{51} , T_{51}' et T_{50} forment en combinaison un réseau diviseur de puissance équilibrée
5 60 comme cela est décrit dans la demande de brevet des Etats-Unis d'Amérique n° 484 087 précitée. Deux signaux ayant pratiquement la même phase et la même amplitude se propagent par les canaux 51a, 51b, par l'intermédiaire des lignes de transmission T_{52} - T_{56} ou T_{52}' - T_{56}' . Le signal
10 qui se propage par les lignes de transmission T_{51} à T_{56} est couplé par ceux correspondants des condensateurs C_{21} - C_{26} avec les électrodes de grille correspondantes G_{11} - G_{16} des transistors FET 11-FET 16 qui sont polarisés pour apporter un gain à ces signaux. Le signal amplifié du FET 11 est
15 couplé depuis le drain D_{11} avec la ligne de transmission T_{58} et il est appliqué à la jonction 58a et se propage le long des lignes de transmission T_{64} - T_{68} vers la jonction 58f. Le signal amplifié du transistor FET 12 est couplé avec la ligne de transmission T_{59} et la jonction 58b et il
20 se propage le long des lignes de transmission T_{65} - T_{68} pour être combiné en phase à la jonction 58f avec le signal précédent provenant du FET 11. D'une façon similaire, les transistors successifs FET 13-FET 16 appliquent chacun un signal à haute fréquence amplifié aux jonctions successives
25 58c-58f et ces signaux sont combinés chacun en phase à la jonction 58f avec les signaux provenant des transistors précédents. Le signal composite total est alors appliqué à la borne de sortie 54.

Le signal d'entrée provenant de la source à haute
30 fréquence 55 par la ligne de transmission T_{51}' est couplé avec les électrodes de grille G_{17} - G_{22} par les condensateurs C_{21} - C_{26} . Les condensateurs C_{21} - C_{26} , en combinaison avec la capacité d'entrée inhérente entre les électrodes de grille et de source des transistors FET 11-FET 16 forment un divi-
35 seur de potentiel ou de tension pour cette énergie à haute

fréquence. Grâce aux condensateurs C_{21} - C_{26} , la capacité de traitement de puissance d'entrée de l'amplificateur est accrue. De préférence, en choisissant la valeur de capacité de chacun des condensateurs pour obtenir des rapports de couplage différents et choisis de tension à chaque transistor FET 11-FET 22, une excitation uniforme de chacun de ces transistors est obtenue ce dont il résulte une plus grande capacité de traitement de puissance, un gain plus élevé et un rendement plus élevé.

D'une façon similaire, le signal qui se propage par les lignes de transmission T_{51} '- T_{56} ' est couplé par les condensateurs C_{21} '- C_{26} ' aux électrodes de grille correspondantes G_{17} - G_{22} des transistors FET 17-FET 22 et les signaux de sortie sont appliqués aux jonctions 58a-58f avec les signaux correspondants provenant des transistors FET 11-FET 16 comme cela a été décrit dans la demande de brevet précitée.

Il faut noter que les longueurs électriques des circuits entre la borne d'entrée 52 et la borne de sortie 54 par chacun des transistors à effet de champ FET 11-FET 22 sont pratiquement égales. Autrement dit, les longueurs des sections de ligne de transmission T_{51} - T_{56} , T_{51} '- T_{56} ', T_{58} - T_{63} , T_{58} '- T_{63} ' et T_{64} - T_{68} , qui interconnectent les transistors à effet de champ FET 11-FET 22 et les caractéristiques de phase de retard des transistors FET 11-FET 22 sont choisies en combinaison pour obtenir ces longueurs électriques égales. Il faut également noter que les condensateurs de couplage C_{21} - C_{26} et C_{21} '- C_{26} ' ayant une réactance capacitive déterminée en combinaison avec la réactance fixe des transistors à effet de champ entre les électrodes de source et de drain apportent une caractéristique de retard de phase combinée déterminée à chacun des transistors à effet de champ FET 11-FET 22. Par conséquent, pour obtenir des longueurs électriques égales entre la borne d'entrée 52 et la borne de sortie 54 pour chacun des transistors à effet

de champ, la longueur électrique des sections de ligne de transmission $T_{58}-T_{63}$ et $T_{58}'-T_{63}'$ est réglée comme cela a été décrit en regard de la Fig. 1.

Par conséquent, un signal appliqué au diviseur de puissance 60 est séparé également entre les lignes de transmission T_{51} et T_{51}' . L'impédance caractéristique de la ligne de transmission T_{50} en combinaison avec la ligne de transmission T_{51} et les lignes de transmission $T_{52}-T_{56}$ donne la même impédance d'entrée que la ligne de transmission T_{50} en combinaison avec la ligne de transmission T_{51}' et les lignes de transmission $T_{52}'-T_{56}'$. Par conséquent, la puissance d'entrée appliquée à chacune des électrodes de grille $G_{11}-G_{16}$ des transistors du premier canal 5la est pratiquement égale à la puissance d'entrée appliquée aux électrodes de grille $G_{17}-G_{22}$ des transistors du second canal 5lb. Par conséquent, en maintenant la même puissance d'entrée à chaque canal 5la, 5lb de l'amplificateur distribué 50, la puissance d'entrée maximale qui peut être appliquée à cet amplificateur est doublée comparative-ment à la puissance d'entrée maximale appliquée à un amplificateur distribué de type courant. En outre, étant donné que chaque électrode de grille G_{11} à G_{16} est couplée avec les lignes de transmission respectives T_{52} à T_{56} et T_{52}' à T_{56}' par un condensateur, un diviseur de tension est formé pour augmenter la capacité de traitement de puissance d'entrée de chaque transistor comme cela a été décrit en regard de la Fig. 1.

En outre, la périphérie totale de grille de l'amplificateur distribué est doublée par rapport à celle d'un amplificateur distribué courant. Etant donné que la périphérie totale de grille est divisée entre des canaux séparés 5la, 5lb de l'amplificateur distribué 50, la charge de périphérie totale de grille produite par le signal d'entrée à haute fréquence appliqué à chacun des canaux 5la et 5lb est égale à la charge de périphérie totale de grille d'un ampli-

ficateur distribué courant à un seul canal. Ainsi, étant donné que les électrodes de drain D_{11} - D_{22} des transistors FET 11-FET 22 sont couplées à une ligne de transmission de drain commune constituée par des lignes de transmission T_{64} - T_{68} , l'énergie à haute fréquence couplée par les transistors FET 11 à FET 22 en réponse aux signaux appliqués à deux lignes de grille séparées, donne une puissance de sortie équivalente à deux fois la périphérie de grille d'un amplificateur distribué courant à un seul canal. Mais la périphérie de grille de chaque transistor peut aussi être augmentée sans charger la ligne de transmission de grille comme cela a été décrit en regard de la Fig. 1.

En outre, étant donné que les électrodes de drain D_{11} - D_{22} des transistors à effet de champ FET 11-FET 22 délivrent de la puissance de sortie à la ligne de transmission commune constituée par les lignes de transmission T_{64} - T_{68} et étant donné que des paires correspondantes de ces électrodes de drain sont connectées électriquement ensemble à l'une correspondante des jonctions communes 58a-58f, la périphérie de drain effective couplée avec la ligne d'entrée est doublée et les transistors sont en fait connectés en parallèle. Par ailleurs encore, étant donné que la périphérie de grille de chaque transistor est augmentée, la périphérie totale de drain de chaque transistor est également augmentée. Ainsi, l'impédance de sortie optimale d'un transistor à effet de champ polarisé pour un gain maximal est réduite dans un facteur lié à l'augmentation effective de périphérie de drain en connectant les transistors à effet de champ en parallèle et également par l'augmentation réelle de la périphérie de drain de chaque transistor. Par conséquent, l'impédance de sortie optimale de chaque transistor à effet de champ est plus proche de l'impédance de ligne de charge réelle présentée par ces transistors, l'impédance de ligne de charge réelle étant prédéterminée par l'impédance de sortie de l'amplificateur distribué.

Il est en outre préférable que la valeur de capacité de chacun des condensateurs $C_{21}-C_{26}$, $C_{21}'-C_{26}'$ soit choisie en fonction de la capacité inhérente fixe de chaque transistor de manière que chacun de ces derniers
5 reçoive un signal d'entrée uniforme, c'est-à-dire qu'une proportion adaptée différente et prédéterminée du signal d'entrée sur les lignes de grille $T_{51}-T_{56}$ et $T_{51}'-T_{56}'$ est échantillonnée sélectivement par chaque transistor. De cette manière, la puissance d'entrée de l'amplificateur 50
10 peut être nettement augmentée et la périphérie totale de grille peut être augmentée comme cela a été décrit en regard de la Fig. 1. Ainsi, grâce aux canaux 5la, 5lb et aux condensateurs de couplage $C_{21}-C_{26}$ et $C_{21}'-C_{26}'$, la capacité de traitement de puissance d'entrée de l'amplificateur
15 distribué 50 est augmentée et la périphérie de grille de chaque transistor ainsi que la périphérie de drain et la périphérie effective de drain de chaque transistor est augmentée de la manière décrite ci-dessus. Par ailleurs, l'excitation uniforme de chaque transistor améliore le gain,
20 l'efficacité et la puissance de sortie.

Bien entendu, de nombreuses modifications peuvent être apportées aux modes de réalisation décrits et illustrés sans sortir du cadre ni de l'esprit de l'invention.

REVENDICATIONS

1. Amplificateur distribué, comportant une borne d'entrée (12) et une borne de sortie (14), caractérisé en ce qu'il comporte également plusieurs transistors (FET 1-FET 6) couplés successivement, et comprenant chacun une
5 électrode d'entrée (G) et une électrode de sortie (D), un premier dispositif comprenant plusieurs condensateurs (C_2-C_7) pour coupler chacune des électrodes d'entrée desdits plusieurs transistors avec la borne d'entrée, et un second dispositif (T_9-T_{21}) pour interconnecter en
10 cascade l'électrode de sortie de chaque transistor, avec une première extrémité couplée avec la borne de sortie.

2. Amplificateur selon la revendication 1, caractérisé en ce que le dispositif de couplage comporte également une ligne de transmission (T_1-T_8), chaque condensateur (C_2-C_7) étant connecté entre ladite ligne de
15 transmission et l'une correspondante des électrodes d'entrée des transistors.

3. Amplificateur selon la revendication 1, caractérisé en ce que chaque transistor comporte également une
20 électrode de référence (S), une composante réactive entre l'électrode d'entrée (G) et l'électrode de référence (S), un signal d'entrée à haute fréquence étant appliqué à la borne d'entrée et la valeur de la capacité de chacun desdits condensateurs (C_2-C_7) étant choisie en fonction de
25 la valeur de la composante réactive de chaque transistor pour qu'une partie prédéterminée du signal d'entrée à haute fréquence soit appliquée auxdits transistors.

4. Amplificateur selon la revendication 3, caractérisé en ce que la valeur de la capacité de chacun
30 desdits condensateurs est choisie pour fournir des parties prédéterminées pratiquement uniformes du signal d'entrée à haute fréquence.

5. Amplificateur selon la revendication 1, caractérisé en ce que lesdits transistors comportent en outre
35 une électrode de référence (S) et une composante réactive

entre l'électrode d'entrée (G) et l'électrode de référence (S) de chaque transistor, le premier dispositif ayant une impédance en fonction de l'impédance de l'élément réactif entre chaque électrode d'entrée et l'électrode à la masse et de la réactance du condensateur correspondant pour que l'amplificateur présente une impédance d'entrée prédéterminée.

6. Amplificateur selon la revendication 1, caractérisé en ce que ledit dispositif de couplage de sortie comporte en outre une ligne de transmission commune T_{15} - T_{21} et plusieurs lignes de transmission T_9 - T_{14} couplées entre l'une correspondante des électrodes de sortie et la ligne de transmission commune, chacune desdites plusieurs lignes de transmission ayant une longueur électrique déterminée en fonction de l'un correspondant desdits condensateurs pour présenter entre chaque borne d'entrée et la borne de sortie des longueurs électriques égales par chacun des transistors.

7. Amplificateur distribué comportant une borne d'entrée (52) et une borne de sortie (54), caractérisé en ce qu'il comporte un premier groupe de transistors (FET 11-FET 16) couplés successivement, avec chacun une électrode d'entrée (G) et une électrode de sortie (D), un premier dispositif comprenant un premier groupe de condensateurs (C_{21} - C_{26}) pour coupler chacune desdites électrodes d'entrée dudit premier groupe de transistors avec la borne d'entrée, un second groupe de transistors (FET 17-FET 22) couplés successivement, avec chacun une électrode d'entrée et une électrode de sortie, un second dispositif comprenant un second groupe de condensateurs (C_{21}' - C_{26}') pour coupler chacune desdites électrodes d'entrée dudit second groupe de transistors avec la borne d'entrée et un dispositif commun (T_{64} - T_{70}) pour interconnecter électriquement l'électrode de sortie de chacun desdits transistors avec la borne de sortie.

8. Amplificateur selon la revendication 7, caractérisé en ce que l'électrode de sortie (T) de chacun des transistors du premier groupe est reliée à l'une correspondante de plusieurs jonctions communes dudit dispositif commun avec l'électrode de sortie de chacun des transistors dudit second groupe.

9. Amplificateur selon la revendication 7, caractérisé en ce que le premier et le second dispositif de couplage comportent en outre chacun une ligne de transmission ($T_{52}-T_{57}$, $T_{52}'-T_{57}'$) chaque condensateur étant relié entre ladite ligne de transmission et l'une correspondante des électrodes d'entrée du transistor.

10. Amplificateur selon la revendication 7, caractérisé en ce que chaque transistor comporte une électrode de référence (S), une composante réactive entre l'électrode d'entrée (G) et l'électrode de référence (S), un signal d'entrée à haute fréquence étant appliqué à la borne d'entrée et la valeur de la capacité de chacun desdits condensateurs étant choisie en fonction de la valeur de la composante réactive de chaque transistor pour appliquer auxdits transistors des parties prédéterminées du signal d'entrée à haute fréquence.

11. Amplificateur selon la revendication 10, caractérisé en ce que la valeur de la capacité de chacun desdits condensateurs est choisie pour fournir des parties prédéterminées pratiquement uniformes du signal d'entrée à haute fréquence.

12.. Amplificateur selon la revendication 10, caractérisé en ce que les transistors comportent en outre une électrode de référence (S), une composante réactive entre l'électrode d'entrée (G) et l'électrode de référence de chaque transistor, chacun dudit premier et dudit second dispositif ayant une impédance en fonction de l'impédance de l'élément réactif entre chaque électrode d'entrée et chaque électrode de référence correspondante, et de l'impé-

dance du condensateur de couplage correspondant pour que l'amplificateur présente une impédance d'entrée prédéterminée.

5 13. Amplificateur selon la revendication 12, caracté-
risé en ce que chaque transistor comporte en outre un
élément réactif entre l'électrode de sortie (D) et l'élec-
trode de référence (S), le dispositif commun comprenant une
ligne de transmission commune ayant une impédance caracté-
10 ristique en fonction de l'impédance de l'élément réactif
entre l'électrode de sortie et l'électrode de référence de
chaque transistor pour que la combinaison présente une
impédance de sortie prédéterminée.

15 14. Amplificateur selon la revendication 13, caracté-
risé en ce qu'il comporte en outre plusieurs lignes de
transmission ($T_{58}-T_{63}$, $T_{58}'-T_{63}'$) connectées chacune entre
l'une correspondante des électrodes de sortie et la ligne
de transmission commune, chacune desdites lignes de trans-
mission ayant une longueur électrique déterminée en fonc-
20 tion de celui correspondant des condensateurs pour présenter
entre chaque borne d'entrée de l'amplificateur distribué et
la borne de sortie de l'amplificateur distribué des longueurs
électriques égales par chacun des transistors.

25 15. Amplificateur distribué comprenant une borne d'en-
trée (52) et une borne de sortie (54), caractérisé en ce
qu'il comporte un premier groupe de transistors à effet de
champ (FET 11-FET 16) couplés successivement, avec des
électrodes de grille en cascade, des électrodes de drain en
cascade, un premier de ces transistors à effet de champ
(FET 11) ayant son électrode de grille couplée avec la borne
30 d'entrée, cette borne étant destinée à recevoir un signal
d'entrée à haute fréquence, et le dernier des transistors à
effet de champ couplés successivement ayant son électrode de
drain couplée avec la borne de sortie, ladite borne de sortie
étant destinée à délivrer un signal de sortie à haute fré-
35 quence amplifié, un premier dispositif ($C_{21}-C_{26}$, $R_{G11}-R_{G16}$)

connecté à chacune des électrodes de grille des transistors à effet de champ du premier groupe pour présenter des circuits séparés de polarisation et de signal à haute fréquence, un second groupe semblable de transistors à effet de champ FET 17-FET 22 couplés successivement avec des électrodes de grille en cascade, des électrodes de drain en cascade, un premier de ces transistors à effet de champ ayant son électrode de grille couplée avec la borne d'entrée et le dernier des transistors à effet de champ couplés successivement ayant son électrode de drain couplé avec la borne de sortie, un second dispositif ($C_{21}'-C_{26}'$, $R_{G11}'-R_{G16}'$) couplé avec chacune des électrodes de grille des transistors à effet de champ du second groupe pour présenter des circuits séparés de polarisation et de signal à haute fréquence et un dispositif commun ($T_{64}-T_{70}$) pour interconnecter électriquement l'électrode de drain de chacun des transistors à effet de champ avec la borne de sortie de l'amplificateur distribué.

16. Amplificateur selon la revendication 15, caractérisé en ce que les longueurs électriques entre la borne d'entrée et la borne de sortie passant par chacun des transistors à effet de champ sont pratiquement égales.

17. Amplificateur selon la revendication 15, caractérisé en ce que le premier et le second dispositif comportent chacun une ligne de transmission ($T_{52}-T_{56}$, $T_{52}'-T_{56}'$) plusieurs condensateurs ($C_{21}-C_{26}$, $C_{21}'-C_{26}'$), chaque condensateur étant connecté entre ladite ligne de transmission et l'une correspondante des électrodes de grille du transistor à effet de champ pour présenter un circuit en haute fréquence, et un même nombre de résistances ($R_{G11}-R_{G16}$, $R_{G11}'-R_{G16}'$) connectées chacune entre une ligne de polarisation commune (67a, 67b) et l'une correspondante desdites électrodes d'entrée.

18. Amplificateur selon la revendication 17, caractérisé en ce que chaque transistor à effet de champ comporte

une électrode de référence (S) et une composante réactive entre l'électrode de grille (G) et l'électrode de référence, la valeur de la capacité de chacun desdits condensateurs étant choisie en fonction de la valeur de
5 la composante réactive de chaque transistor à effet de champ pour appliquer des signaux d'entrée prédéterminés à haute fréquence auxdits transistors à effet de champ.

19. Amplificateur selon la revendication 16, caractérisé en ce que les transistors à effet de champ com-
10 portent une électrode de référence (S) et une composante réactive entre l'électrode de grille (G) et l'électrode de référence de chaque transistor à effet de champ, chacun desdits premier et second dispositif comportant une
15 ligne de transmission ($T_{52}-T_{56}$, $T_{52}'-T_{56}'$) de plusieurs condensateurs ($C_{21}-C_{26}$, $C_{21}'-C_{26}'$) chaque condensateur étant connecté entre ladite ligne de transmission et l'une correspondante desdites électrodes de grille des transistors à effet de champ, ladite ligne de transmission ayant
20 une impédance en fonction de l'impédance de l'élément réactif entre chaque électrode de grille et l'électrode de référence, et de l'impédance du condensateur correspondant pour que l'amplificateur distribué présente une impédance d'entrée prédéterminée.

20. Amplificateur selon la revendication 19, caractérisé en ce que chaque transistor à effet de champ comporte
25 un élément réactif entre l'électrode de drain (D) et l'électrode de référence (S), le dispositif de couplage comportant une ligne de transmission commune ($T_{64}-T_{70}$) ayant une impédance caractéristique en fonction de l'impédance
30 de l'élément réactif entre les électrodes de drain et de référence de chaque transistor à effet de champ pour que l'amplificateur distribué présente une impédance de sortie prédéterminée.

21. Amplificateur selon la revendication 19, caractérisé en ce qu'il comporte en outre plusieurs lignes de
35

transmission ($T_{58}-T_{63}$, $T_{58}'-T_{63}'$) connectés entre l'une correspondante des électrodes de sortie et la ligne de transmission commune, chacune desdites lignes de transmission ayant une longueur électrique déterminée en

5 fonction de celui correspondant desdits condensateurs pour présenter entre chaque borne d'entrée et la borne de sortie des longueurs électriques égales par chacun des transistors à effet de champ.

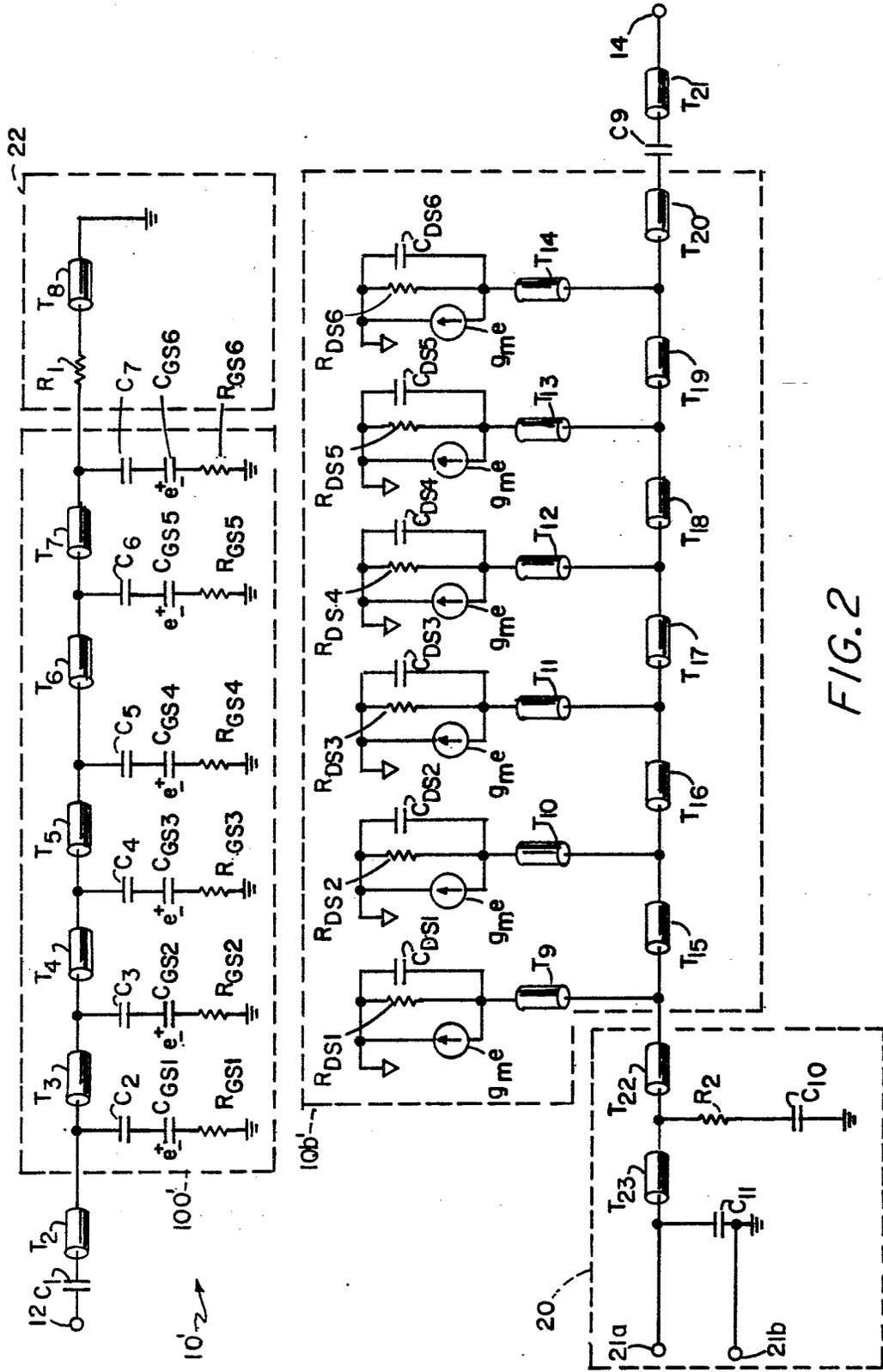


FIG. 2

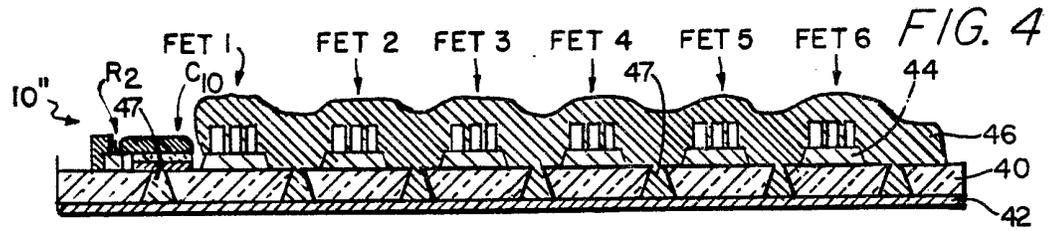


FIG. 4

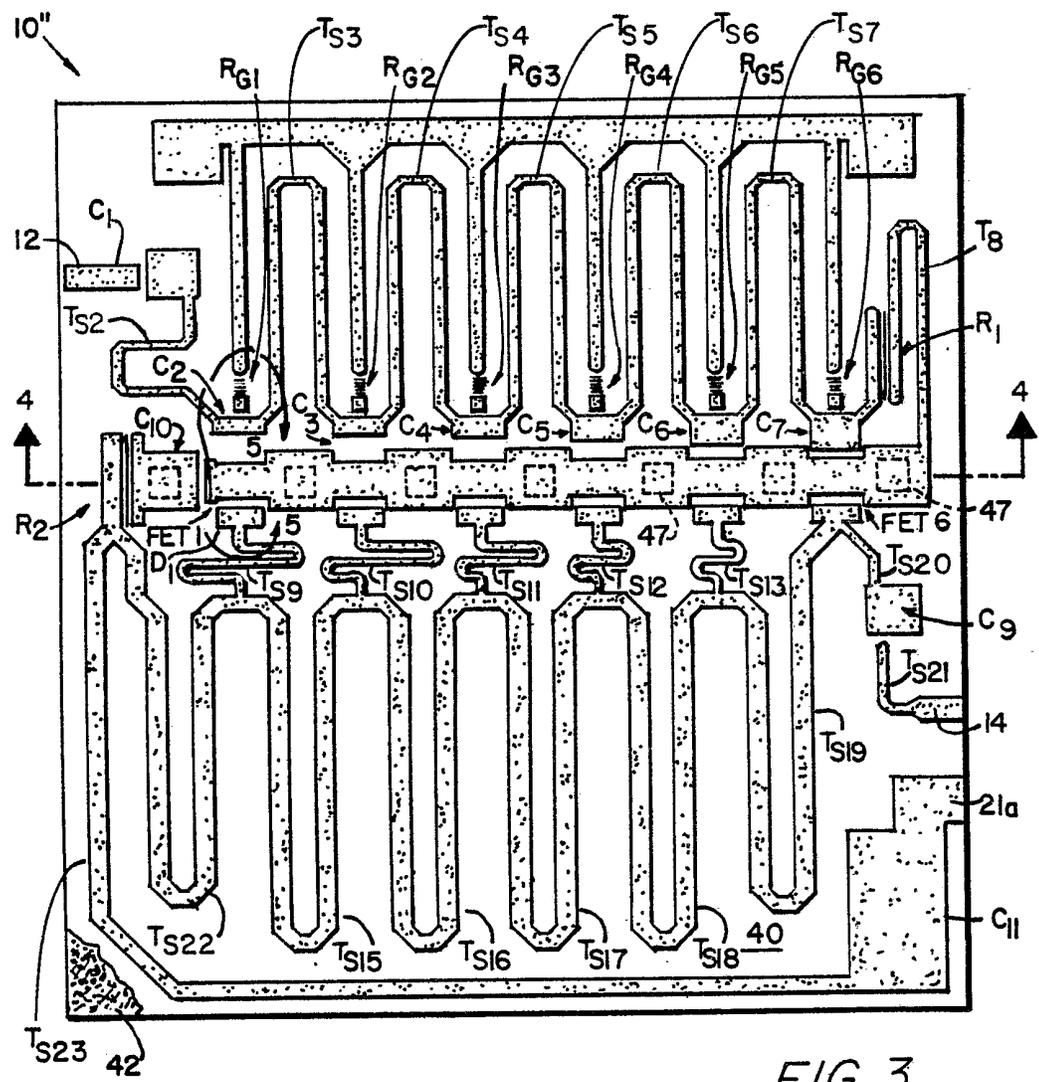


FIG. 3

FIG. 5

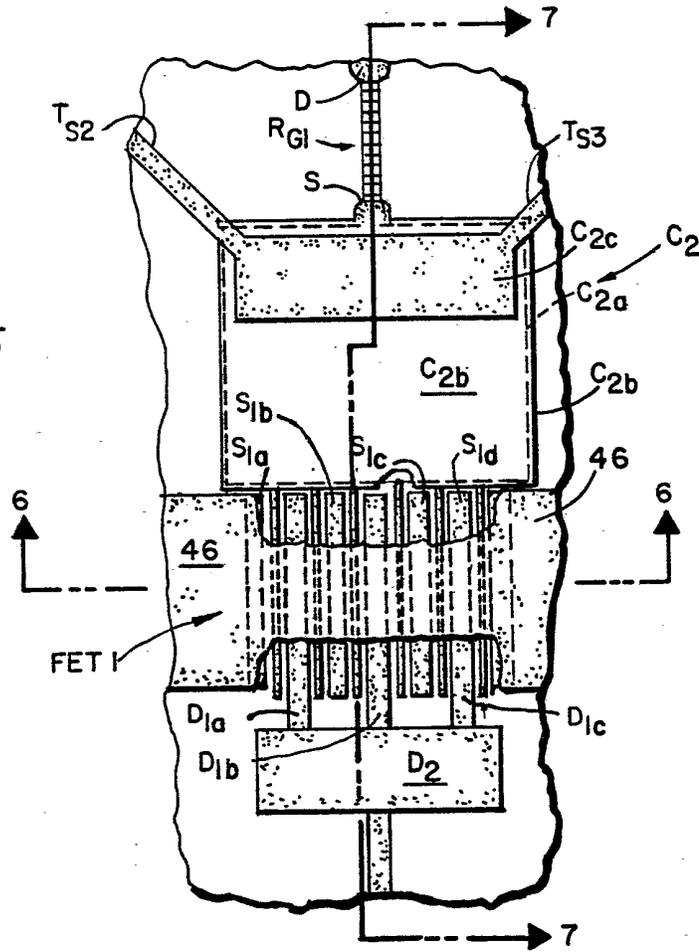


FIG. 6

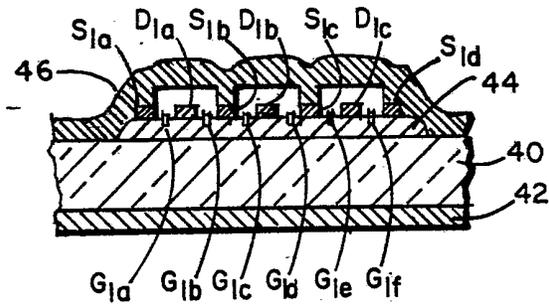
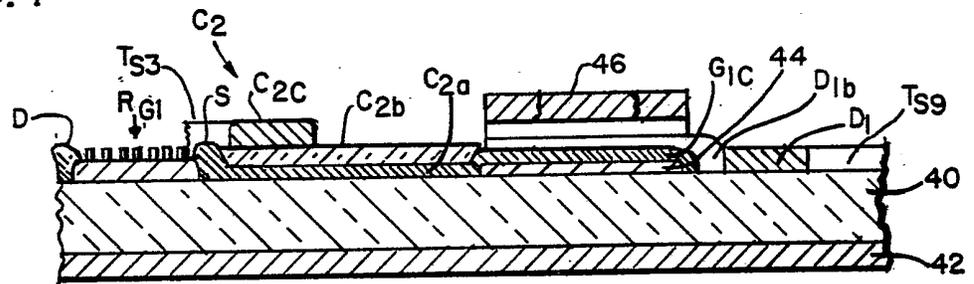


FIG. 7



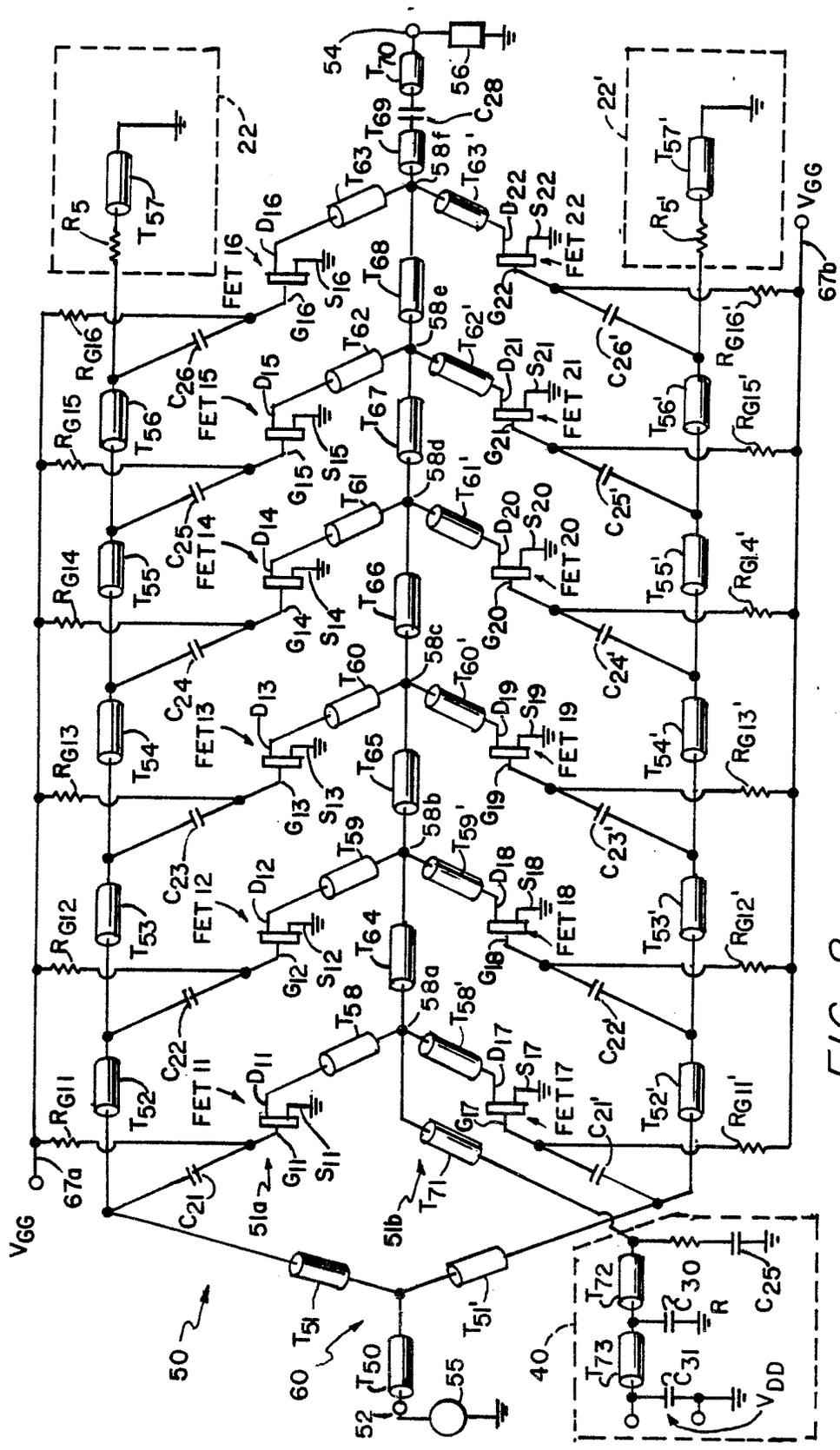


FIG. 8