(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2022 年 4 月 28 日 (28.04.2022)

WIPO | PCT

(10) 国际公布号
WO 2022/083232 A1

(51) 国际专利分类号:
H01L 21/60 (2006.01) *H01L 21/48* (2006.01)

(21) 国际申请号: PCT/CN2021/110939

(22) 国际申请日: 2021 年 8 月 5 日 (05.08.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011137752.4 2020年10月22日 (22.10.2020) CN

(71) 申请人: 长鑫存储技术有限公司 (CHANGXIN MEMORY TECHNOLOGIES, INC.) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(72) 发明人: 廖楚贤 (LIAO, Chuxian); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。 刘杰 (LIU, Jie); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。 何军 (HE, Jun); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。 张丽霞 (ZHANG, Lixia); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。 应战 (YING, Zhan); 中国安徽省合肥市经济技术开发区空港工业园兴业大道388号, Anhui 230601 (CN)。

(74) 代理人: 北京律智知识产权代理有限公司 (BEIJING INTELLEGAL INTELLECTUAL PROPERTY AGENT LTD.); 中国北京市朝阳区慧忠路5号B1605、B1606、B1607, Beijing 100101 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告 (条约第21条(3))。

(54) **Title:** SEMICONDUCTOR PACKAGING METHOD AND SEMICONDUCTOR STRUCTURE

(54) **发明名称**: 半导体封装方法及半导体结构

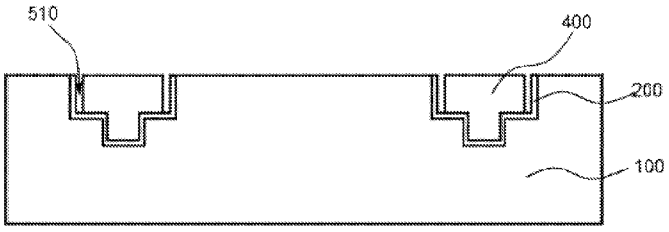


图6

(57) **Abstract:** Embodiments of the present disclosure provide a semiconductor packaging method and a semiconductor structure. The semiconductor packaging method comprises: providing substrates; forming metal pads on the substrates, a gap existing between a side wall of the metal pad and the substrate; and connecting the metal pads of the plurality of substrates.

(57) **摘要**: 本公开实施例提出一种半导体封装方法及半导体结构。半导体封装方法包括：提供基底；在所述基底上形成金属焊盘，其中所述金属焊盘的侧壁与所述基底之间存在间隙；将多个所述基底的所述金属焊盘相连。

WO 2022/083232 A1

半导体封装方法及半导体结构

相关申请的交叉引用

本公开要求基于2020年10月22日提交的申请号为202011137752.4的中国申请“半导体封装方法及半导体结构”的优先权，通过援引将其全部内容并入本文中。

技术领域

本公开涉及半导体及其封装技术领域，特别涉及一种半导体封装方法及半导体结构。

背景技术

利用混合粘合技术键合晶片和晶片时，金属焊盘具有比接合的晶片表面处的介电层更高的热膨胀系数，这导致金属焊盘附件的介电层存在粘合问题。

发明内容

本公开实施例的一个方面，提供一种半导体封装方法，包括：提供基底；在所述基底上形成金属焊盘，其中所述金属焊盘的侧壁与所述基底之间存在间隙；将多个所述基底上的所述金属焊盘相连。

本公开实施例的另一个方面，提供一种半导体结构，包括：具有凹槽的基底；金属焊垫位于所述凹槽中；间隙，至少部分位于所述凹槽的侧壁处并将所述金属焊垫与所述基底至少部分隔开。

本公开实施例提出的半导体封装方法，在基底的凹槽的侧壁形成牺牲材料层，并在形成金属焊盘后，去除牺牲材料层的至少一部分而形成金属焊盘和基底之间的间隙。通过上述设计，本公开实施例提出的半导体封装方法能够使间隙的形成工艺具备更佳的可控性，能够减少不同基底之间的金属焊盘在接合过程中因为热膨胀造成周围结构的损害，从而实现更优的封装效果。

附图说明

通过结合附图考虑以下对本公开的优选实施方式的详细说明，本公开的各种目标、特征和优点将变得更加显而易见。附图仅为本公开的示范性图解，并非一定是按比例绘制。在附图中，同样的附图标记始终表示相同或类似的部件。其中：

图 1 至图 9 分别是根据一示例性实施方式示出的半导体封装方法的多个步骤中的半导体结构的结构示意图；

图 10 是图 6 的俯视图；

图 11 至图 18 分别是根据另一示例性实施方式示出的半导体封装方法的多个步骤中的半导体结构的结构示意图；

图 19 是图 15 的俯视图；

图 20 至图 27 分别是根据又一示例性实施方式示出的半导体封装方法的多个步骤中的半导体结构的结构示意图；

图 28 是图 24 的俯视图；

图 29 至图 31 分别是根据三个示例性实施方式示出的半导体封装方法形成的半导体结构的结构示意图；

图 32 是又一示例性实施方式示出的半导体封装方法中形成的牺牲材料层的结构示意图；

图 33 是又一示例性实施方式示出的半导体封装方法中形成的牺牲材料层的结构示意图。

具体实施方式

现在将参考附图更全面地描述示例实施方式。然而，示例实施方式能够以多种形式实施，且不应被理解为限于在此阐述的实施方式；相反，提供这些实施方式使得本公开将全面和完整，并将示例实施方式的构思全面地传达给本领域的技术人员。图中相同的附图标记表示相同或类似的结构，因而将省略它们的详细描述。

实施方式一

参阅图 1 至图 10，其分别示例性地示出了本公开提出的半导体封装方法的多个步骤中的半导体结构的结构示意图。

如图 1 至图 10 所示，在本实施方式中，本公开提出的半导体封装方法包括：

提供基底 100；基底可以为形成有半导体器件的晶圆或待封装的半导体芯片等。所述晶圆可以为硅晶圆，碳化硅晶圆，SOI 晶圆，砷化镓，碳化镓或氮化镓晶圆等，所述晶圆上形成有半导体器件可以为 DRAM 器件，NAND 器件等存储器件，也可以为 CUP 等逻辑器件。

在基底 100 上形成金属焊盘 400，其中金属焊盘 400 的侧壁与基底 100 之间存在间隙

510；在一示例中，金属焊盘 400 可用于不同晶圆之间的键合，金属焊盘 400 的材质可以为导电的金属材料，如铜，铝，金，银等。

将多个基底上的金属焊盘 400 相连。在一示例中，通过将不同基底上的金属焊盘 400 相连可以将不同晶圆键合在一起，增加封装密度。

通过在金属焊盘的侧壁与基底之间形成间隙，能够减少不同基底之间的金属焊盘在接合过程中因为热膨胀造成周围结构的损害，实现更优的封装效果。

可选的，间隙 510 的形成方法包括：在基底 100 上形成凹槽 110；在凹槽 110 的侧壁形成牺牲材料层 300；在凹槽 110 中形成金属焊盘 400；去除至少部分牺牲材料层 100 形成间隙 510。

可选地，如图 1 所示，凹槽 110 可以包括第一凹槽 111 和第二凹槽 112。其中，第二凹槽 112 位于第一凹槽 111 的下方，且第二凹槽 112 的开口尺寸小于第一凹槽 111 的底部尺寸。具体的，第一凹槽 111 可以为利用大马士革工艺中的互连线凹槽，第二凹槽 112 可以为大马士革工艺中的互连孔凹槽；互连孔凹槽位于互连线凹槽下方且于互连线凹槽相连。在垂直互连线延伸方向上，互连孔凹槽的开口尺寸小于互连线凹槽的底部尺寸。所述开口尺寸可以为顶部尺寸。

可选的，如图 2 至图 4 所示，在凹槽 110 的侧壁形成牺牲材料层 300 的步骤可以包括：

在第二凹槽 112 内填充第一牺牲层 311；具体的，可以利用化学气相沉积或旋涂工艺在第二凹槽 112 内形成第一牺牲层 311，第一牺牲层 311 的材质可以为氧化硅，氮化硅，无定形碳，旋涂有机介质层或无机介质层等材料。示例的，形成的第一牺牲层 311 至少全部填充第二凹槽 112，使得第二凹槽 112 的侧壁全部被覆盖，保证后续形成的牺牲材料层 300 不会存在于第二凹槽 112 的侧壁上。保证第二凹槽 112 中形成的互连孔的体积，防止接触电阻增大。

在基底 100 表面、第一凹槽 111 的侧壁、第一凹槽 111 的底部和第一牺牲层 311 的表面形成第二牺牲层 312；具体的，第二牺牲层 312 可以利用化学气相沉积或原子层沉积工艺形成的不同于第一牺牲层 311 的材料层，第二牺牲层 312 的材质可以为氧化硅，氮化硅，氮氧化硅或碳氧化硅等材料。

去除基底 100 表面、第一凹槽 111 的底部和第一牺牲层 311 的表面的第二牺牲层 312，第一凹槽 111 的侧壁保留的第二牺牲层 312 形成牺牲材料层 300。具体的，可以利用干法刻蚀工艺去除基底 100 表面、第一凹槽 111 的底部和第一牺牲层 311 的表面的第二牺牲层 312，保留第一凹槽 111 侧壁的第二牺牲层。

通过这种方式可以使得形成的牺牲材料层的厚度可控，进而控制后续形成的间隙的特性，如大小，位置，形状等。使得根据接合工艺条件或金属焊盘的材质，大小等形成相应特性的间隙成为可能，从而充分减少基底之间的金属焊盘在接合过程中因为热膨胀造成周围结构的损害，又能保证金属焊盘和基底的结合程度，实现更优的封装效果。

可选的，牺牲材料层 300 的厚度为金属焊盘 400 沿垂直所述凹槽侧壁方向上尺寸的千分之一至千分之十。具体的，牺牲材料层 300 的厚度为牺牲材料层沿垂直所述凹槽侧壁方向上的尺寸，不同基底间的金属焊盘 400 接合温度为 300℃左右时，利用上述厚度的牺牲材料层 300 形成的间隙大小可以最大程度的补偿金属焊盘 400 因为热膨胀带来的尺寸变化。

可选的，牺牲材料层靠近基底表面位置的厚度大于远离基底表面位置的厚度。如图 32 所示，第二牺牲材料层 312 的厚度在靠近基底 100 表面位置 312a 的厚度大于远离基底 100 表面位置 312b 的厚度。应当理解的是，所述靠近和远离是相对而言的，并不是对具体位置的限定。利用上述形貌的牺牲材料层形成的间隙可以很好的和金属焊盘 400 接合时的实际变化相吻合，在金属焊盘 400 接合时，不同金属焊盘 400 接触面的位置附近需要更大的空间来容纳膨胀的部分。具体的，牺牲材料层包括采用 PECVD 方式形成的氧化硅，氮化硅，氮氧化硅和碳氧化硅中的任一种；所述 PECVD 的条件包括：温度为 100℃~200℃，压力为 10Torr ~30Torr。在此条件下形成的牺牲材料层的形貌可以很好的满足需求。

可选的，在形成所述第一牺牲层 311 和所述第二牺牲层 312 之前，还包括：在所述第一凹槽 111 和所述第二凹槽 112 的侧壁和底部形成阻挡层 200。如图 1 所示，利用 ALD 或其他沉积工艺自第一凹槽 111 和第二凹槽 112 的底部和侧壁形成阻挡层 200，阻挡层 200 的材质可以包括氮化钛（TiN）。在其他实施方式中，阻挡层 200 的材质亦可包括钛（Ti）、钽（Ta）、氮化钽（TaN）、钌（Ru）、铼（Re）或者导电金属氮化物等，并不以本实施方式为限。

可选的，所述去除至少部分所述牺牲材料层形成所述间隙的步骤，包括：

利用干法刻蚀或湿法刻蚀或 CMP 去除至少部分所述牺牲材料层。具体的，可以利用金属焊盘和牺牲材料层的刻蚀选择比，利用干法刻蚀或湿法刻蚀工艺去除牺牲材料层，利用时间控制或刻蚀终止点（end-point）控制刻蚀的程度进而控制形成的间隙的大小。在一示例中，如图 10 所示，图 10 为图 6 的俯视图，间隙 510 环绕金属焊盘 400，将金属焊盘 400 靠近基底 100 表面的上部和基底隔离开。在此示例中，凹槽 110 沿基底 100 表面方向上的截面轮廓呈方形；在其他示例中，凹槽 110 沿基底 100 表面方向上的截面轮廓呈锯齿

状，使得形成的间隙 510 沿基底 100 表面方向上的截面轮廓也呈锯齿状，可以达到释放应力的效果，减少金属焊盘 400 对周围结构的损坏。

可选地，如图 7 至图 9 所示，两个形成有间隙以及金属焊盘 400 的基底 600 接合可以包括以下步骤：

将形成有间隙以及金属焊盘 400 的基底 600 对准；

对基底 600 的金属焊盘 400 进行预键合，如融合键合（fusion bond）等；

对键合的金属焊盘 400 进行退火处理（anneal），使金属焊盘 400 膨胀而将间隙 510 填充。

可选的，在形成凹槽 110 的步骤中，可以将凹槽 110 的纵向截面设置为大致呈梯形，键合后的半导体结构大致如图 29 所示。通过上述设计，能够进一步增大金属焊盘 400 的接合面积，减少接触电阻。

实施方式二

基于上述对本公开提出的半导体封装方法的一个示例性实施方式的详细说明，以下将结合图 11 至图 19，对本公开提出的半导体封装方法的另一个示例性实施方式进行说明。其中，本实施方式中与上述第一实施方式中的相关工艺大致相同的部分在此不予赘述。

可选地，如图 12 和图 13 所示，在本实施方式中，在凹槽 110 的侧壁形成牺牲材料层 300 的步骤可以包括：

在基底 100 表面、第一凹槽的底部和侧壁以及第二凹槽的底部和侧壁形成金属层 320；

去除基底 100 表面、第一凹槽的底部和第二凹槽的底部的金属层 320，第一凹槽的侧壁和第二凹槽的侧壁保留的金属层 320 形成牺牲材料层 300。

利用上述方法形成的牺牲材层 300 简化了制作工艺，同时又不增加第二凹槽中形成的互连孔的接触电阻。

可选的，利用 PVD 工艺形成所述金属层 320，所述 PVD 的条件包括：温度为 50℃~350℃，惰性气体的流速为 100sccm～450sccm，惰性气体的压力为 0.1Torr～10Torr。如图 33 所示， 利用上述工艺形成的金属层 320 的厚度在靠近基底 100 表面位置 320a 的厚度大于远离基底 100 表面位置 320b 的厚度。应当理解的是，所述靠近和远离是相对而言的，并不是对具体位置的限定。

可选的，金属焊盘 400 的材料包括铜，金属层 320 的材料包括镍、锌、铝、银或者金。

可选的，间隙 520 沿第一凹槽的侧壁方向上的长度和第一凹槽侧壁长度的比值为 0.1~0.5，例如 0.1、0.3、0.4、0.5 等。如图 15 所示，图 15 中示出了半导体结构的基底 100、

凹槽 110、阻挡层 200、牺牲材料层 300、金属焊盘 400 和间隙 520。其中，间隙 520 通过将牺牲材料层 300 部分去除而形成，即，间隙 520 是由金属焊盘 400 侧壁、凹槽 110 侧壁与剩余的牺牲材料层 300 之间的沟道形成。配合参阅图 19，其示例性地示出了图 15 的俯视图。其中，可见间隙 520 环绕于金属焊盘 400。

图 16 至图 18 所示，其分别示例性地示出了“将两个基底 600 键合”的几个步骤中的结构示意图，其中，本实施方式中的将两个基地 600 键合的工艺与上述第一实施方式中的相关工艺大致相同，在此不予赘述。

另外，基于图 11 至图 19 示出的实施方式的上述设计，在另一实施方式中，在形成凹槽的步骤中，可以将凹槽的纵向截面设置为大致呈梯形，键合后的半导体结构大致如图 30 所示。通过上述设计，能够进一步增大金属焊盘 400 的接合面积，减少接触电阻。

实施方式三

基于上述对本公开提出的半导体封装方法的两个示例性实施方式的详细说明，以下将结合图 20 至图 28，对本公开提出的半导体封装方法的再一个示例性实施方式进行说明。其中，本实施方式中与上述第一实施方式和/或第二实施例中的相关工艺大致相同的部分在此不予赘述。

可选地，如图 21 和图 24 所示，去除至少部分牺牲材料层 300 形成所述间隙 530 的步骤包括：

在基底 100 表面、第一凹槽的底部和侧壁以及第二凹槽的底部和侧壁形成金属层 330；去除基底 100 表面、第一凹槽的底部和第二凹槽的底部的部分金属层 330，保留的第一凹槽的侧壁的金属层 300 为牺牲材料层 300。

在凹槽 110 中形成金属焊盘 400；

利用 CMP 去除基底 100 表面、第一凹槽的侧壁的部分牺牲材料层 300 形成间隙 530。其中，牺牲材料层 300 与金属焊盘 400 的热膨胀率不同，以保证在金属焊盘的接合工艺中，第一凹槽的侧壁剩余的牺牲材料层因为热膨胀而破坏周围结构。作为示例，牺牲材料层 300 的热膨胀系数小于金属焊盘 400 的热膨胀系数。进一步地，基于上述形成牺牲材料层 300 的工艺设计，在本实施方式中，当接触焊盘 400 的材料包括铜（Cu）时，牺牲材料层 300 的材质可以包括镁（Mg）。在其他实施方式中，牺牲材料层 300 亦可包括其他材料，例如锌（Zn）、银（Ag）、铝（Al）、金（Au）等，并不以本实施方式为限。由于本实施方式中，通过调整化学机械研磨工艺条件，如研磨液的种类等，选择性增大牺牲材料层 300 的研磨速率以形成间隙 530。配合参阅图 28，其示例性地示出了图 24 的俯视图。其

中，可见间隙 530 环绕于金属焊盘 400。

可选地，间隙 530 沿第一凹槽的侧壁方向上的长度和第一凹槽侧壁长度的比值为 0.01~0.1。例如，在本实施方式中，通过化学机械研磨形成的间隙 530 的深度，与第一凹槽的槽深的比值可以为 0.01~0.1，例如 0.01、0.04、0.07、0.1 等。基于本实施方式的上述工艺设计，在其他实施方式中，比值亦可小于 0.01，或可大于 0.1，例如 0.008、0.11 等，并不以本实施方式为限。

如图 25 至图 27 所示，其分别示例性地示出了半导体结构在“将两个基底 600 键合”的几个步骤中的结构示意图，其中，本实施方式中的将两个基底 600 键合的工艺与上述第一实施方式和第二实施方式中的相关工艺大致相同，在此不予赘述。

另外，基于图 20 至图 28 示出的实施方式的上述设计，在另一实施方式中，在形成凹槽 110 的步骤中，可以将凹槽 110 的纵向截面设置为大致呈梯形，键合后的半导体结构大致如图 31 所示。通过上述设计，能够进一步增大金属焊盘 400 的接合面积，减少接触电阻。

基于上述对本公开提出的半导体封装方法的多个示例性实施方式的详细说明，对本公开提出的半导体结构的一个示例性实施方式进行说明，本实施例中半导体结构可以通过上述本公开提出的并在上述实施方式中详细说明的半导体封装方法制成。

如图 1 至图 6 所示，本公开提出的半导体结构，包括：具有凹槽 110 的基底 100；金属焊垫 400 位于凹槽 110 中；间隙 510，至少部分位于凹槽 110 的侧壁处并将金属焊垫 400 与基底 100 至少部分隔开。

可选的，间隙 510 的上部宽度大于所述间隙的下部宽度。

可选的，凹槽 110 沿基底 100 表面方向上的截面轮廓呈锯齿状。

可选的，凹槽 110 包括第一凹槽 111 和第二凹槽 112，第二凹槽 112 位于第一凹槽 111 的底部，且第二凹槽 112 的开口尺寸小于第一凹槽 111 的底部尺寸。

可选的，间隙 510 至少部分位于第一凹槽 111 的侧壁上方。

综上所述，本公开实施例提出的半导体封装方法，在基底的凹槽的侧壁形成牺牲材料层，并在填充导电层后，去除牺牲材料层的至少一部分而形成环绕导电层的沟槽。通过上述设计，本公开实施例提出的半导体封装方法能够使沟槽的形成工艺具备更佳的可控性，能够减少导电层形成的金属焊盘在后续制程的膨胀过程中对周围结构施加的应力，从而实现更优的封装效果。

虽然已参照几个典型实施例描述了本公开，但应当理解，所用的术语是说明和示例性、

而非限制性的术语。由于本公开能够以多种形式具体实施而不脱离公开的精神或实质，所以应当理解，上述实施例不限于任何前述的细节，而应在随附权利要求所限定的精神和范围内广泛地解释，因此落入权利要求或其等效范围内的全部变化和改型都应为随附权利要求所涵盖。

权 利 要 求

1.一种半导体封装方法，包括：

提供基底；

在所述基底上形成金属焊盘，其中所述金属焊盘的侧壁与所述基底之间存在间隙；

将多个所述基底上的所述金属焊盘相连。

2.根据权利要求 1 所述的半导体封装方法，其中，所述间隙的形成方法包括：

在所述基底上形成凹槽；

在所述凹槽的侧壁形成牺牲材料层；

在所述凹槽中形成所述金属焊盘；

去除至少部分所述牺牲材料层形成所述间隙。

3.根据权利要求 2 所述的半导体封装方法，其中，

所述牺牲材料层靠近所述基底表面位置的厚度大于远离所述基底表面位置的厚度。

4.根据权利要求 3 所述的半导体封装方法，其中，

所述牺牲材料层包括采用 PECVD 方式形成的氧化硅，氮化硅，氮氧化硅和碳氧化硅中的任一种；

所述 PECVD 的条件包括：温度为 100℃~200℃，压力为 10Torr ~30Torr。

5.根据权利要求 3 所述的半导体封装方法，其中，

所述牺牲材料层包括采用 PVD 方式形成的金属材料层；

所述 PVD 的条件包括：温度为 50℃~350℃，惰性气体的流速为 100sccm～450sccm，惰性气体的压力为 0.1Torr～10Torr。

6.根据权利要求 2 所述的半导体封装方法，其中，

所述牺牲层材料层的厚度为所述金属焊盘沿垂直所述凹槽侧壁方向上尺寸的千分之一至千分之十。

7.根据权利要求 2 所述的半导体封装方法，其中，所述去除至少部分所述牺牲材料层形成所述间隙的步骤，包括：

利用干法刻蚀或湿法刻蚀或 CMP 去除至少部分所述牺牲材料层。

8.根据权利要求 2 所述的半导体封装方法，其中，所述凹槽包括第一凹槽和第二凹槽，所述第二凹槽位于所述第一凹槽的下方，且所述第二凹槽的开口尺寸小于所述第一凹槽的底部尺寸。

9.根据权利要求 8 所述的半导体封装方法，其中，所述在所述凹槽的侧壁形成牺牲材料层的步骤包括：

在所述第二凹槽内填充第一牺牲层；

在所述基底表面、所述第一凹槽的侧壁、所述第一凹槽的底部和所述第一牺牲层的表面形成第二牺牲层；

去除所述基底表面、所述第一凹槽的底部和所述第一牺牲层的表面的部分所述第二牺牲层，所述第一凹槽的侧壁保留的所述第二牺牲层形成所述牺牲材料层。

10.根据权利要求 8 所述的半导体封装方法，其中，所述间隙的形成在所述凹槽的侧壁形成牺牲材料层的步骤包括：

在所述基底表面、所述第一凹槽的底部和侧壁以及所述第二凹槽的底部和侧壁形成金属层；

去除所述基底表面、所述第一凹槽的底部和所述第二凹槽的底部的金属层，所述第一凹槽的侧壁和所述第二凹槽的侧壁保留的所述金属层形成所述牺牲材料层。

11.根据权利要求 10 所述的半导体封装方法，其中，所述金属焊盘的材料包括铜，所述金属层的材料包括镍、锌、铝、银或者金。

12.根据权利要求 10 所述的半导体封装方法，其中，所述间隙沿所述第一凹槽的侧壁方向上的长度和所述第一凹槽侧壁长度的比值为 0.1~0.5。

13.根据权利要求 8 所述的半导体封装方法，其中，所述去除至少部分所述牺牲材料

层形成所述间隙的步骤包括：

在所述基底表面、所述第一凹槽的底部和侧壁以及所述第二凹槽的底部和侧壁形成金属层；

在所述凹槽中形成所述金属焊盘；

利用 CMP 去除所述基底表面、所述第一凹槽的侧壁的部分所述金属层形成所述间隙。其中，所述金属层与所述金属焊盘的热膨胀率不同。

14.根据权利要求 13 所述的半导体封装方法，其中，所述金属焊盘的材料包括铜，所述金属层的材料包括镁、锌、银、铝或者金。

15.根据权利要求 13 所述的半导体封装方法，其中，所述间隙沿所述第一凹槽的侧壁方向上的长度和所述第一凹槽侧壁长度的比值为 0.01~0.1。

16.一种半导体结构，其中，包括：

具有凹槽的基底；

金属焊垫位于所述凹槽中；

间隙，至少部分位于所述凹槽的侧壁处并将所述金属焊垫与所述基底至少部分隔开。

17. 根据权利要求 16 所述的半导体结构，其中，

所述间隙的上部宽度大于所述间隙的下部宽度。

18. 根据权利要求 16 所述的半导体结构，其中，

所述凹槽沿所述基底表面方向上的截面轮廓呈锯齿状。

19. 根据权利要求 16 所述的半导体结构，其中，

所述凹槽包括第一凹槽和第二凹槽，所述第二凹槽位于所述第一凹槽的底部，且所述第二凹槽的开口尺寸小于所述第一凹槽的底部尺寸。

20. 根据权利要求 19 所述的半导体结构，其中，

所述间隙至少部分位于所述第一凹槽的侧壁上方。

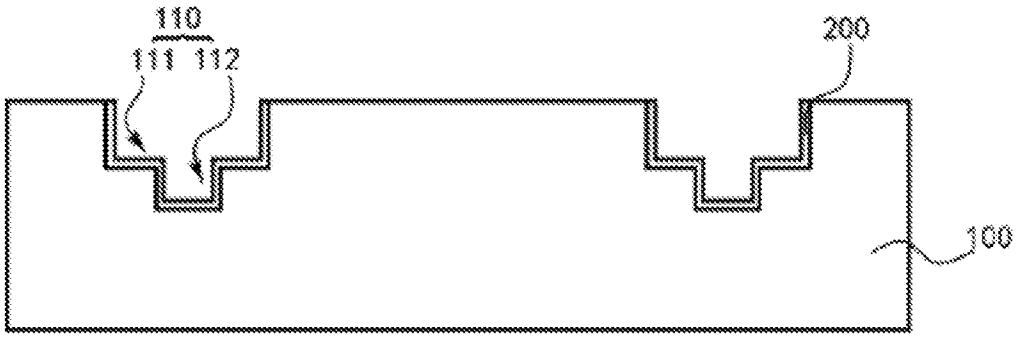

110
111
112
200
100

图1

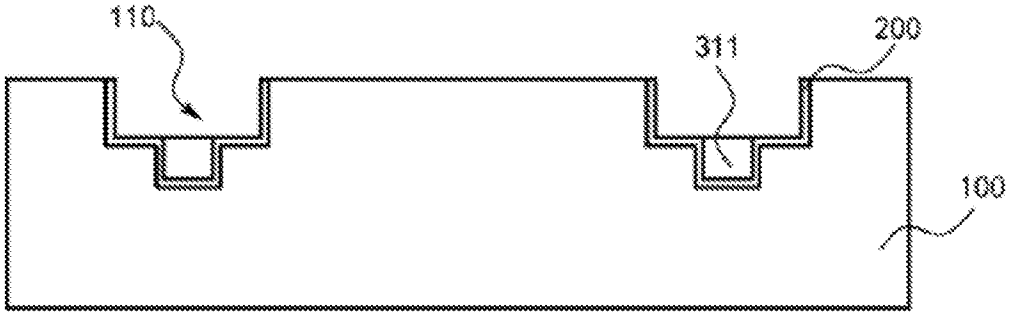

110
311
200
100

图2

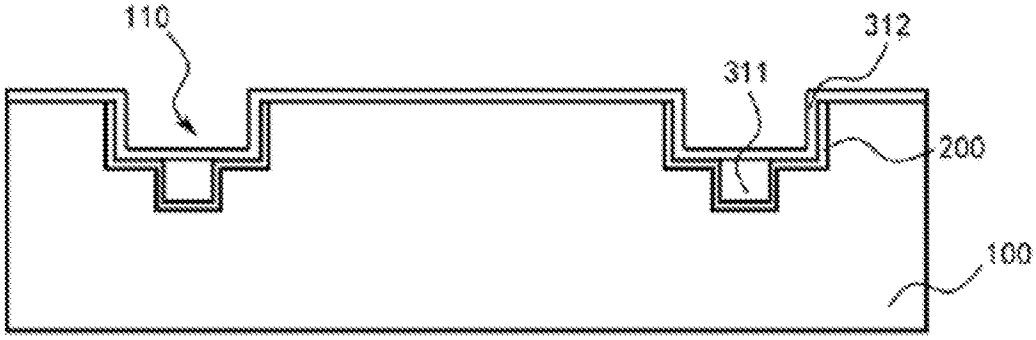

110
312
311
200
100

图3

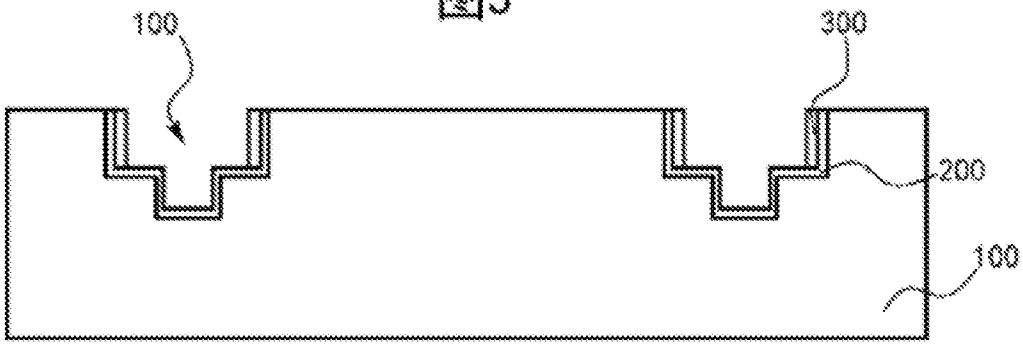

100
300
200
100

图4



图5

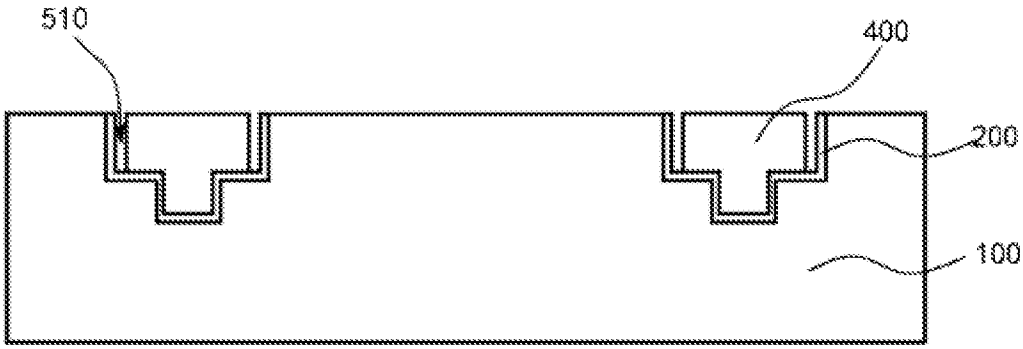


图6

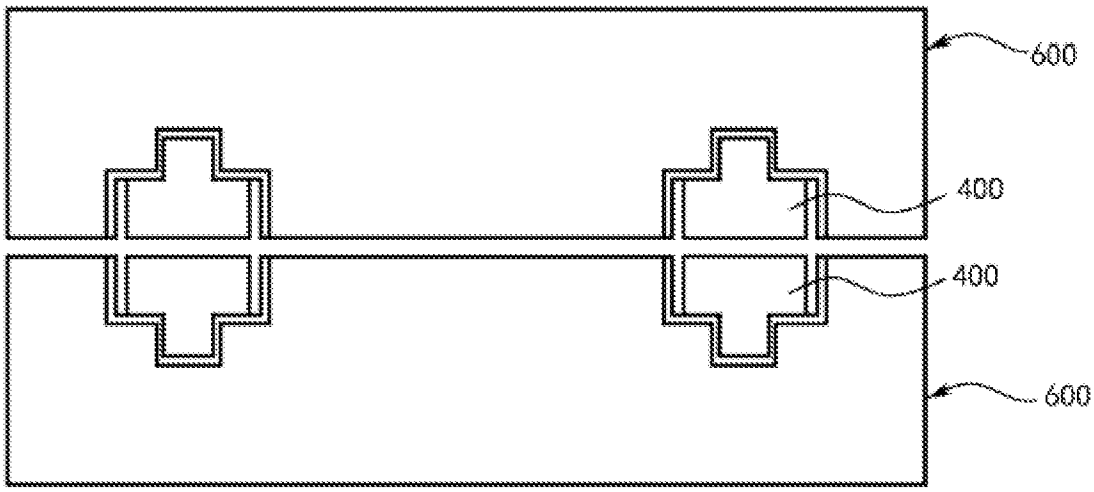


图7

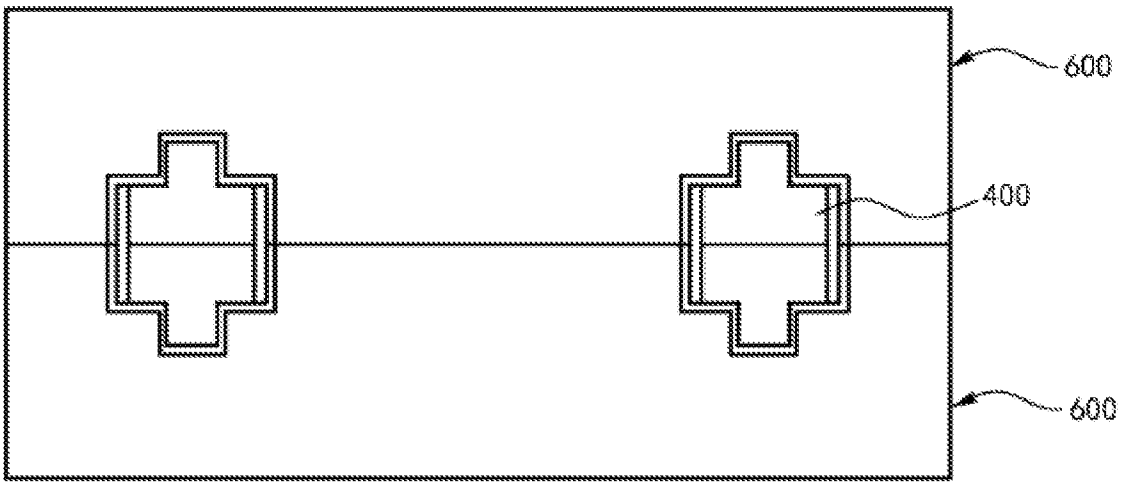


图8

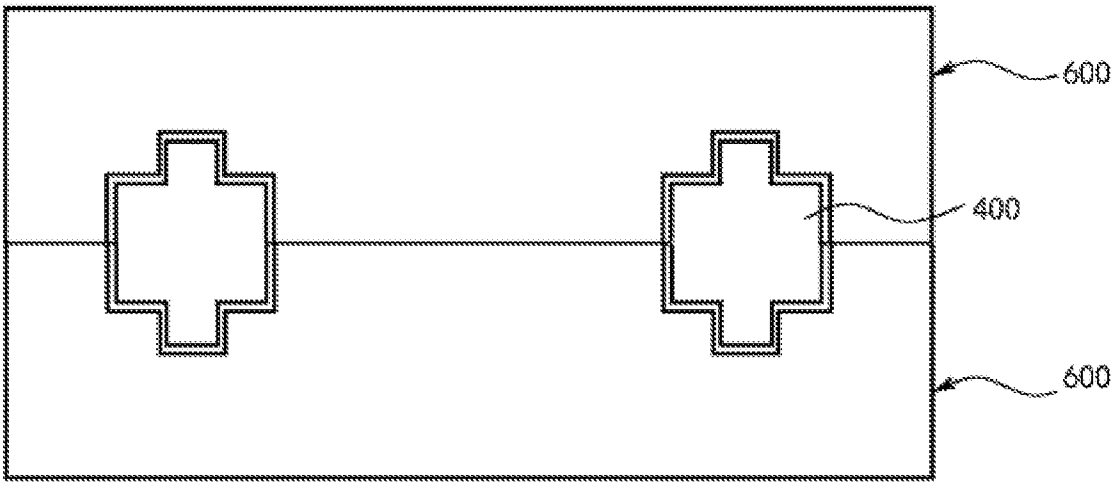


图9

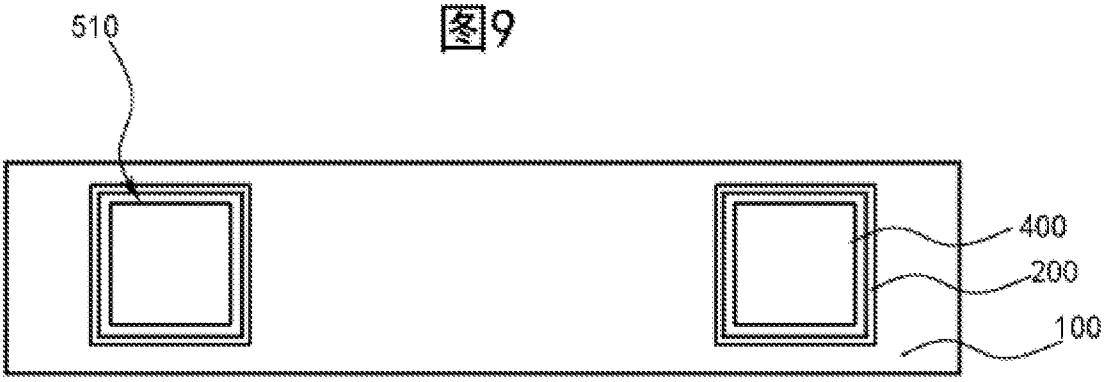


图10

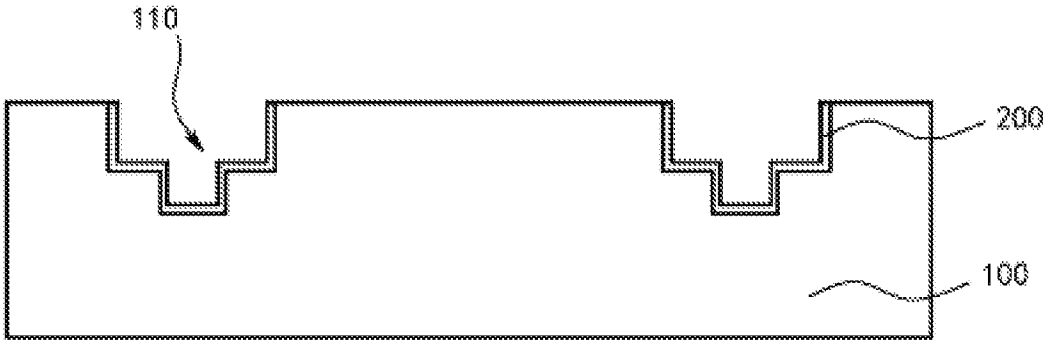


图11

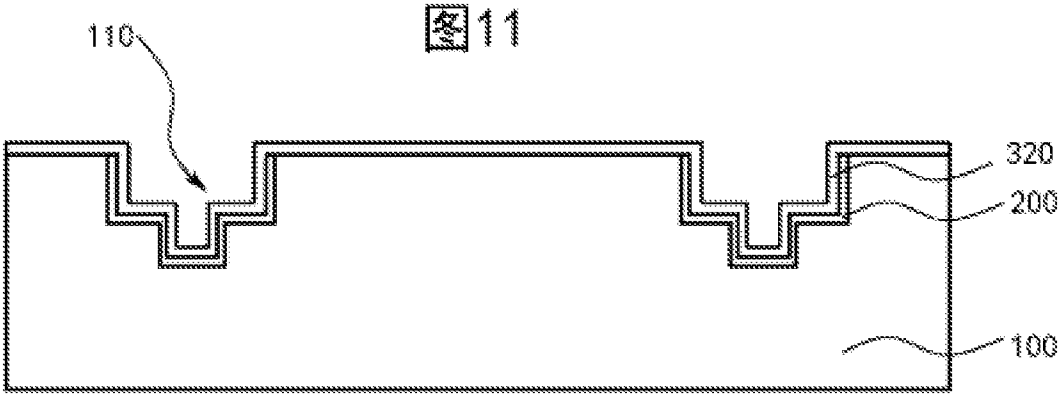


图12

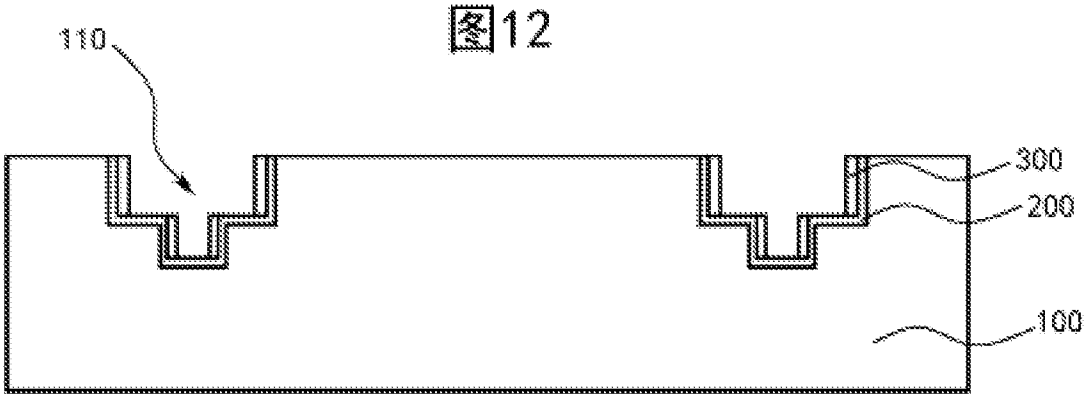


图13



图14

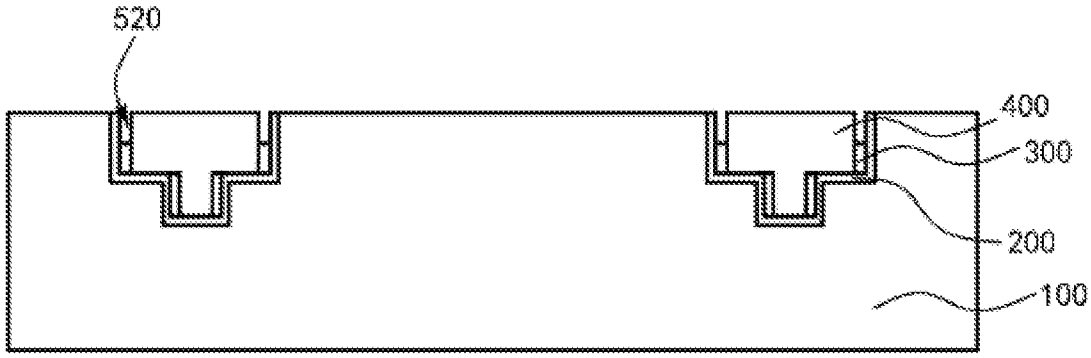


图15

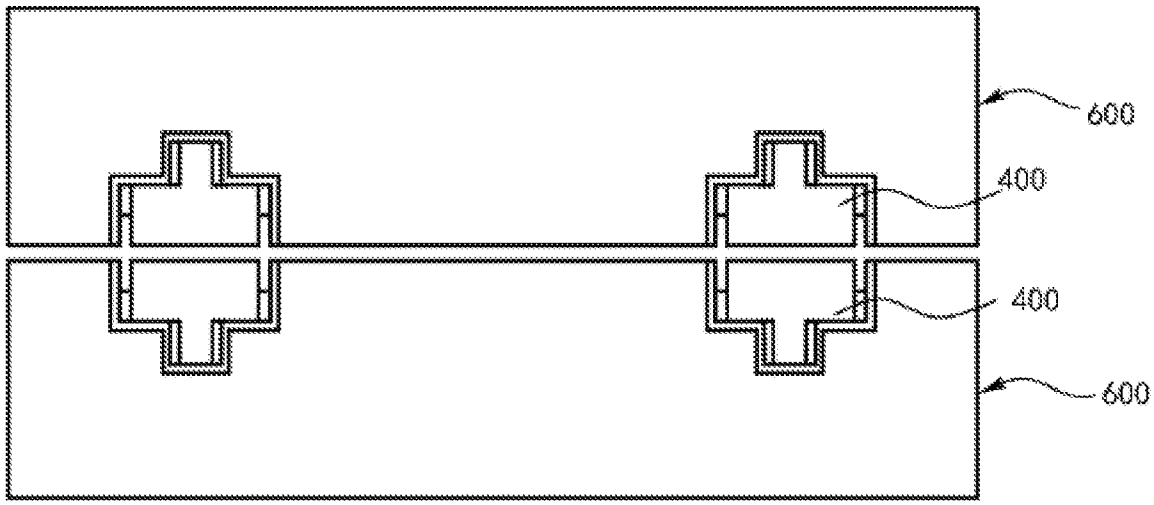


图16

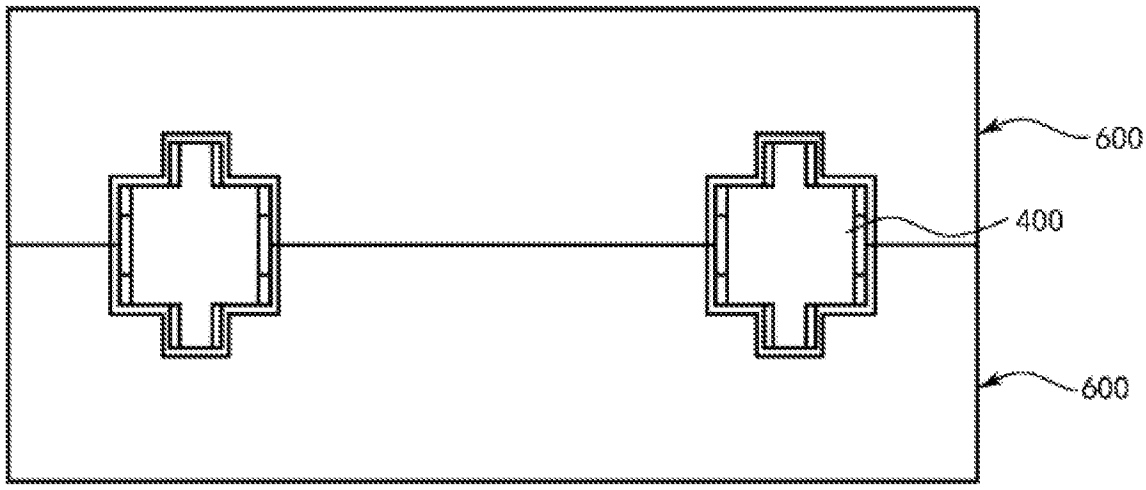


图17

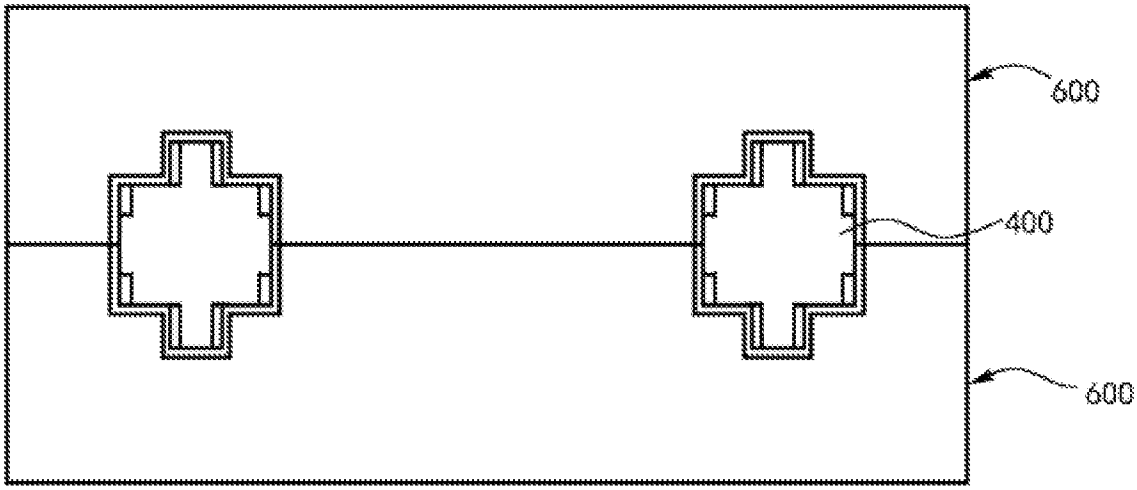


图18

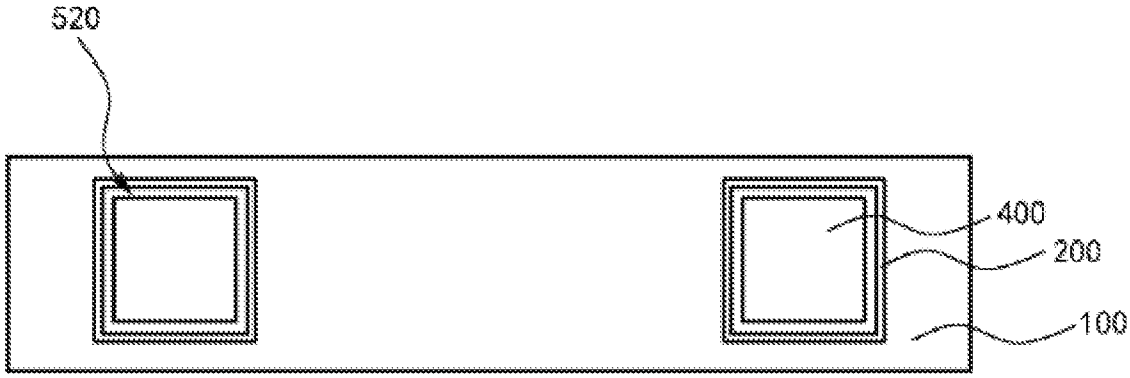


图19

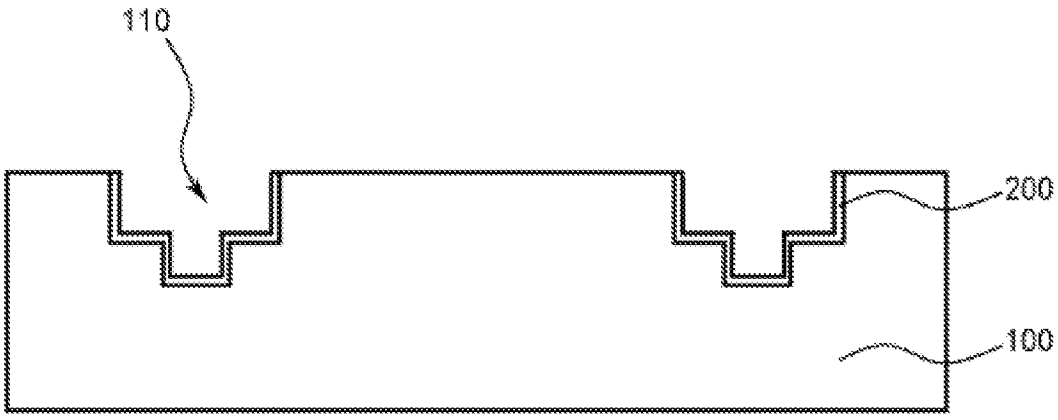


图20

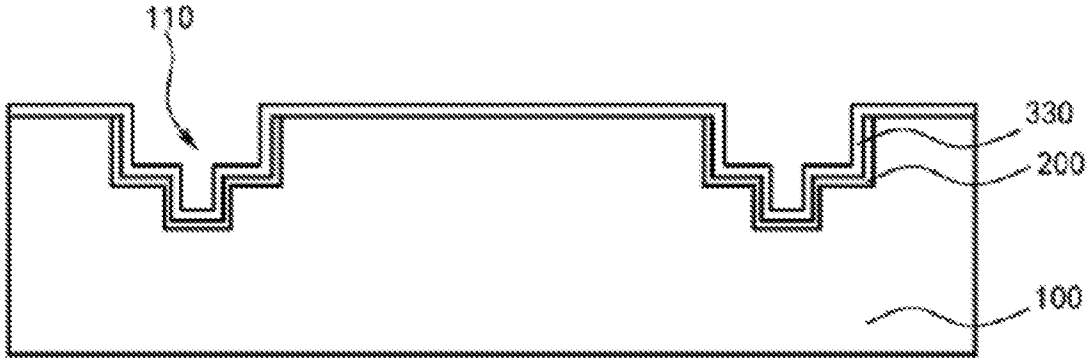


图21

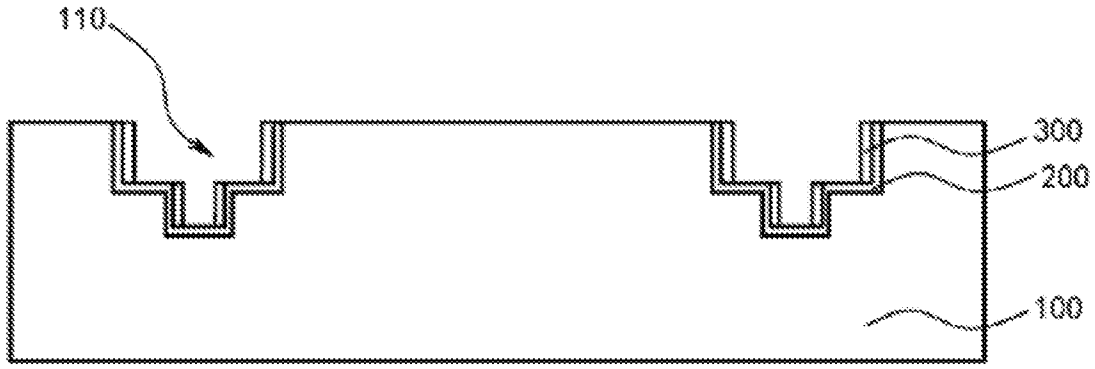


图22



图23

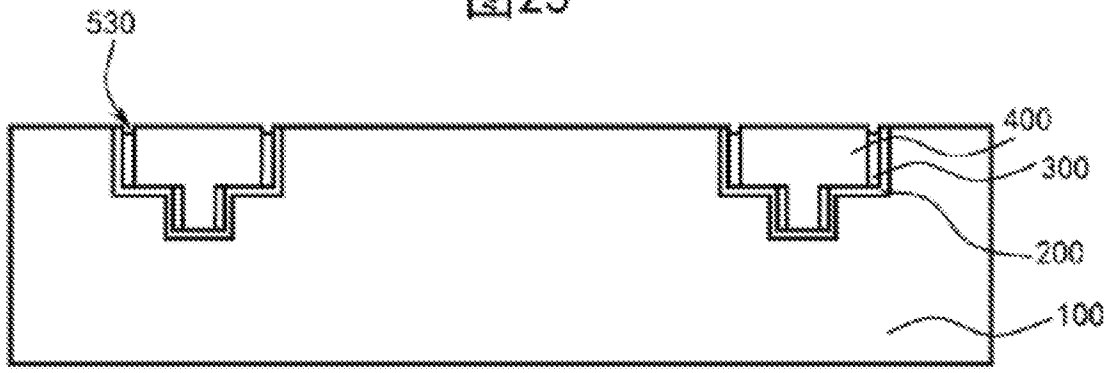


图24

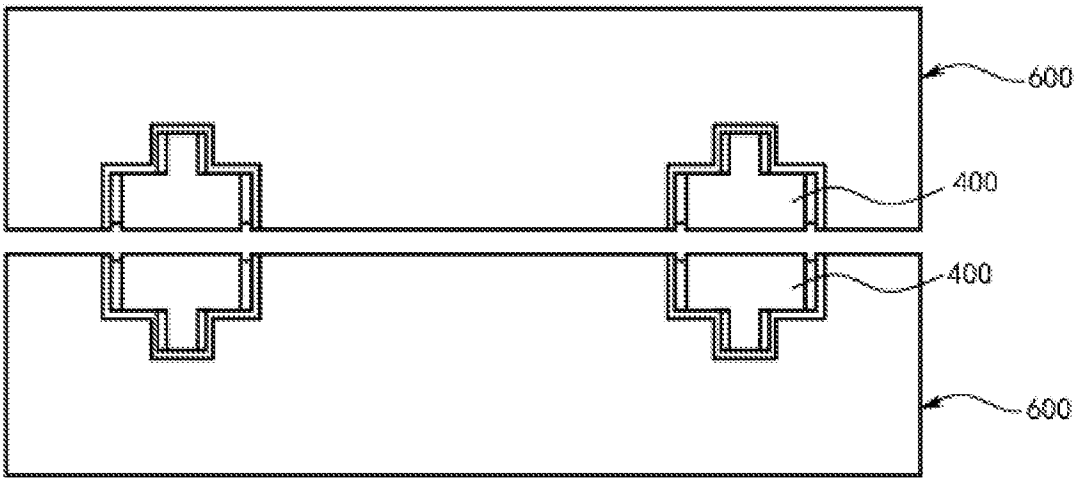


图25

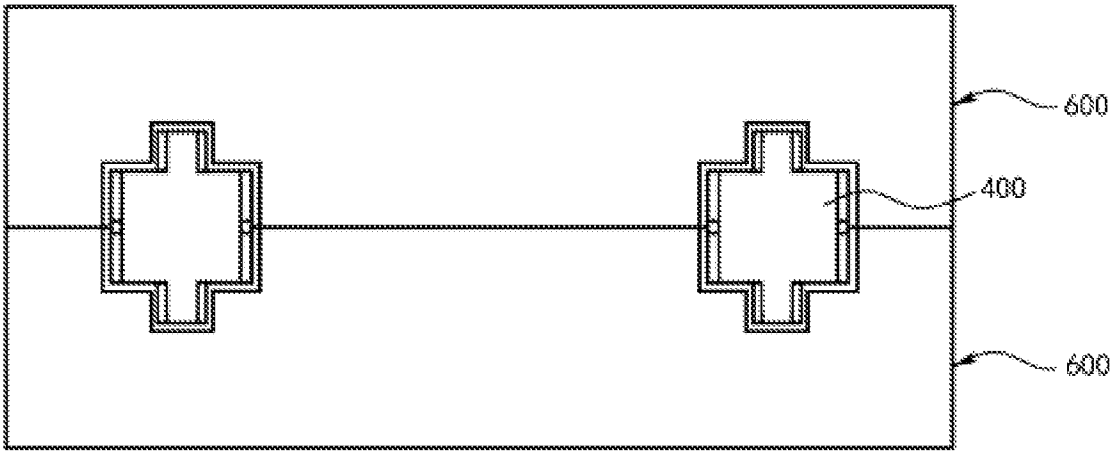


图26

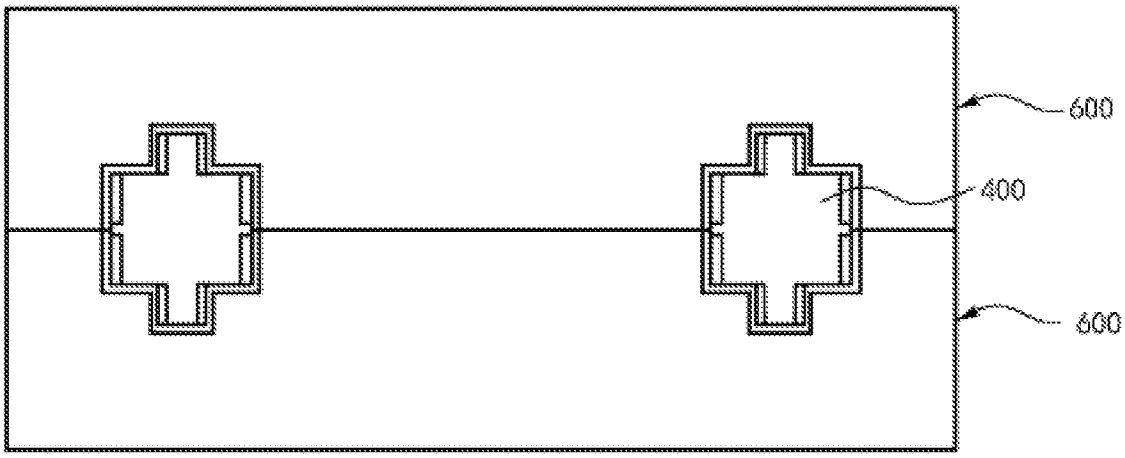


图27

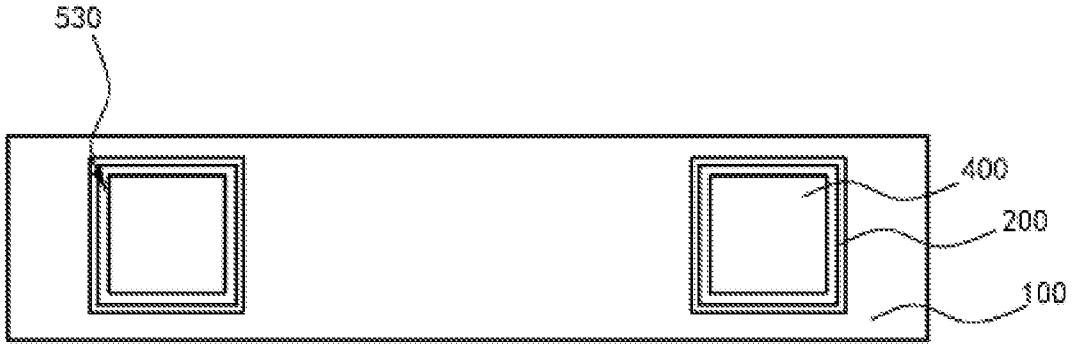


图28

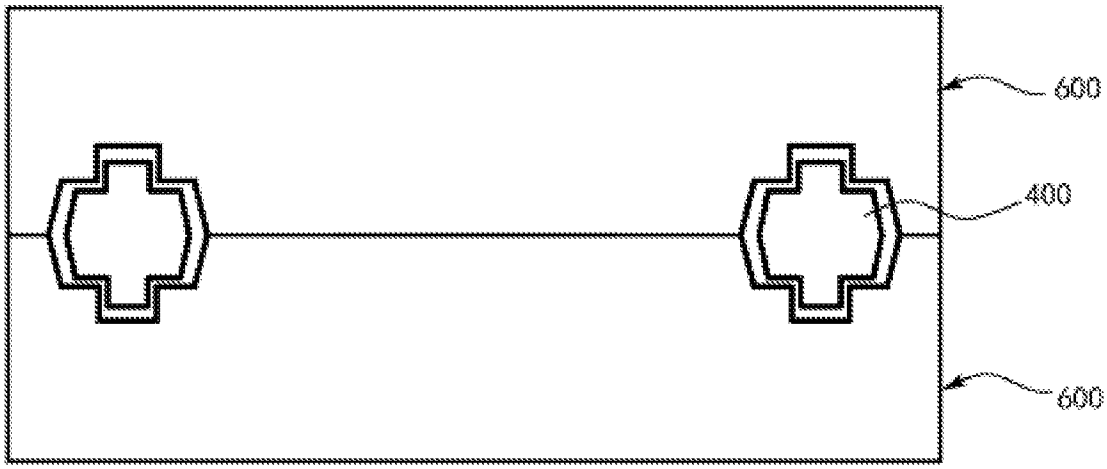


图29

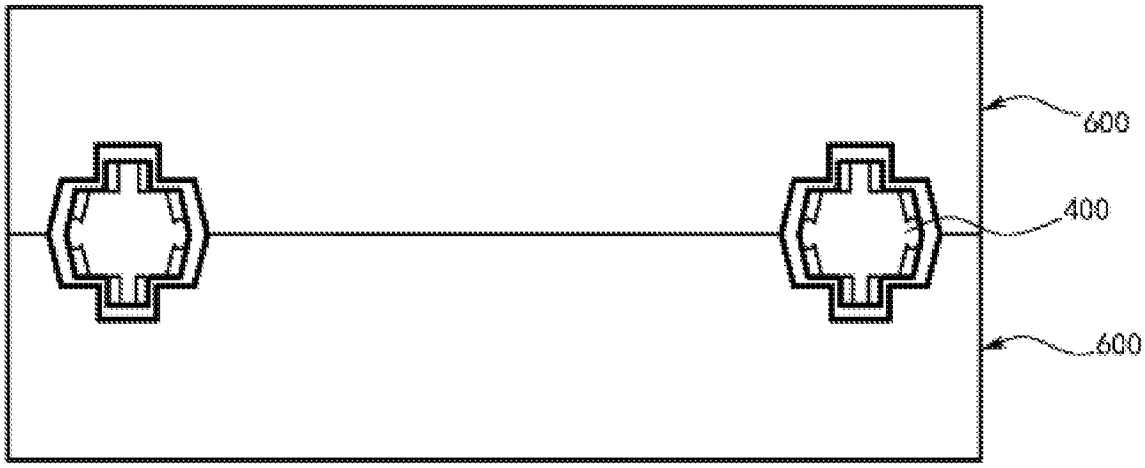


图30

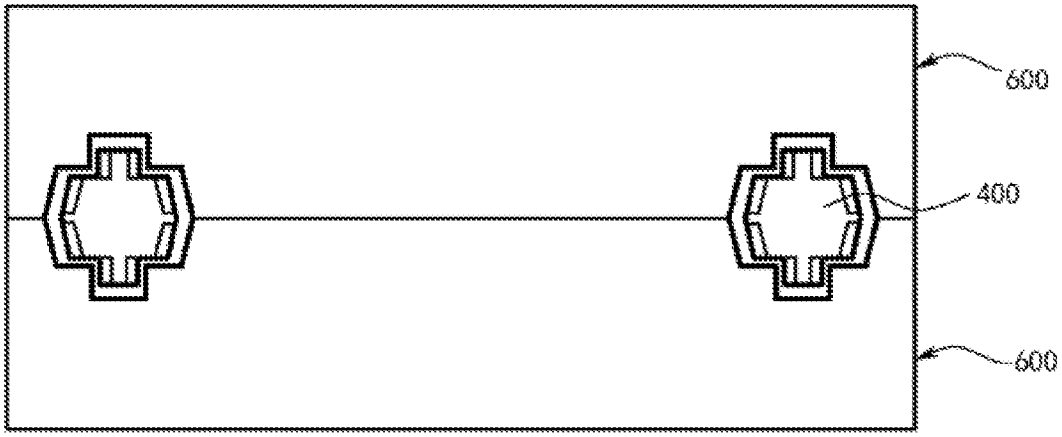

600
400
600

图31

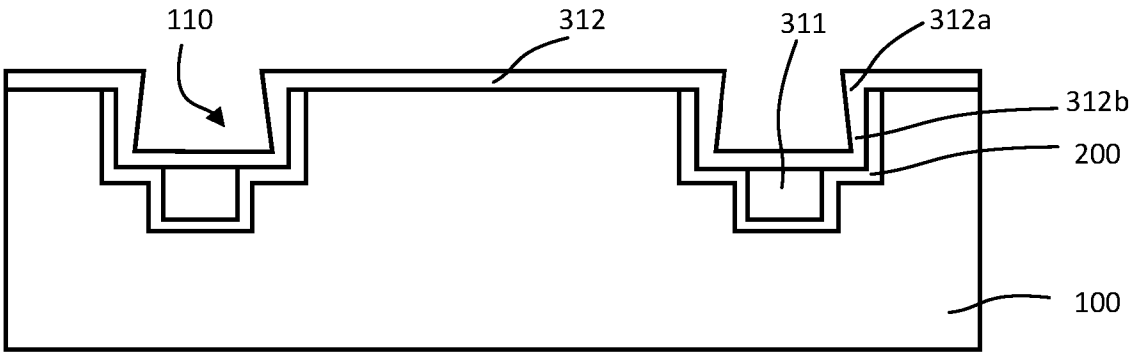

110
312
311
312a
312b
200
100

图 32

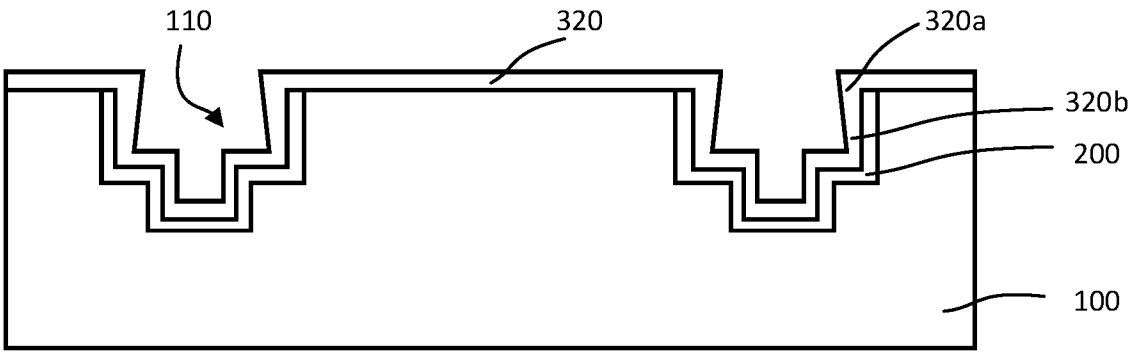

110
320
320a
320b
200
100

图 33

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2021/110939

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/60(2006.01)i; H01L 21/48(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; WOTXT; EPTXT: 长鑫存储, 垫, 焊盘, 焊球, 槽, 金属, 膨胀, 缝, 隙, 牺牲, pad?, weld+, gap?, expansion, groove?, sacrifice

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104810338 A (SILICONWARE PRECISION INDUSTRIES CO., LTD.) 29 July 2015 (2015-07-29) description paragraphs [0048]-[0061], figures 2A-2D	1, 16-20
Y	CN 104810338 A (SILICONWARE PRECISION INDUSTRIES CO., LTD.) 29 July 2015 (2015-07-29) description paragraphs [0048]-[0061], figures 2A-2D	2-15
Y	CN 1996565 A (SAMSUNG ELECTRONICS CO., LTD.) 11 July 2007 (2007-07-11) description page 7 line 22 - page 14 line 4, figures 1-22	2-15
X	CN 102088012 A (XINTEC INC.) 08 June 2011 (2011-06-08) description, paragraphs [0025]-[0041], and figures 2-6	1, 16-20
Y	CN 102088012 A (XINTEC INC.) 08 June 2011 (2011-06-08) description, paragraphs [0025]-[0041], and figures 2-6	2-15
Y	CN 110164786 A (HUAIAN IMAGING DEVICE MFT CORP.) 23 August 2019 (2019-08-23) description, paragraphs [0022]-[0049], and figures 1-14	2-15
A	CN 106611755 A (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY LIMITED) 03 May 2017 (2017-05-03) entire document	1-20

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
23 September 2021	**28 September 2021**

Name and mailing address of the ISA/CN	Authorized officer
China National Intellectual Property Administration (ISA/CN) **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088** **China**	
Facsimile No. **(86-10)62019451**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2021/110939

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	104810338	A	29 July 2015	US	9398689	B2	19 July 2016
				TW	201530669	A	01 August 2015
				US	2015214168	A1	30 July 2015
				TW	I570822	B	11 February 2017
CN	1996565	A	11 July 2007	US	7572673	B2	11 August 2009
				KR	100753528	B1	30 August 2007
				US	2007152349	A1	05 July 2007
				KR	20070073184	A	10 July 2007
				CN	1996565	B	26 May 2010
CN	102088012	A	08 June 2011	CN	102088012	B	17 April 2013
CN	110164786	A	23 August 2019	None			
CN	106611755	A	03 May 2017	CN	106611755	B	24 May 2019
				JP	2017085100	A	18 May 2017
				TW	201715683	A	01 May 2017
				TW	I596730	B	21 August 2017
				JP	6338193	B2	06 June 2018
				US	2017117316	A1	27 April 2017
				US	10833119	B2	10 November 2020

国际检索报告

国际申请号
PCT/CN2021/110939

A. 主题的分类

H01L 21/60(2006.01)i; H01L 21/48(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNABS;CNTXT;CNKI;VEN;USTXT;WOTXT;EPTXT：长鑫存储，垫，焊盘，焊球，槽，金属，膨胀，缝，隙，牺牲，pad?, weld+, gap?, expansion, groove?, sacrifice

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 104810338 A (矽品精密工业股份有限公司) 2015年 7月 29日 (2015-07-29) 说明书第[0048]-[0061]段、附图2A-2D	1、16-20
Y	CN 104810338 A (矽品精密工业股份有限公司) 2015年 7月 29日 (2015-07-29) 说明书第[0048]-[0061]段、附图2A-2D	2-15
Y	CN 1996565 A (三星电子株式会社) 2007年 7月 11日 (2007-07-11) 说明书第7页第22行-第14页第4行、附图1-22	2-15
X	CN 102088012 A (精材科技股份有限公司) 2011年 6月 8日 (2011-06-08) 说明书第[0025]-[0041]段、附图2-6	1、16-20
Y	CN 102088012 A (精材科技股份有限公司) 2011年 6月 8日 (2011-06-08) 说明书第[0025]-[0041]段、附图2-6	2-15
Y	CN 110164786 A (德淮半导体有限公司) 2019年 8月 23日 (2019-08-23) 说明书第[0022]-[0049]段、附图1-14	2-15
A	CN 106611755 A (台湾积体电路制造股份有限公司) 2017年 5月 3日 (2017-05-03) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 9月 23日	2021年 9月 28日

ISA/CN的名称和邮寄地址	受权官员
中国国家知识产权局(ISA/CN) 中国 北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	张斌 电话号码 (86-512)88995753

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2021/110939

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104810338	A	2015年 7月 29日	US	9398689	B2	2016年 7月 19日
				TW	201530669	A	2015年 8月 1日
				US	2015214168	A1	2015年 7月 30日
				TW	I570822	B	2017年 2月 11日
CN	1996565	A	2007年 7月 11日	US	7572673	B2	2009年 8月 11日
				KR	100753528	B1	2007年 8月 30日
				US	2007152349	A1	2007年 7月 5日
				KR	20070073184	A	2007年 7月 10日
				CN	1996565	B	2010年 5月 26日
CN	102088012	A	2011年 6月 8日	CN	102088012	B	2013年 4月 17日
CN	110164786	A	2019年 8月 23日		无		
CN	106611755	A	2017年 5月 3日	CN	106611755	B	2019年 5月 24日
				JP	2017085100	A	2017年 5月 18日
				TW	201715683	A	2017年 5月 1日
				TW	I596730	B	2017年 8月 21日
				JP	6338193	B2	2018年 6月 6日
				US	2017117316	A1	2017年 4月 27日
				US	10833119	B2	2020年 11月 10日