

參、發明人：(共 3 人)

姓 名：(中文/英文)

1. 蕭恩 亞當 克雷頓
CLAYTON, SHAWN ADAM
2. 蕭恩 麥可瑪斯特
MCMASTER, SHAUN
3. 湯瑪斯 V 史賓塞
SPENCER, THOMAS V.

住居所地址：(中文/英文)

- 1.-3.均 美國加州哥斯塔梅沙市海港大道3535號艾穆勒斯公司
C/O EMULEX CORPORATION, 3535 HARBOR BOULEVARD,
COSTA MESA, CA 92626, U.S.A.

國籍：(中文/英文)

- 1.-3.均美國 U.S.A.

肆、聲明事項：

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為：年
月日。

☒ 本案申請前已向下列國家（地區）申請專利：

1. 美國；2003年01月09日；10/340,078
- 2.
- 3.
- 4.
- 5.

☒ 主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國；2003年01月09日；10/340,078
- 2.
- 3.
- 4.
- 5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.
- 3.

主張專利法第二十六條微生物：

國內微生物【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本申請案係關於管理記憶體。

【先前技術】

一種多處理器系統可包括一共享記憶體，即，相同記憶體可藉由該系統中兩個或多個處理器來存取(讀出或者寫入)。亦可將該共享記憶體從邏輯上分區為多個緩衝區。

【發明內容】

圖1顯示了一多處理器系統10，其包括處理器20-29、一記憶體30以及一具有一局部記憶體41的緩衝區管理器(BMGR)40。該等處理器21-29中的每一個、記憶體30以及BMGR 40均連接至一系統匯流排50。在作業中，該等處理器20-29中的每一個以及BMGR 40可以存取記憶體30，舉例而言，從記憶體30中讀出資料以及/或者將資料寫入至記憶體30。在一實施例中，記憶體30從邏輯上被分區為緩衝池60以及70，每個緩衝池包括一組具有相同大小的緩衝區。在此實例中，緩衝區61-65位於池60中，以及緩衝區71-73位於池70中。記憶體30亦儲存至少一個緩衝區資訊陣列80，該陣列包括一具有緩衝區索引91-95的緩衝區索引陣列90以及一具有參考計數(R_CNT)101-105的參考計數陣列100。在此實施例中，緩衝區索引91-95以及R_CNT(參考計數)101-105分別對應於緩衝池60中的緩衝區61-65。緩衝區索引陣列90可被稱為緩衝區索引91-95的一"自由表"。緩衝區

索引 91-95 的該自由表以及參考計數 101-105 被 BMGR 40 用來管理一個池中緩衝區的分配以及解除分配，隨後將對此進行解釋。BMGR 40 儲存了來自局部記憶體 41 中緩衝區索引陣列 90 的緩衝區索引的每個自由表之一子集(subset)。BMGR 40 包括一組緩衝池分配/解除分配的暫存器 34，其中每個分配/解除分配的暫存器對應於記憶體 30 中的一個緩衝池。在系統 10 的作業過程中，一處理器可藉由將一讀出命令發送給 BMGR 40 來請求一緩衝區分配，其中該命令指定了對應於記憶體 30 中的一個緩衝池的一分配/解除分配暫存器 34。作為回應，BMGR 將一緩衝區的一緩衝區指標位址發送給該請求處理器，而該緩衝區指標位址基於儲存於局部記憶體 41 中的緩衝區索引的該自由表上的一緩衝區索引。

如此處所述，在一實施例中，僅有來自緩衝區索引陣列 90 的緩衝區索引的每個自由表之一子集儲存於局部記憶體 41 中。在此情形下，BMGR 40 上的局部記憶體 41 的大小就可能要減少。儲存於局部記憶體 41 中的該等自由表索引儲存於一個所謂的自由表循環佇列中。循環佇列表示為一佇列，其中資料(或者位址)儲存於該佇列中的連續位置上，起始於一第一位置並且繼續直至到達一結束位置，當該佇列繞起(wrap)時則允許在該佇列的該起始位置處覆寫(over-written)資料(或者位址)。在系統 10 的一實施例中，該自由表循環佇列藉由兩個指標來引用，一個"頭"指標以及一個"尾"指標。該頭指標用來指向局部記憶體 41 中可分配

的下一個緩衝區索引，以及該尾指標用來指向局部記憶體41中可被寫回記憶體30的下一個緩衝區索引。

圖2顯示了一過程100，其可藉由BMGR 40來執行以將緩衝區分配給一請求處理器21-29。在過程100的執行過程中，BMGR 40處於閒置(110)狀態以等待一來自一處理器21-29的命令。針對一接收到的分配命令(112)，過程100決定(115)一緩衝區是否可用於分配(舉例而言，BMGR 40自由表佇列上可用的一緩衝區索引)。如果一緩衝區索引被決定為可用，則BMGR 40將一對應於該分配緩衝區的緩衝區指標位址發送(120)給該第一處理器，增加(122)該頭指標以指向該自由表佇列上的下一個緩衝區索引。如果決定了一緩衝區索引為不可用，則BMGR 40將一個空指標(舉例而言，零值)傳回(116)給該第一處理器。過程100包括決定(125)是否需要預取更多的緩衝區索引以保持局部記憶體41中該自由表循環佇列上有足夠數量的緩衝區索引，以及如果決定(125)了需要更多的緩衝區索引的話，那麼從記憶體30中預取(126)附加的緩衝區索引。

【實施方式】

執行過程100可以允許兩個或更多個處理器21-29來共享存取一緩衝池中的一特定緩衝區。在此實施例中，如果一第一處理器具有一分配好的緩衝區，那麼該第一處理器可允許一第二處理器來存取分配好的該緩衝區。舉例而言，該第一處理器可將分配好的該緩衝區的該位址發送給該第二處理器。大約在同時，該第二處理器開始存取分配好的

該緩衝區，該第二處理器可以將一緩衝區增量命令發送給 BMGR 40。請繼續參考過程 100(如圖 2 所示)，針對一接收到(130)的緩衝區增量命令，BMGR 40決定(135)對應該指標位址的合適緩衝池，並且讀出，將'n'加到 R_CNT(舉例而言，增量 R_CNT)並且將對應於分配好的該緩衝區的該 R_CNT 寫回去(140)。第一以及第二處理器可繼續存取分配好的該緩衝區。當一處理器不再需要存取分配好的該緩衝區時，該處理器可將一解除分配命令發送給 BMGR 40。針對一接收到(150)的解除分配命令，BMGR 40決定(155)對應該解除分配命令的該緩衝池，從記憶體 30 中讀出(157)相應的 R_CNT，並且將'n'從 R_CNT(舉例而言，減量 R_CNT)中減去(157)，以及決定(160)相應的該 R_CNT 是否等於零，如果相應的該 R_CNT 被決定為等於零，那麼過程 100 就決定(165)如果前一個決定(160)中相應的 R_CNT 等於 1 就增加(175)該自由表尾指標，決定(180)該自由表是否要求寫回緩衝區索引並且寫回(185)來自局部記憶體 41 中緩衝區索引的該自由表中的緩衝區索引以共享記憶體 30，以及傳回以等待(110)命令。

此種管理緩衝區的方式允許一處理器使用單一分配命令(舉例而言，一單一讀出命令)來請求一緩衝區分配，以及使用單一解除分配命令(舉例而言，一單一寫入命令)來請求一緩衝區解除分配。亦可允許在多處理器之間共享緩衝區而無須該等處理器管理共享緩衝區資訊所之資源。此外，此種管理緩衝區的方式允許一處理器請求一緩衝區的分配或

者解除一緩衝區的分配而使得在BMGR 40處理該請求時不會導致該系統匯流排以及/或者該處理器的一暫停。進一步，過程100包括從儲存於局部記憶體40中的共享記憶體30中預取緩衝區索引。因此，來自一處理器後來的分配請求的處理時間要比僅當一處理器被請求時才獲取所需的緩衝區索引所花費的時間更短。反之，當解除分配緩衝區時BMGR 40可將來自該自由表中緩衝區索引寫回至緩衝區索引陣列90中。

一緩衝區分配命令可作為一讀出命令而被實現至一緩衝池的分配/解除分配命令暫存器34中。緩衝區管理器40藉由發送一寫入命令(其中包括一緩衝區指標位址)給該請求處理器來回應一分配命令。一緩衝區解除分配命令可作為一寫入命令而被實現至一緩衝池的分配/解除分配命令暫存器34中。

在一實施例中，一單一分配/解除分配暫存器可被指定用於分配以及解除分配命令。在一實施例中，分配/解除分配暫存器34以32個暫存器的形式來實現，其中每個暫存器對應於記憶體30中的一個緩衝池。但是，亦可有更多或者更少的緩衝池以及一相應數量的分配/解除分配暫存器。

在一實施例中，每個緩衝池具有一對應的基位址，在此實例中，pool60_base以及pool70_base分別表示池60與70中該第一緩衝區的記憶體30中的該位置。每個緩衝池可能亦包括相應的變數以確定該池的特徵。舉例而言，一個名為"buff_sizeX"的變數可被用來指示一緩衝池中每個緩衝區

的大小(舉例而言，記憶體位置的數量)，以及一個名為 "#_buffX" 的變數被用來指示一緩衝池中的緩衝區數量。在系統 10 的作業過程中，變數 buff_sizeX 以及 #_buffX 被 BMGR 40 用來計算儲存於陣列 90 中的緩衝區索引值，並且亦被 BMGR 40 用來決定一緩衝區索引值對應的緩衝區指標值。

更加詳細地，緩衝區可藉由包含一緩衝區指標位址的命令來存取(舉例而言，讀出或者寫入)。然而，BMGR 40 上的該自由表循環佇列被用來儲存緩衝區索引。因此，當一緩衝區被分配給一處理器時，來自該自由表的該緩衝區索引被轉換為一用於傳回給該請求處理器的緩衝區指標位址。在一實施例中，藉由使用記憶體 30 中的緩衝區指標位址以及包含此緩衝區的該緩衝池的該等相關變數例如 buff_sizeX 以及 #_buffX 來決定一緩衝池中一緩衝區的該緩衝區索引。作為一實例，一第一緩衝區的該緩衝區索引可被設定為等於藉由將該緩衝區的該緩衝區指標位址除以包含此緩衝區的該緩衝池的該變數 buff_sizeX 所決定的一個值。反之，一緩衝區的該緩衝區指標位址可藉由將該緩衝區索引值乘以包含此緩衝區的該緩衝池的相關的該 buff_sizeX 值來決定。

緩衝池的數量以及每個緩衝池的特徵為可程式化的，舉例而言，每個緩衝池的該等特徵可在一系統初始化順序或者在系統作業期間被設定。緩衝池及其特徵在系統 10 作業之前被初始化並且在系統作業期間一般保持不變。為了改變系統 10 作業期間的一緩衝池特徵，所有針對一緩衝池的

活動必須停止，並且緩衝池特徵值被重新設定，然後處理此緩衝區的作業便可繼續進行。

在系統10的一實施例中，BMGR 40包括一匯流排介面42，其用於從處理器21-29接收命令以及將命令發送給處理器21-29並且用於從記憶體30接收資料以及將資料發送給記憶體30。緩衝區管理器40亦包括解碼邏輯44，其可對從匯流排介面42所接收到的命令進行解碼並且從緩衝區索引中來決定緩衝區指標位址。

在一實施例中，在系統10作業期間，BMGR 40在局部記憶體41中儲存"池環境"(pool context)資訊，舉例而言，藉由BMGR 40所管理的每個緩衝池的相關資訊。舉例而言，池環境資訊可包括池基位址以及與一緩衝池相關的變數buff_sizeX與#buffX。當存取一緩衝池中的一緩衝區時，該池環境資訊可用於藉由解碼邏輯44而將該自由表上的一緩衝區索引轉換為對於一處理器而言為可用的一緩衝區指標位址。

在一實施例中，一處理器可使用一單一命令來請求多個緩衝區的分配或者解除分配。舉例而言，一處理器可發送一指定一單一緩衝區的命令，或者一指定四個緩衝區的命令。如另一實例，一處理器可發送一指定了一'n'值的緩衝區分配命令，該'n'值對應於由該處理器所請求的緩衝區個數。作為回應，BMGR 40可能將多個緩衝區指標傳回給該請求處理器，其中每個指標對應於一緩衝池內所分配的一緩衝區的一位置。

在一實施例中，多緩衝區索引可藉由BMGR 40使用一單一匯流排50命令來預先獲取(以減少匯流排50上活動的數量)。舉例而言，任何時候四個或者更多個緩衝區索引可藉由BMGR 40來分配，一預取命令放置在主FIFO 44c中。主介面控制44b可發送一讀出命令給記憶體30以從自由表90中請求四個附加緩衝區索引，並且當從一緩衝池的該自由表佇列中的記憶體30接收到命令時BMGR 40將儲存那些附加緩衝區索引。

過程100可以選擇性地包括一MAX_RCNT值，其在過程100執行期間被用作為一應用到R_CNT的增量值以及/或者減量值。舉例而言，當解除分配多個緩衝區時執行動作(127)、(135)以及(140)允許使用一MAX_RCNT值。

在過程100的一實施例中，如果BMGR 40決定(115)了在一緩衝池中沒有可用於分配的緩衝區，那麼就將一空指標(即，一零值)傳回給該請求處理器。在此情況下，該請求處理器隨後可發送另一緩衝區分配命令。依然參考圖2所示，如果過程100決定(115)了該自由表上沒有可用的緩衝區，那麼BMGR 40就將一空指標發送(116)給該請求處理器，並且決定(125)是否需要記憶體30中的附加緩衝區索引，並且如果緩衝區管理器40決定需要附加緩衝區索引那麼就從記憶體30中獲取(126)緩衝區索引。

在一實施例中，在一緩衝區被分配給一處理器之前可將儲存於記憶體30中的R_CNT值初始化設定其值為一(1)。因此，在一緩衝區分配期間對應的該R_CNT沒有增加。此可

能減少由系統10所執行的匯流排命令循環的數量。為了解除分配一緩衝區或者增加一R_CNT值，一處理器無須知道該緩衝池(從其中可分配一緩衝區)。更加詳細地，一處理器可發送一寫入命令給BMGR 40，其中該命令包括一緩衝池的位址範圍內的一指標位址，並且BMGR 40將決定與該緩衝池相對應的該池。

如下的實例1表示系統10作業的一實例，其對應於過程100的執行。

實例1：

1) 處理器 21 讀 pool_10_alloc/dealloc 暫存器 (@BMGR 位址=0x0000_0540)並且緩衝區索引#5位於該自由表頭指標所指之處(並且因此緩衝區索引#5必須位於該局部記憶體41的預取緩衝區中)；

2)BMGR 40決定對應於緩衝區索引#5的一指標位址，舉例而言： $\text{pointer}(\text{pool}=10, \text{indice}=5)=\text{pool_10_base}+(\text{pool_10_buffer_size}*5)$ ；

3)BMGR將已決定的該指標位址(10，5)發送給處理器21，並且亦將該循環佇列自由表的該頭指標增加以指向該循環佇列自由表的下一個位置來準備另一個分配命令；

4)處理器21發送指標(10，5)給處理器22(在某種情況下，處理器21亦可發送一命令，舉例而言，處理器22的一命令用來處理分配給處理器21的該緩衝區中所發現的資料)；

5)處理器 21 或者 22 發送一增量命令給 BMGR 40 來增加對應於指標 (10, 5) 的該 R_CNT, 舉例而言, 藉由發送一寫入命令給指標 (10, 5) 中的一位址; (應當意識到用來增加一 R_CNT 的該寫入命令可能包括一特定緩衝區的一位址範圍內的任何位址並且 BMGR 40 將從該位址決定合適的緩衝區並增加該對應的緩衝區 R_CNT(10, 5));

6)處理器 21 以及 22 可能繼續存取分配好的該緩衝區 (10, 5), 大約在同時 BMGR 藉由從記憶體 30 中讀出 R_CNT(10,5), 增加 R_CNT 以及將更新後的該 R_CNT 值傳回給記憶體 30 來增加對應的該緩衝區 R_CNT(10,5);

7)當處理器 21 在存取完緩衝區 (10, 5) 之後就藉由將緩衝區 (10, 5) 內的任何位址寫入至任何的 pool_x 解除分配暫存器 34 中而發送一解除分配命令給 BMGR 40;

8)BMGR 40 接收該解除分配命令, 決定與緩衝區 (10, 5) 相對應的該 R_CNT 值, 從記憶體 30 中讀出該 R_CNT(10, 5) 值, 減少 R_CNT(10, 5), 決定減少後的 R_CNT(10, 5)=1, 並且將減少後的 R_CNT(10, 5) 值寫回記憶體 30 中;

9)當處理器 22 在存取完緩衝區 (10, 5) 之後就藉由將緩衝區 (10, 5) 內的任何位址寫入至任何的 pool_x 解除分配暫存器 34 中而發送一解除分配命令給 BMGR 40;

10)BMGR 40 接收該解除分配命令, 決定緩衝區

(10, 5)所對應的該R_CNT值，從記憶體30中讀出該R_CNT(10, 5)值，減少R_CNT(10, 5)=0，決定減少後的R_CNT(10, 5)=0，在此情況下並非將R_CNT(10, 5)=0寫回記憶體中，而是BMGR 40令R_CNT(10, 5)=1。令R_CNT(pool, indice)=1很重要，因為它可能節省兩個匯流排命令異動之執行，舉例而言，一用於讀出、更新以及寫回一R_CNT值(從1過渡至0)的第一匯流排命令，以及一用於將R_CNT從0過渡至1的第二匯流排命令；以及

11)BMGR 40亦增加局部記憶體41中此緩衝池循環佇列的該自由表尾指標。

在實例1中，應當意識到在步驟7)中BMGR 40增加了R_CNT(10, 5)，然後在步驟9)中BMGR 40減少了R_CNT(10, 5)。在一實施例中，有可能去除步驟7)與步驟9)的該等作業。更加詳細地，如果一第一處理器(舉例而言，處理器21)被指定為一"分配器"並且一第二處理器(舉例而言，處理器22)被指定為一"解除分配器"。在此情況下，即沒有複數個可實現增加以及解除分配的處理器，僅僅只有一個處理器執行一緩衝區分配命令並且該第二處理器執行一特定緩衝區的唯一解除分配命令。作業系統10以及/或者過程100的此種方式可能減少用來分配、解除分配緩衝區以及/或者增加R_CNT所需要的匯流排命令循環的數量。

在一實施例中，一分配或者解除分配命令可能包括一需要分配或者解除分配的緩衝區的該位址邊界範圍之內的任

何位址。更加詳細地，BMGR 40可能執行藉由該處理器所發送的該指標位址上的一位址邊界檢查以決定哪一個緩衝區的R_CNT需要更新(舉例而言，如圖2中所述的動作(155)以及(135))。藉由BMGR 40執行位址邊界檢查的此種方式意味著爲了請求一緩衝區分配或者解除分配，處理器21-29無須儲存一緩衝區的一基池位址。因此，一緩衝區內的一位置的任何指標位址可被用作一分配或者解除分配命令的一部分而從一處理器發送至BMGR 40。

在一實施例中，爲了增加或者減少一對應於正被分配的(或者先前已經分配好的)一緩衝區的R_CNT，BMGR 40發送一讀出命令給記憶體30以從對應於此緩衝區的R_CNT陣列100中讀出該R_CNT值。當從記憶體30中接收到了該R_CNT時，BMGR 40便增加或者減少該R_CNT值，並且可能將更新後的該R_CNT值寫回至記憶體30中(此取決於R_CNT的該更新值)。

在一實施例中，配置解碼邏輯區塊44以在處理其餘命令之前處理緩衝區分配命令。更加詳細地，解碼邏輯44包括解碼邏輯44a、主介面邏輯44b以及池狀態控制邏輯44d。主介面邏輯區塊44b包括一FIFO佇列44c，其用來容納來自解碼邏輯44a的解除分配命令以及增量命令。由解碼邏輯44a所接收的緩衝區分配命令一旦被接收了即被處理，而緩衝區解除分配命令以及/或者增量命令儲存於FIFO 44c中用於主介面控制邏輯44c進行後續處理。因此，一等待藉由BMGR 40所處理的一緩衝區分配命令的處理器將無須等待緩衝區

解除分配命令以及/或者R_CNT更新的處理。

在一實施例中，解碼邏輯44包括池狀態控制44d用於儲存池環境資訊以及用於存取局部記憶體41。在此實施例中，池狀態控制44d被連接上用於接收來自命令解碼44a以及主介面控制44b的存取請求。池狀態控制44d仲裁(arbitrate)來自命令解碼44a以及主介面邏輯44b的存取請求並且執行局部記憶體41中資料的讀出與寫入。

每個處理器21-29以及BMGR 40可包括一作業系統，該作業系統係用來控制該處理器的作業以及資源的分配的軟體。該術語"過程"或者"程式"所指為軟體，舉例而言一應用程式(其可在一處理器或者電腦系統上被執行)。該應用程式係該組可執行指令，其使用透過該作業系統而成為可用之電腦資源用以執行該使用者所要求的一任務。

處理器21-29以及BMGR 40可實現於硬體、軟體或者該兩者的一組合。他們可實現於在可程式化電腦或者其他機器上執行的電腦程式中，而該等機器均包括一處理器、一可由該處理器讀出的儲存媒體(包括揮發性以及非揮發性記憶體以及/或者儲存元件)、至少一個輸入裝置以及一或多個輸出裝置。程式碼可被應用於使用一輸入裝置(舉例而言，一滑鼠或者鍵盤)所輸入的資料來執行應用並且產生輸出資訊。

每個電腦程式可儲存於一儲存媒體/物品上(舉例而言，CD-ROM，硬碟或者磁碟)，其可藉由一通用或者專用可程式化電腦進行讀取，當該儲存媒體或者裝置由該電腦讀出

以執行應用時可用於配置並操作該電腦。他們亦可以機器可讀儲存媒體的方式來實現，配置以一電腦程式，其中在執行時該電腦程式中的指令根據其應用而使得一機器運作起來。

本發明並不限於如上所述之該等具體實施例。舉例而言，上面描述了使用一多處理器系統中的處理器。然而，一或多個處理器可作為功能單元來實現，其包括存取一共享記憶體的功能，舉例而言，該等功能單元可實現為應用特定積體電路("ASIC")。舉例而言，如上所述在BMGR 40上採用了一局部記憶體。然而，該局部記憶體部分地可作為暫存器來實現及使用，舉例而言，可用來儲存緩衝區索引以及池環境資訊。如其餘實例所述，如上描述了一處理器藉由發送一讀出命令給BMGR 40(其指定一分配/解除分配暫存器)來請求一緩衝區分配。然而，該分配/解除分配命令可以另一種方式來實現而無須指定一暫存器。

此處沒有描述的其他實施例亦在如下該等申請專利範圍之內。

【圖式簡單說明】

圖1係一多處理器系統之一方塊圖。

圖2係一用於管理緩衝區的一過程之流程圖。

【圖式代表符號說明】

- | | |
|----|--------|
| 10 | 多處理器系統 |
| 20 | 處理器 |
| 21 | 處理器 |

22	處理器
23	處理器
24	處理器
25	處理器
26	處理器
27	處理器
28	處理器
29	處理器
30	記憶體
34	暫存器
40	緩衝區管理器 (BMGR)
41	局部記憶體
42	匯流排介面
42a	目標介面
42b	主介面
44	解碼邏輯
44a	命令/解碼
44b	主介面邏輯
44c	先進先出 (FIFO)
44d	池狀態控制
50	匯流排
60	緩衝池
61	緩衝區
62	緩衝區

63	緩衝區
64	緩衝區
65	緩衝區
70	緩衝池
71	緩衝區
72	緩衝區
73	緩衝區
80	緩衝區資訊陣列
90	緩衝區索引陣列
91	緩衝區索引
92	緩衝區索引
93	緩衝區索引
94	緩衝區索引
95	緩衝區索引
100	參考計數陣列
101	參考計數
102	參考計數
103	參考計數
104	參考計數
105	參考計數

伍、中文發明摘要：

一種方法，其包括從一第一處理器接收一第一緩衝區分配命令，而該分配命令包括一與一共享記憶體中的緩衝池相關的暫存器位址；且該種方法還包括基於一與一自由緩衝區相對應的緩衝區索引來決定該緩衝池中是否存在一緩衝區，並且如果決定了存在一緩衝區則將該緩衝區分配給該第一處理器。

陸、英文發明摘要：

A method includes receiving a first buffer allocation command from a first processor, the allocation command including a register address associated with a pool of buffers in a shared memory, determining whether a buffer is available in the buffer pool based upon a buffer index corresponding to a free buffer, and if a buffer is determined available allocating the buffer to the first processor.

拾壹、圖式：

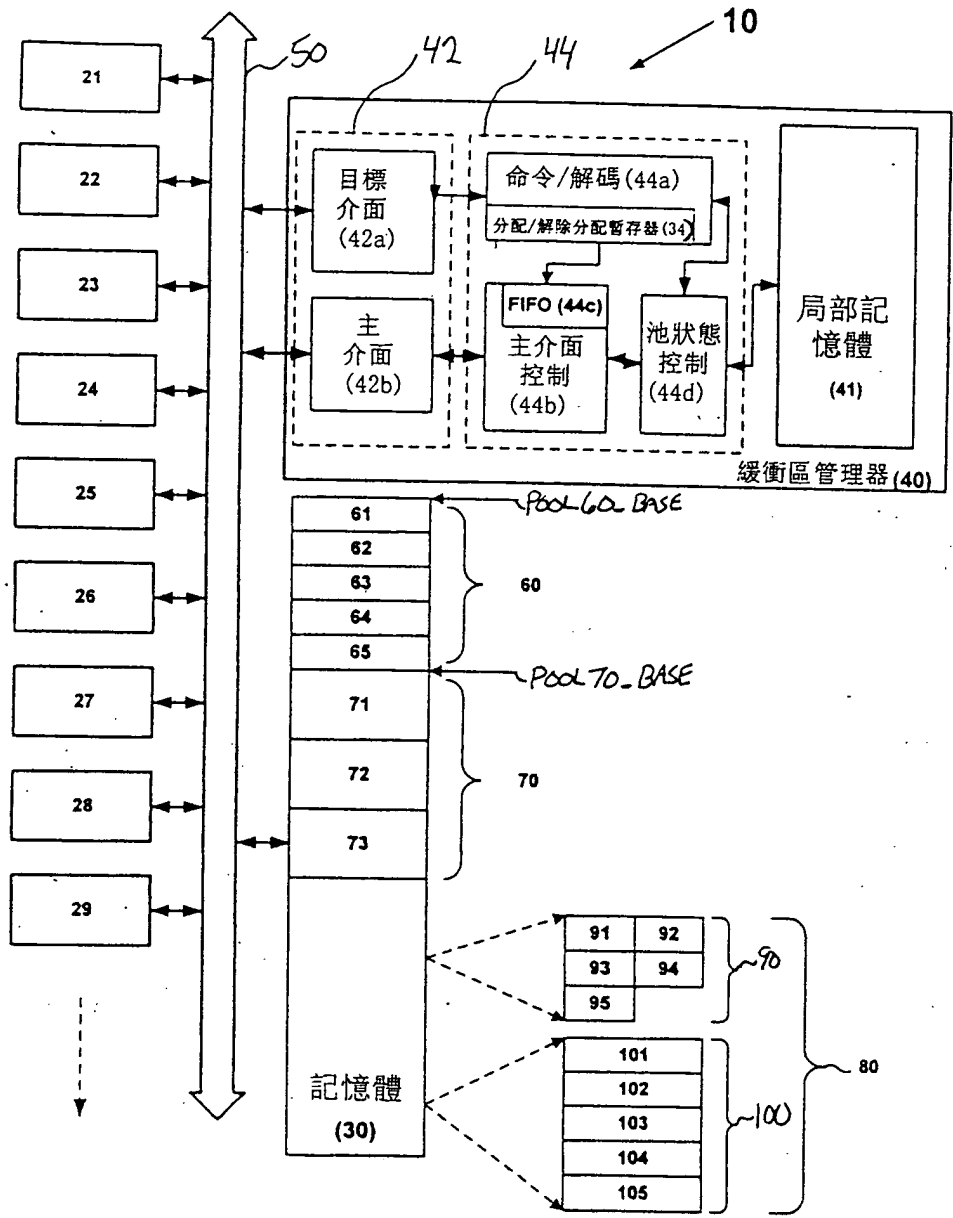


圖 1

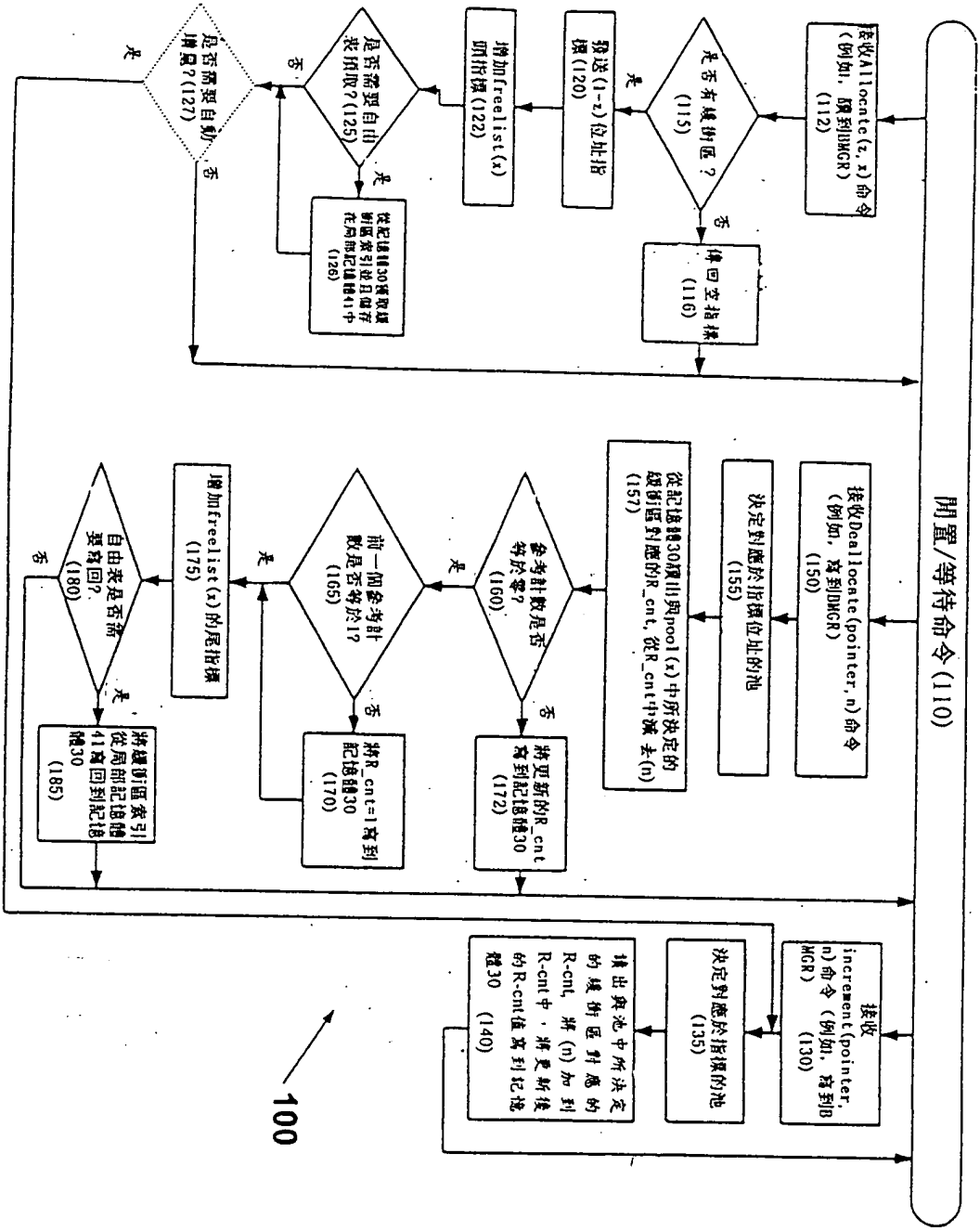


圖 2

100

柒、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件代表符號簡單說明：

10	多處理器系統
20	處理器
21	處理器
22	處理器
23	處理器
24	處理器
25	處理器
26	處理器
27	處理器
28	處理器
29	處理器
30	記憶體
34	暫存器
40	緩衝區管理器 (BMGR)
41	局部記憶體
42	匯流排介面
42a	目標介面
42b	主介面
44	解碼邏輯區塊
44a	命令/解碼

44b	主介面邏輯
44c	先進先出(FIFO)
44d	池狀態控制
50	匯流排
60	緩衝池
61	緩衝區
62	緩衝區
63	緩衝區
64	緩衝區
65	緩衝區
70	緩衝池
71	緩衝區
72	緩衝區
73	緩衝區
80	緩衝區資訊陣列
90	緩衝區索引陣列
91	緩衝區索引
92	緩衝區索引
93	緩衝區索引
94	緩衝區索引
95	緩衝區索引
100	參考計數陣列
101	參考計數
102	參考計數

103	參考計數
104	參考計數
105	參考計數

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

發明專利說明書

中文說明書替換頁(100年10月)

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：092137494

※ 申請日期：92.12.30

※IPC分類：G06F 12/00 (2006.01)

壹、發明名稱：(中文/英文)

記憶體管理之方法、系統及機器可讀取之儲存媒體

METHODS, SYSTEM AND MACHINE-READABLE STORAGE MEDIUM
OF MEMORY MANAGEMENT

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商艾穆勒斯設計及製造公司

EMULEX DESIGN & MANUFACTURING CORPORATION

代表人：(中文/英文)

麥可 J 洛根巴哈

ROCKENBACH, MICHAEL J.

住居所或營業所地址：(中文/英文)

美國加州哥斯塔梅沙市蘇珊街3333號

3333 SUSAN STREET, COSTA MESA, CA 92626, U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

拾、申請專利範圍：

1. 一種用於記憶體管理之方法，其包括：

在一共享記憶體中儲存具有一第一數量的項目之緩衝區索引的一第一自由表，每個緩衝區索引對應於該共享記憶體中一緩衝區的一位址；

藉由從緩衝區索引的該第一自由表中預取緩衝區索引以在一循環排列之一第二記憶體中儲存具有一第二數量的項目之緩衝區索引的一第二自由表，該第二數量的項目小於該第一數量的項目；

從一第一處理器接收一第一緩衝區分配命令，而該第一緩衝區分配命令包括與該共享記憶體中之一緩衝池相關的一暫存器位址；

基於該第二自由表中之與一自由緩衝區相對應的一緩衝區索引之可用性來決定該緩衝池中之緩衝區是否可用；以及

如果決定了一緩衝區可用，則將該緩衝區分配給該第一處理器。

2. 根據申請專利範圍第1項之方法，其進一步包括：

在一緩衝區的一解除分配發生之後將來自該第二自由表的一緩衝區索引寫回至該第一自由表。

3. 根據申請專利範圍第1項之方法，其中該決定該緩衝池中之緩衝區是否可用之步驟包括：

在該第二記憶體中儲存緩衝區環境資訊，該緩衝區環境資訊包括一池基礎位址、一個緩衝區大小變數以及緩

衝區變數的數量中的至少一個。

4. 根據申請專利範圍第3項之方法，其進一步包括：

基於該緩衝池中一緩衝區大小，決定一緩衝區索引值或者一緩衝區指標位址。

5. 根據申請專利範圍第3項之方法，其進一步包括：

基於該緩衝池中緩衝區的數量，決定一緩衝區索引值或者一緩衝區指標位址。

6. 根據申請專利範圍第1項之方法，其中分配進一步包括：

將對應於所分配的該緩衝區的一緩衝區指標位址發送給該第一處理器。

7. 根據申請專利範圍第6項之方法，其中與該緩衝池相關的該暫存器位址包括與該緩衝池相關的一位址範圍之內的一位址。

8. 根據申請專利範圍第1項之方法，其進一步包括：

在該共享記憶體中儲存一參考計數值，該參考計數值對應於存取所分配的該緩衝區的處理器的數量。

9. 根據申請專利範圍第8項之方法，其進一步包括：

從一第二處理器中接收一緩衝區增量命令，該緩衝區增量命令包括與所分配的該緩衝區相關的一位址；以及為所分配的該緩衝區更新該參考計數值。

10. 根據申請專利範圍第8項之方法，其進一步包括：

接收一分配命令，其指定了對該緩衝池中複數個緩衝區的一請求；以及

分配該緩衝池中的至少兩個緩衝區。

11. 根據申請專利範圍第8項之方法，其進一步包括：

接收來自複數個處理器中至少一個的一解除分配命令；以及

為分配好的該緩衝區更新該參考計數值。

12. 一種用於記憶體管理之系統，其包括：

一系統匯流排；

連接至該系統匯流排的複數個處理器；

連接至該系統匯流排的一共享記憶體，其用來發送與接收來自該等複數個處理器的資料以及包括一緩衝池及一參考計數值陣列，該參考計數值陣列中的每個參考計數值對應於該緩衝池中的一緩衝區，

儲存於該共享記憶體中具有一第一數量的項目的緩衝區索引的一第一自由表，該第一自由表中的每個緩衝區索引對應於該緩衝池中的一緩衝區；以及

連接至該系統匯流排的一緩衝區管理器，其用來從該等複數個處理器中的至少一個中接收一緩衝區分配命令，並且將一緩衝區分配回應發送給該處理器，該緩衝區管理器可操作用來從該緩衝池中分配一緩衝區以回應來自該等複數個處理器之一的該緩衝區分配命令以及從該共享記憶體接收資料及傳送資料至該共享記憶體，該緩衝區管理器包括用於儲存緩衝區索引之一第二自由表之一局部記憶體，該第二自由表在該局部記憶體中具有一第二數量之項目，該第二數量之項目小於在緩衝區索引之該第一自由表中之該第一數量之項目，以及一命令解碼

邏輯區塊，其可操作用來接收及解碼從該複數個處理器接收之命令，存取儲存於該局部記憶體中之緩衝區索引的該第二自由表，以及更新在該參考計數值陣列中之一參考計數值。

13. 根據申請專利範圍第12項之系統，其進一步包括：

儲存於該局部記憶體中的池環境資訊，該池環境資訊對應於在該共享記憶體中所定義的該緩衝池，該池環境資訊包括一池基礎位址、該緩衝池的一大小以及該緩衝池中的項目數量中的至少一個。

14. 根據申請專利範圍第13項之系統，其中該命令解碼邏輯區塊進一步包括操作用來決定一緩衝區索引以及基於該池環境資訊的一緩衝區指標位址的邏輯。

15. 一種用於記憶體管理之機器可讀取之儲存媒體，其上儲存有若干指令，當藉由機器執行時結果如下：

在一共享記憶體中儲存具有一第一數量之項目之緩衝區索引的一第一自由表，每個緩衝區索引對應於該共享記憶體中一緩衝區的一位址；

藉由從待儲存於一第二自由表的緩衝區索引的該第一自由表中預取一緩衝區索引以儲存在一第二記憶體中具有一第二數量之項目之緩衝區索引的該第二自由表，該第二數量之項目小於該第一數量之項目；

從一第一處理器中接收一第一緩衝區分配命令，該第一緩衝區分配命令包括與該共享記憶體中一緩衝池相關的一暫存器位址；

基於對應於該第二自由表中之第一自由緩衝區的一緩衝區索引之可用性來決定該緩衝池中一緩衝區是否可用；以及

如果決定了一緩衝區可用，則將該緩衝池中可用的該緩衝區分配給該第一處理器。

16. 根據申請專利範圍第15項之機器可讀取之儲存媒體，其進一步包括若干指令，當被機器執行時產生如下結果：

在對一緩衝區實行解除分配之後將來自該第二自由表的一緩衝區索引寫回至該第一自由表。

17. 根據申請專利範圍第15項之機器可讀取之儲存媒體，其進一步包括若干指令，當被機器執行時產生如下結果：

基於該緩衝池中一緩衝區的一大小，決定一緩衝區索引值或者一緩衝區指標位址。