



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I791108 B

(45) 公告日：中華民國 112 (2023) 年 02 月 01 日

(21) 申請案號：108114490

(22) 申請日：中華民國 104 (2015) 年 12 月 01 日

(51) Int. Cl. : H04B10/60 (2013.01)

H01L31/111 (2006.01)

(30) 優先權：2014/12/01 美國

62/086,137

2015/10/29 美國

14/926,916

(71) 申請人：美商樂仕特拉有限責任公司 (美國) LUXTERA LLC (US)

美國

(72) 發明人：韓 錦恩 HON, KAM-YAN (HK)；馬西尼 吉安羅倫佐 MASINI, GIANLORENZO

(IT)；薩尼 蘇柏 SAHNI, SUBAL (IN)

(74) 代理人：陳長文

(56) 參考文獻：

US 6075253

US 7397101B1

US 2002/0027238A1

US 2014/0159183A1

審查人員：李京歡

申請專利範圍項數：20 項 圖式數：10 共 41 頁

(54) 名稱

用於不具有鍺層接點之矽上鍺光偵測器之方法及系統

(57) 摘要

本發明揭示用於不具有鍺層接點之矽上鍺光偵測器之方法及系統且其等可包含在具有一光偵測器之一半導體晶粒中執行以下步驟，其中該光偵測器包含一 n 型矽層、鍺層、一 p 型矽層及該 n 型矽層及該 p 型矽層之各者上之一金屬接點：接收一光學信號；吸收該鍺層中之該光學信號；自該經吸收光學信號產生一電信號；及經該 n 型矽層及該 p 型矽層自該光偵測器傳遞該電信號。該光偵測器可包含其中該鍺層處在該 n 型矽層及該 p 型矽層上方之一水平或垂直接面雙異質結構。一本質摻雜矽層可在該鍺層下方該 n 型矽層與該 p 型矽層之間。可 p 摻雜該鍺層之一頂部分。

Methods and systems for germanium-on-silicon photodetectors without germanium layer contacts are disclosed and may include, in a semiconductor die having a photodetector, where the photodetector includes an n-type silicon layer, a germanium layer, a p-type silicon layer, and a metal contact on each of the n-type silicon layer and the p-type silicon layer: receiving an optical signal, absorbing the optical signal in the germanium layer, generating an electrical signal from the absorbed optical signal, and communicating the electrical signal out of the photodetector via the n-type silicon layer and the p-type silicon layer. The photodetector may include a horizontal or vertical junction double heterostructure where the germanium layer is above the n-type and p-type silicon layers. An intrinsically-doped silicon layer may be below the germanium layer between the n-type silicon layer and the p-type silicon layer. A top portion of the germanium layer may be p-doped.

指定代表圖：

符號簡單說明：

300 . . . 光二極體

301 . . . 矽層

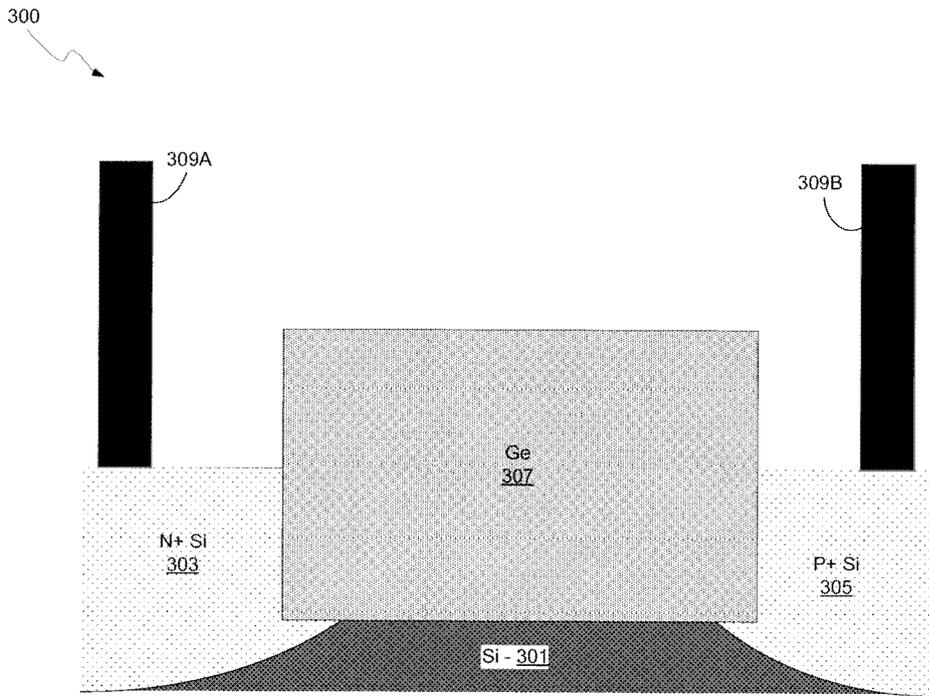
303 . . . n+矽層

305 . . . p+矽層

307 . . . 鍺層

309A . . . 接點

309B . . . 接點



【圖 3A】



I791108

【發明摘要】

【中文發明名稱】

用於不具有鍺層接點之矽上鍺光偵測器之方法及系統

【英文發明名稱】

METHOD AND SYSTEM FOR GERMANIUM-ON-SILICON
PHOTODETECTORS WITHOUT GERMANIUM LAYER CONTACTS

【中文】

本發明揭示用於不具有鍺層接點之矽上鍺光偵測器之方法及系統且其等可包含在具有一光偵測器之一半導體晶粒中執行以下步驟，其中該光偵測器包含一n型矽層、鍺層、一p型矽層及該n型矽層及該p型矽層之各者上之一金屬接點：接收一光學信號；吸收該鍺層中之該光學信號；自該經吸收光學信號產生一電信號；及經該n型矽層及該p型矽層自該光偵測器傳遞該電信號。該光偵測器可包含其中該鍺層處在該n型矽層及該p型矽層上方之一水平或垂直接面雙異質結構。一本質摻雜矽層可在該鍺層下方該n型矽層與該p型矽層之間。可p摻雜該鍺層之一頂部分。

【英文】

Methods and systems for germanium-on-silicon photodetectors without germanium layer contacts are disclosed and may include, in a semiconductor die having a photodetector, where the photodetector includes an n-type silicon layer, a germanium layer, a p-type silicon layer, and a metal contact on each of the n-type silicon layer and the p-type silicon layer: receiving an optical signal, absorbing the optical signal in the germanium layer, generating an electrical signal from the absorbed optical signal, and communicating the electrical signal out of the

photodetector via the n-type silicon layer and the p-type silicon layer. The photodetector may include a horizontal or vertical junction double heterostructure where the germanium layer is above the n-type and p-type silicon layers. An intrinsically-doped silicon layer may be below the germanium layer between the n-type silicon layer and the p-type silicon layer. A top portion of the germanium layer may be p-doped.

【指定代表圖】

圖3A

【代表圖之符號簡單說明】

300	光二極體
301	矽層
303	n+矽層
305	p+矽層
307	鍺層
309A	接點
309B	接點

【發明說明書】

【中文發明名稱】

用於不具有鍺層接點之矽上鍺光偵測器之方法及系統

【英文發明名稱】

METHOD AND SYSTEM FOR GERMANIUM-ON-SILICON
PHOTODETECTORS WITHOUT GERMANIUM LAYER CONTACTS

【技術領域】

本發明之某些實施例係關於半導體光子學。更具體言之，本發明之某些實施例係關於一種用於不具有鍺層接點之矽上鍺光偵測器之方法及系統。

【先前技術】

隨著資料網路擴充以滿足不斷增加之頻寬要求，銅資料通道之缺點變得顯而易見。歸因於輻射電磁能量之信號衰減及串擾係此等系統之設計者遇到之主要障礙。使用等化、編碼及屏蔽可在某種程度上減輕信號衰減及串擾，但此等技術需要大量電力、複雜性及電纜體積損失同時僅提供到達及非常有限的可擴充性方面的適度改良。在無此等通道限制之情況下，光學通信被公認為銅鏈路之後繼者。

熟習此項技術者透過比較此等系統與如參考圖式在本申請案之剩餘部分中陳述之本發明而瞭解習知及傳統方法之進一步限制及劣勢。

【發明內容】

一種用於不具有鍺層接點之矽上鍺光偵測器之系統及/或方法，實質上如結合圖之至少一者所展示及/或描述，如申請專利範圍中更全面陳述。

自以下描述及圖式將更完全瞭解本發明之多種優勢、態樣及新穎特徵以及其之一繪示實施例之細節。

【圖式簡單說明】

圖1A係根據本發明之一例示性實施例之不具有銻層接點之銻偵測器之一光子致能積體電路之一方塊圖。

圖1B係繪示根據本發明之一例示性實施例之一例示性光子致能積體電路之一圖。

圖1C係繪示根據本發明之一例示性實施例之耦合至一光纖電纜之一電子致能積體電路之一圖。

圖2繪示根據本發明之一例示性實施例之具有銻層上之接點之銻光偵測器。

圖3A繪示根據本發明之一例示性實施例之不具有銻上之接點之銻光偵測器。

圖3B繪示圖3A中所展示之光偵測器結構之能帶圖。

圖4繪示根據本發明之一例示性實施例之一水平雙異質結構之一橫截面。

圖5繪示根據本發明之一例示性實施例之一垂直雙異質接面銻光偵測器。

圖6繪示根據本發明之一例示性實施例之一表面照明水平雙異質結構銻光偵測器。

圖7繪示根據本發明之一例示性實施例之一垂直接面表面照明光二極體。

圖8繪示根據本發明之一例示性實施例之用於評估n型穿隧接點之一

測試結構。

圖9繪示根據本發明之一例示性實施例之用於評估p型穿隧接點之一測試結構。

圖10繪示根據本發明之一例示性實施例之4探針異質結構測試結構。

【實施方式】

[相關申請案之交叉參考/以引用的方式併入]

本申請案主張2014年12月1日申請之美國臨時申請案62/086,137之優先權及權利，該申請案之全文以引用的方式併入本文中。

可在一種用於不具有鍺層接點之矽上鍺光偵測器之方法及系統中發現本發明之某些態樣。本發明之例示性態樣可包括在具有包括一n型矽層、鍺層、一p型矽層及n型矽層及p型矽層之各者上之一金屬接點之一光偵測器之一半導體晶粒中：接收一光學信號；吸收鍺層中之光學信號；自經吸收光學信號產生一電信號；及經由n型矽層及p型矽層自光偵測器傳遞電信號。光偵測器可包括其中鍺層在n型矽層及p型矽層上方之一水平界面雙異質結構。一本質摻雜矽層可在鍺層下方n型矽層與p型矽層之間。可p摻雜最接近p摻雜矽層之鍺層之一部分。光偵測器可包括其中鍺層在一較低摻雜(lower-doped)n型矽層上方之一垂直接面雙異質結構。n型矽層及p型矽層可在鍺層下方較低摻雜矽層之相對側上，其中p型矽層及較低摻雜n型矽層與鍺層接觸而n型矽層未與鍺層接觸。鍺層之一頂部分可經p型摻雜。光偵測器可包括一表面照明雙異質結構光偵測器。表面照明雙異質結構光偵測器中之n型矽層及p型矽層可包括交叉指狀物。半導體晶粒可係矽互補-金屬氧化物半導體(CMOS)晶粒。

圖1A係根據本發明之一例示性實施例之具有不具有鍺層接點之鍺偵

測器之一光子致能積體電路之一方塊圖。參考圖1A，展示在包括光學調變器105A至105D、光二極體111A至111D、監測光二極體113A至113H及包括耦合器103A至103K、光學終端115A至115D及光柵耦合器117A至117H之光學裝置之一光子致能積體電路130上之光電子裝置。亦展示包括放大器107A至107D、類比及數位控制電路109以及控制區段112A至112D之電裝置及電路。放大器107A至107D可包括(例如)轉阻及限制放大器(TIA/LA)。

在一例示性案例中，光子致能積體電路130包括具有耦合至IC 130之頂表面之一雷射總成101之一CMOS光子晶粒。雷射總成101可包括具有用於將一或多個CW光學信號引導至耦合器103A之隔離器、透鏡及/或旋轉器之一或多個半導體雷射。光子致能積體電路130可包括一單一晶片或可整合於諸如具有一或多個電子晶粒及一或多個光子晶粒之複數個晶粒上。

在光學及光電子裝置之間經由製造於光子致能積體電路130中之光學波導110傳遞光學信號。可在光子積體電路中使用單模式或多模式波導。單模式操作實現至光學信號處理及網路連結元件之直接連接。術語「單模式」可用於支援針對兩個偏光(橫向電場(TE)及橫向磁場(TM))之各者之一單模式之波導或用於真正單模式且僅支援其之偏光係TE(其包括平行於支援波導之基板之一電場)之一模式之波導。經利用之兩個典型波導橫截面包括帶狀波導及肋狀波導。帶狀波導通常包括一矩形橫截面，而肋狀波導包括在一波導板之頂部上之一肋狀橫截面。當然，亦預期其他波導橫截面類型且該等其他波導橫截面類型係在本發明之範疇內。

光學調變器105A至105D包括(例如)Mach-Zehnder或環形調變器且致能連續波(CW)雷射輸入信號之調變。光學調變器105A至105D可包括高速

及低速相位調變區段且由控制區段112A至112D控制。光學調變器105A至105D之高速相位調變區段可使用一資料信號調變一CW光源信號。光學調變器105A至105D之低速相位調變區段可補償緩慢變動之相位因數，諸如由波導、波導溫度或波導應力之間之失配引發且被稱為被動相位或MZI之被動偏壓之相位因數。

光學調變器105A至105D之輸出可經由波導110而光學耦合至光柵耦合器117E至117H。耦合器103D至103K可包括(例如)四埠光學耦合器且可用於取樣或分裂由光學調變器105A至105D產生之光學信號，其中經取樣信號由監測光二極體113A至113H量測。定向耦合器103D至103K之未使用分支可由光學終端115A至115D終止以避免非所要信號之背反射。

光柵耦合器117A至117H包括實現光進出光子致能積體電路130之耦合之光學光柵。光柵耦合器117A至117D可用於將自光纖接收之光耦合至光子致能積體電路130中，且光柵耦合器117E至117H可用於將來自光子致能積體電路130之光耦合至光纖中。光柵耦合器117A至117H可包括單一偏光光柵耦合器(SPGC)及/或偏光分裂光柵耦合器(PSGC)。在利用一PSGC之例項中，可利用兩個輸入或輸出波導。

光纖可用環氧樹脂黏合至(例如)CMOS晶片且可以自法線至光子致能積體電路130之表面之一角度對準以最佳化耦合效率。在一例示性實施例中，光纖可包括單模式光纖(SMF)及/或偏光保持光纖(PMF)。

在圖1B中繪示之另一例示性實施例中，可藉由將一光源引導於晶片中之一光學耦合裝置(諸如光源介面135及/或光纖介面139)上而可將光學信號直接傳遞至不具有光纖之光子致能積體電路130之表面中。此可使用結合至光子致能積體電路130之另一晶片覆晶上之經引導雷射源及/或光源

完成。

光二極體111A至111D可將自光柵耦合器117A至117D接收之光學信號轉換成傳遞至放大器107A至107D以供處理之電信號。在本發明之另一實施例中，光二極體111A至111D可包括(例如)高速異質接面光電晶體且可包括集極及基極區域中之鍺(Ge)用於1.3 μm 至1.6 μm 之光學波長範圍中之吸收，且可整合於一CMOS絕緣體上矽(SOI)晶圓上。

在習知整合電子裝置中，使用一金屬插塞以建立至裝置電極之一接觸。舉例而言，通常使用鎢插塞以建立至MOS電晶體之汲極、源極及閘極端子或至二極體及光二極體之陽極及陰極之接觸。此類型之接觸提供供應電壓且將電流攜載於裝置中及自裝置攜載電流之一緊緻、可靠且低接觸電阻方法。然而，尤其在關注Si上鍺整合光偵測器之情況下，當在鍺作用區域上形成接點時產生以下問題：1)鍺上存在接點暗示金屬插塞經放置接近吸收發生之光偵測器之作用區域中之光學模式，藉此導致散射損耗，因此損及響應度；2)至鍺之有效電接觸需要接觸區域中之高摻雜，但在一光偵測器中，高度摻雜區域中之低電場導致來自該等區域之不良光載子收集，藉此使裝置之量子效率降級；及3)用於接觸形成之程序需要Ge膜曝露至侵蝕性清潔溶液。鍺由水浸蝕，此係因為其之氧化物係水溶性的，因此此等清潔溶液可導致對裝置之顯著損害。

在本發明中描述可與現有程序技術相容且提供上文中提及之問題之一完整解決方案之使用直接接觸Ge膜之金屬插塞之一替代方法。在一例示性案例中，鄰接/包圍鍺膜之矽藉由提供電壓及電流透過其施加且流動通過之構件以及導致接面內建電壓之上升之化學電位差而承擔一主動電角色。此可藉由實現其中透過高度摻雜p型及n型Si/Ge異質接面(其中僅在矽

層中摻雜)注入/提取流動至鍺裝置中之電流之一雙異質結構(DH)裝置而完成。

類比及數位控制電路109可控制放大器107A至107D之操作中之增益位準或其他參數，放大器107A至107D可接著自光子致能積體電路130傳遞電信號。控制區段112A至112D包括實現自分裂器103A至103C接收之CW雷射信號之調變之電子電路。光學調變器105A至105D可需要高速電信號以調變(例如)馬赫-陳爾德(Mach-Zehnder)干涉儀(MZI)之各自分支中之折射率。在一例示性實施例中，控制區段112A至112D可包含可實現利用一單一雷射之一雙向鏈路之汲入及/或流出驅動器電子器件。

在操作中，光子致能積體電路130可操作以傳輸及/或接收且處理光學信號。光學信號可由光柵耦合器117A至117D自光纖接收且由光偵測器111A至111D轉換成電信號。電信號可由(例如)放大器107A至107D中之轉阻放大器放大且隨後傳遞至光子致能積體電路130中之其他電子電路(未展示)。

整合式光子平台容許一光學收發器整合於一單一晶片上之全功能。一光學收發器晶片含有在發射器(Tx)及接收器(Rx)側上產生且處理光學/電信號之光電子電路以及將光學信號耦合至一光纖及自一光纖耦合光學信號之光學介面。信號處理功能可包含：調變光學載波；偵測光學信號；分裂或組合資料串流；及對具有不同波長之載波上之資料進行多工或解多工。

圖1B係繪示根據本發明之一例示性實施例之一例示性光子致能積體電路之一圖。參考圖1B，展示包括電子裝置/電路131、光學及光電子裝置133、一光源介面135、一晶片前表面137、一光纖介面139、CMOS護

環141及一表面照明監測光二極體143之光子致能積體電路130。

光源介面135及光纖介面139包括(例如)相對於晶片之邊緣(如同習知邊緣發射/接收裝置)實現光信號經由CMOS晶片表面137之耦合之光柵耦合器。光信號經由晶片表面137之耦合實現機械保護晶片且經由晶片邊緣防止污染物進入之CMOS護環141之使用。

電子裝置/電路131包括(例如)諸如關於圖1A描述之放大器107A至107D及類比及數位控制電路109之電路。光學及光電子裝置133包括諸如耦合器103A至103K、光學終端115A至115D、光柵耦合器117A至117H、光學調變器105A至105D、高速異質接面光二極體111A至111D及監測光二極體113A至113I之裝置。

在一例示性案例中，高速異質接面光二極體111A至111D包括其中透過高度摻雜p型及n型Si/Ge異質接面(其中僅在矽層中摻雜)注入/提取流動至鍺裝置中之電流之雙異質結構(DH)裝置。

圖1C係繪示根據本發明之一例示性實施例之耦合至一光纖電纜之一光子致能積體電路之一圖。參考圖1C，展示包括晶片表面137及CMOS護環141之光子致能積體電路130。亦展示一光纖至晶片耦合器145、一光纖電纜149及一光源總成147。

光子致能積體電路130包括(例如)可如關於圖1B描述之電子裝置/電路131、光學及光電子裝置133、光源介面135、晶片表面137及CMOS護環141。

在一例示性實施例中，光纖電纜可經由(例如)環氧樹脂附裝至CMOS晶片表面137。光纖晶片耦合器145實現光纖電纜149至光子致能積體電路130之實體耦合。

圖2繪示根據本發明之一例示性實施例之具有鍺層上之接點之鍺光偵測器。參考圖2，展示包括二氧化矽(SiO₂)層201、矽層203、SiO₂層205、鍺層207、n摻雜鍺層209、p摻雜鍺層211、波導層213、鈍化SiO₂層215及插塞217A及217B之一光偵測器200。

在一例示性案例中，光偵測器200可形成於絕緣體上矽(SOI)晶圓上，其中矽層(例如，矽層203)係在氧化物層(SiO₂層203)上。另外，可使用SiO₂層205填充形成於矽層203中之溝槽用於電及/或光學隔離。

一典型以Ge為主之整合式光二極體係基於形成於裝置本體中之p-n或p-i-n接面。光偵測器200包括由p摻雜鍺層211、鍺層207及n摻雜鍺層209形成之一p-i-n結構。

通常在高度摻雜p及n區域中製成具有近歐姆轉移函數之金屬接點以施加所需偏壓且注入及提取所得電流。因此，插塞217A及217B包括形成於n摻雜鍺層209及p摻雜層211(其等皆經高度摻雜以提供良好電接觸但亦接著導致針對光學模式之散射損耗)上之金屬接點。

通常藉由摻雜區域之存在而建立在判定整流及光電流收集功能中起關鍵作用之裝置內建電位。在此等標準裝置中，Si層之存在對裝置之電特性具有有限影響，且充當用於生長Ge膜且建立裝置之光學連接能力之基板。

圖3A繪示根據本發明之一例示性實施例之不具有鍺上之接點之鍺光偵測器。參考圖3A，展示包括矽層301、n+矽層303、p+矽層305、鍺層307及接點309A及309B之一光二極體300。n+及p+指示此等層經高度摻雜(針對矽大約為 10^{19} cm^{-3})。

在一例示性案例中，鄰接/包圍鍺層307之n+矽層303及p+矽層305藉

由提供電壓及電流透過其施加且流動通過之構件以及導致界面內建電壓之上升之化學電位差而承擔一主動電角色。此係藉由實現其中透過高度摻雜p型及n型Si/Ge異質界面(其中僅在n+矽層303及p+矽層305中摻雜)注入/提取流動至Ge裝置中之電流之一雙異質結構(DH)裝置而完成。

藉由Si/Ge界面處之缺陷輔助之高摻雜幫助載波穿隧通過異質界面，因此實現一低壓降、準歐姆接觸。兩個界面之相反摻雜產生p-i-n結構之內建電位。現在可藉由放置於高度摻雜(矽化物)Si區域上而遠離存在於鍍層307中之光學模式之標準金屬插塞來完成電流自雙異質結構裝置流出且至一外部電路中。

為了產生穿隧界面，利用大約 10^{19} cm^{-3} 或更多之矽中之一摻雜。因為由Ge/Si冶金界面處之錯配差排之存在引發之大密度缺陷將費米(Fermi)能階釘紮於接近價帶且在一非常小距離內提供足夠電荷至屏蔽電位，所以可使異質界面之鍍側保持未摻雜。異質界面處之狀態之一高密度亦可藉由提供用於載波跳躍之傳導路徑而幫助穿隧。在圖3B中展示能帶對準。

圖3B繪示針對圖3A中所展示之光偵測器結構之能帶圖。參考圖3B，展示針對一雙異質界面矽/鍍/矽p-i-n結構之一能帶圖320。如所展示，雖然鍍層中之費米能階可隨著缺陷密度之一改變而改變，但歸因於異質界面界面處之缺陷而將此能階釘紮至僅高於價帶。異質界面及相關聯之缺陷密度可針對進出鍍層之載波提供一準穿隧界面。

可利用具有用於接點結構之矽之多種雙異質結構設計。舉例而言，可利用如圖4及圖5中所展示之垂直或水平雙異質結構。

圖4繪示根據本發明之一例示性實施例之一水平雙異質結構之一橫截面。參考圖4，展示包括SiO₂層401、n+矽層403、本質矽層405、p+矽層

407、溝槽409、鍺層411、p+鍺層412、波導層413、鈍化層415及金屬接點417A及417B之一光偵測器400。

波導層413可包括用於光偵測器400之光學及電限制之半導體及介電層之一堆疊且可用於將光波導引至光偵測器400中。鈍化層415可包括諸如SiO₂之一介電材料且可提供電隔離以及保護下伏結構免於(例如)氧化。

光偵測器400之接觸方案係基於其中光敏Ge層中之場分佈係水平但在鍺層411(其係吸收層)中無需接點之一標準PIN同質界面幾何形狀。如所展示，光偵測器400可包括由p+矽層407、(大部分)未摻雜鍺層411及n+矽層403形成但具有一經添加之p+鍺層412之一p-i-n結構。

為了增加裝置之頻寬，可在鍺層411(例如，p+鍺層412)中引入選擇性摻雜以有效重佈場以促進較快光-載子收集。作為一實例，在光偵測器400中，可在鍺層411中使用與p+-Si層407重疊之p+植入物，其增加在光敏區域之其餘部分中之場且改良頻寬而不妨礙響應度。

應注意，缺乏鍺上之接點實現此植入最佳化，此係因為其使鍺中之摻雜之位置與接點解耦合，藉此顯著減少對可放置植入物之位置之約束。在鍺層411之側上之光學溝槽409限制光學模式且可用於多數波導偵測器設計中。

圖5繪示根據本發明之一例示性實施例之一垂直雙異質界面鍺光偵測器。參考圖5，展示包括SiO₂層501、n+矽層503、本質矽層505、p+矽層507、溝槽509、鍺層511、波導層513、鈍化層515及金屬接點517A及517B之一光偵測器500。

在一例示性案例中，在圖5中展示利用一垂直異質結構幾何形狀但使用雙異質界面接觸技術之一垂直雙異質結構裝置。如所展示，用於光收集

程序之主要接面可係n-Si/Ge垂直異質接面。此組態歸因於Ge/Si介面之特定能帶對準而係有利的。且，如同圖4中之水平雙異質結構裝置，亦可藉由p型摻雜鍺層511之頂部分而改良偵測器之效率。但代替直接接觸p-Ge之方法，可經由與鍺層511重疊之p+矽層507之一窄片段而製成至陽極之接觸。又，在吸收鍺層511正下方之n矽層505中組態一適度摻雜位準可確保n-Si/p+Si接面不在低電壓處崩潰，同時在鍺層511中仍產生足夠空乏以促進有效光-載子收集而無過量暗電流。

圖6繪示根據本發明之一例示性實施例之一表面照明水平雙異質結構鍺光偵測器。參考圖6，展示包括一本質矽層601、n+矽層603、p+矽層605、鍺層607、接點609、n+矽指狀物611及p+矽指狀物613之一光偵測器600。

除了先前展示之波導偵測器之外，雙異質結構架構亦可應用至表面照明光偵測器。圖6展示一水平接面表面照明光二極體之實施方案。代替鍺層607上之金屬指狀物及接點，可透過與鍺層607產生接點-異質接面之高度摻雜矽之指狀物611及613而建立陽極及陰極接點兩者。

本質矽層601可包括不具有故意摻雜劑之矽且n+矽層603及p+矽層605可係高度摻雜矽層且可延伸在n+矽指狀物611及p+矽指狀物613中光偵測器600之中心光感測區域上方。

接點609可包括n+矽層603及p+矽層605上之金屬層且可提供光偵測器600與其他裝置之間之電互連。光偵測器600中之異質接面係由鍺層607(其係光吸收層)上之高度摻雜矽指狀物611及613形成，因此金屬接點在空間上與光吸收區域分離，藉此減少散射。

圖7繪示根據本發明之一例示性實施例之一垂直接面表面照明光二極

體。參考圖7，展示包括n-矽層701、n+矽層703、p+矽層705、p-鍺層707及金屬陽極接點709A及金屬陰極接點709B之一光偵測器700。

在所展示之實例中，可透過產生接觸異質結構之p-鍺層707與p+矽層705之間之一窄重疊(即，經由p-鍺層707)產生陽極接點。如同垂直雙異質結構波導偵測器，鍺707下方之適度摻雜n型矽701產生完成光-載子收集之一垂直接面。可在n+矽703上直接產生陰極接點709B。在兩個上文中之設計中，自鍺成功移除金屬接點，同時提供至鍺層707之足夠電連接能力以免妨礙裝置之量子效率。

圖8繪示根據本發明之一例示性實施例之用於評估n型穿隧接點之一測試結構。參考圖8，展示包括一p型矽層801、n+矽層803A及803B、未摻雜鍺層807及金屬接點809A及809B之測試結構800。

為了獨立控制且驗證n型及p型穿隧接點之品質，可在晶圓中形成適當測試結構。圖8中所展示之測試結構800包括包圍未摻雜鍺之兩個n+層，此容許評估n型矽/鍺異質結構穿隧接點。可利用具有不同摻雜位準之結構之電流-電壓及電容量測以判定用於所要光偵測器操作之適當摻雜位準。該等結構可作為單一結構或以鏈進行測試以用於缺陷偵測。

圖9繪示根據本發明之一例示性實施例之用於評估p型穿隧接點之一測試結構。參考圖9，展示包括一n型矽層801、p+矽層903A及903B、未摻雜鍺層907及金屬接點909A及909B之一測試結構900。如同測試結構800，測試結構900包括在鍺層907之各側上之相同摻雜，但在此情況中具有p型摻雜。

可利用具有不同摻雜位準之結構之電流-電壓及電容量測以判定用於所要光偵測器操作之適當摻雜位準。結構可作為單一結構或以鏈進行測試

以用於缺陷偵測。

圖10繪示根據本發明之一例示性實施例之4探針異質結構測試結構。參考圖10，展示包括n型矽1001、p+矽層1003、鍺層1007及探針接點1009之一開爾文(Kelvin)測試結構1000。

在一例示性案例中，探針接點1009之一或多者可充當力接點且一或多個其他探針接點可在開爾文中充當感測接點。開爾文(4-探針)結構可用於量測清除歸因於塊狀半導體電阻及金屬插塞電阻之寄生現象之實際接觸電阻。可使用具有相反摻雜之相同結構以測試n型異質界面。

在一例示性實施例中，揭示一種用於不具有鍺層接點之矽上鍺光偵測器之方法及系統。在此方面，本發明之態樣可包括具有一光偵測器之一半導體晶粒，其中光偵測器包括一n型矽層、鍺層、一p型矽層及n型矽層及p型矽層之各者上之一金屬接點，且其中光偵測器可操作以：接收一光學信號；吸收鍺層中之光學信號；自經吸收光學信號產生一電信號；及經由n型矽層及p型矽層自光偵測器傳遞電信號。

光偵測器可包括其中鍺層處於n型矽層及p型矽層上方之一水平界面雙異質結構。一本質摻雜矽層可在鍺層下方n型矽層與p型矽層之間。可p摻雜最接近p摻雜矽層之鍺層之一部分。光偵測器可包括其中鍺層處於一較低摻雜n型矽層上方之一垂直接面雙異質結構。

n型矽層及p型矽層可在鍺層下方較低摻雜矽層之相對側上，其中p型矽層及較低摻雜n型矽層與鍺層接觸而n型矽層未與鍺層接觸。鍺層之一頂部分可經p型摻雜。光偵測器可包括一表面照明雙異質結構光偵測器。表面照明雙異質結構光偵測器中之n型矽層及p型矽層可包括交叉指狀物。

在另一例示性案例中，揭示一種用於不具有鍺層接點之矽上鍺光偵

測器之方法及系統。在此方面，本發明之態樣可包括具有一雙異質結構光偵測器之一半導體晶粒，其中雙異質結構光偵測器包括一n型矽層、具有鍺層之一部分中之p型摻雜之鍺層、一p型矽層及n型矽層及p型矽層之各者上之一金屬接點，且其中雙異質結構光偵測器可操作以：接收一光學信號；吸收鍺層中之光學信號；自經吸收光學信號產生一電信號；及經由n型矽層及p型矽層自光偵測器傳遞電信號。

如本文中所利用，術語「電路」指代實體電子組件(即，硬體)及可組態硬體、由硬體執行及/或以其他方式與硬體相關聯之任何軟體及/或韌體(「程式碼」)。如本文中所使用，例如一特定處理器及記憶體在執行第一一或多行程式碼時可包括一第一「電路」且在執行第二一或多行程式碼時可包括一第二「電路」。如本文中所利用，「及/或」意謂在由「及/或」聯接之清單中之項目之任何一或多者。作為一實例，「x及/或y」意謂三元素集合{(x), (y), (x, y)}之任何元素。換言之，「x及/或y」意謂「x及y之一者或兩者」。作為另一實例，「x、y及/或z」意謂七元素集合{(x), (y), (z), (x, y), (x, z), (y, z), (x, y, z)}之任何元素。換言之，「x、y及/或z」意謂「x、y及z之一或多者」。如本文中所利用，術語「例示性」意謂充當一非限制性實例、例項或圖解。如本文中所利用，術語「例如」及「舉例而言」引入一或多個非限制性實例、例項或圖解之清單。如本文中所利用，每當電路或一裝置包括執行一功能所需之硬體及程式碼(若需要)時，無關於是否停用或未致能(例如，藉由一使用者可組態設定、工廠修整等)功能之效能，該電路或裝置「可操作」以執行該功能。

雖然已參考某些實施例描述本發明，但熟習此項技術者將瞭解，可在不脫離本發明之範疇之情況下做出多種改變且可代以等效物。另外，可

做出許多修改以使一特定情境或材料適合本發明之教示而不脫離其之範疇。因此，希望本發明不限於所揭示之特定實施例，而是本發明將包含落於隨附申請專利範圍之範疇內之全部實施例。

【符號說明】

101	雷射總成
103A	耦合器/分裂器
103B	耦合器/分裂器
103C	耦合器/分裂器
103D	耦合器
103E	耦合器
103F	耦合器
103G	耦合器
103H	耦合器
103I	耦合器
103J	耦合器
103K	耦合器
105A	光學調變器
105B	光學調變器
105C	光學調變器
105D	光學調變器
107A	放大器
107B	放大器
107C	放大器

107D	放大器
109	類比及數位控制電路
110	光學波導
111A	光二極體/光偵測器
111B	光二極體/光偵測器
111C	光二極體/光偵測器
111D	光二極體/光偵測器
112A	控制區段
112B	控制區段
112C	控制區段
112D	控制區段
113A	監測光二極體
113B	監測光二極體
113C	監測光二極體
113D	監測光二極體
113E	監測光二極體
113F	監測光二極體
113G	監測光二極體
113H	監測光二極體
115A	光學終端
115B	光學終端
115C	光學終端
115D	光學終端

117A	光柵耦合器
117B	光柵耦合器
117C	光柵耦合器
117D	光柵耦合器
117E	光柵耦合器
117F	光柵耦合器
117G	光柵耦合器
117H	光柵耦合器
130	光子致能積體電路
131	電子裝置/電路
133	光學及光電子裝置
135	光源介面
137	晶片前表面
139	光纖介面
141	CMOS護環
143	表面照明監測光二極體
145	光纖至晶片耦合器
147	光源總成
149	光纖電纜
200	光偵測器
201	二氧化矽(SiO ₂)層
203	矽層
205	二氧化矽(SiO ₂)層

207	鍺層
209	n摻雜鍺層
211	p摻雜鍺層
213	波導層
215	鈍化二氧化矽(SiO ₂)層
217A	插塞
217B	插塞
300	光二極體
301	矽層
303	n+矽層
305	p+矽層
307	鍺層
309A	接點
309B	接點
320	能帶圖
400	光偵測器
401	SiO ₂ 層
403	n+矽層
405	本質矽層
407	p+矽層
409	溝槽
411	鍺層
412	p+鍺層

413	波導層
415	鈍化層
417A	金屬接點
417B	金屬接點
500	光偵測器
501	SiO ₂ 層
503	n+矽層
505	本質矽層
507	p+矽層
509	溝槽
511	鍺層
513	波導層
515	鈍化層
517A	金屬接點
517B	金屬接點
600	光偵測器
601	本質矽層
603	n+矽層
605	p+矽層
607	鍺層
609	接點
611	n+矽指狀物
613	p+矽指狀物

700	光偵測器
701	n-矽層
703	n+矽層
705	p+矽層
707	p-鍍層
709A	金屬陽極接觸件
709B	金屬陰極接觸件
800	測試結構
801	p型矽層/n型矽層
803A	n+矽層
803B	n+矽層
807	未摻雜鍍層
809A	金屬接點
809B	金屬接點
900	測試結構
903A	p+矽層
903B	p+矽層
907	未摻雜鍍層
909A	金屬接點
909B	金屬接點
1000	開爾文(Kelvin)測試結構
1001	n型矽
1003	p+矽層

- 1007 鍍層
- 1009 探針接點

【發明申請專利範圍】

【請求項1】

一種用於光電子通信之方法，

在一光偵測器中，該光偵測器包括一n型矽層、一鍺層、一p型矽層以及該n型矽層與該p型矽層之各者上之一金屬接點，其中該鍺層之一頂部表面位於該n型矽層及該p型矽層兩者之頂部表面的上方，且該鍺層之一底部表面在位於該n型矽層及該p型矽層兩者之該等頂部表面之下，且其中至該光偵測器之接點係位於該鍺層之相對側上且在該鍺層之該頂部表面上不具有接點：

該方法包括：

接收一光學信號；

自該經接收光學信號產生一電信號；及

經由該等接點自該光偵測器傳遞該電信號。

【請求項2】

如請求項1之方法，其中該光偵測器包括一水平接面雙異質結構。

【請求項3】

如請求項1之方法，其中一本質摻雜矽層係在該鍺層下方該n型矽層與該p型矽層之間。

【請求項4】

如請求項1之方法，其中最接近該p摻雜矽層之該鍺層之一部分為p摻雜。

【請求項5】

如請求項1之方法，其中該光偵測器包括其中該鍺層處在一較低摻雜

(lower-doped)n型矽層上方之一垂直接面雙異質結構。

【請求項6】

如請求項5之方法，其中該n型矽層及該p型矽層係在該鍺層下方該較低摻雜矽層之相對側上，其中該p型矽層及該較低摻雜n型矽層與該鍺層接觸而該n型矽層未與該鍺層接觸。

【請求項7】

如請求項5之方法，其中p型摻雜該鍺層之一頂部分。

【請求項8】

如請求項1之方法，其中該光偵測器包括一表面照明雙異質結構光偵測器。

【請求項9】

如請求項8之方法，其中該表面照明雙異質結構光偵測器中之該n型矽層及該p型矽層包括交叉指狀物。

【請求項10】

如請求項8之方法，其中該表面照明雙異質結構光偵測器中之該n型矽層及該p型矽層包括在該表面照明雙異質結構光偵測器之一外邊緣處之環形結構。

【請求項11】

一種用於光電子通信之系統，該系統包括：

一光偵測器，該光偵測器包括一n型矽層、一鍺層、一p型矽層以及該n型矽層與該p型矽層之各者上之一金屬接點，其中該鍺層之一頂部表面位於該n型矽層及該p型矽層兩者之頂部表面的上方，且該鍺層之一底部表面位於該n型矽層及該p型矽層兩者之該等頂部表面

之下，且其中至該光偵測器之接點係位於該鍍層之相對側上且在該鍍層之該頂部表面上不具有接點，該光偵測器可操作以：

接收一光學信號；

自該經接收光學信號產生一電信號；及

經由該等金屬接點自該光偵測器傳遞該電信號。

【請求項12】

如請求項11之系統，其中該光偵測器包括一水平接面雙異質結構。

【請求項13】

如請求項11之系統，其中一本質摻雜矽層係在該鍍層下方該n型矽層與該p型矽層之間。

【請求項14】

如請求項11之系統，其中最接近該p摻雜矽層之該鍍層之一部分為p摻雜。

【請求項15】

如請求項11之系統，其中該光偵測器包括其中該鍍層處在一較低摻雜n型矽層上方之一垂直接面雙異質結構。

【請求項16】

如請求項15之系統，其中該n型矽層及該p型矽層係在該鍍層下方該較低摻雜矽層之相對側上，其中該p型矽層及該較低摻雜n型矽層與該鍍層接觸而該n型矽層未與該鍍層接觸。

【請求項17】

如請求項15之系統，其中該鍍層之一頂部分經p型摻雜。

【請求項18】

如請求項11之系統，其中該光偵測器包括一表面照明雙異質結構光偵測器，其中該表面照明雙異質結構光偵測器中之該n型矽層及該p型矽層包括交叉指狀物。

【請求項19】

如請求項18之系統，其中該光偵測器包括一表面照明雙異質結構光偵測器，其中該表面照明雙異質結構光偵測器中之該n型矽層及該p型矽層包括在該表面照明雙異質結構光偵測器之一外邊緣處之環形結構。

【請求項20】

一種用於光電子通信之系統，該系統包括：

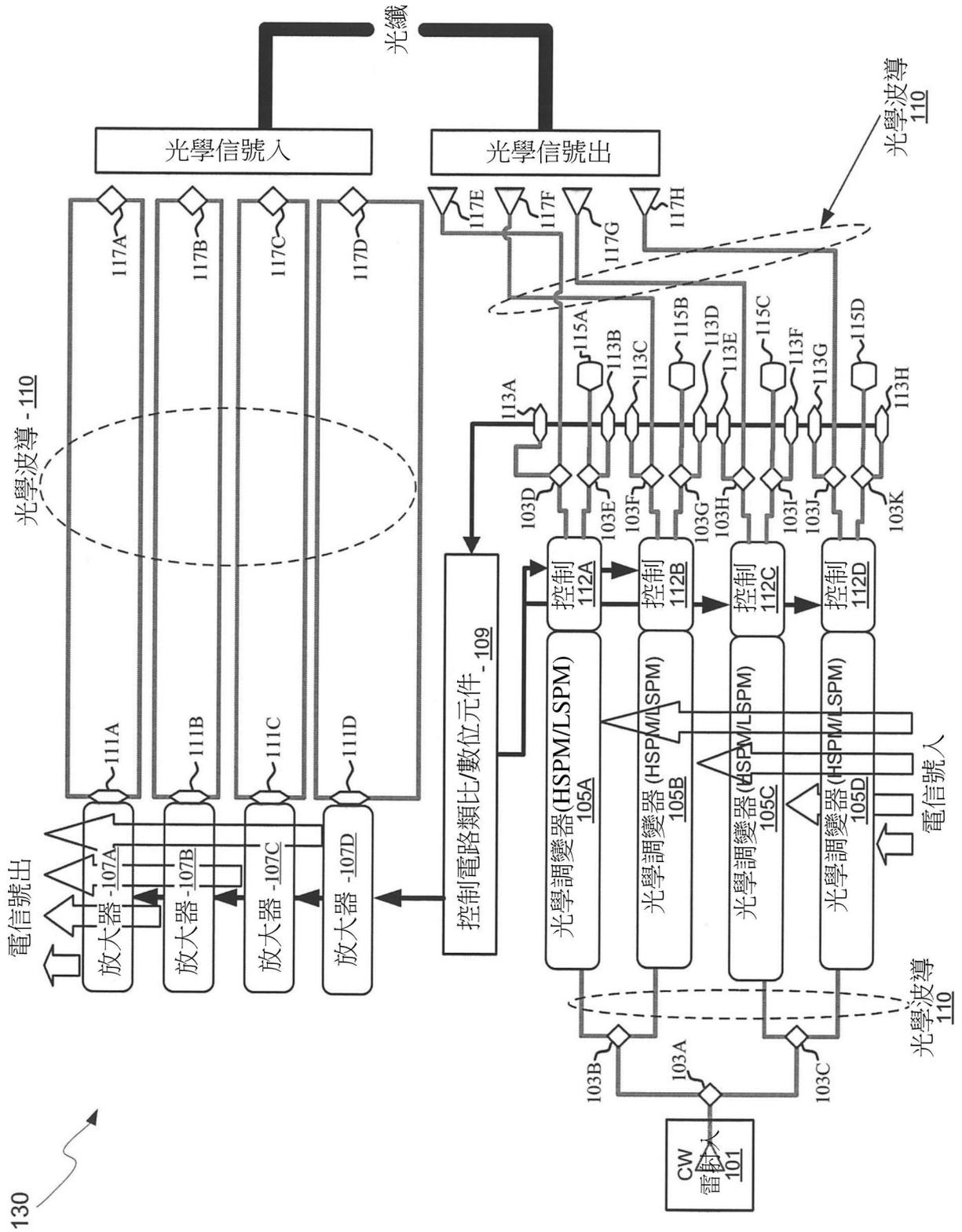
一雙異質結構光偵測器，該雙異質結構光偵測器包括一n型矽層、一部分中具有p型摻雜的一銻層、一p型矽層以及該n型矽層與該p型矽層之各者上之一金屬接點，其中該銻層之一頂部表面位於該n型矽層及該p型矽層兩者之頂部表面的上方，且該銻層之一底部表面位於該n型矽層及該p型矽層兩者之該等頂部表面之下，且其中至該光偵測器之接點係位於該銻層之相對側上且在該銻層之該頂部表面上不具有接點，該雙異質結構光偵測器可操作以：

接收一光學信號；

自該經接收光學信號產生一電信號；及

經由該等接點自該光偵測器傳遞該電信號。

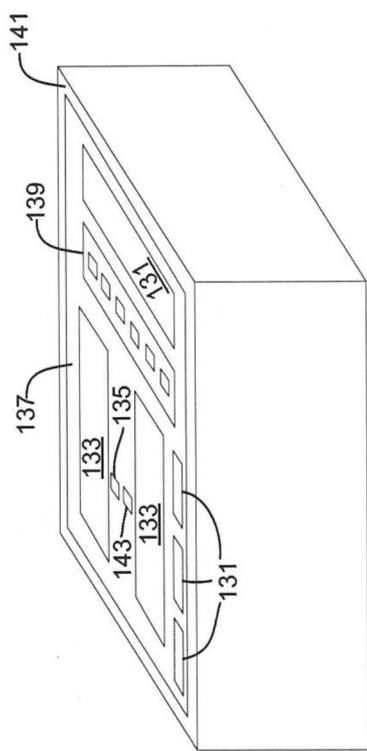
【發明圖式】



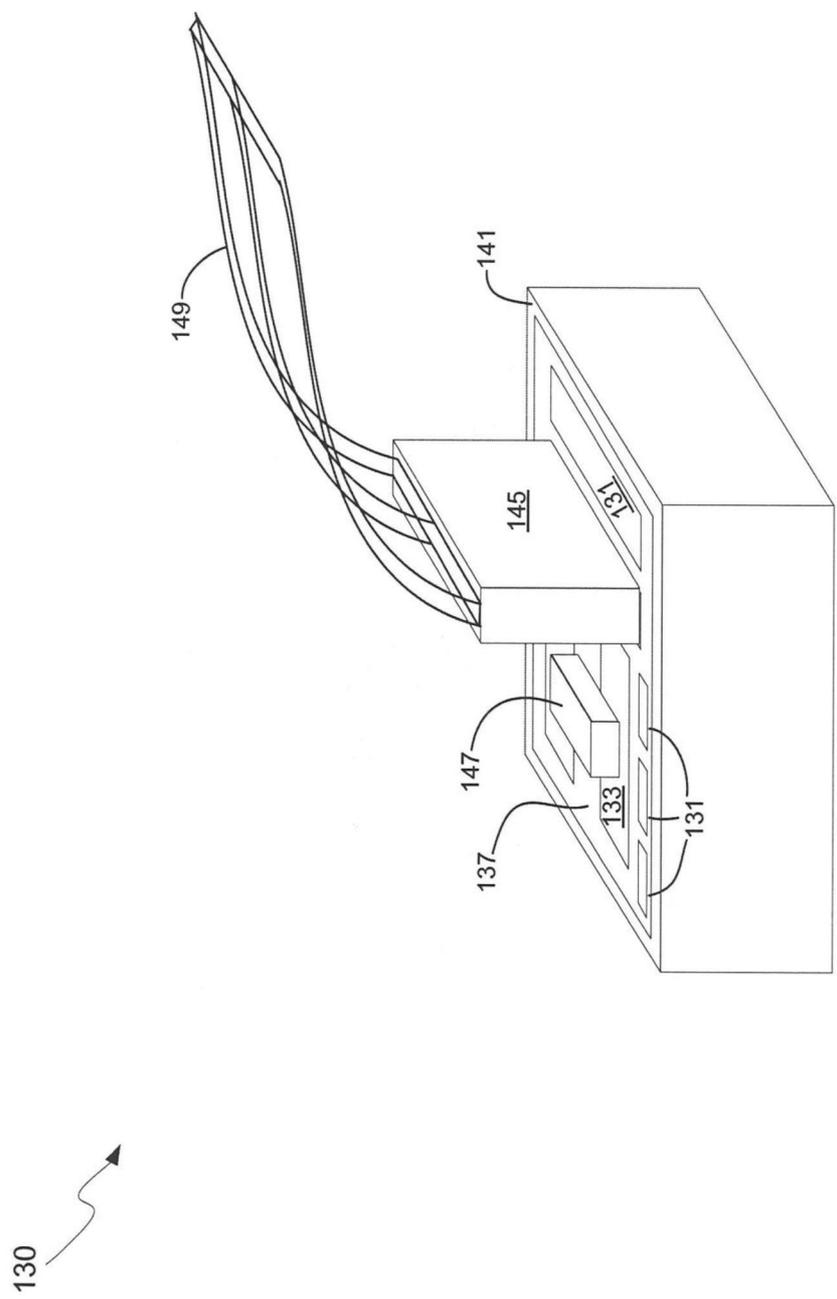
【圖 1A】

130

130

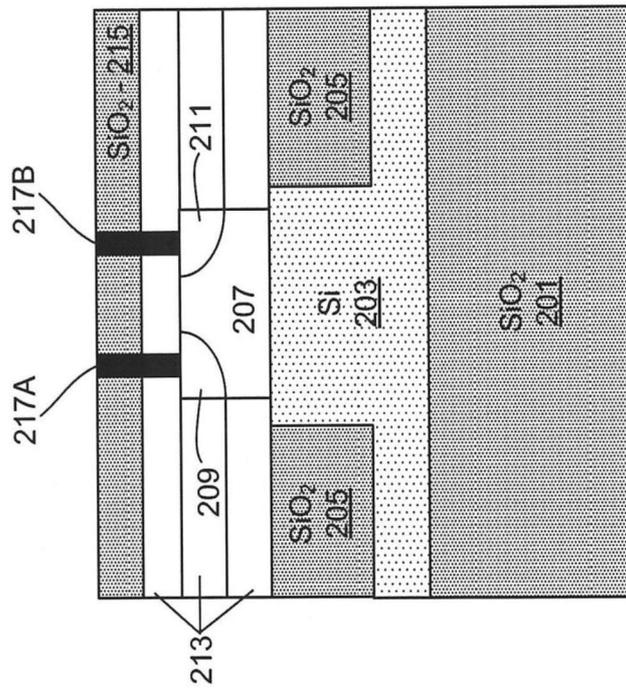


【圖 1B】

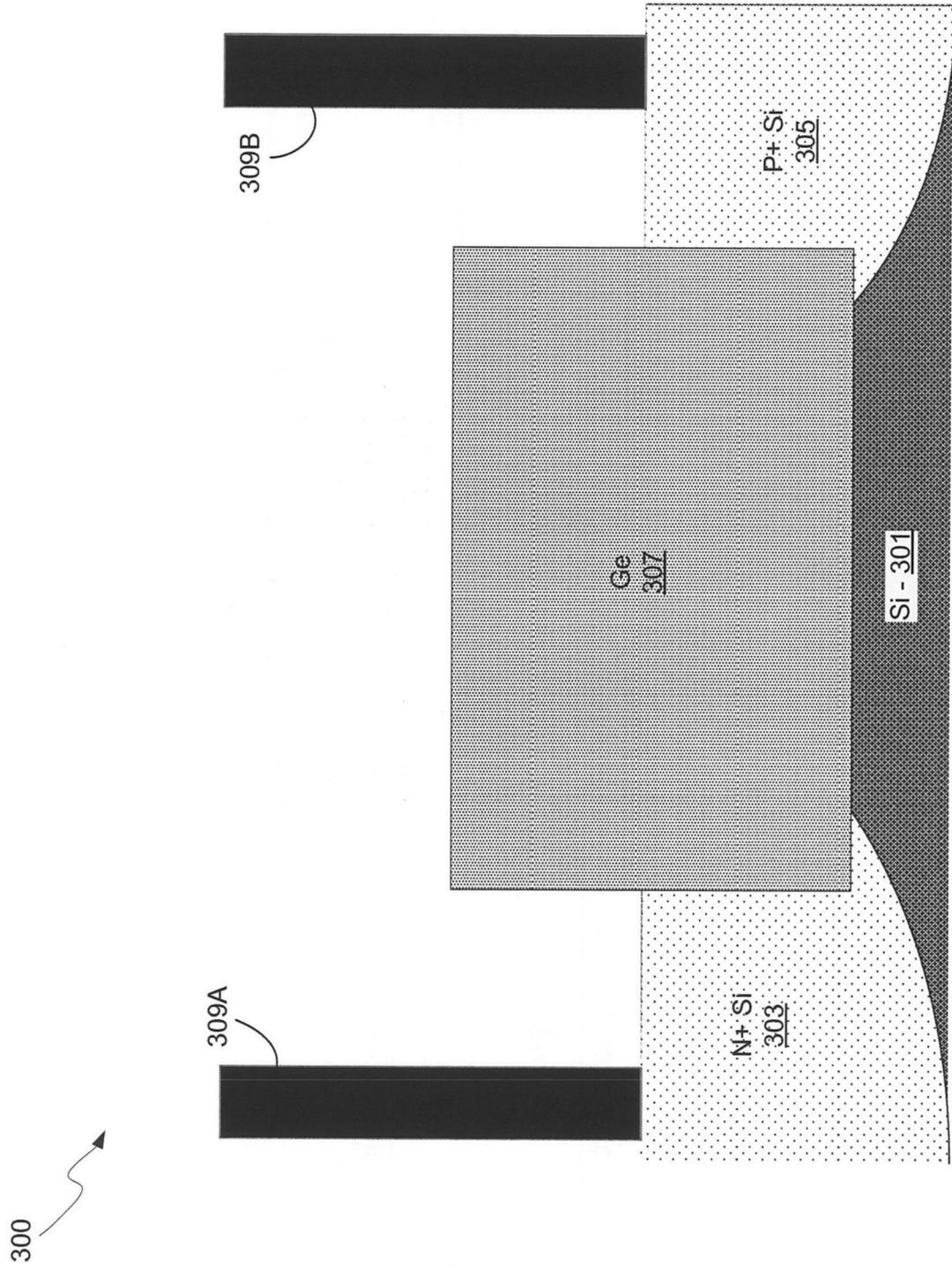


【圖 1C】

200 ↗

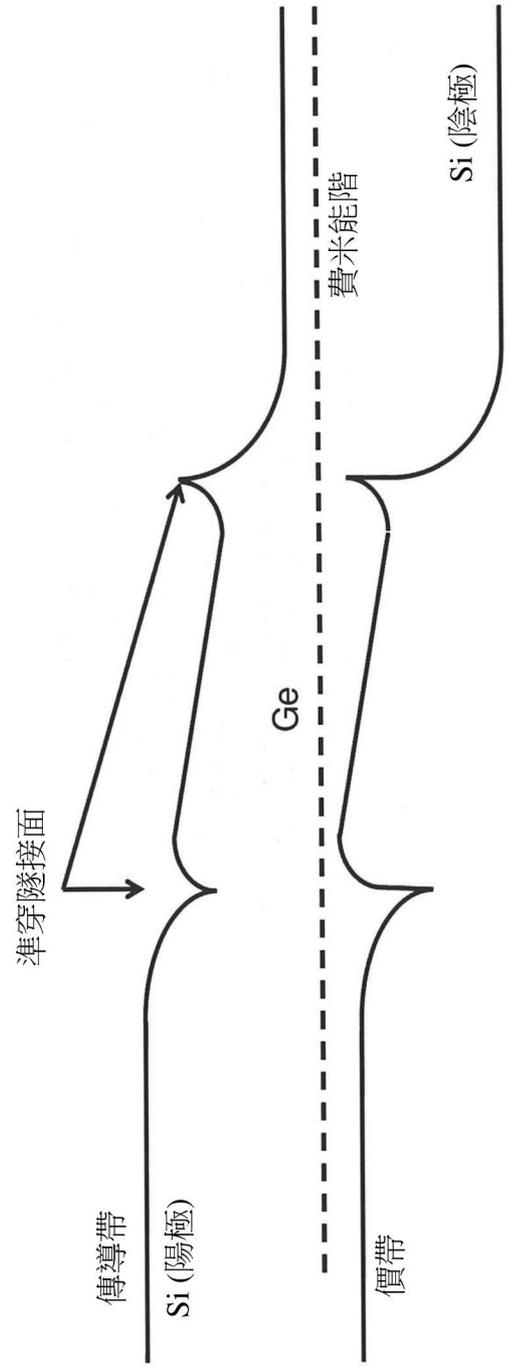


【圖 2】



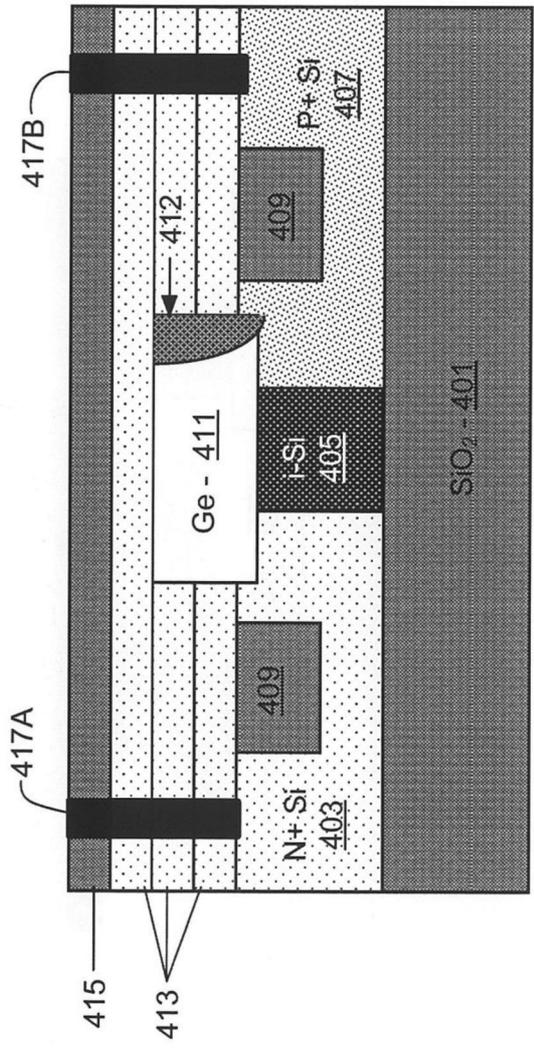
【圖 3A】

320



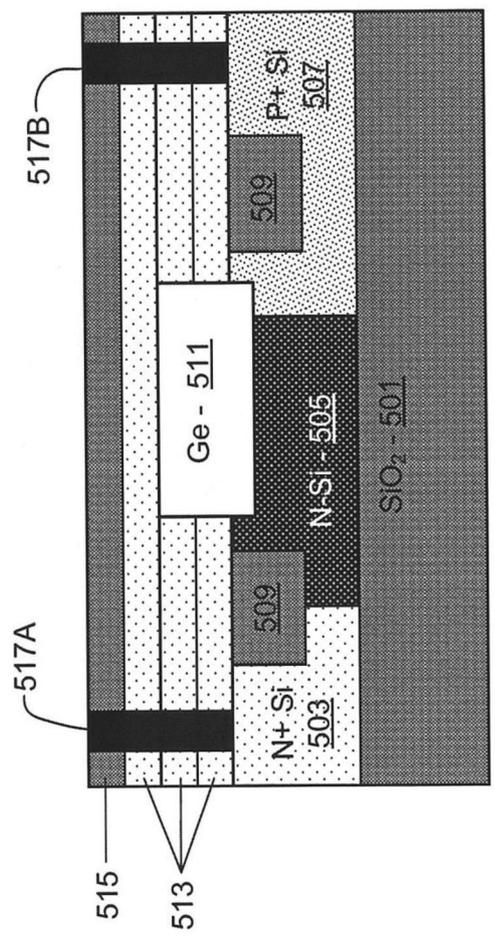
【圖 3B】

400 ↗



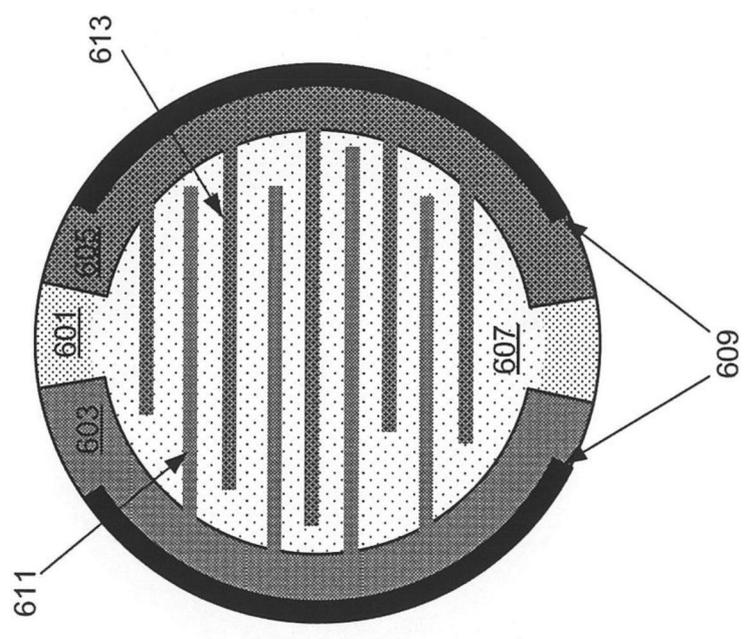
【圖 4】

500 ↗



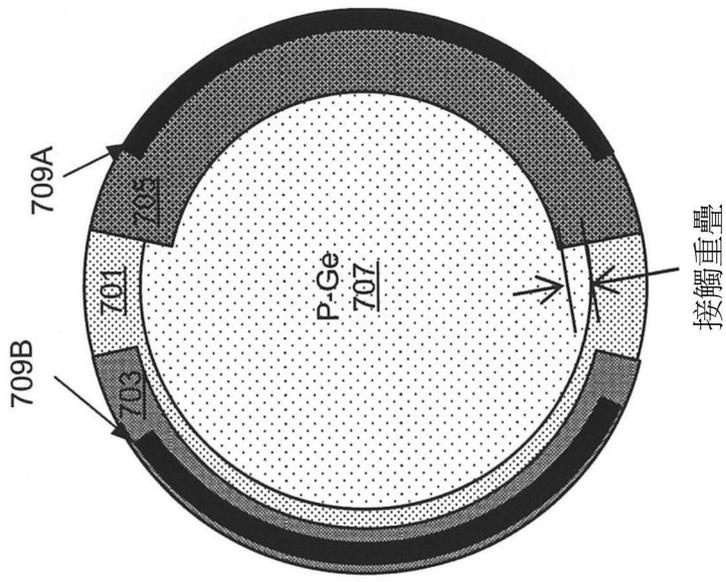
【圖 5】

600 ↗

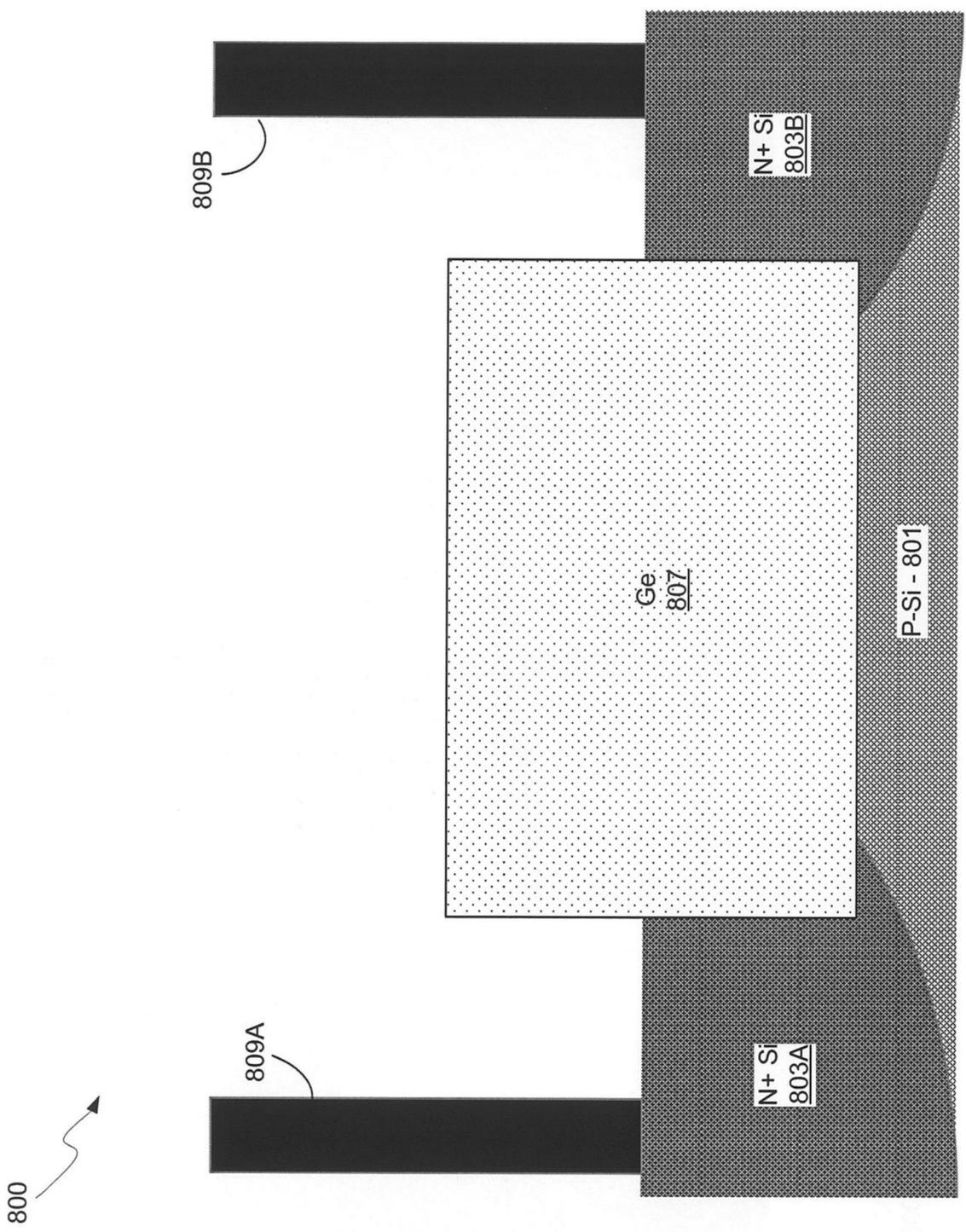


【圖 6】

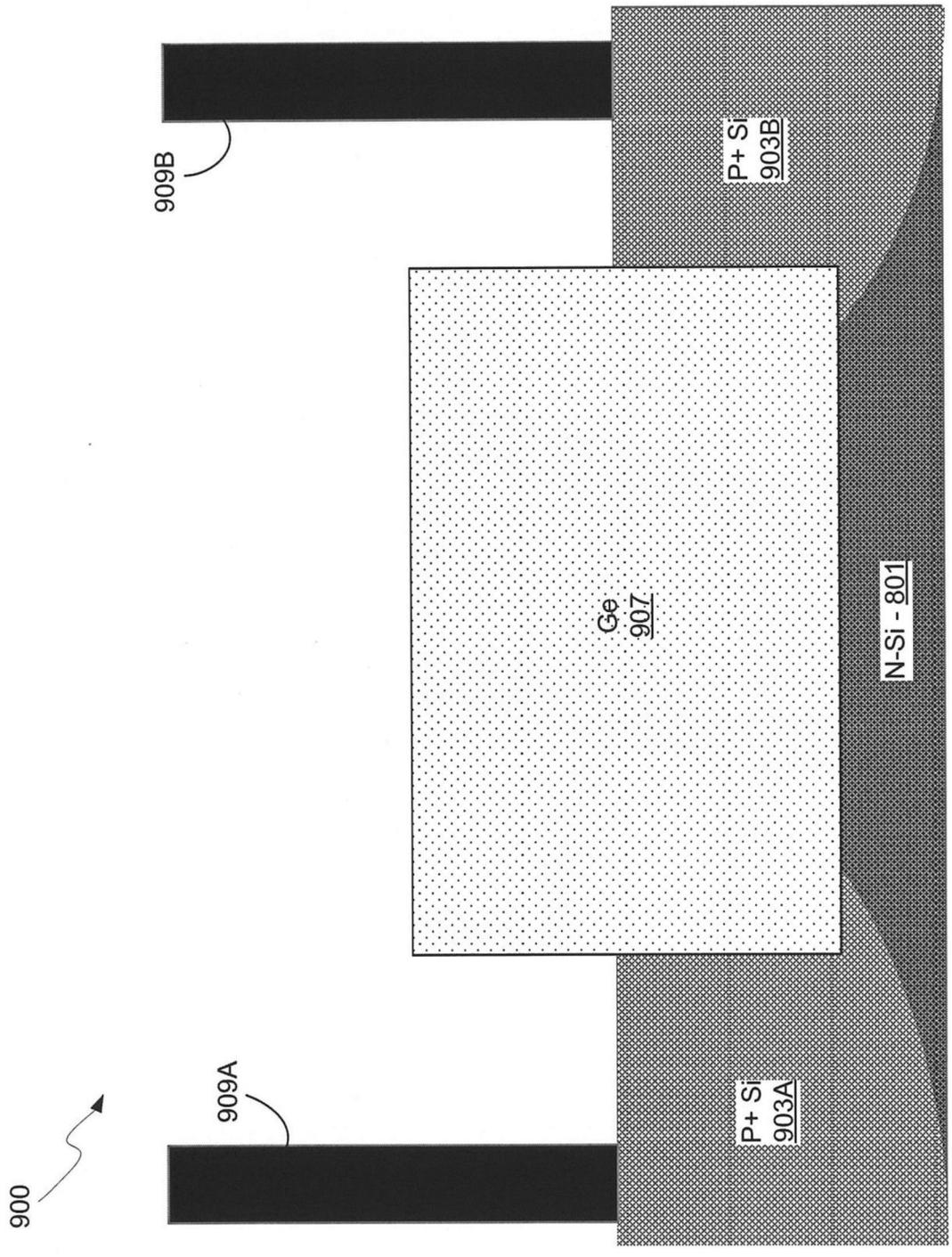
700 ↗



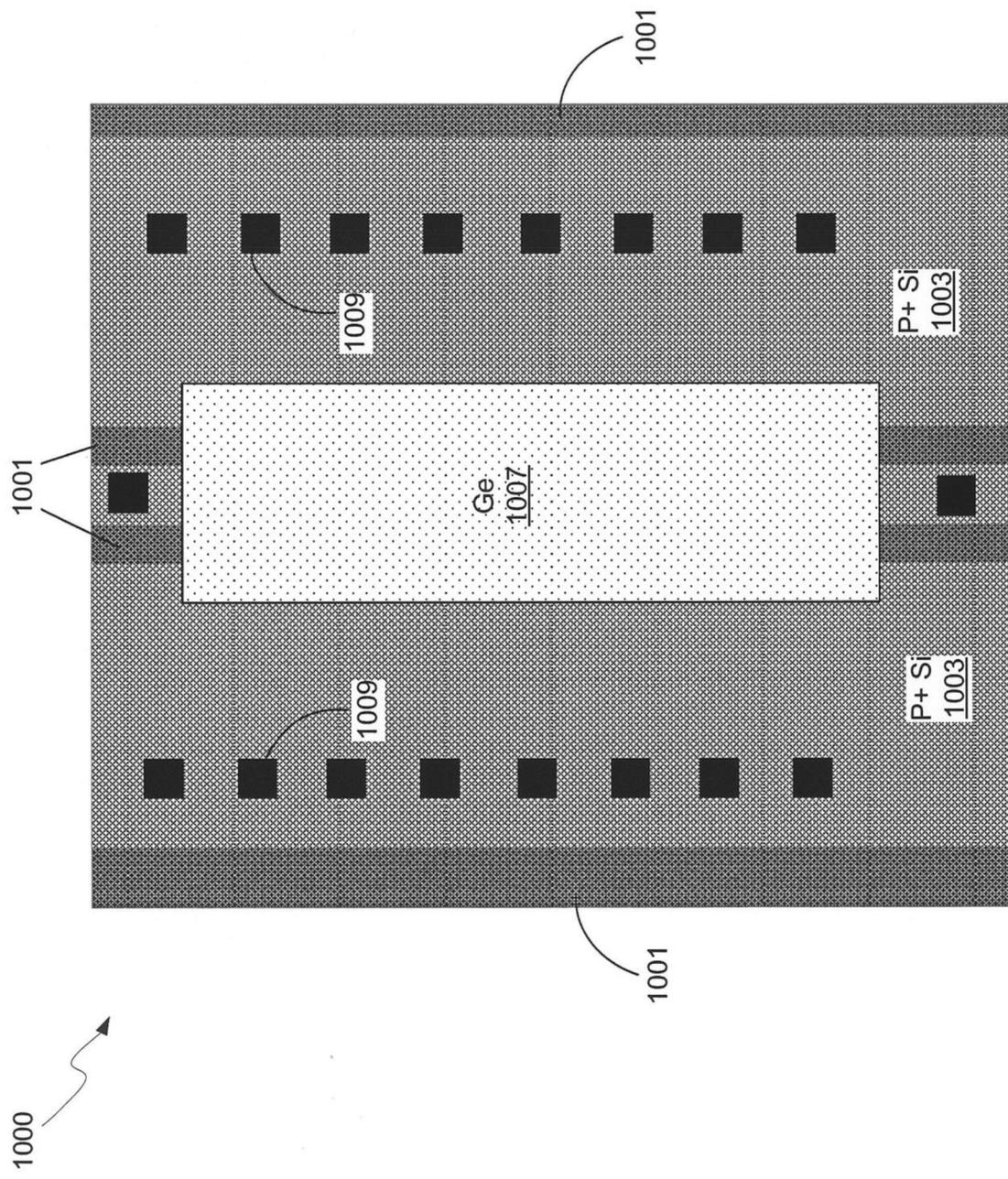
【圖 7】



【圖 8】



【圖 9】



【圖 10】