



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种传感器的制造方法,包括:在衬底基板上形成数据线(31)的图形,漏极(34)的图形,源极(33)的图形,接收电极(39)的图形,光电二极管(40)的图形,以及透明电极(41)的图形;通过第一次构图工艺形成欧姆层的图形;通过第二次构图工艺形成有源层的图形;通过第三次构图工艺形成栅极绝缘层的图形;以及通过第四次构图工艺形成栅线(30)的图形,栅极(38)的图形和偏压电极(42)的图形。如此可减少掩模板的使用数量,降低制造成本,简化生产工艺,提升设备产能及产品的良品率。

传感器的制造方法

技术领域

本发明的实施例涉及一种传感器的制造方法。

5

背景技术

由于保健的需要，各种无损伤医疗检测方法逐渐受到人们的青睐。在诸多的无损伤检测方法中，计算机断层扫描技术（CT）已经得到广泛的应用。在计算机断层扫描设备中必不可缺的一个部分就是传感器。

10 一种传感器的基本结构如图 1 所示，该传感器 12 包括多条扫描线 15、多条数据线 16 以及多个感测单元，每个感测单元包括一个光电二极管 13 和一个场效应晶体管(Field Effect Transistor, FET) 14，场效应晶体管 14 的栅极与传感器 12 中相应的扫描线(Scan Line) 15 连接，场效应晶体管 14 的漏极与传感器 12 中相应的数据线(Data Line) 16 连接，光电二极管 13 与场效应晶体
15 管 14 的源极连接。这些数据线 16 的一端通过连接引脚 17 连接数据读出电路 18。

上述传感器的工作原理为：传感器 12 通过扫描线 15 施加驱动扫描信号来控制每个感测单元的场效应晶体管 14 的开关状态。当场效应晶体管 14 被打开时，光电二极管 13 产生的光电流信号依次通过与场效应晶体管 14 连接
20 的数据线 16、数据读出电路 18 而输出，通过控制扫描线 15 与数据线 16 上的信号时序来实现光电流信号的采集功能，即通过控制场效应管 14 的开关状态来实现对光电二极管 13 产生的光电流信号采集的控制作用。

目前，传感器通常采用薄膜晶体管（Thin Film Transistor, TFT）平板结构，这种传感器在断面上可具有多层，例如，每个感测单元内包括：基板、
25 栅极层、栅极绝缘层、有源层、源极与漏极层、钝化层、PIN 光电传感器的 PIN 结和透明电极窗口层，以及偏压线层和挡光条层等。当然，不同传感器由于具体结构的差异，在断面上的具体图层也不完全相同。

传感器的各个图层一般通过构图工艺形成，而每一次构图工艺通常包括掩模、曝光、显影、刻蚀和剥离等步骤。也就是说，为了实现传感器的多个
30 图层，需要采用多次构图工艺。例如，上述具有多层的传感器在制造时通常

需要采用 9 至 11 次构图工艺，这样就对应的需要 9 至 11 张光罩掩模板，由此，使传感器的制造成本较高，制造工艺较为复杂，且产能较难提升。

发明内容

5 本发明的目的是提供一种传感器的制造方法，用以解决现有技术中存在的传感器的制造成本较高，且制造工艺较为复杂，产能较难提升的技术问题。

根据本发明的实施例，提供一种传感器的制造方法，包括：

10 在衬底基板上形成数据线的图形、与所述数据线连接的漏极的图形、与所述漏极相对而置形成沟道的源极的图形、与所述源极连接的接收电极的图形、位于所述接收电极之上的光电二极管的图形，以及位于所述光电二极管之上的透明电极的图形；

通过第一次构图工艺形成位于所述源极和所述漏极之上的欧姆层的图形；

15 通过第二次构图工艺形成位于所述欧姆层之上并覆盖所述沟道的有源层的图形；

通过第三次构图工艺形成位于所述有源层之上的栅极绝缘层的图形；以及

通过第四次构图工艺形成位于所述栅极绝缘层之上的栅线的图形、与所述栅线连接的栅极的图形和位于所述透明电极之上的偏压电极的图形。

20 在本发明的实施例中，最终形成的传感器的薄膜晶体管器件为顶栅型结构，传感器的制造方法对比于现有技术，减少了掩模板的使用数量，降低了制造成本，简化了生产工艺，大大提升了设备产能及产品的良品率。

附图说明

25 为了更清楚地说明本发明实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本发明的一些实施例，而非对本发明的限制。

图 1 为现有传感器的立体结构示意图；

30 图 2 为本发明实施例的感测单元在步骤 11 后的对应图 5 的 A-A' 线的截面视图；

图 3 为本发明实施例的感测单元在步骤 11 后的对应图 5 的 B-B' 线的截面视图;

图 4 为本发明实施例的感测单元在步骤 12 后的对应图 5 的 A-A' 线的截面视图;

5 图 5 为本发明实施例的感测单元在步骤 12 后的对应图 5 的 B-B' 线的截面视图;

图 6 为本发明实施例的感测单元在步骤 13 后的对应图 5 的 A-A' 线的截面视图;

10 图 7 为本发明实施例的感测单元在步骤 13 后的对应图 5 的 B-B' 线的截面视图;

图 8 为本发明实施例的感测单元在步骤 14 后的对应图 5 的 A-A' 线的截面视图;

图 9 为本发明实施例的感测单元在步骤 14 后的对应图 5 的 B-B' 线的截面视图;

15 图 10 为本发明实施例的感测单元在步骤 15 后的对应图 5 的 A-A' 线的截面视图;

图 11 为本发明实施例的感测单元在步骤 15 后的对应图 5 的 B-B' 线的截面视图;

20 图 12 为本发明实施例的感测单元在步骤 16 后的对应图 5 的 A-A' 线的截面视图;

图 13 为本发明实施例的感测单元在步骤 16 后的对应图 5 的 B-B' 线的截面视图。

图 14 为根据本发明实施例所制造的传感器的其中一个感测单元的俯视图; 和

25 图 15 为根据本发明实施例的传感器的呈阵列状排布的多个感测单元的俯视图。

附图标记:

12-传感器	13-光电二极管	14-场效应晶体管
15-扫描线	16-数据线	17-连接引脚
30 18-数据读出电路	30-栅线	31-数据线

	32-衬底基板	33-源极	34-漏极
	35-欧姆层	36-有源层	37-栅极绝缘层
	38-栅极	39-接收电极	40-光电二极管
	41-透明电极	42-偏压电极	40a-N 型半导体
5	40b-I 型半导体	40c-P 型半导体	43-钝化层
	30a-单栅线	30b-双栅线	50-薄膜晶体管器件
	51-光电二极管器件		

具体实施方式

10 为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例的附图，对本发明实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本发明的一部分实施例，而不是全部的实施例。基于所描述的本发明的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本发明保护的范围。

15 除非另作定义，此处使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本发明专利申请说明书以及权利要求书中使用的术语“连接”并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也相应地改变。

20 在本发明以下实施例中，传感器可以是 X 射线传感器，也可以是其他类型的传感器，例如通过光电转换进行传输的传感器。在下面的描述和图示中针对单个感测单元进行，其他感测单元可以同样地形成。

25 针对解决现有技术中存在的传感器的制造成本较高，且制造工艺较为复杂的技术问题，本发明的实施例提供了一种传感器的制造方法。该方法包括：

步骤 11、在衬底基板 32 上形成数据线 31 的图形、与数据线 31 连接的漏极 34 的图形、与漏极 34 相对而置形成沟道的源极 33 的图形、与源极 33 连接的接收电极 39 的图形、位于接收电极 39 之上的光电二极管 40 的图形，以及位于光电二极管 40 之上的透明电极 41 的图形。图 2 和图 3 示出了该步
30 骤后得到的衬底基板的截面图，该衬底基板参照图 14 中 A-A' 线及 B-B' 线

被剖开，但其并不是图 14 中的衬底基板，因为图 14 表示的是经过本实施例方法的一系列步骤后最终得到的感测单元。同样，图 4 至图 13 也是按相同方式示出。

步骤 12、通过一次构图工艺形成位于源极 33 和漏极 34 之上的欧姆层 35 的图形。该步骤后的衬底基板截面结构请参照图 4 和图 5 所示。

步骤 13、通过一次构图工艺形成位于欧姆层 35 之上并覆盖沟道的有源层 36 的图形。该步骤后的衬底基板截面结构请参照图 6 和图 7 所示。

步骤 14、通过一次构图工艺形成位于有源层 36 之上的栅极绝缘层 37 的图形。该步骤后的衬底基板截面结构请参照图 8 和图 9 所示。

10 步骤 15、通过一次构图工艺形成位于栅极绝缘层 37 之上的栅线 30 的图形、与栅线 30 连接的栅极 38 的图形和位于透明电极 41 之上的偏压电极 42 的图形。该步骤后的衬底基板截面结构请参照图 10 和图 11 所示。

在一个实施例中，在形成栅线 30 的图形、栅极 38 的图形和偏压电极 42 的图形之后，上述制备方法可进一步包括：

15 步骤 16、通过一次构图工艺形成位于栅线 30、栅极 38 和偏压电极 42 之上并覆盖基板的钝化层 43 的图形，所述钝化层 43 具有信号引导区过孔（位于基板周边，图中未示出）。该步骤 16 为可选的，因为在不执行步骤 16 的情况下，同样可以实现本发明的目的。因此，在一个实施例中，用于制造传感器的方法可仅包括上述步骤 11~15。

20 图 14 示出了根据上述制备方法（步骤 16 后）得到的传感器的其中一个感测单元的俯视图，图 12 和图 13 示出了沿图 14 的 A-A' 线及 B-B' 线得到的感测单元的剖面图。

在本发明实施例中，一次构图工艺依次包括基板清洗、成膜、光刻胶涂覆、曝光、显影、刻蚀、光刻胶去除等步骤。基板清洗包括使用去离子水、25 有机清洗液进行清洗等。成膜工艺用于形成将被构图的结构层。例如，对于金属层通常采用物理气相沉积方式（例如磁控溅射法）成膜，并通过湿法刻蚀形成图形；而对于非金属层通常采用化学气相沉积方式成膜，并通过干法刻蚀形成图形。

在上述步骤 11 中，所述透明电极 41 的图形既可单独通过湿法刻蚀形成，30 也可与光电二极管 40 的图形同时通过干法刻蚀形成。

本发明实施例中，所述衬底基板 32 可以为玻璃基板、塑料基板或其他材料的基板；所述数据线 31、源极 33、漏极 34 和接收电极 39 可以采用相同的材质，例如为铝钨合金 (AlNd)、铝 (Al)、铜 (Cu)、钼 (Mo)、钼钨合金 (MoW) 或铬 (Cr) 的单层膜，也可以为这些金属单质或合金材料任意组合所构成的复合膜。这些单层或复合膜的厚度例如在 150 纳米至 450 纳米之间。

本发明的实施例中，欧姆层 35 的材质可以为掺杂质半导体 (n+a-Si)；有源层 36 的材质可以为半导体材料，例如非晶硅 (a-Si)，厚度在 30 纳米至 250 纳米之间；栅极绝缘层 37 的材质可以为氮化硅，厚度在 300 纳米至 500 纳米之间；栅线 30、栅极 38 和偏压电极 42 可以采用相同的材质，优选为重金属或重金属合金，例如铜铅合金；透明电极 41 的材质可以为诸如氧化铟锡 (ITO) 或氧化铟锌 (IZO) 等的透明导电材料。钝化层 43 可以采用无机绝缘膜 (例如氮化硅等) 或有机绝缘膜 (例如感光树脂材料或者非感光树脂材料等)，厚度例如在 150 纳米至 1500 纳米之间。

在本发明的实施例中，所述数据线 31、源极 33、漏极 34 和接收电极 39 的材质优选为相同的。所述光电二极管 40 优选为 PIN 型光电二极管，包括 N 型半导体 40a、I 型半导体 40b 和 P 型半导体 40c。PIN 型光电二极管利用光生伏特原理工作，具有结电容小、渡越时间短、灵敏度高等优点。该 PIN 型光电二极管的结构相当于在 PN 结中间插入较厚的本征非晶硅层，其中 P 型材料由本征材料掺入提供空穴的杂质形成，N 型材料由本征材料掺入提供电子的杂质形成。在本发明的其它实施例中，光电二极管还可以为诸如 MIS 型光电二极管等的其他光电二极管。

在一个实施例中，步骤 11 中的在基板上形成数据线 31 的图形、漏极 34 的图形、源极 33 的图形、接收电极 39 的图形、光电二极管 40 的图形和透明电极 41 的图形，可通过一次构图工艺形成。例如，当所述光电二极管为 PIN 型光电二极管时，可替代地，步骤 11 包括以下步骤：

步骤 111、在衬底基板 32 上依次沉积数据线材料层、N 型半导体层、I 型半导体层、P 型半导体层和透明导电材料层；

步骤 112、涂覆光刻胶；

步骤 113、采用具有全透光区、半透光区和不透光区的掩模板对基板进行曝光；

步骤 114、显影，去除全透光区所对应的基板区域上的光刻胶；

步骤 115、对基板进行刻蚀，形成接收电极 39 的图形、光电二极管 40 的图形和透明电极 41 的图形；

5 步骤 116、对基板进行灰化，去除半透光区所对应的基板区域上的光刻胶；

步骤 117、对基板进行刻蚀，去除半透光区所对应的基板区域上的透明导电材料层、P 型半导体层、I 型半导体层和 N 型半导体层，并剥离光刻胶，最终形成数据线 31 的图形、漏极 34 的图形和源极 33 的图形。

10 在一个实施例中，上述步骤 113 中的掩模板可以为灰色调掩模板或者半色调掩模板等。不透光区对应形成接收电极 39、PIN 光电二极管和透明电极 41 的区域；半透光区对应形成数据线 31、漏极 33 和源极 34 的区域。

可替代地，在另一个实施例中，步骤 11 也可以通过两次构图工艺实现，具体步骤如下：

15 步骤 21：在衬底基板 32 上通过一次构图工艺形成数据线 31 的图形、与数据线 31 连接的漏极 34 的图形、与漏极 34 相对而置形成沟道的源极 33 的图形、与源极 33 连接的接收电极 39 的图形；

步骤 22：通过一次构图工艺形成位于接收电极 39 之上的光电二极管 40 的图形，以及位于光电二极管 40 之上的透明电极 41 的图形。

20 在上述步骤 22 中，当所述光电二极管 40 为 PIN 型光电二极管，即包括 N 型半导体、I 型半导体和 P 型半导体时，步骤 22 包括：

依次沉积 N 型半导体层、I 型半导体层、P 型半导体层和透明导电材料层，通过一次构图工艺形成光电二极管 40 的图形和透明电极 41 的图形。

25 在本发明的实施例中，最终形成的传感器的薄膜晶体管器件为顶栅型结构，传感器的制造方法对比于现有技术，减少了掩模板的使用数量，降低了制造成本，简化了生产工艺，大大提升了设备产能及产品的良品率。

图 15 示出了根据上述制备方法制造的传感器的多个感测单元的俯视图。如图 12-15 所示，该传感器，包括：衬底基板 32、呈交叉排列的一组栅线 30 和一组数据线 31，以及由所述一组栅线 30 和一组数据线 31 所界定的多个呈阵列状排布的感测单元，每个感测单元包括至少一个由薄膜晶体管器件和光
30 电二极管传感器件组成的感测子单元，其中，

所述薄膜晶体管器件包括: 位于衬底基板 32 之上并相对而置形成沟道的源极 33 和漏极 34, 所述漏极 34 与相邻的数据线 31 连接, 以及位于源极 33 和漏极 34 之上的欧姆层 35、位于欧姆层 35 之上并覆盖沟道的有源层 36、位于有源层 36 之上的栅极绝缘层 37 和位于栅极绝缘层 37 之上并与相邻的栅线 30 连接的栅极 38;

所述光电二极管传感器件包括: 位于衬底基板 32 之上并与源极 33 连接的接收电极 39、位于接收电极 39 之上的光电二极管 40、位于光电二极管 40 之上的透明电极 41, 以及位于透明电极 41 之上的偏压电极 42。

继续参照图 13, 在一个实施例中, 所述光电二极管为 PIN 型光电二极管, 包括: 位于接收电极 39 之上的 N 型半导体 (n+a-Si) 40a, 位于 N 型半导体 40a 之上的 I 型半导体 (a-Si) 40b, 以及位于 I 型半导体 40b 之上的 P 型半导体 (p+a-Si) 40c。

在一个实施例中, 所述传感器, 还可包括: 位于一组栅线 30, 及每个感测单元的栅极 38 和偏压电极 42 之上并覆盖基板的钝化层 43, 所述钝化层 43 具有信号引导区过孔 (图 12 和图 13 为一个感测单元的截面结构, 因此位于基板周边的信号引导区过孔未在图中示出)。

在一个实施例中, 如图 14 所示, 所述一组栅线 30 包括两根单栅线 30a, 以及位于两根单栅线 30a 之间的多组双栅线 30b (相邻的两根双栅线 30b 构成一组)。所述每个感测单元包括两个感测子单元, 每个感测子单元包括一个薄膜晶体管器件 50 和一个光电二极管器件 51。两个感测子单元的薄膜晶体管器件 50 呈对角分布, 且薄膜晶体管器件 50 的栅极与相邻的单栅线 30a 或者相邻的双栅线 30b 中距离较近的一根连接。在传统的传感器中, 栅线与数据线均为单线排布, 在由相邻两条栅线和相邻两条数据线所限定的区域内仅有一个感测单元, 该感测单元包含一个薄膜晶体管器件和一个光电二极管传感器件, 即只包含一个感测子单元。因此, 对比于传统的传感器, 本发明实施例中的双栅线的排布方式使得栅线总数量增加一倍, 但数据线数量却降低至一半, 而栅线驱动设备的成本要低于数据线驱动设备的成本, 因此, 采用该结构可进一步降低传感器的成本。

以上所述仅是本发明的示范性实施方式, 而非用于限制本发明的保护范围, 本发明的保护范围由所附的权利要求确定。

权利要求书

1、一种传感器的制造方法，包括：

在衬底基板上形成数据线的图形、与所述数据线连接的漏极的图形、与
5 所述漏极相对而置形成沟道的源极的图形、与所述源极连接的接收电极的图
形、位于所述接收电极之上的光电二极管的图形，以及位于所述光电二极管
之上的透明电极的图形；

通过第一次构图工艺形成位于所述源极和所述漏极之上的欧姆层的图
形；

10 通过第二次构图工艺形成位于所述欧姆层之上并覆盖所述沟道的有源层
的图形；

通过第三次构图工艺形成位于所述有源层之上的栅极绝缘层的图形；以
及

15 通过第四次构图工艺形成位于所述栅极绝缘层之上的栅线的图形、与所
述栅线连接的栅极的图形和位于所述透明电极之上的偏压电极的图形。

2、如权利要求 1 所述的制造方法，在形成栅线的图形、栅极的图形和偏
压电极的图形之后，进一步包括：

通过第五次构图工艺形成位于所述栅线、所述栅极和所述偏压电极之上
并覆盖所述衬底基板的钝化层的图形，所述钝化层具有信号引导区过孔。

20 3、如权利要求 1 或 2 所述的制造方法，其中，所述在衬底基板上形成数
据线的图形、漏极的图形、源极的图形、接收电极的图形、光电二极管的图
形和透明电极的图形，通过一次构图工艺形成。

4、如权利要求 3 所述的制造方法，其中，所述光电二极管为 PIN 型光
电二极管，包括 N 型半导体、I 型半导体和 P 型半导体，则所述通过一次构
25 图工艺形成数据线的图形、漏极的图形、源极的图形、接收电极的图形、光
电二极管的图形和透明电极的图形，包括：

在衬底基板上依次沉积数据线材料层、N 型半导体层、I 型半导体层、P
型半导体层和透明导电材料层，并在透明导电材料层之上涂覆光刻胶；

30 采用具有全透光区、半透光区和不透光区的掩模板对衬底基板上的光刻
胶进行曝光；

对衬底基板上的光刻胶进行显影，然后对衬底基板进行刻蚀，形成接收电极的图形、光电二极管的图形和透明电极的图形；

对衬底基板进行灰化、刻蚀和光刻胶剥离，形成数据线的图形、漏极的图形和源极的图形。

5 5、如权利要求 4 所述的制造方法，其中，所述掩模板的不透光区用于形成接收电极、PIN 光电二极管和透明电极的区域；所述掩模板的半透光区用于形成数据线、漏极和源极的区域。

6、如权利要求 4 或 5 所述的制造方法，其中，在对衬底基板上的光刻胶进行显影的步骤中，去除所述全透光区所对应的衬底基板区域上的光刻胶；
10 在对衬底基板进行灰化的步骤中，去除半透光区所对应的衬底基板区域上的光刻胶。

7、如权利要求 1 或 2 所述的制造方法，其中，所述在衬底基板上形成数据线的图形、漏极的图形、源极的图形、接收电极的图形、光电二极管的图形和透明电极的图形，通过两次构图工艺形成，包括：

15 在衬底基板上通过一次构图工艺形成数据线的图形、与数据线连接的漏极的图形、与漏极相对而置形成沟道的源极的图形、与源极连接的接收电极的图形；

通过一次构图工艺形成位于接收电极之上的光电二极管的图形，以及位于光电二极管之上的透明电极的图形。

20 8、如权利要求 7 所述的制造方法，其中，所述光电二极管为 PIN 型光电二极管，包括 N 型半导体、I 型半导体和 P 型半导体，则所述通过一次构图工艺形成光电二极管的图形，以及透明电极的图形，包括：

依次沉积 N 型半导体层、I 型半导体层、P 型半导体层和透明导电材料层，通过一次构图工艺形成光电二极管的图形和透明电极的图形。

25 9、如权利要求 1-8 中任一项所述的制造方法，其中，所述透明电极的图形通过湿法刻蚀形成，或者，所述透明电极的图形与光电二极管的图形同时通过干法刻蚀形成。

10、如权利要求 1-9 中任一项所述的制造方法，其中，所述数据线、源极、漏极和接收电极的材质相同。

30 11、如权利要求 1-10 中任一项所述的制造方法，其中，所述栅线、栅极

和偏压电极的材质相同。

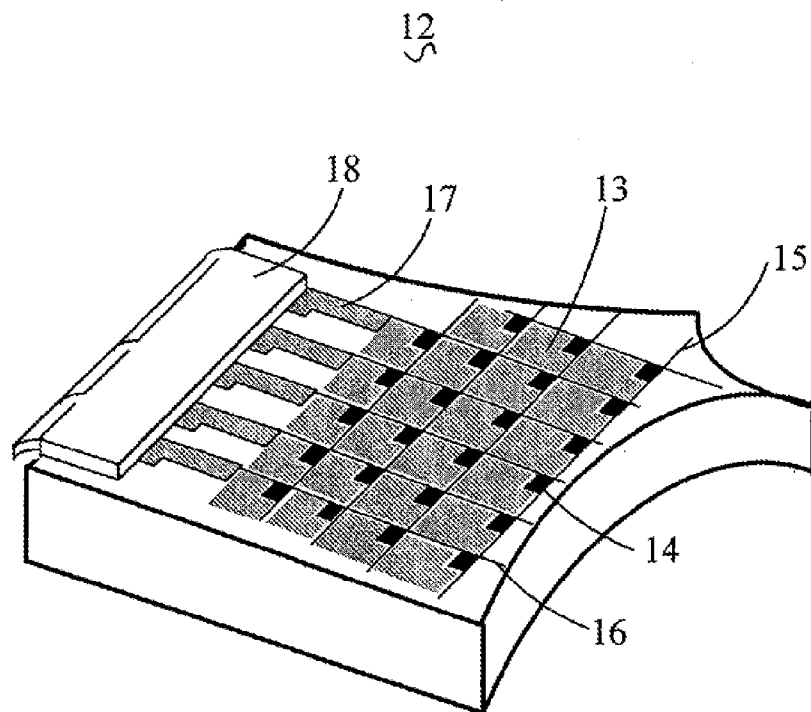


图 1

A-A'

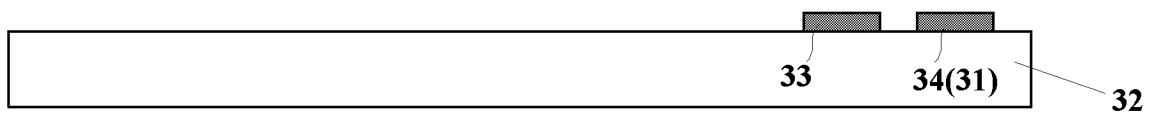


图 2

B-B'

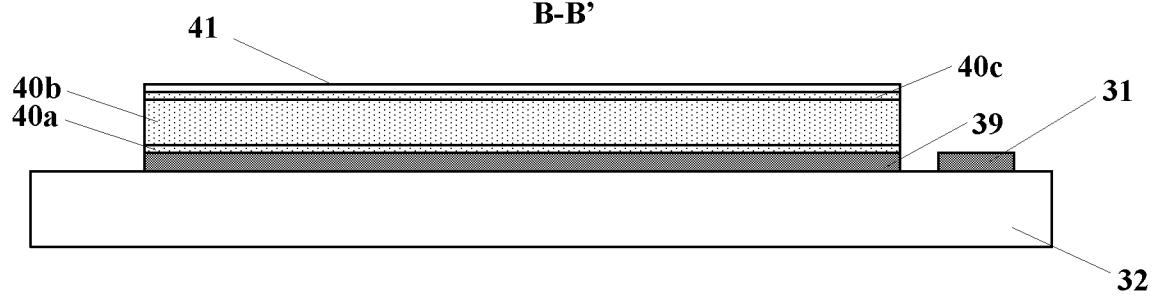


图 3

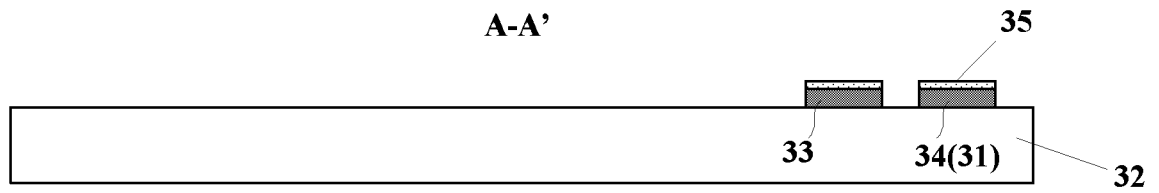


图 4

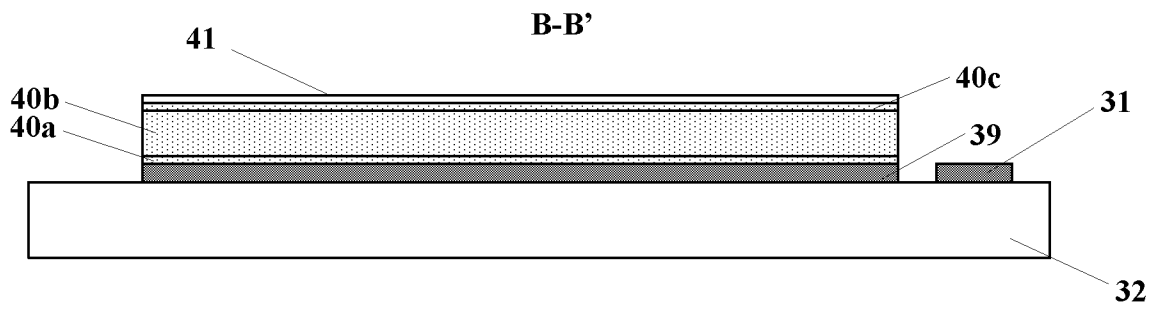


图 5

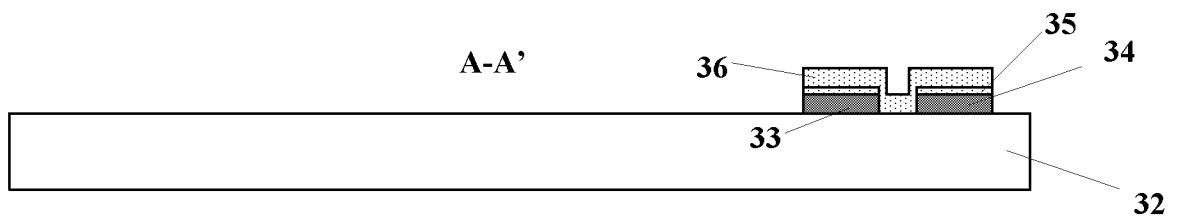


图 6

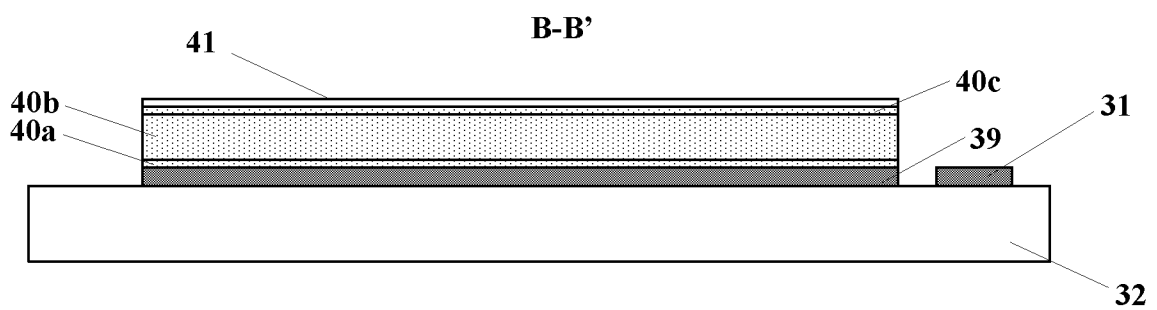


图 7

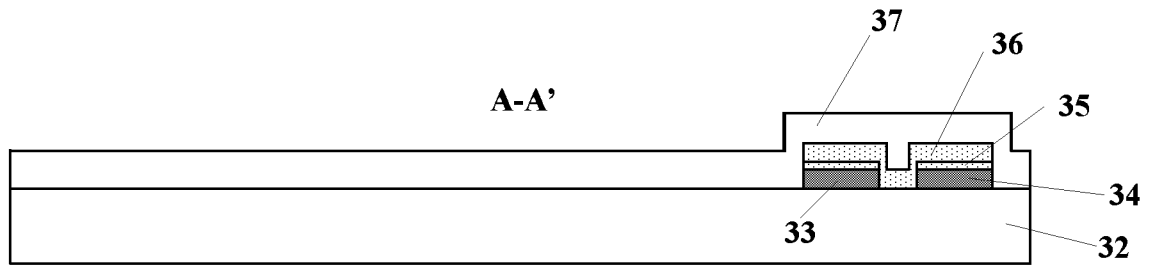


图 8

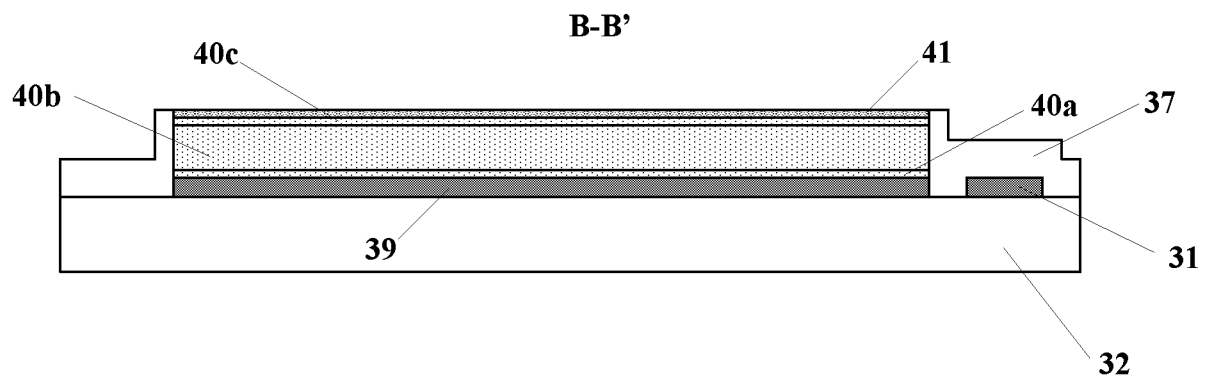


图 9

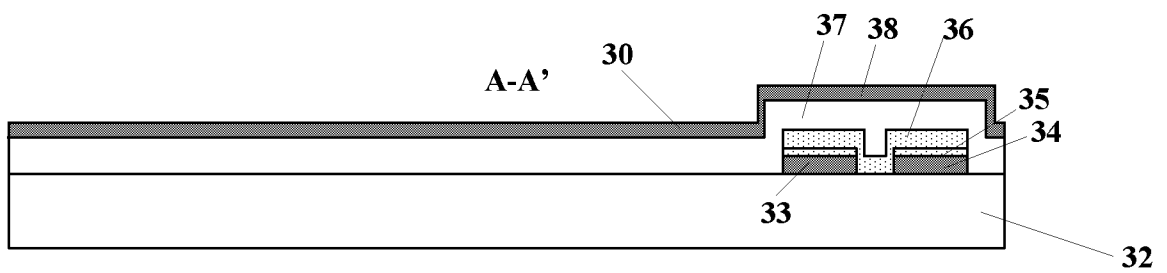


图 10

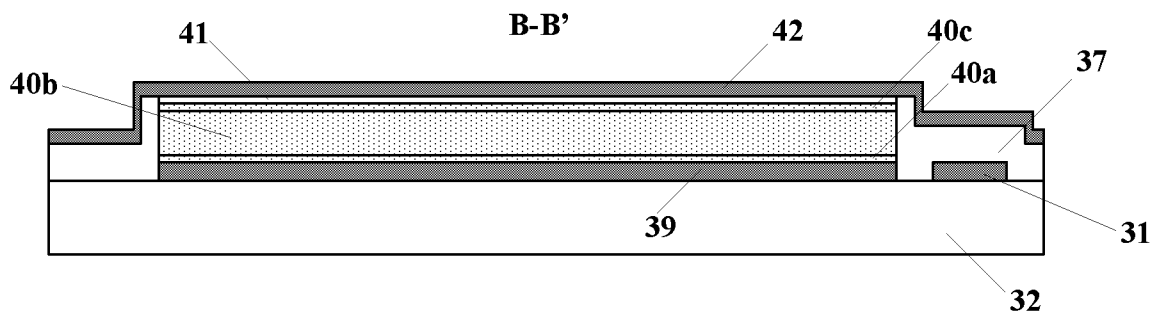


图 11

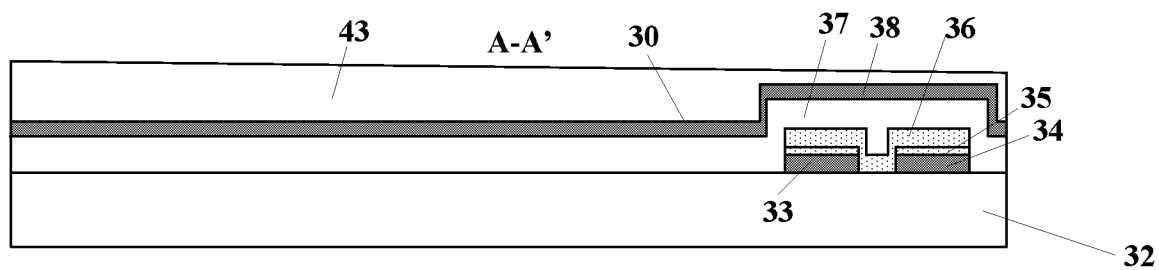


图 12

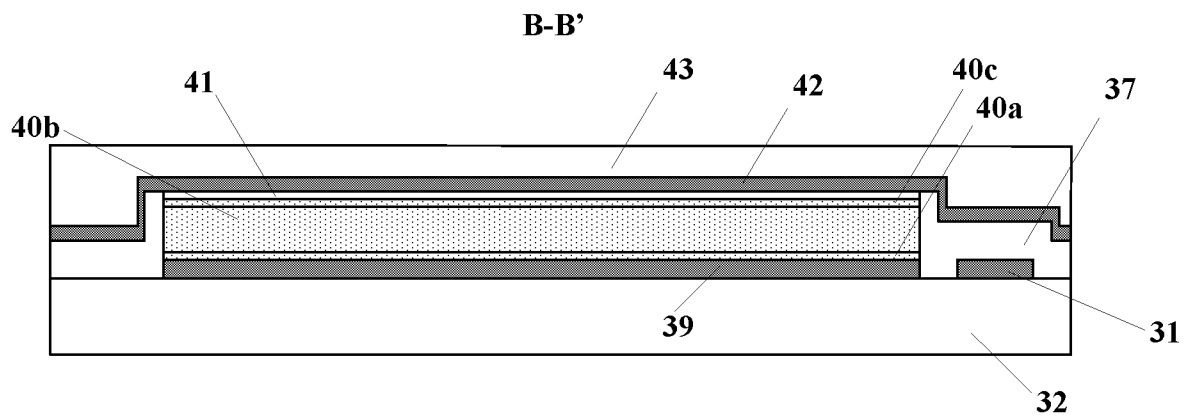


图 13

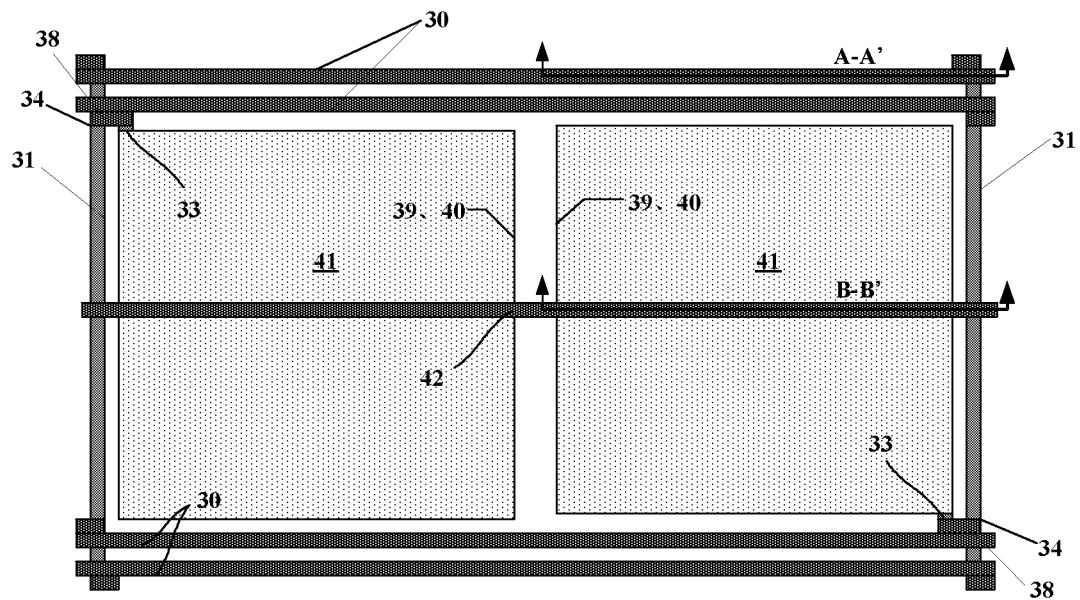


图 14

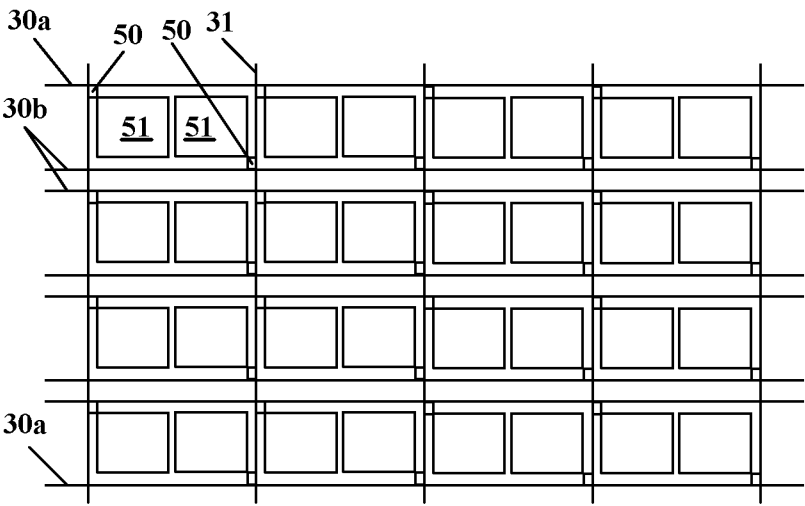


图 15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/084976**A. CLASSIFICATION OF SUBJECT MATTER**

H01L 27/146 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNKI, WPI, EPODOC: bias line wiring electrode source drain gate diode

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2011263084 A1 (YAMAZAKI), 27 October 2011 (27.10.2011), description, paragraphs [0077]-[0244] and [0357]-[0375], and figures 2-6 and 12B	1-11
A	CN 102403329 A (IRAY TECHNOLOGY(SHANGHAI) LIMITED), 04 April 2012 (04.04.2012), the whole document	1-11
A	CN 102576715 A (THE REGENTS OF THE UNIVERSITY OF MICHIGAN), 11 July 2012 (11.07.2012), the whole document, and figures 6-12	1-11
A	CN 101313413 A (SEMICONDUCTOR ENERGY LABORATORY), 26 November 2008 (26.11.2008), the whole document	1-11

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 18 April 2013 (18.04.2013)	Date of mailing of the international search report 02 May 2013 (02.05.2013)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer ZHONG, Yi Telephone No.: (86-10) 62411594

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2012/084976

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 2011263084 A1	27.10.2011	WO 2011132529 A1	27.10.2011
		JP 2011243974 A	01.12.2011
		TW 201201259 A	01.01.2012
CN 102403329 A	04.04.2012	None	
CN 102576715 A	11.07.2012	US 2010320391 A1	23.12.2010
		WO 2010148060 A1	23.12.2010
		CA 2765702 A1	23.12.2010
		KR 20120027541 A	21.03.2012
		EP 2443656 A1	25.04.2012
		TW 201119021 A	01.06.2011
CN 101313413 A	26.11.2008	WO 2007058183 A1	24.05.2007
		JP 2007165865 A	28.06.2007
		US 2007113886 A1	24.05.2007
		EP 1949455 A1	30.07.2008
		KR 20080074118 A	12.08.2008
		CN 101313413 B	31.08.2011

国际检索报告

国际申请号
PCT/CN2012/084976

A. 主题的分类

H01L27/146 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词 (如使用))

CNABS,CNKI,WPI,EPODOC: 偏压 偏置 源 漏 栅极 布线 二极管 电极 bias line wiring electrode source drain gate diode

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	US2011263084A1 (YAMAZAKI) 27.10 月 2011 (27.10.2011) 说明书第【0077】-【0244】, 【0357】-【0375】, 附图 2-6, 12B	1-11
A	CN102403329A (上海奕瑞影像科技有限公司) 04.4 月 2012 (04.04.2012) 全文	1-11
A	CN102576715A (密执安州立大学董事会) 11.7 月 2012 (11.07.2012) 全文, 附图 6-12	1-11
A	CN101313413A (株式会社半导体能源研究所) 26.11 月 2008 (26.11.2008) 全文	1-11

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
18.4 月 2013 (18.04.2013)

国际检索报告邮寄日期
02.5 月 2013 (02.05.2013)

ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088
传真号: (86-10)62019451

受权官员

钟翊
电话号码: (86-10) 62411594

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/084976

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
US2011263084A1	27.10.2011	WO2011132529A1	27.10.2011
		JP2011243974A	01.12.2011
		TW201201259A	01.01.2012
CN102403329A	04.04.2012	无	
CN102576715A	11.07.2012	US2010320391A1	23.12.2010
		WO2010148060A1	23.12.2010
		CA2765702A1	23.12.2010
		KR20120027541A	21.03.2012
		EP2443656A1	25.04.2012
		TW201119021A	01.06.2011
CN101313413A	26.11.2008	WO2007058183A1	24.05.2007
		JP2007165865A	28.06.2007
		US2007113886A1	24.05.2007
		EP1949455A1	30.07.2008
		KR20080074118A	12.08.2008
		CN101313413B	31.08.2011