(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3604831号
(P3604831)
(45)発行日　平成16年12月22日(2004.12.22)　(24)登録日　平成16年10月8日(2004.10.8)

(51)Int.Cl.[7]	F I	
H01L 27/146	H01L 27/14	C
H01L 21/768	H04N 5/335	U
H04N 5/335	H01L 21/90	V

請求項の数 19　(全 11 頁)

(21)出願番号　特願平8-236752
(22)出願日　平成8年9月6日(1996.9.6)
(65)公開番号　特開平10-84106
(43)公開日　平成10年3月31日(1998.3.31)
審査請求日　平成14年5月30日(2002.5.30)

(73)特許権者　000001007
キヤノン株式会社
東京都大田区下丸子３丁目３０番２号
(74)代理人　100065385
弁理士　山下　穣平
(72)発明者　田中　一郎
東京都大田区下丸子３丁目３０番２号　キヤノン株式会社内

審査官　齋藤　恭一

(56)参考文献　特開平０４－２７８９２８（ＪＰ，Ａ）
特開平０２－２１０３３１（ＪＰ，Ａ）
特開平０８－１１６０４４（ＪＰ，Ａ）
特開平０２－００２６７６（ＪＰ，Ａ）
最終頁に続く

(54)【発明の名称】半導体装置及び光電変換装置

(57)【特許請求の範囲】
【請求項１】
基板と、該基板上に設けられた半導体素子と、少なくとも光透過性導電材料を有する第１の配線と、該第１の配線と交差部を有して配される第２の配線と、を有する半導体装置において、
前記交差部では、前記第１の配線は前記光透過性導電材料からなる第１の導電層と該第１の導電層より低抵抗な材料からなる第２の導電層とで構成されており、
前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする半導体装置。
【請求項２】
前記光透過性導電材料はＩＴＯまたはSnO_2である請求項１記載の半導体装置。
【請求項３】
前記交差部において、前記第１の配線は前記第２の導電層上に前記第１の導電層が設けられてなることを特徴とする請求項１または２に記載の半導体装置。
【請求項４】
基板と、該基板上に設けられた半導体層を有する光電変換部と、少なくとも光透過性導電材料を有する第１の配線と、該第１の配線と交差部を有して配される第２の配線と、を有する光電変換装置において、
前記交差部では、前記第１の配線は前記光透過性導電材料からなる第１の導電層と該第１の導電層より低抵抗な材料からなる第２の導電層とで構成されており、

前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする光電変換装置。
【請求項５】
前記光透過性導電材料はＩＴＯまたはSnO_2である請求項４記載の光電変換装置。
【請求項６】
前記光透過性導電材料は前記光電変換部上に形成されている請求項４または５に記載の光電変換装置。
【請求項７】
前記第１の配線は、前記交差部以外においては前記光透過性導電材料からなる第１の導電層単層であることを特徴とする請求項４から６のいずれか１項に記載の光電変換装置。
【請求項８】
前記交差部において、前記第１の配線は前記第２の導電層上に前記第１の導電層が設けられてなることを特徴とする請求項４から７のいずれか１項に記載の光電変換装置。
【請求項９】
基板と、該基板上に設けられた半導体層を有し、上部電極が光透過性導電材料により形成された光電変換部と、少なくとも前記光透過性導電材料を有する第１の配線と、該第１の配線と交差部を有して配される第２の配線とを有し、
前記第１の配線は、前記光電変換部上では前記光透過性導電材料からなる第１の導電層により構成され、前記交差部では該第１の導電層と前記光透過性導電材料よりも低抵抗な材料からなる第２の導電層とで構成されており、
前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする光電変換装置。
【請求項１０】
前記光透過性導電材料はＩＴＯまたはSnO_2である請求項９記載の光電変換装置。
【請求項１１】
前記交差部において、前記第１の配線は前記第２の導電層上に前記第１の導電層が設けられてなることを特徴とする請求項９または１０に記載の光電変換装置。
【請求項１２】
基板と、該基板上に設けられた半導体層を有して２次元状に配された複数の光電変換部と、該光電変換部に応じて設けられた複数のＴＦＴ部と、複数の前記光電変換部に共通に接続して配された第１の配線と、複数の前記ＴＦＴ部に共通に接続して配された第２の配線と、前記第１の配線と前記第２の配線とが絶縁層を介して交差する交差部と、を有する光電変換装置において、
　前記交差部では、前記第１の配線は光透過性導電材料からなる第１の導電層と該第１の導電層より低抵抗な材料からなる第２の導電層とで構成されており、
　前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする光電変換装置。
【請求項１３】
前記光透過性導電材料はＩＴＯまたはSnO_2である請求項１２記載の光電変換装置。
【請求項１４】
前記光透過性導電材料は前記光電変換部上に形成されている請求項１２または１３に記載の光電変換装置。
【請求項１５】
前記第１の配線は、前記交差部以外においては前記光透過性導電材料からなる第１の導電層単層であることを特徴とする請求項１２から１４のいずれかに１項に記載の光電変換装置。
【請求項１６】
前記交差部において、前記第１の配線は前記第２の導電層上に前記第１の導電層が設けられてなることを特徴とする請求項１２から１５のいずれか１項に記載の光電変換装置。
【請求項１７】

基板と、該基板上に設けられた半導体層を有して２次元状に配された複数の光電変換部と、該光電変換部に応じて設けられた複数のＴＦＴ部と、複数の前記光電変換部に共通に接続して配された第１の配線と、複数の前記ＴＦＴ部に共通に接続して配された第２の配線と、前記第１の配線と前記第２の配線とが絶縁層を介して交差する交差部と、を有する光電変換装置において、

前記第１の配線は、前記光電変換部上では光透過性導電材料からなる第１の導電層により構成され、前記交差部では該第１の導電層と前記光透過性導電材料よりも低抵抗な材料からなる第２の導電層とで構成されており、

前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする光電変換装置。

【請求項１８】

前記光透過性導電材料はＩＴＯまたはSnO_2である請求項１７記載の光電変換装置。

【請求項１９】

前記交差部において、前記第１の配線は前記第２の導電層上に前記第１の導電層が設けられてなることを特徴とする請求項１７または１８に記載の光電変換装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は半導体装置及び光電変換装置に係わり、特にＴＦＴ、光センサー一体型のイメージセンサーにおいて、これらをアレー状またはエリア状に配列した一次元または二次元センサーに利用できるものである。

【０００２】

【従来の技術】

特願平６－３１３３９２号に示される光電変換装置は基板上に下部電極、絶縁層、光電変換層、注入阻止層（高不純物濃度層）、上部電極を順に積層することで構成され、作製が容易で、Ｓ／Ｎが高く特性が安定した光電変換装置を提供可能である。この時、上部電極にＩＴＯまたはSnO_2　等の光透過性導電材料を用いれば、上電極配線として使用でき、センサー部のうえに非透過性のアルミニウム等の金属を用いる必要が無く、開口率を大きくできる。

【０００３】

【発明が解決しようとする課題】

ＩＴＯまたはSnO_2　は、アルミニウム、クロム等の金属に比べ比抵抗が二桁ほど高く、実用的な膜厚の範囲でこれを配線に使用する場合には線幅を太くする必要がある。この時、下電極配線部との交差部では、クロス部面積が大きくなるので、クロストークの増大を引き起こし、誤動作や画像品位の低下をきたす場合がある。クロストークの増大を抑えるために、クロス部の線幅を細くすると、配線抵抗が増大し遅延時間が長くなる。また線幅が細いため、断線が増え歩留まりが低下する。

【０００４】

以下、これらの課題について図面を用いてさらに説明する。

【０００５】

まず、光透過性導電材料を上部電極として用いない場合のエリアセンサーの課題について図３を用いて説明する。図３（ａ）は平面概略図、図３（ｂ）は図３（ａ）のＡ－Ａ´に沿った断面図を表す。まず、基板上にクロムを３０００Å成膜し、フォトリソグラフィー法により所望の下メタルパターン１を形成する。

【０００６】

次にプラズマＣＶＤ法によりシリコン窒化膜２、水素化アモルファスシリコン半導体層３、非単結晶n^+シリコン層４をそれぞれ３０００Å、３０００Å、１０００Åの厚さで成膜する。

【０００７】

次にフォトリソグラフィー法により、シリコン窒化膜２、水素化アモルファスシリコン半

導体層３、非単結晶ｎ$^+$シリコン層４、の三層に、上メタルと下メタルのコンタクトホール８を形成する。この時エッチングは、ドライエッチング法の一種であるＣＤＥ法でSF_6ガス、酸素ガス、窒素ガスの混合ガスを用いて行う。

【０００８】

次にアルミ膜を０．３μｍスパッタリング法により形成し、フォトリソグラフィー法により所望の上メタルパターン５を形成する。

【０００９】

次にＴＦＴのチャネル部のみ非単結晶ｎ$^+$シリコン膜４をエッチングするために、フォトリソグラフィー法により所望のパターンを形成する。この時、ｎ$^+$エッチングは、ドライエッチング法の一種であるＲＩＥ法でCF_4ガスを用いて行う。

【００１０】

次にフォトリソグラフィー法により、シリコン窒化膜２、水素化アモルファスシリコン半導体層３、非単結晶ｎ$^+$シリコン層４、の三層を所望のアイソレイションパターンを形成する。この時エッチングは、ドライエッチング法の一種であるＲＩＥ法でSF_6ガスを用いて行う。

【００１１】

このようにして図３に示すエリアセンサーが完成する。

【００１２】

このセンサーでは、非単結晶ｎ$^+$シリコン膜４のシート抵抗が１００ｋΩ／□と非常に高いため配線部１０として用いた場合、遅延時間が非常に長くなるという課題がある。このためにこの例では、アルミを配線部１０を用い、この問題を回避している。しかしながらセンサー部６の上にはアルミメタルがあると、センサーの開口率が低下するという問題がある。

【００１３】

次に光透過性導電材料を上部電極として用いた場合のエリアセンサーの課題について図４を用いて説明する。図４（ａ）は平面概略図、図４（ｂ）は図４（ａ）のＡ－Ａ´に沿った断面図を表す。まず基板上にクロムを３０００Å成膜し、フォトリソグラフィー法により所望の下メタルパターン１を形成する。

【００１４】

次にプラズマＣＶＤ法によりシリコン窒化膜２、水素化アモルファスシリコン半導体層３、非単結晶ｎ$^+$シリコン層４をそれぞれ３０００Å、３０００Å、１０００Åの厚さで成膜する。

【００１５】

次にフォトリソグラフィー法により、シリコン窒化膜２、水素化アモルファスシリコン半導体層３、非単結晶ｎ$^+$シリコン層４、の三層に、上メタルと下メタルのコンタクトホール８を形成する。この時エッチングは、ドライエッチング法の一種であるＣＤＥ法でSF_6ガス、酸素ガス、窒素ガスの混合ガスを用いて行う。

【００１６】

次にアルミ膜を０．３μｍスパッタリング法により形成し、フォトリソグラフィー法により所望の上メタルパターン５を形成する。

【００１７】

次にＩＴＯ膜を１．８μｍ、ＤＣマグネトロンスパッタリング法により成膜する。この時プラズマインピーダンス低下させ、低スパッタ電圧で成膜することにより1×10^{-4}ΩｃｍのＩＴＯが形成できる。

【００１８】

次にフォトリソグラフィー法により、ＩＴＯの所望のパターン１１を形成する。この時エッチングは、ドライエッチング法の一種であるＲＩＥ法でヨウ素ガスを主成分として行う。

【００１９】

次にＴＦＴのチャネル部のみ非単結晶ｎ$^+$シリコン膜４をエッチングするために、フォト

リソグラフィー法により所望のパターンを形成する。この時n^+エッチングは、ドライエッチング法の一種であるＲＩＥ法でCF_4　ガスを用いて行う。

【００２０】

次にフォトリソグラフィー法により、シリコン窒化膜２、水素化アモルファスシリコン半導体層３、非単結晶n^+シリコン層４、の三層について所望のアイソレイションパターンを形成する。この時エッチングは、ドライエッチング法の一種であるＲＩＥ法でSF_6ガスを用いて行う。

【００２１】

このようにして図４に示すエリアセンサーが完成する。

【００２２】

ここで成膜したＩＴＯは、アルミに比べ抵抗率が約３０倍であるから、ＩＴＯをアルミの代わりに配線に使用する場合、例えば膜厚６倍、線幅５倍とすればアルミと同等の配線抵抗のＩＴＯ配線が作製可能である。

【００２３】

しかし図４から明らかなようにゲート配線とのクロス部７において、電気容量が大きくなり、クロストークが増大するため、画像品位が低下するという問題点がある。

【００２４】

【課題を解決するための手段】

本発明の半導体装置は、基板と、該基板上に設けられた半導体素子と、少なくとも光透過性導電材料を有する第１の配線と、該第１の配線と交差部を有して配される第２の配線と、を有する半導体装置において、

前記交差部では、前記第１の配線は前記光透過性導電材料からなる第１の導電層と該第１の導電層より低抵抗な材料からなる第２の導電層とで構成されており、

前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする半導体装置である。

【００２５】

本発明の光電変換装置は、基板と、該基板上に設けられた半導体層を有する光電変換部と、少なくとも光透過性導電材料を有する第１の配線と、該第１の配線と交差部を有して配される第２の配線と、を有する光電変換装置において、

前記交差部では、前記第１の配線は前記光透過性導電材料からなる第１の導電層と該第１の導電層より低抵抗な材料からなる第２の導電層とで構成されており、

前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする光電変換装置である。

また本発明の光電変換装置は、基板と、該基板上に設けられた半導体層を有し、上部電極が光透過性導電材料により形成された光電変換部と、少なくとも前記光透過性導電材料を有する第１の配線と、該第１の配線と交差部を有して配される第２の配線とを有し、

前記第１の配線は、前記光電変換部上では前記光透過性導電材料からなる第１の導電層により構成され、前記交差部では該第１の導電層と前記光透過性導電材料よりも低抵抗な材料からなる第２の導電層とで構成されており、

前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする光電変換装置である。

また本発明の光電変換装置は、基板と、該基板上に設けられた半導体層を有して２次元状に配された複数の光電変換部と、該光電変換部に応じて設けられた複数のＴＦＴ部と、複数の前記光電変換部に共通に接続して配された第１の配線と、複数の前記ＴＦＴ部に共通に接続して配された第２の配線と、前記第１の配線と前記第２の配線とが絶縁層を介して交差する交差部と、を有する光電変換装置において、

　前記交差部では、前記第１の配線は光透過性導電材料からなる第１の導電層と該第１の導電層より低抵抗な材料からなる第２の導電層とで構成されており、

　前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする光電変換装置である。

また本発明の光電変換装置は、基板と、該基板上に設けられた半導体層を有して２次元状に配された複数の光電変換部と、該光電変換部に応じて設けられた複数のＴＦＴ部と、複数の前記光電変換部に共通に接続して配された第１の配線と、複数の前記ＴＦＴ部に共通に接続して配された第２の配線と、前記第１の配線と前記第２の配線とが絶縁層を介して交差する交差部と、を有する光電変換装置において、

前記第１の配線は、前記光電変換部上では光透過性導電材料からなる第１の導電層により構成され、前記交差部では該第１の導電層と前記光透過性導電材料よりも低抵抗な材料からなる第２の導電層とで構成されており、

前記交差部における前記第１の配線の幅は前記交差部以外の前記第１の配線の幅よりも細く形成されていることを特徴とする光電変換装置である。

【００２６】

【発明の実施の形態】

本発明は、配線どうしが短絡せずに交差する交差部で、ＩＴＯまたはSnO_2　等の光透過性導電材料の導電層と、この光透過性導電材料よりも抵抗値が低い材料からなる導電層との層構成から第１の配線を構成することで、十分な配線抵抗を確保しつつ、クロストークを低減することが可能とするものである。また断線を大幅に減少させるものである。なお、第３の導電層は必要に応じて材料の異なる複数の層から形成してもよい。

【００２７】

以下、本発明の実施の形態について図面を用いて説明する。なお、本発明は特に光電変換装置に限定されるものではなく、ＩＴＯまたはSnO_2　等の導電層を配線として用いる半導体装置に適用できるが、特に光電変換装置はＩＴＯまたはSnO_2　等の導電層を電極として用いると開口率を向上できる利点があるので、本発明が好適に用いられる。そこで、以下の実施形態では光電変換装置を取り上げて説明する。

［実施形態１］

図１（ａ）は平面概略図、図１（ｂ）は図１（ａ）のＡ－Ａ´に沿った断面図を表す。まず基板上にクロムを３０００Å成膜し、フォトリソグラフィー法により所望の下メタルパターン１を形成する。

【００２８】

次にプラズマＣＶＤ法によりシリコン窒化膜２、水素化アモルファスシリコン半導体層３、非単結晶n^+シリコン層４をそれぞれ３０００Å、３０００Å、１０００Åの厚さで成膜する。

【００２９】

次にフォトリソグラフィー法により、シリコン窒化膜２、水素化アモルファスシリコン半導体層３、非単結晶n^+シリコン層４、の三層に、上メタルと下メタルのコンタクトホール８を形成する。この時エッチングは、ドライエッチング法の一種であるＣＤＥ法でSF_6　ガス、酸素ガス、窒素ガスの混合ガスを用いて行う。

【００３０】

次にアルミ膜を０．３μｍスパッタリング法により形成し、フォトリソグラフィー法により所望の上メタルパターン５を形成する。次にＩＴＯ膜を０．１μｍ、ＤＣマグネトロンスパッタリング法により成膜する。

【００３１】

次にフォトリソグラフィー法により、ＩＴＯを所望のパターンに形成する。この時エッチングは、ドライエッチング法の一種であるＲＩＥ法でヨウ素ガスを主成分として行う。

【００３２】

次にＴＦＴのチャネル部のみ非単結晶n^+シリコン膜４をエッチングするために、フォトリソグラフィー法により所望のパターンを形成する。この時n^+エッチングは、ドライエッチング法の一種であるＲＩＥ法でCF_4　ガスを用いて行う。

【００３３】

次にフォトリソグラフィー法により、シリコン窒化膜２、水素化アモルファスシリコン半導体層３、非単結晶n^+シリコン層４、の三層について所望のアイソレイションパターン

を形成する。この時エッチングは、ドライエッチング法の一種であるＲＩＥ法でSF_6ガスを用いて行う。

【００３４】

このようにして図１に示すエリアセンサーが完成する。

【００３５】

本実施形態では交差部（図１のＸ）の上層配線としてアルミ層，ＩＴＯ層の二層構成の配線を用いているため、ＩＴＯの膜厚を厚くすることなく、また線幅を太くする必要がない。このためＩＴＯプロセスのスループットがあがり設備コストの低減が可能である。また線幅を太くする必要がないためクロストークが大きくならない。

［実施形態２］

図２（ａ）は平面概略図、図２（ｂ）は図２（ａ）のＡ－Ａ´に沿った断面図を表す。図２（ｃ）は図２（ａ）のＢＢ´に沿った断面図を表す。まず基板上にクロムを３０００Å成膜し、フォトリソグラフィー法により所望の下メタルパターン１２を形成する。

【００３６】

次にプラズマＣＶＤ法によりシリコン窒化膜１３、水素化アモルファスシリコン半導体層１４、非単結晶n^+シリコン層１５をそれぞれ３０００Å、２０００Å、１０００Åの厚さで成膜する。

【００３７】

次にアルミ膜を０．３μｍスパッタリング法により形成し、フォトリソグラフィー法により所望のメタルパターン１６を形成する。

【００３８】

次にＴＦＴのチャネル部のみ非単結晶n^+シリコン膜をエッチングするために、フォトリソグラフィー法により所望のパターンを形成する。この時n^+エッチングは、ドライエッチング法の一種であるＲＩＥ法でCF_4　ガスを用いて行う。

【００３９】

次にフォトリソグラフィー法により、シリコン窒化膜１３、水素化アモルファスシリコン半導体層１４、非単結晶n^+シリコン層１５、の三層を所望のアイソレイションパターンを形成する。

【００４０】

次に層間絶縁膜としてシリコン窒化膜１７を１μｍ、プラズマＣＶＤ法により成膜する。

【００４１】

次にフォトリソグラフィー法によりシリコン窒化膜１４に、コンタクトホール１８を形成する。この時エッチングは、ドライエッチング法の一種であるＲＩＥ法でSF_6　ガスを用いて行う。

【００４２】

次にセンサー部下メタルとしてクロム膜１９を３０００Åスパッタリング法により成膜し、次にフォトリソグラフィー法により、クロム膜１９を所望のパターンに形成する。ついでクロム膜１９をエッチングする。

【００４３】

ついでプラズマＣＶＤ法によりｎ型非単結晶シリコン膜２０を１０００Å、アモルファス半導体層２１を８０００Å、ｐ型非単結晶シリコン膜２２を１０００Å、この順で成膜する。

【００４４】

次にＩＴＯ膜２３を０．１μｍ、ＤＣマグネトロンスパッタリング法により成膜する。次にアルミ膜２４を０．３μｍ、ＤＣマグネトロンスパッタリング法により成膜する。

【００４５】

次にフォトリソグラフィー法により、アルミ膜を所望のパターンに形成する。

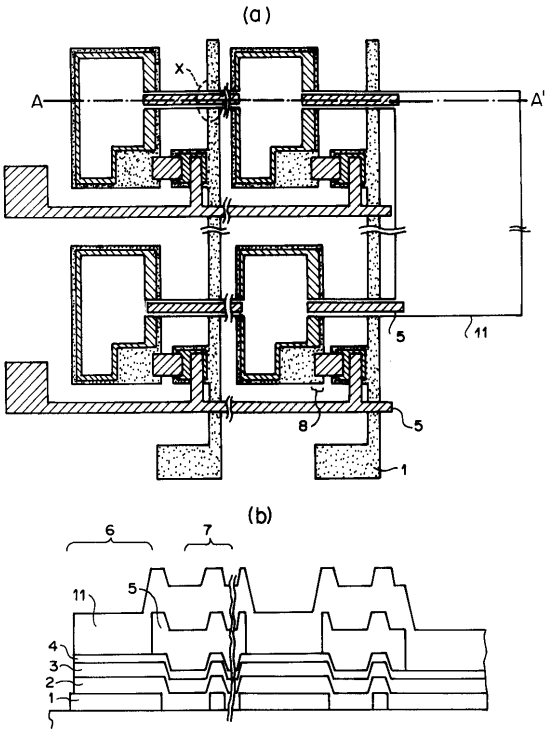
【００４６】

次にフォトリソグラフィー法により、ＩＴＯを所望のパターンに形成する。この時エッチングは、ドライエッチング法の一種であるＲＩＥ法でヨウ素ガスを主成分として行う。

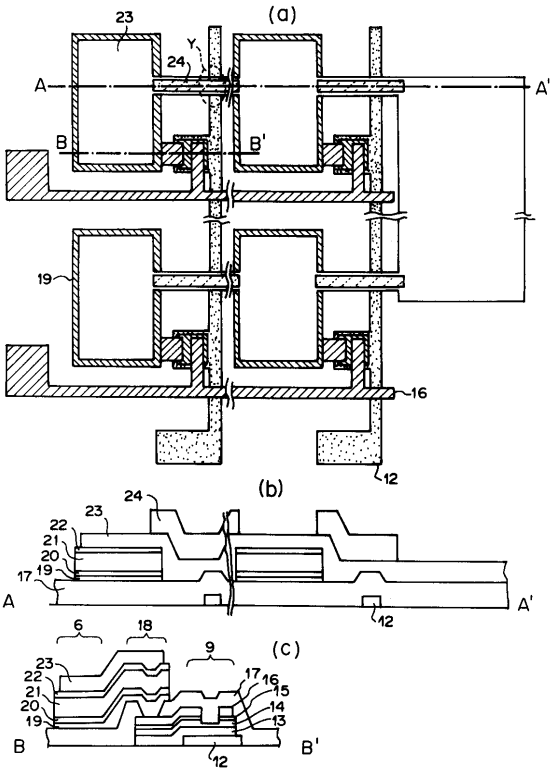
【００４７】
次にフォトリソグラフィー法により、ｎ型非単結晶シリコン膜２０、アモルファス半導体層２１、ｐ型非単結晶シリコン膜２２を、所望のパターンに形成する。この時エッチングは、ドライエッチング法の一種であるＲＩＥ法で行う。この時ＲＩＥにより層間絶縁膜１７もエッチングされるが時間管理することで、層間絶縁膜１７をのこす。
【００４８】
このようにして図２に示すエリアセンサーが完成する。
【００４９】
本実施形態では交差部（図２のＹ）の上層配線としてアルミ層，ＩＴＯ層の二層構成の配線を用いているため、ＩＴＯの膜厚を厚くすることなく、また線幅を太くする必要がない。このためＩＴＯプロセスのスループットがあがり設備コストの低減が可能である。また線幅を太くする必要がないためクロストークが大きくならない。
【００５０】
【発明の効果】
本発明により、
（１）断線が減少し歩留まりが向上する。
【００５１】
（２）十分な配線抵抗を確保しつつ、クロストークを低減できＳ／Ｎが向上し画像品位が向上する。
【００５２】
（３）ＩＴＯ、またはSnO_2　プロセスのスループットが向上し、設備コストが低減され、製品を低コストで提供できる。
【００５３】
という効果がある。
【図面の簡単な説明】
【図１】本発明の第一の実施形態を示す図である。
【図２】本発明の第二の実施形態を示す図である。
【図３】従来例を示す図である。
【図４】他の従来例を示す図である。
【符号の説明】
１　センサーの下メタル
２　シリコン窒化膜
３　水素化アモルファスシリコン層
４　非単結晶n^+シリコン層
５　アルミ膜
６　センサー部
７　クロス部（交差部）
８　コンタクトホール部
９　ＴＦＴ部
１０　センサーの上部電極への配線部
１１　ＩＴＯ膜
１２　ＴＦＴの下メタル
１３　シリコン窒化膜（ゲートメタル）
１４　水素化アモルファスシリコン膜
１５　n^+非単結晶シリコン膜
１６　アルミ膜
１７　シリコン窒化膜（層間絶縁膜）
１８　コンタクトホール部
１９　センサー部下メタル
２０　ｎ非単結晶シリコン膜

２１　水素化アモルファスシリコン膜
２２　ｐ非単結晶シリコン膜
２３　ＩＴＯ膜
２４　アルミ膜

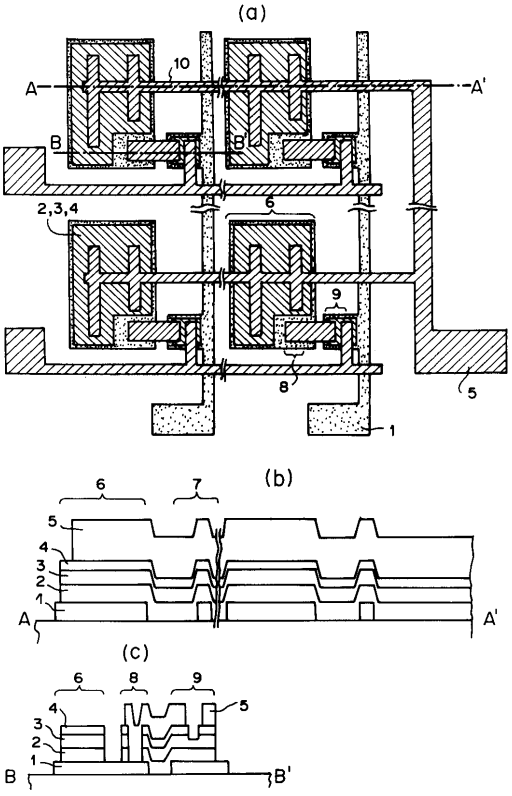
【図１】



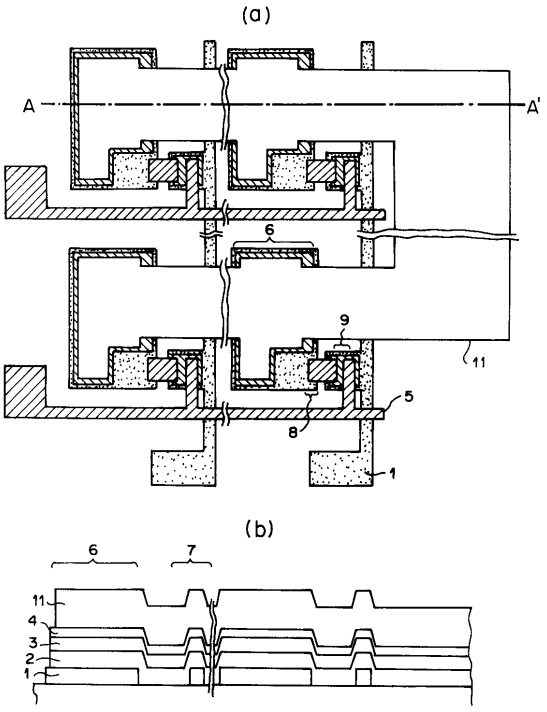
【図２】



【図３】


(a)
10
A
A'
B
B'
2,3,4
6
9
8
5
1
(b)
6
7
5
4
3
2
1
A
A'
(c)
6
8
9
4
3
2
1
5
B
B'

【図４】


(a)
A
A'
6
9
11
8
5
1
(b)
6
7
11
4
3
2
1

フロントページの続き

(58)調査した分野(Int.Cl.[7], ＤＢ名)

H01L 21/768
H01L 27/14 ～ H01L 27/148
H01L 29/786
G02F 1/136