

公告本

申請日期	90 11 20
案 號	90128728
類 別	G06F 9/44

A4
C4

548593

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 新 型 名 稱	中 文	藉由線程識別及線程特權程度以進行事件偵測之資格評定
	英 文	QUALIFICATION OF EVENT DETECTION BY THREAD ID AND THREAD PRIVILEGE LEVEL
二、發明 創 作 人	姓 名	1.史達洛 卡拉法提 2.麥可 D. 康福特 STAVROS KALAFATIS MICHAEL D. CRANFORD 3.史考特 D. 羅傑斯 4.布林克利 史龐特 SCOTT D. RODGERS BRINKLEY SPRUNT
	國 籍	均美國
三、申請人	住、居所	1.美國俄勒岡州波蘭市北西羅基傳路19869號 2.美國俄勒岡州西斯波羅市南東奧克街2910號 3.美國俄勒岡州喜爾柏若市南西布克森林路452號 4.美國賓州溫費德市米多朗路36號
	姓 名 (名 稱)	美商英特爾公司 INTEL CORPORATION
	國 籍	美國
	住、居所 (事務所)	美國加州聖塔卡拉瓦市米遜大學路2200號
	代 表 人 姓 名	湯姆士 C. 雷納德 THOMAS C. REYNOLDS

裝
訂
線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，有 無主張優先權

美國 2000年12月29日 09/751,813 有 無主張優先權

有關微生物已寄存於： 寄存日期： ，寄存號碼：

裝
訂
線

五、發明說明(1)

發明領域

本發明通常與處理器領域有關，尤其與一種用以監控多線程處理器效能的方法與裝置有關。

發明背景及先前技藝

在典型的處理器系統中，有一個或一個以上應用程式正在執行(即，被處理器執行)。如熟知技藝人士所知，應用程式的程式碼可被分割成複數個處理序，並且每個處理序均可被分割成複數個線程。因此，線程可能是處理器執行的一連串指令，以達成給定的工作(例如，子常式)。處理器通常會在一處理序的線程之間切換，以及在一個或一個以上應用程式的處理序之間切換(即，在多工作環境中)，但是就技藝界目前所知的單一線程處理器而言，這些單一線程處理器一次只能夠支援一個執行線程。換言之，單一線程處理器無法同時執行兩個或兩個以上線程的指令，並且使用多重線程需要處理器在線程之間持續來回切換。但是，處理器技術最近的進展已允許開發可同時支援兩個或兩個以上執行線程的多線程處理器。

在開發同時多線程功能之後，電腦設計人員可進一步改良機器的效能，其方式是測量並監控影響處理器效能的各種參數。例如，藉由當電腦執行其預定的應用程式時測量電腦的系統效能，更有助於電腦設計人員致力於設計平衡的電腦系統。達成系統效能監控的方式通常是使用晶片上效能暫存器，其功能是監控可描繪處理器效能特性的特定處理器事件。例如，在數種Intel Pentium®處理器型號中，晶

五、發明說明(2)

片上內建下列的效能暫存器：一個64位元時戳計數器(Time Stamp Counter; TSC)兩個可程式規劃事件計數器(programmable event counters; CTR0,CTR1)及一個控制和事件選擇暫存器(control and event select register; CESR)。CESR可被程式規劃以允許事件計數器(CTR0,CTR1)計數特定事件發生次數，或是當事件條件存在或不存在時計數時脈信號。例如，藉由將適當的日期值置入CESR中，第一事件計數器CTR0可被設定以計數處理器執行資料讀取作業的次數。一旦CTR0被設定為執行這項工作，每當處理器執行資料讀取作業時，CTR0會遞增其內部計數。同樣地，CESR可被程式規劃以允許第二事件計數器CTR1同時計數不同事件。使用者可存取事件計數器(CTR0,CTR1)暫存器中最後儲存的事件計數，以偵測用以描繪處理器效能特性的事件。使用這個系統可監控許多事件，如資料快取讀取/寫入失誤、載入分段暫存器等。

上文說明的效能監控系統對軟體程式設計人員非常有用。例如，效能監控系統可偵測易於指示軟體應用程式設計無效能的事件。此外，由於效能監控系統允許處理器設計人員及電腦設計人員觀察軟體應用程式如何在處理器上執行，所以可為設計人員帶來莫大的好處。因此，硬體設計可被最佳化，以實現常用軟體(例如，作業系統)執行最佳效能。

前面提及的效能監控系統的缺點為，這個系統主要集中於處理器作業，而不考慮正在執行多線程處理器的哪一個

五、發明說明(3)

線程。例如，在組合音訊處理與視訊處理的多媒體應用程式中，使用者可使用前面的效能監控系統以於應用程式執行期間決定已發生大於資料快取讀取/寫入失誤正常數量。但是，在只使用技藝界目前已知的技術的情況下，使用者無法決定哪一些個別執行的線程(例如，音訊處理或視訊處理中的線程)促成資料快取讀取/寫入失誤數量。甚至在同時執行多個線程的多線程處理器中，由於持續追蹤何時在線程之間切換處理器並不足以精確決定哪一個線程已發生事件，所以這個限制更會造成問題。最後，如果受監控的特定事件會對應用程式作業造成不利的影響，則有利於決定哪一個線程發生事件及及所發生事件的特權程度。

於是，需要一種用以偵測多線程處理器的一個特定線程或一組線程產生之事件的方法及裝置。由此可知，本發明可決定一個個別線程或同時執行的一連串線程是否有產生特定事件。一般而言，達成本發明的方式為，組合按線程ID的資格評定與按線程現行特權程度(CPL)的資格評定。

發明概要

在本發明一項具體實施例之裝置中，本發明提供一種多線程處理器，該多線程處理器被調整以同時執行複數個線程的指令。該處理器包括複數個事件偵測器，該等事件偵測器被調整以於處理器指令執行期間偵測是否有發生特定處理器事件。該處理器還包括複數個專屬事件選擇控制暫存器，其被程式規劃以控制被監控之事件的選擇、遮罩及

五、發明說明 (4)

資格評定。事件的資格評定係依據其線程ID及線程現行特權程度(CPL)，使本發明可將處理器事件歸因於特定線程的執行。被資格評定的事件係由用以持續追蹤所有受監控處理器事件的數個可程式規劃事件計數器的一個可程式規劃事件計數器計數。可利用一程式指令來存取及取樣該等事件計數器的內容，以此方式提供有關處理器效能的資訊。

圖式簡單說明

藉由研習下文中參考附圖說明的詳細說明將可更容易瞭解本發明，但是，例詳細說明及附圖僅供解說及瞭解本發明用途，而不是使本發明限定於特定具體實施例。

圖1顯示本發明效能監控功能的方塊圖。

圖2顯示用以控制事件選擇、遮罩及資格評定的控制和事件選擇暫存器。

發明詳細說明

本份說明書中將說明一種用以監控促成多線程處理器效能之事件的方法及裝置。一般而言，本發明係用以按線程來描繪實際系統中多線程處理器的特性。這個特性可用來協調(或改良)應用程式及作業系統效能。當協調(例如)多媒體及/或即時應用程式時，這項功能是促使電腦系統以想要的效能程度運作的關鍵。為了充分認識本發明，在下面的說明中提出許多的特定細節，如事件類型、位元長度、暫存器數量及大小等等。但是，熟知技藝人士應清楚知道，在不運用這些特定細節的情況下，仍然可實施本發

五、發明說明(5)

明。在其他情況下，為了避免混淆本發明，不會特別詳細說明已熟知的電腦架構元件及電子電路。

針對本發明的目的，所採用的術語「多線程處理器」代表能夠同時執行複數個內部線程的指令序列(例如，巨集指令或微指令)的任何機器。另外，所採用的「處理器」包括但不限於一般用途的微處理器、特殊用途的微處理器、圖形控制器、音效處理器、語音處理器、多媒體控制器、微控制器或網路控制器。另外，術語「處理器」尤其表示複雜指令集計算(Complex Instruction Set Computers; CISC)、精簡指令集運算(Reduced Instruction Set Computers; RISC)或 Very Long Instruction Word (VLIW) 處理器。

針對本發明的目的，所採用的術語「事件」代表用以指示多線程處理器上某些特定活動發生或持續時間的任何邏輯信號或其他電氣信號。例如，本發明可偵測硬體效能事件(通常稱為EMON事件)及微中斷點事件。EMON事件係用來瞭解應用程式或作業系統的執行方式，以及代表硬體/軟體互動產生的處理器活動發生或持續時間。微中斷點事件係用來偵錯，並且一旦發生這些事件特定數量時，允許設計人員凍結處理器作業。包含被本發明監控之事件清單的信號通常是已存在的信號，或是被產生以當作多線程處理器一般作業一部份的信號。

說明的本發明特定示範性具體實施例主要以硬體或軟體實施。但是，熟知技藝人士應明白，很容易利用硬體、軟體或軟硬體組合來實施本發明。

五、發明說明 (6)

圖1顯示包含本發明一項具體實施例之電腦架構的實例。圖1顯示包括一多線程處理器10的積體電路，其中多線程處理器10具有能夠執行指令序列的中央處理單元(CPU)。積體電路上包含一種用以監控多線程處理器效能的裝置—尤其是與處理器一般作業有關的各種參數及事件。

在本發明一項具體實施例中，多線程處理器10被分割成四個本機區域，並且將每個本機區域進一步分割成本機子區域。處理器10中的子區域總數會二十四，並且每個區域中的子區域數量為三到八個子區域的範圍內。每個本機子區域均包含兩個事件選擇控制暫存器(event selection control register; ESCR)。每個ESCR均能夠控制各自本機子區域產生之事件的偵測。處理器10也包含計數器70，計數器70包括總計十八個40位元可程式規劃事件計數器。此外，前面提及的四個本機區域均包含四個與六個範圍的事件計數器。處理器10的每個ESCR均能夠耦合個別的事件計數器，只要該事件計數器包含於同一各自本機區域內。例如，ESCR30是用來控制事件計數器70部份的許多ESCR中的一個ESCR。如圖1所示，ESCR30可耦合至可程式規劃計數器1或可程式規劃計數器2，因為這兩個可程式規劃計數器均包含在與ESCR30相同的本機區域內；但是，ESCR30不能耦合至可程式規劃計數器18，因為這個耦合至可程式規劃計數器不是位於相同的本機區域內。

ESCR30控制事件選擇、遮罩及資格評定。ESCR30經由數

五、發明說明(7)

個欄位的可程式規劃位元來達成這些工作。如圖2所示，這些欄位包括一個6位元(ES)欄位、一個16位元事件遮罩(EM)欄位及四個額外事件資格評定(EQ)位元(T0_USR、T0_OS、T1_USR、T1_OS)。如上文所述，ESCR30能夠耦合數個可程式規劃事件計數器(以事件計數器70表示)。事件計數器70的每個事件計數器內容均可藉由來自於處理器10的指令程式規劃，並且事件計數器的程式規劃係從將事件計數器耦合至ESCR開始，使事件計數器可開始計數一所選取事件。應明白，在替代具體實施例中的事件計數器或ESCR數量可能有所不同，而不會影響本發明的實施。

當多線程處理器10中內含的事件偵測器傳輸事件信號時，事件監控開始。這些事件信號包括快取命中、時脈脈衝、位址產生連鎖等等事項。在本發明一項具體實施例中，處理器10包括四十個與五十個範圍內的事件偵測器，並且每個事件偵測器均能夠於同時執行一個或一個以上線程(T0, T1, ... TX)期間偵測特定事件發生。事件偵測會觸發將事件信號20從處理器10傳輸至一組串聯的兩個多工器(MUX40和50)。當ESCR30的ES欄位指示MUX40從事件信號20選取要被MUX50進一步多工的事件類別時，即發生事件選擇的第一步驟。接著，ESCR30的EM欄位指示MUX50選取被遮罩的事件子類別-最後，只剩下一個信號事件信號被傳輸至邏輯組塊60。

ES欄位可選取的事件類別的一項實例是被撤回的分支。這個類別進一步被分割成六個被撤回分支子類別：微型、

五、發明說明(8)

巨集、未採用、採用、預測及預測錯誤。EM欄位將效率篩選出未被計數的事件子類別，只留下被資格評定的被撤回分支子類型(例如，被撤回的微分支)。

在事件選擇及遮罩之後，必須在一組額外的條件下評定事件合格，才能被事件計數器計數。事件資格評定發生在邏輯組塊60並且被ESCR30的四位EQ位元(T0_USR、T0_OS、T1_USR和T1_OS)中設定的值控制。下面的表格1顯示這些位元的功能。這些位元係以特定順序設定，以按線程ID及按線程現行特權程度(CPL)來評定事件的資格。線程ID指示事件來源，即在哪一個線程發生事件。線程CPL指示當發生事件時，線程運作的特權程度。0級CPL指示線程正在執行應用程式層級指令，而1、2和3級CPL指示線程正在執行監督者層級指令。例如，CPL資格評定促使能夠區別系統層級(OS)快取失誤率及使用者層級(USR)快取失誤率。

表格1

位元	名稱	說明/功能
0	T1_USR	如果(線程=T1)且(T1CPL=1 2 3)，則輸出事件計數
1	T1_OS	如果(線程=T1)且(T1_CPL=0)，則輸出事件計數
2	T0_USR	如果(線程=T0)且(T0_CPL=1 2 3)，則輸出事件計數
3	T0_OS	如果(線程=T0)且(T0_CPL=0)，則輸出事件計數

應明白，本發明的用途不限於只包含兩個線程(T0和T1)的多線程處理器。本發明可配合利用複數個線程的處理器一起使用，並且係藉由擴充事件選擇控制暫存器中使用的

五、發明說明 (9)

EQ位元數量來達成。

顯而易見，藉由組合按線程ID的資格評定與按線程現行特權程度(CPL)的資格評定，可提供比下列情況更精細程度的資格評定，其中兩組位元被定義為：一組被設定為按線程來評定資格，一組被設定為按CPL來評定資格(例如，四位位元T0、T1、OS和USR)。例如，沒有任何方式可獲得單獨使用T0、T1、OS和USR來設定T0_USR及T1_OS的作用。

邏輯組塊60評定事件資格的方式為，對照EQ位元提出的條件，邏輯測試其線程ID及線程CPL。例如，如果T0_OS和T1_OS均被置「1」，則只有T0(線程0)或T1(線程1)(線程各自的CPL值均等於零)產生的事件才會被偵測到及報告至事件計數器70。同樣地，如果只有T0_USR和T0_OS均被置「1」，則只有任何特權程度之T0產生的事件才會被報告至事件計數器70。如果前面的位元均被置「1」，則最後沒有針對線程ID或CPL進行任何資格評定，並且所有被偵測的事件均會被報告至事件計數器70。未被邏輯組塊60評定資格的任何事件會被拒絕並且決不會被計數。

本發明所監控的事件可被視為兩種類型：計數發生次數的事件及計數持續時間的事件。發生次數事件係以單一時脈循環為計數單位。如果一個事件可於一個時脈循環期間發生兩次，則計數器係按兩增量。針對持續時間事件，事件計數器計數條件為真(true)的總時脈數量。

五、發明說明(10)

效能監控裝置進一步包括時戳計數器90，其在多線程處理器10的所有時脈循環時遞增。在一項具體實施例中，時戳計數器90是專用、自由執行(free-running)的64位元計數器，除非處理器10明確重置、預設或關閉，否則會持續計數。存取事件計數器70的一種方法是利用使用者層級讀取時戳計數器指令。這個指令被提供以允許任合特權程度的程度取樣事件計數器的值。這不會破壞處理器的計數或作業。在安全環境中，作業系統也可關閉時戳計數器。

監督者模式程式可用來隨時使用一項具體實施例中提供的從特定模型暫存器讀取(read from model-specific register; RDMSR)指令以存取及取樣事件計數器70的十八個事件計數器之任一個事件計數器的內容。請注意，每當重置處理器時均會清除事件計數器。監督者模式程式也可使用寫入特定模型暫存器(write to model-specific register; WRMSR)指令來重置或預設事件計數器。RDMSR或WRMSR指令將特定事件計數器的內容複製到一對暫存器中。這個事件計數器均可被程式規劃，以計數來自於預先決定事件清單的任何事件。藉由程式規劃ESCR中的一個ESCR(如ESCR30)來選取被事件計數器70計數的事件。

每個事件計數器均是由四十八個事件控制暫存器的一個事件控制暫存器所獨立控制。這意味著除了程式規劃以外，還可同時啟動或關閉圖1的每個事件計數器。這個功能允許事件計數器以互相協調的方向運作，藉此按照時間函數來維護同步計數。顯而易見，在同時運作多重線程且

五、發明說明 (11)

進而可能同時產生事件的多線程處理器中，這個功能非常重要。另外，由於有時候處理器效能監控特定樣態需要計數特定比率(例如，快取失誤比率、命中比率、每指令時脈數等等)，所以維持事件計數器同步運作也非常重要。

於監控處理序的任何時間，系統軟體可透過執行下列單一指令來程式規劃/取樣事件計數器70的每個暫存器內容：WRMSR指令執行程式規劃，而RDMSR指令執行取樣。讀取事件計數器的動作不會干擾到事件計數器本身的運作；即，利用RDMSR指令就可以非侵入式方法來存取事件計數器70的暫存器內容。另外，事件計數器70不會侵入多線程處理器10；即，特定事件計數不會改變處理器運作狀態或減緩處理器運作。

以本發明的多功能為例，請考慮下列情況，同時正在運作處理器的三個線程，並且想要監控第一線程的使用者層級快取失誤率，以比較第二線程及第三線程的使用者層級快取失誤率。在此情況下，一個事件計數器可被程式規劃以計數以1、2或3級CPL運作之第一線程中發生的讀取/寫入作業。另一個事件計數器可被程式規劃以計數失誤數量。可一起使用這兩個事件計數器以導出第一線程中的快取失誤率(讀取/寫入數量除以失誤數量)。同樣地，這個方法適用於第二線程及第三線程，並且本發明將允許同時計數這三個線程運作所產生的事件。一般而言，效能監控功能可用來監控少數關鍵事件，然後可組合以產生有關處理器運作的統計資料。

四、中文發明摘要(發明之名稱：藉由線程識別及線程特權程度以進行事件偵測之資格評定)

本發明揭示一種用以同時監控多線程處理器執行來自於兩個或兩個以上線程之指令之效能特性的方法及裝置。事件偵測器於執行來自於多線程處理器之線程的指令期間偵測是否有發生特定處理器事件。特定事件選擇控制暫存器被程式規劃，以控制被監控之事件的選擇、遮罩及資格評定。事件的資格評定係依據其線程ID及線程現行特權程度(current privilege level; CPL)。被資格評定的每個事件均是由用以持續追蹤所有受監控處理器事件的數個可程式規劃事件計數器之一計數。然後，可利用一程式指令來存取及取樣該等事件計數器的內容。

英文發明摘要(發明之名稱：QUALIFICATION OF EVENT DETECTION BY THREAD ID AND THREAD PRIVILEGE LEVEL)

A method and apparatus for monitoring the performance characteristics of a multithreaded processor executing instructions from two or more threads simultaneously. Event detectors detect the occurrence of specific processor events during the execution of instructions from threads of a multithreaded processor. Specialized event select control registers are programmed to control the selection, masking and qualifying of events to be monitored. Events are qualified according to their thread ID and thread current privilege level (CPL). Each event that is qualified is counted by one of several programmable event counters that keep track of all processor events being monitored. The contents of the event counters can then be accessed and sampled via a program instruction.

六、申請專利範圍

1. 一種包含一用以監控一多線程處理器效能之裝置之電腦系統，該裝置包括：
 - 一處理器，適於同時執行複數個線程，每個線程均包括一連串指令；
 - 複數個可程式規劃事件計數器，用以計數該等複數個線程之一個或一個以上線程產生的兩個或兩個以上非相依性事件，該等兩個或兩個以上事件選自一由該處理器一般作業產生的預先決定事件清單；
 - 一個或一個以上暫存器，用以控制該等事件計數器的運作，每個暫存器也從該事件清單選取要被計數的事件；以及
 - 一存取位置，用以允許存取該等事件計數器，以決定該等事件的目前計數。
2. 如申請專利範圍第1項之電腦系統，其中該存取位置允許存取以決定該計數，而不會干擾該等計數器的運作。
3. 如申請專利範圍第2項之電腦系統，其中每個暫存器均包括一第一位元欄位，用以選取要被計數的一個或一個以上事件。
4. 如申請專利範圍第3項之電腦系統，其中每個暫存器均進一步包括一第二位元欄位，用以選取要被遮罩而不是被計數的一個或一個以上事件。
5. 如申請專利範圍第4項之電腦系統，其中每個暫存器均進一步包括一第三位元欄位，用以依據每個線程的ID決定要從該等複數個線程的哪一個線程選取一要被計數的

六、申請專利範圍

事件。

6. 如申請專利範圍第5項之電腦系統，其中該第三位元欄位可進一步依據每個線程的現行特權程度決定要從該等複數個線程的哪一個線程選取一要被計數的事件。
7. 如申請專利範圍第6項之電腦系統，其中在選取一新事件之前，該等計數器可被停止及清除。
8. 如申請專利範圍第7項之電腦系統，其中該等計數器可被預設為一特定狀態。
9. 如申請專利範圍第5項之電腦系統，其中該預先決定事件清單包含硬體效能及中斷點。
10. 一種用以監控一多線程處理器效能之裝置，包括：
 - 處理裝置，用以同時處理複數個線程，每個線程均包括一連串指令；
 - 計數裝置，用以計數該等複數個線程之一個或一個以上線程產生的一個或一個以上事件，該等一個或一個以上事件選自一由該處理器一般作業產生的預先決定事件清單；
 - 控制裝置，用以控制該等計數裝置，以及用以從該清單選取該等一個或一個以上事件；以及
 - 存取裝置，用以存取該計數裝置，以決定該等一個或一個以上事件的計數。
11. 如申請專利範圍第10項之裝置，其中該計數裝置包括複數個可程式規劃計數器。
12. 如申請專利範圍第11項之裝置，其中該控制裝置包括一

六、申請專利範圍

- 個或一個以上暫存器，每個暫存器均包括一第一位元欄位，用以選取要被計數的一個或一個以上事件。
- 13.如申請專利範圍第12項之裝置，其中每個暫存器均進一步包括一第二位元欄位，用以選取要被遮罩而不是被計數的一個或一個以上事件。
- 14.如申請專利範圍第13項之裝置，其中每個暫存器均進一步包括一第三位元欄位，用以依據每個線程的ID決定要從該等複數個線程的哪一個線程選取一要被計數的事件。
- 15.如申請專利範圍第14項之裝置，其中該第三位元欄位可進一步依據每個線程的現行特權程度決定要從該等複數個線程的哪一個線程選取一要被計數的事件。
- 16.如申請專利範圍第15項之裝置，其中該存取裝置包括位於該處理器內的指令裝置，用以從該等計數器的每個計數器讀取一計數。
- 17.如申請專利範圍第14項之裝置，其中該預先決定事件清單包含硬體效能及中斷點事件。
- 18.一種用以監控一多線程處理器效能之方法，該方法包括：
- 同時執行複數個線程，每個線程均包括一連串指令；
- 計數該等複數個線程之一個或一個以上線程產生的複數個非相依事件，該等複數個事件選自一由該處理器一般作業產生的預先決定事件清單；
- 控制該等事件計數器的運作，每個暫存器也從該事件

六、申請專利範圍

清單選取要被計數的事件；以及

存取該等事件計數器，以決定該等事件的目前計數。

19.如申請專利範圍第18項之方法，該方法進一步包括：

在該計數步驟之前，選取並資格評定要被計數的該等複數個非相依事件。

20.如申請專利範圍第19項之方法，其中該資格評定步驟包括要求該等複數個事件具有一預先選取的線程ID。

21.如申請專利範圍第20項之方法，其中該資格評定步驟包括要求該等複數個事件具有一預先選取的線程現行特權程度。

22.一種併入於一積體電路(IC)之裝置，用以監控一多線程中央處理單元(CPU)的效能，其方式是記錄該CPU之一般作業所產生之事件的發生，每個事件均包括一用以代表該IC內之特定活動發生率的電信號，該裝置包括：

一處理器，適於同時執行複數個線程，每個線程均包括一連串指令；

第一及第二可程式規劃計數器，其以同步運作方式分別記錄第一及第二所選事件；

邏輯電路，用以將該等第一及第二所選事件分別耦合至該等第一及第二可程式規劃計數器；

一控制暫存器，其耦合至該邏輯電路，用以選取該等第一及第二所選事件；以及

一存取位置，用以允許存取該等計數器。

23.如申請專利範圍第22項之裝置，其中該邏輯電路包括一

六、申請專利範圍

個以上多工器，其被耦合以接收複數個事件。

- 24.如申請專利範圍第23項之裝置，其中該邏輯電路適於以依據線程ID從該等事件選取該等第一及第二所選事件。

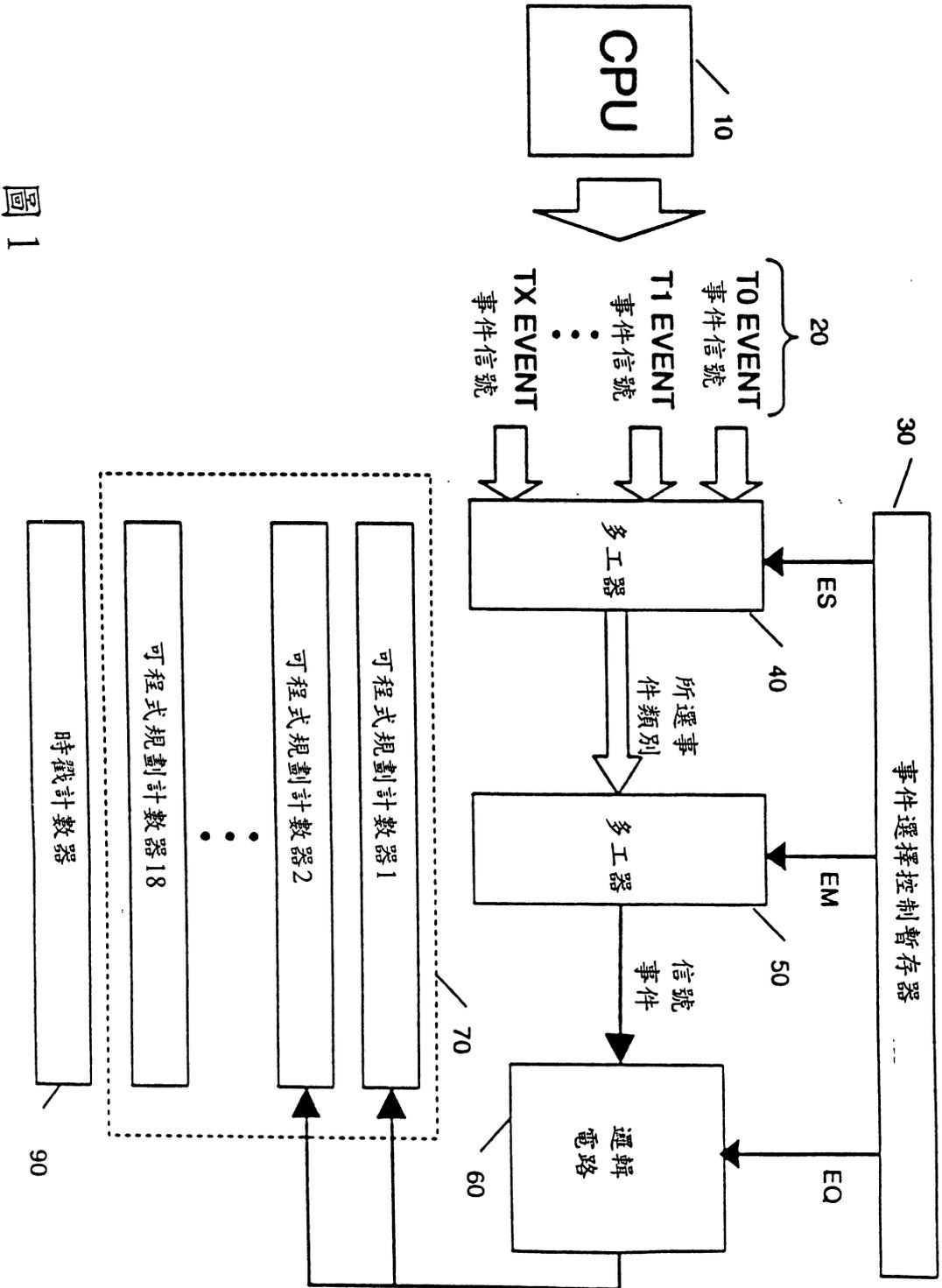


圖 1

五、發明說明 (12)

鑑於熟知技藝人士在讀取前面的說明書後一定會明白本發明的許多替代方案及修改方案，因此應明白藉由圖解所呈現及說明的特定具體實施例決不是用來限制本發明。例如，雖然基於圖解用途本發表內容已提到可被監控的特定事件，但是也可監控其他事件、狀況或信號，而不會脫離本發明的精神或範疇。因此，所提及的圖式詳細說明不是用來限制申請專利範圍的範疇，其中申請專利範圍本身僅陳述視為本發明要素的功能。

元件符號對照表

- 10 多線程處理器
- 20 事件信號
- 30 事件選擇暫存器
- 40, 50 多工器
- 60 邏輯電路
- 70 事件計數器
- 90 時戳計數器

裝
訂
線