

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成29年4月13日(2017.4.13)

【公表番号】特表2015-503805(P2015-503805A)

【公表日】平成27年2月2日(2015.2.2)

【年通号数】公開・登録公報2015-007

【出願番号】特願2014-551429(P2014-551429)

【国際特許分類】

G 06 F 12/10 (2016.01)

G 06 F 12/0802 (2016.01)

【F I】

G 06 F 12/10 509B

G 06 F 12/08 501Z

【誤訳訂正書】

【提出日】平成29年3月7日(2017.3.7)

【誤訳訂正1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項1】

メモリにアクセスするための方法であって、

プロセッサによってメモリアクセス要求を開始するステップと、

前記メモリアクセスに対する物理アドレスを指定するステップと、

仮想から物理へのアドレス変換をバイパスするステップと、

前記物理アドレスに基づいて前記プロセッサと前記メモリとの間で構成される1つまたは複数のレベルのキャッシュをトラバースするステップと、

ミスが遭遇される任意の中間キャッシュレベルのキャッシュ状態を変更することなく、前記物理アドレスを使用してヒットが最初に遭遇された前記キャッシュレベルまたはメモリから前記メモリアクセスを実行するステップとを含む、方法。

【請求項2】

前記メモリアクセスがロード要求であり、

前記メモリアクセスを実行するステップが、前記ヒットが最初に遭遇された前記キャッシュレベルまたはメモリから前記プロセッサに直接前記物理アドレスに関連するデータを返すステップを含む、請求項1に記載の方法。

【請求項3】

前記ロード要求がミスに遭遇する前記中間キャッシュレベルにおいて前記データの割当てを回避するステップをさらに含む、請求項2に記載の方法。

【請求項4】

前記メモリアクセスがストア要求であり、

前記メモリアクセスを実行するステップが、前記ヒットが最初に遭遇された前記キャッシュレベルまたはメモリに前記プロセッサから直接前記ストア要求に関連するデータを書き込むステップを含む、請求項1に記載の方法。

【請求項5】

前記ストア要求がミスに遭遇する任意の中間キャッシュレベルの割当てを回避するステップをさらに含む、請求項4に記載の方法。

【請求項6】

前記ストア要求がライトスルー動作として実行され、それにより、前記物理アドレスが第1のキャッシュレベル内で最初に発見された場合、前記方法が、前記第1のキャッシュレベルと前記メモリとの間に存在する任意のキャッシュレベルに前記データを書き込むステップをさらに含む、請求項4に記載の方法。

【請求項7】

前記物理アドレスが、レジスタファイル内のレジスタに対応する、請求項1に記載の方法。

【請求項8】

ミスが遭遇される前記中間キャッシュレベルのキャッシュイメージが変更されないままである、請求項1に記載の方法。

【請求項9】

前記キャッシュイメージが、タグアレイ、状態アレイ、取り替えポインタアレイ、またはデータアレイのうちの1つまたは複数を含み、変更されないままの前記キャッシュイメージが、前記タグアレイ、前記状態アレイ、前記取り替えポインタアレイ、または前記データアレイを変えないことを含む、請求項8に記載の方法。

【請求項10】

レジスタファイルを備えるプロセッサと、  
メモリと、

仮想から物理にアドレスを変換するように構成された変換ルックアサイドバッファ(TLB)と、

関連する物理アドレスを指定するメモリアクセス命令が前記プロセッサによって開始されることに応答して、

前記メモリアクセス命令に対する仮想から物理へのアドレス変換をバイパスし、

前記物理アドレスに基づいて前記プロセッサと前記メモリとの間で構成される1つまたは複数のレベルのキャッシュをトラバースし、

ミスが遭遇される任意の中間キャッシュレベルのキャッシュ状態を変更することなく、前記物理アドレスを用いてヒットが最初に遭遇された前記キャッシュレベルまたはメモリから前記メモリアクセスを実行する

ように構成された実行論理部とを備える、処理システム。

【請求項11】

半導体ダイに組み込まれる、請求項10に記載の処理システム。

【請求項12】

セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、通信デバイス、携帯情報端末(PDA)、固定ロケーションデータユニット、およびコンピュータからなる群から選択されたデバイスに組み込まれる、請求項10に記載の処理システム。

【請求項13】

請求項1から9のいずれか一項に記載の方法をコンピュータまたはプロセッサに実行させるための少なくとも1つの命令を含む、コンピュータプログラム。

【誤訳訂正2】

【訂正対象書類名】明細書

【訂正対象項目名】0007

【訂正方法】変更

【訂正の内容】

【0007】

追加の欠点は、デバッガに関連することがある。デバッグソフトウェアまたはハードウェアは、時々、デバッグされる処理システム内の特定のアドレスに存在するデータ値を照会するために命令を使用し得る。照会されたデータ値を返すことは、関連するアドレスのキャッシュ可能性のタイプに応じて、キャッシュイメージに影響を及ぼすことがある。その上、ページテーブルウォークまたはTLBアクセスは、デバッガによってトリガされ得、

そのことが、処理システムのリソースに影響することがある。

【誤訳訂正3】

【訂正対象書類名】明細書

【訂正対象項目名】0026

【訂正方法】変更

【訂正の内容】

【0026】

ロードに対する物理アドレスがいずれのキャッシュにおいてもヒットしないシナリオでは、対応するデータ値は、メインメモリ112からフェッチされ得る。しかしながら、これは、キャッシュされないロードまたは非割当てロードとして扱われる。言い換えれば、キャッシュは、ミスに続くデータ値によって更新されることない。処理システム100上でデバッグ動作を実行するデバッガ(図示せず)の一例では、命令120は、デバッガによって、物理アドレスに対するロード要求に続いて生成され得る。上記の例示的な命令120の実行は、命令120の非割当ての性質によって、キャッシュイメージがデバッガの要求によって乱されることがないままであることが確認され得る。従来の実施態様と比較して、処理システム100は、したがって、キャッシュイメージに影響を及ぼすデバッガによる正常動作の途絶を免れたままであり得る。

【誤訳訂正4】

【訂正対象書類名】明細書

【訂正対象項目名】0032

【訂正方法】変更

【訂正の内容】

【0032】

ロードを指定する命令120の例示的な実施形態によってD-キャッシュ110からのデータを照会して引き出す上記の実施態様では、D-キャッシュ110などのキャッシュイメージは、変更されないままであり得る。言い換えれば、ヒットが存在したかまたはミスが存在したかにかかわらず、タグアレイ202、状態アレイ204、取り替えポインタアレイ206、およびデータアレイ210は変更されない。