



(12)发明专利申请

(10)申请公布号 CN 110335886 A

(43)申请公布日 2019. 10. 15

(21)申请号 201910540560.9

(22)申请日 2019.06.21

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430079 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 吴绍静

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51) Int. Cl.

H01L 27/32(2006.01)

H01L 23/544(2006.01)

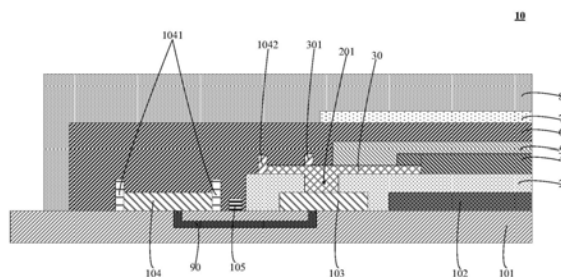
权利要求书1页 说明书4页 附图3页

(54)发明名称

阵列基板

(57)摘要

本申请实施例公开了一种阵列基板,所述阵列基板包括衬底层、薄膜晶体管、辅助电极和附加电极,所述薄膜晶体管、辅助电极和附加电极设置于所述衬底层上,所述辅助电极设置于所述薄膜晶体管和所述附加电极之间,所述辅助电极和所述附加电极通过一电连接结构电连接。本方案提高阵列基板的发光均匀性。



1. 一种阵列基板,其特征在于,包括:衬底层、薄膜晶体管、辅助电极和附加电极;
所述薄膜晶体管、辅助电极和附加电极设置于所述衬底层上,所述辅助电极设置于所述薄膜晶体管和所述附加电极之间,所述辅助电极和所述附加电极通过一电连接结构电连接。
2. 如权利要求1所述的阵列基板,其特征在于,所述衬底层包括衬底基板和无机绝缘层,所述无机绝缘层设置于所述衬底基板上。
3. 如权利要求2所述的阵列基板,其特征在于,所述电连接结构埋设于所述无机绝缘层内。
4. 如权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括:
平坦层,所述平坦层设置于所述薄膜晶体管、所述辅助电极和所述衬底层上,所述平坦层上设置有一暴露所述辅助电极的过孔;
阳极层,所述阳极层设置于所述平坦层上,且通过所述过孔与所述辅助电极连接。
5. 如权利要求4所述的阵列基板,其特征在于,所述阵列基板还包括一阳极延伸部;
所述阳极延伸部设置于所述阳极层靠近所述附加电极的一侧,且朝所述附加电极方向延伸,所述阳极延伸部覆盖于所述衬底层和所述附加电极上。
6. 如权利要求5所述的阵列基板,其特征在于,所述阳极延伸部和所述阳极层一体成型,形成所述电连接结构。
7. 如权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括裂纹检测电路;
所述裂纹检测电路设置于所述衬底层上,用于检测所述阵列基板是否出现裂纹。
8. 如权利要求7所述的阵列基板,其特征在于,所述附加电极设置于所述裂纹检测电路和所述辅助电极之间。
9. 如权利要求8所述的阵列基板,其特征在于,所述阵列基板还包括第一挡墙;
所述第一挡墙设置于所述附加电极靠近所述裂纹检测电路的一侧和/或所述附加电极靠近所述辅助电极的一侧。
10. 如权利要求4所述的阵列基板,其特征在于,所述阵列基板还包括第二挡墙;
所述第二挡墙设置于所述阳极层朝向所述附加电极的一侧或所述阳极延伸部靠近所述附加电极的一侧。

阵列基板

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种阵列基板。

背景技术

[0002] 有源矩阵有机发光二极管(Active-matrix organic light-emitting diode, AMOLDE)显示面板因其高对比度、广色域、低功耗等特性,逐渐成为新一代显示技术。

[0003] 然而随着AMOLED显示面板的尺寸逐渐增大,显示分辨率越来越高,面板电源导线的长度增大,宽度变小,导线阻值增大。在驱动电路发送信号给发光单元时,导线上的电压降也会增大,导致离驱动电路不同距离的发光单元获得的信号强度不一,造成显示面板发光不均。

发明内容

[0004] 本申请实施例提供了一种阵列基板,可以提高阵列基板的发光均匀性。

[0005] 本申请实施例提供了一种阵列基板,包括:衬底层、薄膜晶体管、辅助电极和附加电极;

[0006] 所述薄膜晶体管、辅助电极和附加电极设置于所述衬底层上,所述辅助电极设置于所述薄膜晶体管和所述附加电极之间,所述辅助电极和所述附加电极通过一电连接结构电连接。

[0007] 在本申请实施例提供的阵列基板中,所述衬底层包括衬底基板和无机绝缘层,所述无机绝缘层设置于所述衬底基板上。

[0008] 在本申请实施例提供的阵列基板中,所述电连接结构埋设于所述无机绝缘层内。

[0009] 在本申请实施例提供的阵列基板中,所述阵列基板还包括:

[0010] 平坦层,所述平坦层设置于所述薄膜晶体管、所述辅助电极和所述衬底层上,所述平坦层上设置有一暴露所述辅助电极的过孔;

[0011] 阳极层,所述阳极层设置于所述平坦层上,且通过所述过孔与所述辅助电极连接。

[0012] 在本申请实施例提供的阵列基板中,所述阳极层还包括一阳极延伸部;

[0013] 所述阳极延伸部设置于所述阳极层靠近所述附加电极的一侧,且朝所述附加电极方向延伸,所述延伸部覆盖于所述衬底层和所述附加电极上。

[0014] 在本申请实施例提供的阵列基板中,所述阳极延伸部和所述阳极层一体成型,形成所述电连接结构。

[0015] 在本申请实施例提供的阵列基板中,所述阵列基板还包括裂纹检测电路;

[0016] 所述裂纹检测电路设置于所述衬底层上,用于检测所述阵列基板是否出现裂纹。

[0017] 在本申请实施例提供的阵列基板中,所述附加电极设置于所述裂纹检测电路和所述附加电极之间。

[0018] 在本申请实施例提供的阵列基板中,所述阵列基板还包括第一挡墙;

[0019] 所述第一挡墙设置于所述附加电极靠近所述裂纹检测电路的一侧和/或所述附加

电极靠近所述辅助电极的一侧。

[0020] 在本申请实施例提供的阵列基板中,所述阵列基板还包括第二挡墙;

[0021] 所述第三挡墙设置于所述阳极层朝向所述附加电极的一侧或所述阳极延伸部靠近所述附加电极的一侧。

[0022] 本申请实施例提供的阵列基板包括:衬底层、薄膜晶体管、辅助电极和附加电极,所述薄膜晶体管、辅助电极和附加电极设置于所述衬底层上,所述辅助电极设置于所述薄膜晶体管和所述附加电极之间,所述辅助电极和所述附加电极通过一电连接结构电连接。本方案可以降低辅助电极上的压降,提高阵列基板的发光均匀性。

附图说明

[0023] 为了更清楚地说明本申请实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0024] 图1是本申请实施例提供的阵列基板的第一结构示意图。

[0025] 图2是本申请实施例提供的阵列基板的衬底层的结构示意图。

[0026] 图3是本申请实施例提供的阵列基板的第二结构示意图。

[0027] 图4是本申请实施例提供的阵列基板的第三结构示意图。

[0028] 图5是本申请实施例提供的阵列基板的第四结构示意图。

[0029] 图6是本申请实施例提供的显示面板的结构示意图。

具体实施方式

[0030] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述。显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0031] 本申请实施例提供了一种阵列基板,以下将进行详细说明。

[0032] 请参阅图1,图1是本申请实施例提供的阵列基板的第一结构示意图。该阵列基板10可以包括衬底层101、薄膜晶体管102、辅助电极103和附加电极104、平坦层20和阳极层30。

[0033] 其中,薄膜晶体管102、辅助电极103和附加电极104设置于衬底层101上。辅助电极102设置于薄膜晶体管102和附加电极104之间。

[0034] 需要说明的是,该薄膜晶体管102设置于衬底层101的边缘处。该薄膜晶体管可以为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管、固相晶化薄膜晶体管或其他常用于显示技术中的薄膜晶体管。

[0035] 其中,辅助电极103为VSS信号走线。该辅助电极103的典型值在100微米左右。需要说明的是,附加电极102是为了避免出现由于辅助电极103宽度变小,导致压降增大,而导致阵列基板10发光不均的问题而新增加的VSS信号走线。可以理解的是,为了达到以上技术效果,需要将辅助电极103和附加电极104进行电连接。因此,可以设置一电连接结构90,以使

辅助电极103和附加电极104通过该电连接结构90电连接。

[0036] 其中,平坦层20设置于薄膜晶体管102、辅助电极103和衬底层101上。并且,在该平坦层20上设置有一暴露辅助电极102的过孔201。

[0037] 其中,阳极层30设置于平坦层20上,且通过平坦层20上的过孔201与辅助电极103连接。

[0038] 在一些实施例中,请结合参阅图2,衬底层101可以包括衬底基板1011和无机绝缘层1012。该无机绝缘层1012设置于衬底基板1011上。该电连接结构90可以埋设于无机绝缘层1012中。需要说明的是,该电连接结构90的材料可以为铝(Al)、钼(Mo)、铜(Cu)、银(Ag)等金属。

[0039] 在本申请实施例中,该阵列基板10还可以包括裂纹检测电路105。该裂纹检测电路105设置于衬底层上,可以用于检测该阵列基板10是否出现裂纹。具体可以参阅图1或图3,该裂纹检测电路105可以设置于辅助电极103和附加电极104之间。需要说明的是,此时该裂纹检测电路105可以检测裂纹检测电路105、辅助电极103和薄膜晶体管102的一侧是否出现裂纹,但不能检测附加电极104的一侧是否出现裂纹。而当附加电极104的一侧出现裂痕但是不能发现时,可能会影响阵列基板10性能。

[0040] 为了避免出现上述状况,可以将附加电极104设置于裂纹检测电路105和辅助电极103之间。即是,薄膜晶体管102、辅助电极103和附加电极104设置于同一侧,该裂纹检测电路105设置于另一侧,具体请参阅图4或图5。

[0041] 需要说明的是,附加电极104和阳极层30的侧边容易被腐蚀,因此,可以在附加电极104和阳极层30的侧边设置挡墙。具体的请参阅图4,可以在附加电极104靠近裂纹检测电路105的一侧和附加电极104靠近辅助电极103的一侧设置第一挡墙1041。可以在阳极层30靠近附加电极104的一侧设置第二挡墙1042。需要说明的是,第一挡墙1041的厚度大于附加电极104的厚度,第二挡墙1042的厚度大于阳极层30在平坦层20上的部分的厚度。

[0042] 在一些实施例中,请参阅图3或图5,该阵列基板10还可以包括一阳极延伸部30a。该阳极延伸部30a设置于阳极层30靠近附加电极104的一侧,且朝向附加电极104延伸。该阳极延伸部30a覆盖于衬底层101和附加电极104上。该阳极延伸部30a可以和阳极层30的形成材料相同且一体成型,形成电连接结构90。

[0043] 可以理解的是,由于此时附加电极104靠近辅助电极103的一侧被阳极延伸部30a包覆,不需要在该侧设置挡墙。因此,可以在附加电极104靠近裂纹检测电路105的一侧设置第一挡墙1041,在阳极延伸部30a靠近附加电极104的一侧设置第二挡墙1042,以避免阳极延伸部30a和附加电极104的侧边被腐蚀,具体请参阅图5。

[0044] 在本申请实施例中,该阵列基板10还可以包括阴极层40、像素界定层301、AMOLED功能层50、第一封装层60、第二封装层70和第三封装层80。

[0045] 其中,阴极层40设置于平坦层20和阳极层30上。像素界定层301设置于阳极层30上。AMOLED功能层50覆盖于阴极层40和部分阳极层30上。第一封装层60覆盖于AMOLED功能层50、像素界定层301、阳极层30、附加电极104和衬底层101上。第二封装层70设置于第一封装层60上。第三封装层80覆盖于第二封装层70、第一封装层60和衬底层101上。

[0046] 需要说明的是,第一封装层60和第三封装层80为无机封装层。第二封装层70为有机封装层。

[0047] 由上可知,本申请实施例提供的阵列基板10,通过在阵列基板的衬底层101上增加一附加电极104,并通过一电连接结构90将辅助电极103和附加电极104进行电连接,可以避免辅助电极104由于宽度减小而导致压降增大,从而导致阵列基板10的发光均匀性差,从而提高阵列基板10的发光均匀性。

[0048] 上述实施例提供的阵列基板10可以包括于一显示面板1中,请参阅图6,该显示面板1可以包括显示区域2和非显示区域3。其中,辅助电极103、附加电极104、电连接结构90和第一封装层60等设置于非显示区域3内。

[0049] 在上述实施例中,对各个实施例的描述都各有侧重,某个实施例中未详述的部分,可以参见其他实施例的相关描述。

[0050] 以上对本申请实施例所提供的一种阵列基板进行了详细介绍,本文中应用了具体个例对本申请的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想;本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

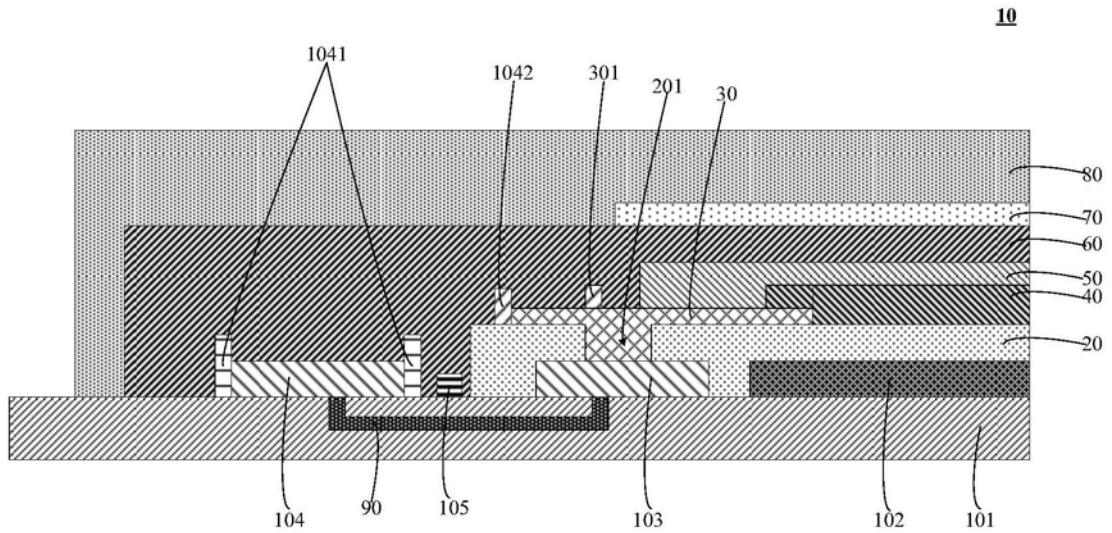


图1

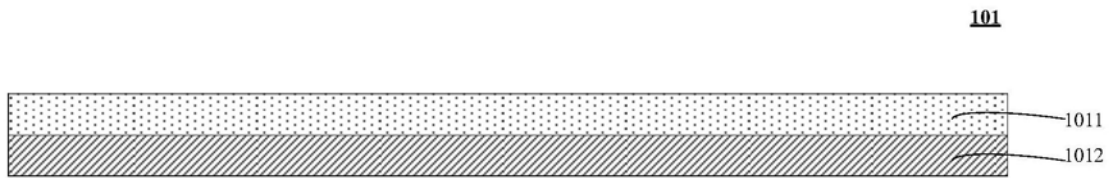


图2

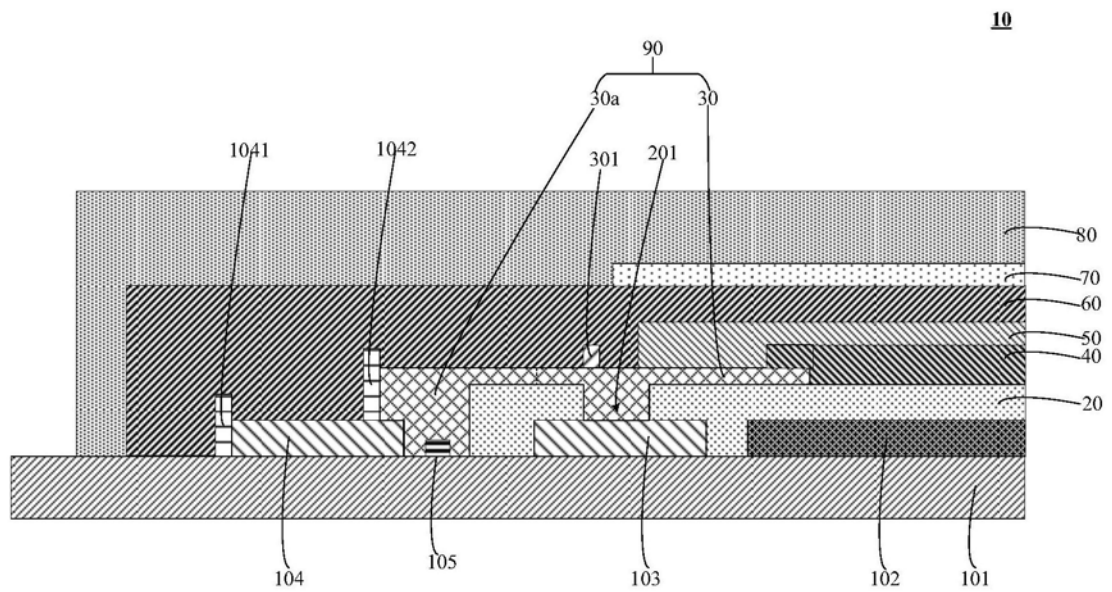


图3

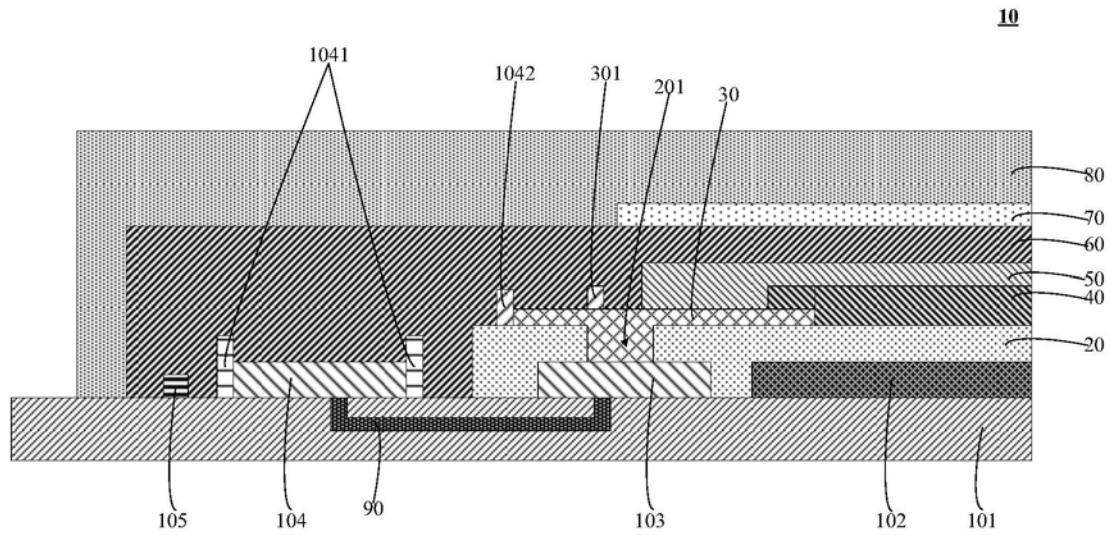


图4

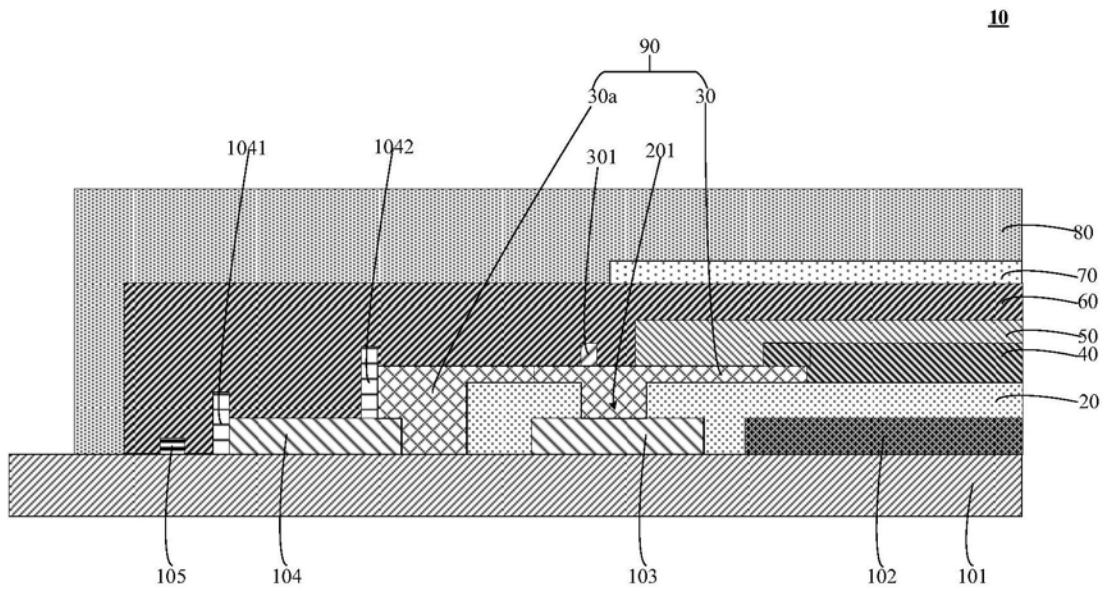


图5

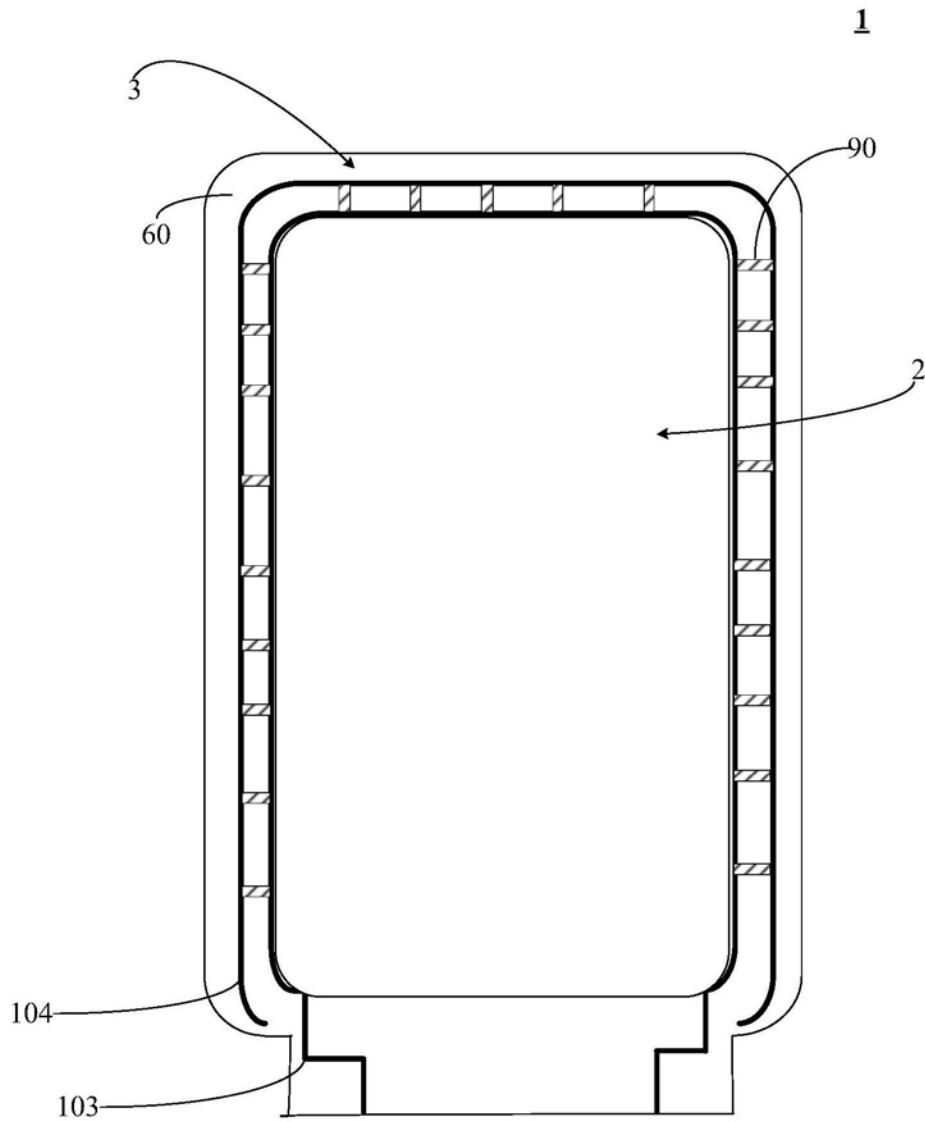


图6