

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年6月11日 (11.06.2009)

PCT

(10) 国際公開番号
WO 2009/072182 A1

- (51) 国際特許分類: *H05K 1/02* (2006.01) *H05K 3/46* (2006.01)
- (21) 国際出願番号: PCT/JP2007/073381
- (22) 国際出願日: 2007年12月4日 (04.12.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 土井 英司 (DOI, Eiji) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP).
- (74) 代理人: 山田 正紀, 外 (YAMADA, Masaki et al.); 〒1050003 東京都港区西新橋3丁目3-3 ペリカンビル4階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

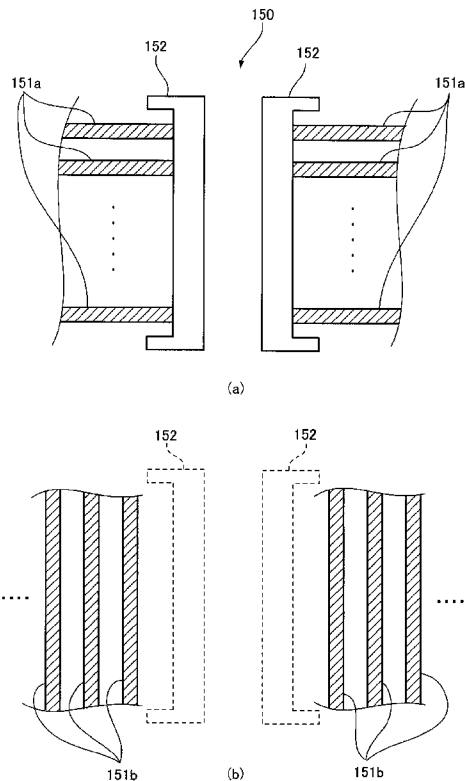
[続葉有]

(54) Title: CIRCUIT BOARD AND ELECTRONIC DEVICE

(54) 発明の名称: 回路基板および電子機器

[図5]

Fig. 5



(57) Abstract: A circuit board (150) having a ten-layer structure is provided with a plurality of slit-like ground patterns (151b) which are conductor patterns that are formed in a tenth layer (151_10) and extend in parallel and which are used as ground patterns and a plurality of slit-like wiring patterns (151a) which are conductor patterns that are formed in a region overlapped with a region where the slit-like ground patterns (151b) on a surface in a first layer (151_1) when the first layer (151_1) is projected from a direction vertical to the circuit board (150) are formed, which extend in parallel and are used as signal lines.

(57) 要約: 本発明は、10層構造を有する回路基板150において、第10層151_10に形成された、互いに平行に延びる複数本の導体パターンであって、各々の導体パターンが接地パターンとして用いられるスリット状グラウンドパターン151bと、第1層151_1に、回路基板150に垂直な方向から投影したときの、第1層151_1における上記の表面におけるスリット状グラウンドパターン151bが形成された領域と重なる領域に形成された、互いに平行に延びる複数本の導体パターンであって信号線として用いられるスリット状配線パターン151aとを備えた。



WO 2009/072182 A1



IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK,
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
ML, MR, NE, SN, TD, TG).

添付公開書類：
— 國際調查報告書

明 細 書

回路基板および電子機器

技術分野

[0001] 本発明は、回路基板、および、回路基板で処理を行う電子機器に関する。

背景技術

[0002] 近年、パーソナルコンピュータ等の電子機器の普及が著しいが、このような電子機器には、導体パターンが形成されるとともに電子部品が搭載された回路基板が搭載されている。このような電子機器では、回路基板に搭載された電子部品と回路基板上の導体パターンとで構成される電子回路を使った処理が実行される。ここで、上記の回路基板は、例えば処理実行時に電子部品が発する熱等に起因して反ってしまうことがある。回路基板は、所定のベース基板に回路チップ等の電子部品がハンダ付けされることによって構成されたものであることが多く、このような回路基板に反りが発生すると、ハンダ付け部分の破損等の不具合を招いてしまうおそれがある。そのため、反りが発生しにくい回路基板が望まれている。

[0003] ここで、回路基板には処理時に扱われる電気信号が伝わる配線パターンが形成されているが、この配線パターンは、その配線パターンを曲げる力に対向する屈曲抵抗を有している。そのため、例えば熱等に起因して回路基板が反ろうとするとき、その回路基板は、配線パターンを曲げる方向ではなく配線パターンに沿った方向に曲がろうとする。そこで、回路基板において配線パターンが形成されている面と同じ面に、この配線パターンが延びる方向と交差する方向に延びるダミーパターンを形成し、配線パターンに沿った方向に曲がろうとする反りを、ダミーパターンが有する屈曲抵抗によって抑えるという技術が提案されている(例えば、特許文献1参照。)。また、この技術では、回路基板は、ダミーパターンに沿った方向にも曲がろうとするが、この方向に曲がろうとする反りは、配線パターンが有する屈曲抵抗によって抑えられる。

特許文献1:特開2005-33025号公報

[0004] しかしながら、上記の特許文献1の技術では、配線パターンの配線密度が高い場合等に、その配線パターンに沿った方向に曲がろうとする反りを十分に抑えられるだ

けのダミーパターンを形成するためのスペースを確保することが困難となり、回路基板における反りの発生を十分に抑えることができなくなるおそれがある。

[0005] 本発明は、上記事情に鑑み、反りが発生しにくい回路基板と、そのような回路基板が搭載された電子機器を提供することを目的とする。

発明の開示

[0006] 上記目的を達成する本発明の回路基板は、

表裏両面と少なくとも一層の中間層に導体パターンが形成された回路基板において、

表裏面のうち的一方である第1面に形成された、互いに平行に所定の第1方向に延びる複数本の第1の配線パターンと、

表裏面のうち他方である第2面であって、この回路基板に垂直な方向から投影したときの、上記第1面の、上記複数本の第1の配線パターンが形成された領域と重なる領域に形成された、互いに平行に、上記第1方向とは異なる第2方向に延びる複数本の第2の配線パターンと、

上記少なくとも一層の中間層のうちいずれかの中間層であって、この回路基板に垂直な方向から投影したときの、上記第1面の上記複数本の第1の配線パターンが形成された領域および上記第2面の上記複数本の第2の配線パターンが形成された領域の双方と重なる領域に形成された、導体が二次元的に広がるベタパターンとを有することを特徴とする。

[0007] この本発明の回路基板では、上記複数本の第1の配線パターンと上記複数本の第2の配線パターンとが互いに異なる方向に延びている。そのため、第1の配線パターンに沿った方向に曲がろうとする反りは、第2の配線パターンが有する屈曲抵抗によって抑えられ、逆に、第2の配線パターンに沿った方向に曲がろうとする反りは、第1の配線パターンが有する屈曲抵抗によって抑えられる。さらに、本発明の回路基板では、一方の配線パターンが形成された領域が、その配線パターンが形成されている面上に、この回路基板に垂直な方向から投影したときの、他方の配線パターンが形成されている面の、その他方の配線パターンが形成された領域と重なっている。これにより、一方の配線パターンに沿った方向に曲がろうとする反りが、その配線パターン

の直下あるいは直上で抑えられるので、反りに対する抑制効果が高い。また、本発明の回路基板によれば、記複数本の第1の配線パターンと上記複数本の第2の配線パターンとが、互いに異なる面に形成されることから形成の自由度が高いので、一方の配線パターンを、他方の配線パターンに沿った方向に曲がろうとする反りを確実に抑えるのに十分なだけ形成することができる。このように、本発明によれば、反りが発生しにくい回路基板を得ることができる。

[0008] ここで、本発明の回路基板において、

「上記複数本の第1の配線パターンと上記複数本の第2の配線パターンが、互いに直角の方向に伸びる配線パターンである」という形態も好ましい形態である。

[0009] この好ましい形態の回路基板によれば、一方の配線パターンに沿った方向に曲がろうとする反りに対して、他方の配線パターンが有する屈曲抵抗が最も有効に対抗することができるので、反り抑制効果の一層の向上を図ることができる。

[0010] また、本発明の回路基板において、

「上記複数本の第1の配線パターンが信号線であり、上記複数本の第2の配線パターンと上記ベタパターンが互いに接続され、接地パターンとして用いられるものである」という形態も好ましい形態である。

[0011] この好ましい形態では、各々接地パターンとして用いられる上記第2の配線パターンと上記ベタパターンが互いに接続されているので、仮に上記ベタパターンが単独で接地パターンとして用いられる場合等に比べて接地が強化されている。その結果、この好ましい形態によれば、この回路基板中を伝達される電気信号のふらつきが強力に抑制されることとなる。

[0012] また、上記目的を達成する本発明の電子機器は、

表裏両面と少なくとも一層の中間層に導体パターンが形成されるとともに電子部品が搭載された回路基板を備え、この回路基板に搭載された電子部品とこの回路基板上の導体パターンとで構成される電子回路を使った処理が行われる電子機器において、

上記回路基板が、表裏両面と少なくとも一層の中間層に導体パターンが形成された回路基板であって、

この回路基板が、
表裏面のうちの一方である第1面に形成された、互いに平行に所定の第1方向に延びる複数本の第1の配線パターンと、
表裏面のうちの他方である第2面であって、この回路基板に垂直な方向から投影したときの、上記第1面の、上記複数本の第1の配線パターンが形成された領域と重なる領域に形成された、互いに平行に、上記第1方向とは異なる第2方向に延びる複数本の第2の配線パターンと、
上記少なくとも一層の中間層のうちのいずれかの中間層であって、この回路基板に垂直な方向から投影したときの、上記第1面の上記複数本の第1の配線パターンが形成された領域および上記第2面の上記複数本の第2の配線パターンが形成された領域の双方と重なる領域に形成された、導体が二次元的に広がるベタパターンとを有するものであることを特徴とする。

- [0013] 本発明によれば、反りが発生しにくい上述の回路基板が搭載された電子機器を得ることができる。
- [0014] 尚、本発明の電子機器については、ここではその基本形態のみを示すに止めるが、これは単に重複を避けるためであり、本発明の電子機器には、上記の形態のみではなく、前述した回路基板の各形態に対応する各種の形態が含まれる。
- [0015] 以上説明したように、本発明によれば、反りが発生しにくい回路基板と、そのような回路基板が搭載された電子機器を得ることができる。

図面の簡単な説明

- [0016] [図1]本発明の電子機器の一実施形態としてのノート型のパーソナルコンピュータ(ノートPC)の開状態の外観を示した斜視図である。
- [図2]図1に示すノートPCの、閉状態の外観を示す斜視図である。
- [図3]図1に示す第1筐体の、切断線B-Bに沿った断面を示す模式図である。
- [図4]回路基板におけるメモリスロットの接続部周辺の断面を示す模式図である。
- [図5]回路基板におけるメモリスロットの接続部周辺の外観を示す模式図である。
- [図6]本発明の電子機器の別形態としての、タッチペン操作タイプのモバイルコンピュータを示す図である。

発明を実施するための最良の形態

- [0017] 以下図面を参照して本発明の実施の形態を説明する。
- [0018] 図1は、本発明の電子機器の一実施形態としてのノート型のパーソナルコンピュータ(ノートPC)の開状態の外観を示した斜視図である。
- [0019] 図1に示すノートPC100は、第1筐体110と、第2筐体120と、第2筐体120を、第1筐体110に、図1に示す矢印A-Aの方向に開閉自在に連結するヒンジ部材130A, 130Bを備えている。
- [0020] 第1筐体110には、プログラムを実行することにより演算処理を行うCPU等が搭載された後述の回路基板や、プログラムを格納しておくハードディスクユニット、プログラムが展開されるメモリ等が内蔵されており、第1筐体110の上面には、操作に応じた指示を入力するキーボード111や、指先でなぞることにより表示画面121a(後述する)上のカーソルを移動させ、ボタン操作によりそのカーソルの現在位置にあるアイコン等を指定するためのトラックパッド112等が配置されている。その他、この第1筐体110の側面にも、ACアダプタ(図示せず)から供給される電力を受ける電力供給口113やその他の複数の設備が配置されているが、それらはノートPCとしての一般的な構成要素であり、ここでは説明は省略する。
- [0021] また、第2筐体120は、情報を表示する表示画面121aを有する表示パネルが、表示画面121aの前面が露出した状態で搭載されている。
- [0022] 図2は、図1に示すノートPCの、閉状態の外観を示す斜視図である。
- [0023] 第2筐体120は、第1筐体110上に、表示画面121a(図1参照)を第1筐体110側に向けて図2に示すように閉じられ、使用時には、図1に示すように開いて使用される。このノートPC100は、第2筐体120が第1筐体110上に閉じられた状態にすることで携帯移動が容易となる。
- [0024] 図3は、図1に示す第1筐体の、切断線B-Bに沿った断面を示す模式図である。
- [0025] この第1筐体110における、キーボード111やトラックパッド112の下側には、CPU等がベース基板151に接続されてなる回路基板150が配置されている。この回路基板150が、本発明の回路基板の一実施形態に相当する。
- [0026] この回路基板150には、増設メモリとして広く普及しているDIMM(Dual Inline

Memory Module) 153を接続するためのメモリスロット152が2個搭載されている。これにより、本実施形態では、最大で2個のDIMM153を増設することができる。

[0027] ここで、メモリスロット152は、多数のピンが長距離に亘って一列に配列された構造を有しており、これら多数のピンがベース基板151にハンダ付けされている。そのため、仮に、この回路基板150に反りが発生すると、それら長距離に亘って一列に配列された多数のピンのハンダ付け部分はその反りの影響を受けやすく、それらのハンダ付け部分の破損等の不具合が生じやすい。そこで、本実施形態では、ベース基板151におけるこのメモリスロット152の接続部周辺に、回路基板150における反りの発生を抑制するための工夫が凝らされている。

[0028] 図4は、回路基板におけるメモリスロットの接続部周辺の断面を示す模式図であり、図5は、回路基板におけるメモリスロットの接続部周辺の外観を示す模式図である。

[0029] 図4には、断面図が、図3では下側を向いていたメモリスロット152を上側に向けて示されている。また、図5のパート(a)には、回路基板150の表裏面のうちメモリスロット152側の表面が示されており、図5のパート(b)には、回路基板150の表裏面のうちメモリスロット152側とは反対側の裏面が示されている。

[0030] 図4に示すように、本実施形態では、回路基板150を構成するベース基板151は、メモリスロット152側の表面を有する第1層151__1から、メモリスロット152側とは反対側の裏面を有する第10層151__10までの10個の樹脂層が積層された構造を有している。

[0031] このベース基板151の第6層151__6には、一面にベタ状に形成され、図1のノートPC100の筐体に電氣的に接続されることで接地パターンとして用いられるベタ状グラウンドパターン151cが設けられている。この第6層151__6は、本発明にいう中間層の一例に相当し、ベタ状グラウンドパターン151cは、本発明にいうベタパターンの一例に相当する。

[0032] また、このベース基板151の第10層151__10には、上記の裏面に、図5のパート(b)に示すように互いに平行に延びる複数本の導体パターンであって、各々の導体パターンが図1のノートPC100の筐体に電氣的に接続されることで接地パターンとして用いられるスリット状グラウンドパターン151bが設けられている。この第10層151__1

0における上記の裏面は、本発明にいう第2面の一例に相当し、スリット状グラウンドパターン151bは、本発明にいう第2の配線パターンの一例に相当する。

[0033] さらに、このベース基板151の第1層151__1には、上記の表面に、図5のパート(a)に示すように互いに平行に延びる複数本の導体パターンであって、各々の導体パターンが信号線として用いられるスリット状配線パターン151aが設けられている。この第1層151__1における上記の表面は、本発明にいう第1面の一例に相当し、スリット状配線パターン151aは、本発明にいう第1の配線パターンの一例に相当する。このスリット状配線パターン151aは、各導体パターンが、メモリスロット152の、対応する1つ以上のピンに、ハンダ付けによって直接あるいは、他の導体パターンを介して間接に接続されている。

[0034] ここで、本実施形態では、スリット状グラウンドパターン151bは、第10層151__10における上記の裏面の、この回路基板150に垂直な方向から投影したときの、第1層151__1における上記の表面におけるスリット状配線パターン151aが形成された領域と重なる領域に形成されている。さらに、図5に示すように、スリット状グラウンドパターン151bは、スリット状配線パターン151aが延びている方向と直交する方向に延びている。また、本実施形態では、スリット状グラウンドパターン151bをなす1つ1つの導体パターンの太さと間隔が、スリット状配線パターン151aをなす1つ1つの導体パターンの太さと間隔に一致している。これにより、スリット状グラウンドパターン151bが有する屈曲抵抗が、スリット状配線パターン151aが有する屈曲抵抗と一致することとなる。

[0035] 例えば、回路基板100において、例えば不図示のCPU等が動作時に発熱し、その熱に起因して回路基板100が反ろうとすると、その反りは、スリット状グラウンドパターン151bに沿った方向と、スリット状配線パターン151aに沿った方向とに生じようとする。しかし、スリット状配線パターン151aに沿った方向の反りは、そのスリット状配線パターン151aが延びている方向と直交する方向に延びているスリット状グラウンドパターン151bを曲げようとするので、このスリット状グラウンドパターン151bが有する屈曲抵抗によって抑えられる。また、スリット状グラウンドパターン151bに沿った方向の反りは、そのスリット状グラウンドパターン151bが延びている方向と直交する方向に

延びているスリット状配線パターン151aを曲げようとするので、このスリット状配線パターン151aが有する屈曲抵抗によって抑えられる。また、スリット状グラウンドパターン151bが形成された領域と、スリット状配線パターン151aが形成された領域とは、この回路基板150に垂直な方向から透視したときに互いに重なっている。そのため、スリット状配線パターン151aに沿った方向の反りは、そのスリット状配線パターン151aの直下で抑えられ、スリット状グラウンドパターン151bに沿った方向の反りは、そのスリット状グラウンドパターン151bの直上で抑えられる。さらに、上記のように、スリット状グラウンドパターン151bが有する屈曲抵抗と、スリット状配線パターン151aが有する屈曲抵抗とが互いに一致しているので、一方のパターンに沿った反りが、他方のパターンが有する屈曲抵抗によってバランス良く抑えられる。このように、本実施形態の回路基板100は、特にメモリスロット152の接続部周辺において、反りが発生しにくい構造となっている。

[0036] また、スリット状グラウンドパターン151bは、図4に示すように、1つ1つの導体パターンが、第6層151_6のベタ状グラウンドパターン151cに電氣的に接続されている。このように、本実施形態では、各々が接地パターンとして用いられる2つのグラウンドパターン151b、151cが相互に電氣的に接続されているので接地が強化されており、上記のスリット状配線パターン151aを伝わる電気信号や、他の樹脂層に設けられた不図示の導体パターンを伝わる電気信号のふらつき等が強力に抑制される。

[0037] 以上に説明したように、本実施形態では、回路基板100は、反りが発生したときに、その悪影響を受けやすいメモリスロット152の接続部周辺において反りが発生しにくい構造となっており、さらに、その構造をなすスリット状グラウンドパターン151bによって接地の強化が図られている。

[0038] また、ここまで、本発明の電子機器の一実施形態としてノートPC100を例示して説明したが、本発明の電子機器はノートPCに限るものではなく、例えば、以下に示すタッチペンで操作されるタイプのモバイルコンピュータ等であっても良い。

[0039] 図6は、本発明の電子機器の別形態としての、タッチペン操作タイプのモバイルコンピュータを示す図である。

[0040] 図6のパート(a)には、タッチペン操作タイプのモバイルコンピュータ200の外観が

斜視図で示されており、図6のパート(b)には、このモバイルコンピュータ200の本体部220の、パート(a)に示す切断線C-Cに沿った断面が模式的に示されている。

[0041] この図6に示すモバイルコンピュータ200は、専用のタッチペン210と、本体部220とを備えており、本体部220に、タッチペン210による操作を受けるアイコン等を表示する液晶表示画面221が備えられている。

[0042] そして、この本体部220には、液晶表示画面221の下側に、CPU等がベース基板251に接続されてなる回路基板250が配置されている。この別形態では、この回路基板250が、本発明の回路基板の一実施形態に相当する。

[0043] この回路基板250にも、増設メモリ用のDIMM253を接続するためのメモリスロット252が2個搭載されている。そして、この別形態でも、ベース基板251におけるこのメモリスロット252の接続部周辺に、回路基板250における反りの発生を抑制するための工夫が凝らされている。この工夫については、図4および図5を参照して説明した上記のノートPC100における工夫と同じであるので重複説明を省略するが、この図6に示すモバイルコンピュータ200でも、搭載されている回路基板250が反りが発生しにくい構造を有しており、さらに、接地の強化が図られていることはいうまでもない。

[0044] 尚、上記では、本発明の電子機器の一実施形態として、ノートPCとタッチペン操作タイプのモバイルコンピュータとを例示したが、本発明はこれに限るものではなく、本発明の電子機器は、例えばデスクトップ型のパーソナルコンピュータや、携帯電話機や、携帯情報端末(PDA)や、あるいは、制御用の回路基板が搭載された家電製品等であっても良い。

[0045] また、上記では、本発明の回路基板の一実施形態として、増設メモリ用のDIMMを接続するためのメモリスロットの周辺に、反りを抑制するためのスリット状配線パターン151aとスリット状ベタパターン151bとが形成されている例を示したが、本発明はこれに限るものではなく、本発明の回路基板は、例えばメモリスロット以外の部品の周辺に、上記のような2種類の導体パターンが形成されているものであっても良く、あるいは、表裏面の各々の一面に渡ってこのような2種類の導体パターンが形成されているものであっても良い。

[0046] また、上記では、本発明にいう第1の配線パターンと第2の配線パターンとが互いに

直交する方向に延びている例を示したが、本発明はこれに限るものではなく、本発明の第1の配線パターンと第2の配線パターンとは、例えば、互いに直角以外の角度で交差する方向に延びているもの等であっても良い。

[0047] また、上記では、本発明にいうベタパターンの一例として、中間層(第6層151_6)の一面にベタ状に形成されたベタ状グラウンドパターン151cを例示したが、本発明はこれに限るものではなく、本発明のベタパターンは、例えば、中間層において、導体が部分的に広がる、部分的なベタパターン等であっても良い。

請求の範囲

- [1] 表裏両面と少なくとも一層の中間層に導体パターンが形成された回路基板において、
- 表裏面のうち的一方である第1面に形成された、互いに平行に所定の第1方向に延びる複数本の第1の配線パターンと、
- 表裏面のうち他方である第2面であって、当該回路基板に垂直な方向から投影したときの、前記第1面の、前記複数本の第1の配線パターンが形成された領域と重なる領域に形成された、互いに平行に、前記第1方向とは異なる第2方向に延びる複数本の第2の配線パターンと、
- 前記少なくとも一層の中間層のうちいずれかの中間層であって、当該回路基板に垂直な方向から投影したときの、前記第1面の前記複数本の第1の配線パターンが形成された領域および前記第2面の前記複数本の第2の配線パターンが形成された領域の双方と重なる領域に形成された、導体が二次元的に広がるベタパターンとを有することを特徴とする回路基板。
- [2] 前記複数本の第1の配線パターンと前記複数本の第2の配線パターンが、互いに直角の方向に延びる配線パターンであることを特徴とする請求項1記載の回路基板。
- [3] 前記複数本の第1の配線パターンが信号線であり、
- 前記複数本の第2の配線パターンと前記ベタパターンが互いに接続され、接地パターンとして用いられるものであることを特徴とする請求項1又は2記載の回路基板。
- [4] 表裏両面と少なくとも一層の中間層に導体パターンが形成されるとともに電子部品が搭載された回路基板を備え、当該回路基板に搭載された電子部品と当該回路基板上の導体パターンとで構成される電子回路を使った処理が行われる電子機器において、
- 前記回路基板が、表裏両面と少なくとも一層の中間層に導体パターンが形成された回路基板であって、
- 当該回路基板が、
- 表裏面のうち的一方である第1面に形成された、互いに平行に所定の第1方向に延

びる複数本の第1の配線パターンと、

表裏面のうちの他方である第2面であって、当該回路基板に垂直な方向から投影したときの、前記第1面の、前記複数本の第1の配線パターンが形成された領域と重なる領域に形成された、互いに平行に、前記第1方向とは異なる第2方向に延びる複数本の第2の配線パターンと、

前記少なくとも一層の中間層のうちのいずれかの中間層であって、当該回路基板に垂直な方向から投影したときの、前記第1面の前記複数本の第1の配線パターンが形成された領域および前記第2面の前記複数本の第2の配線パターンが形成された領域の双方と重なる領域に形成された、導体が二次元的に広がるベタパターンとを有するものであることを特徴とする電子機器。

[図1]

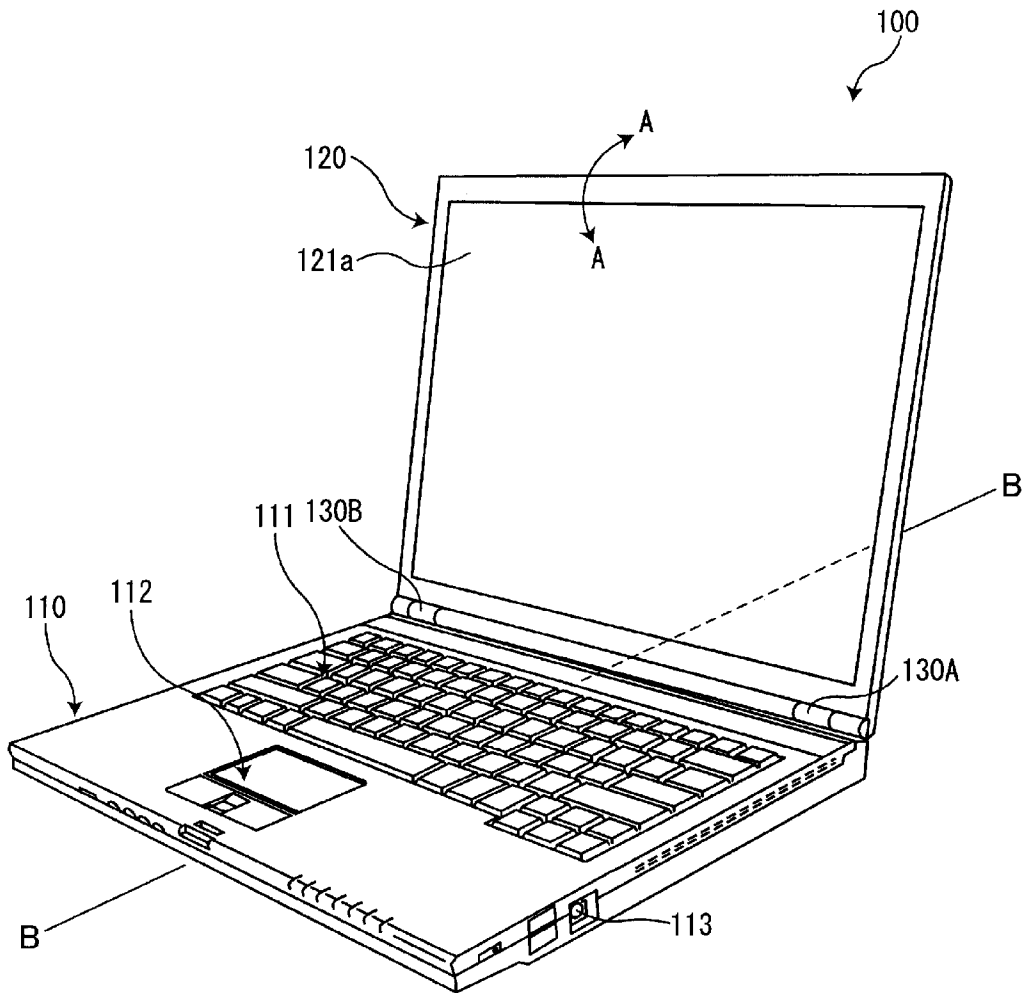


Fig.1

[図2]

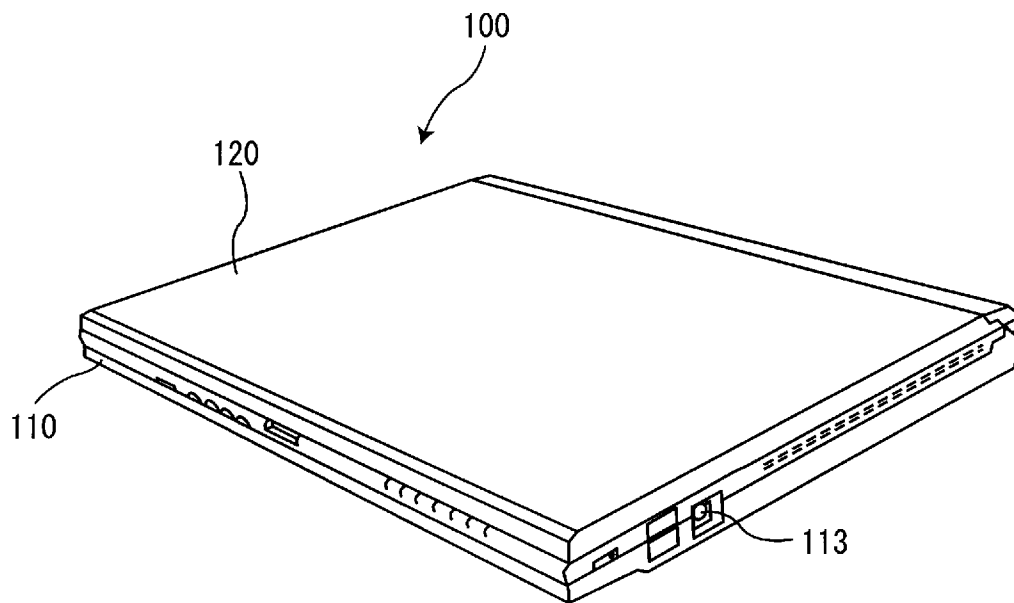


Fig.2

[図3]

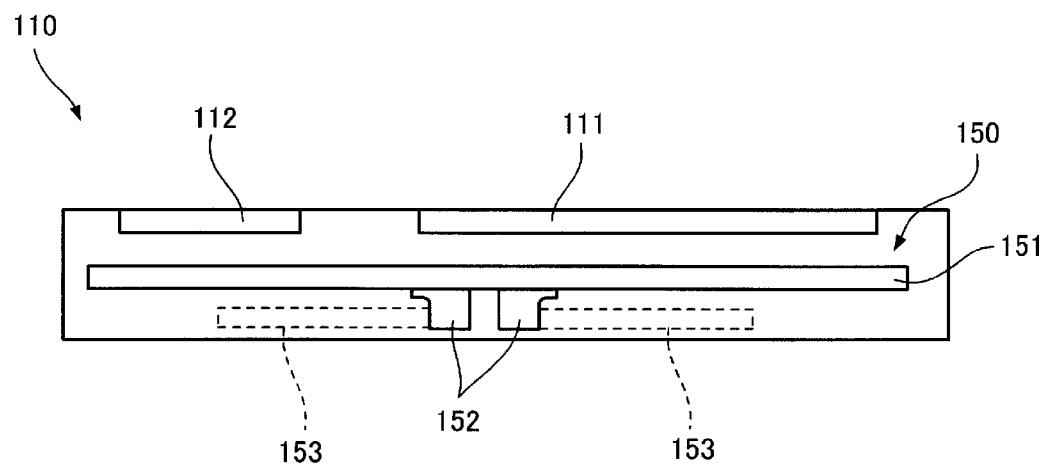


Fig. 3

[図4]

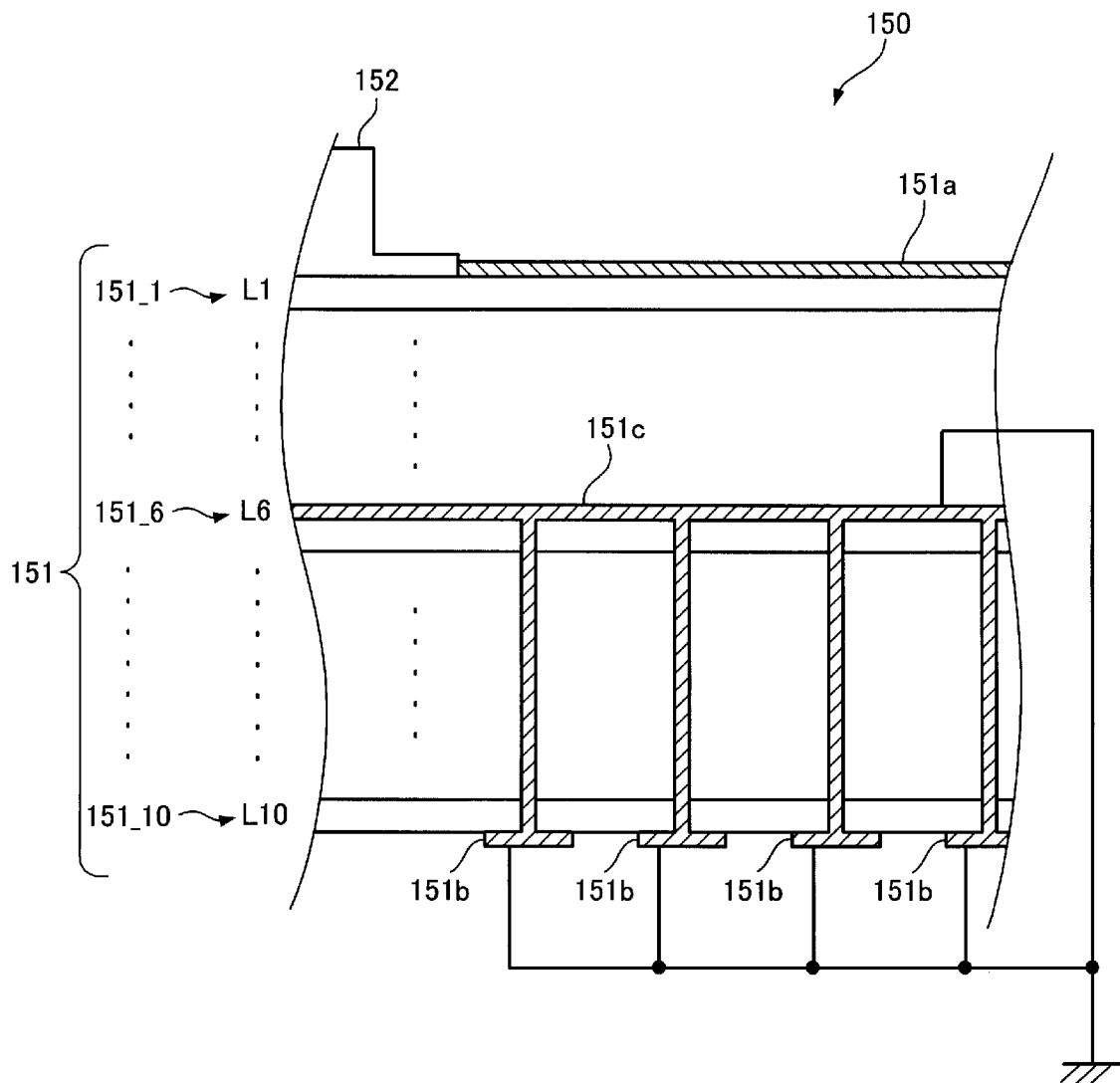


Fig. 4

[図5]

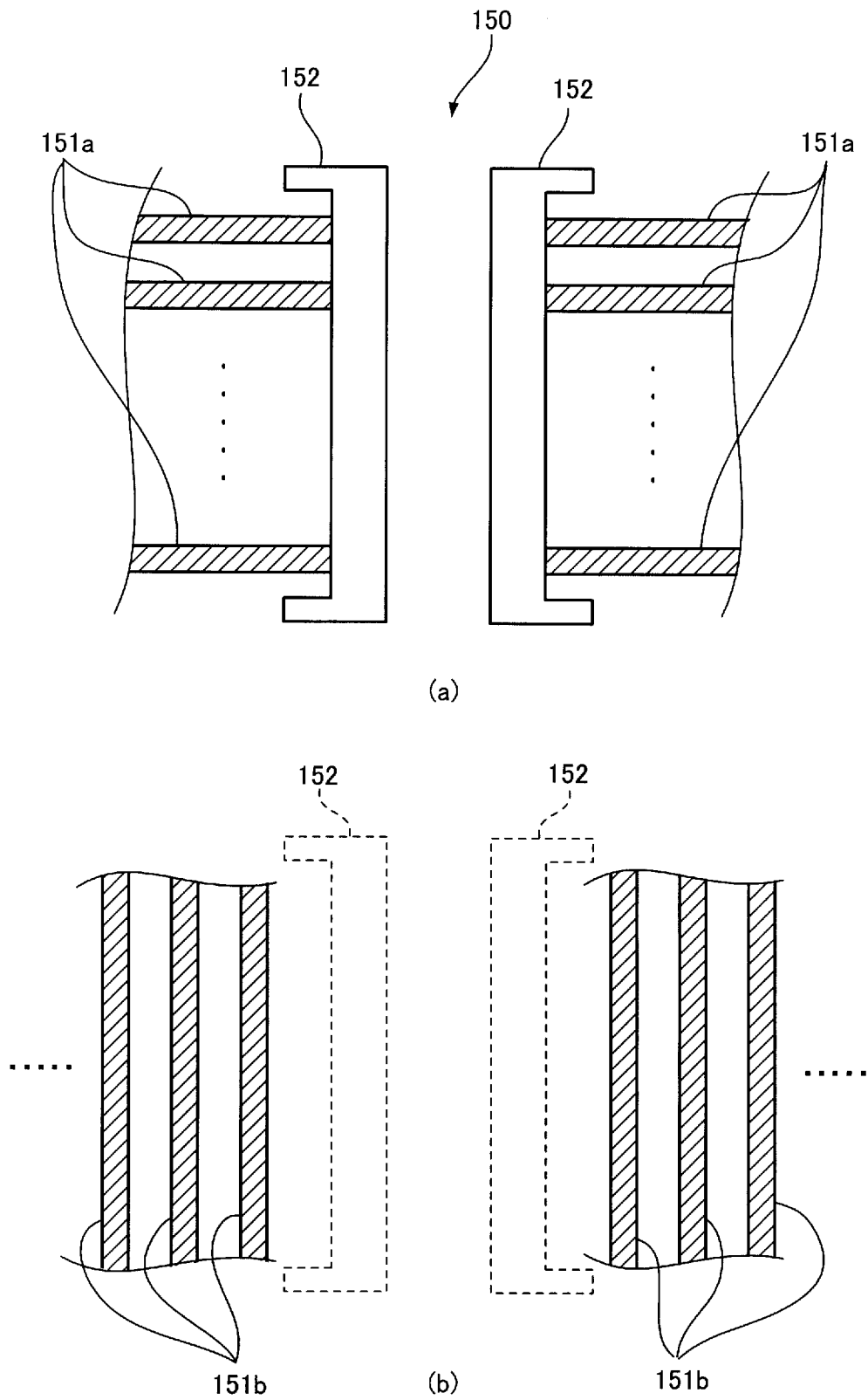


Fig. 5

[図6]

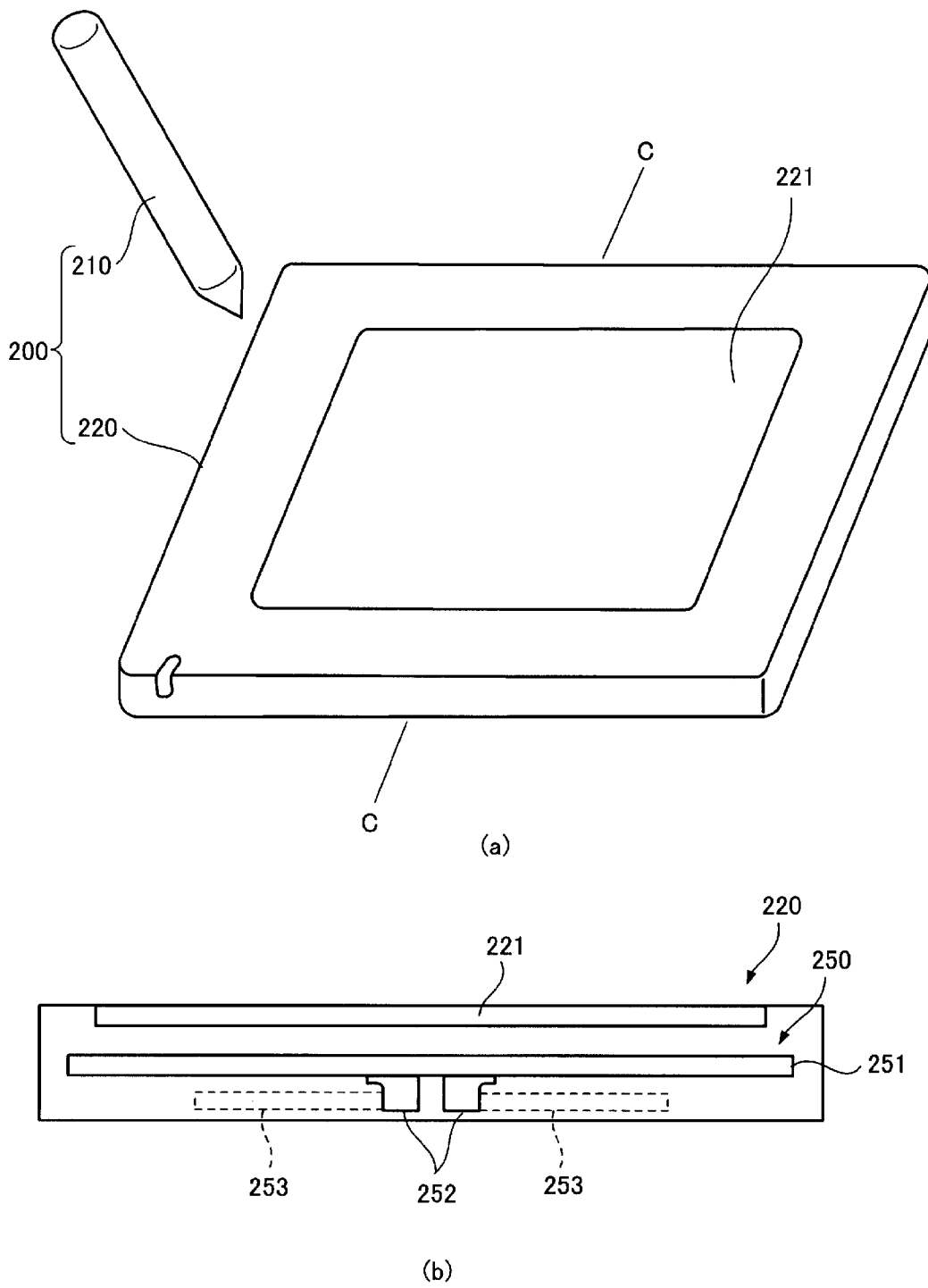


Fig. 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2007/073381

A. CLASSIFICATION OF SUBJECT MATTER
H05K1/02 (2006.01) i, H05K3/46 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H05K1/02, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 61-54651 A (General Electric Co.), 18 March, 1986 (18.03.86), Page 4, upper left column, line 7 to page 4, lower left column, line 15; Fig. 1 & US 4541035 A1 & EP 0170122 A2 & KR 9006018 B	1-4
X	JP 11-145569 A (Canon Inc.), 28 May, 1999 (28.05.99), Par. Nos. [0050] to [0056]; Figs. 3 to 6 (Family: none)	1-4
A	JP 2002-63958 A (Seiko Epson Corp.), 28 February, 2002 (28.02.02), Full text (Family: none)	1-4

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 21 December, 2007 (21.12.07)	Date of mailing of the international search report 08 January, 2008 (08.01.08)
---	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/073381

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5-299786 A (Ibiden Co., Ltd.), 12 November, 1993 (12.11.93), Full text (Family: none)	1-4
A	JP 2-60185 A (Seiko Instruments Inc.), 28 February, 1990 (28.02.90), Full text (Family: none)	1-4
A	JP 2000-244133 A (Kyocera Corp.), 08 September, 2000 (08.09.00), Full text & US 6483714 B1	1-4
A	JP 2001-53454 A (NEC Corp.), 23 February, 2001 (23.02.01), Full text & US 6329604 B1	1-4
A	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 86667/1975 (Laid-open No. 2153/1977) (Hitachi, Ltd.), 08 January, 1977 (08.01.77), Full text (Family: none)	1-4
A	JP 11-112142 A (Kyocera Corp.), 23 April, 1999 (23.04.99), Full text (Family: none)	1-4

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H05K1/02(2006.01)i, H05K3/46(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H05K1/02, H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2007年
 日本国実用新案登録公報 1996-2007年
 日本国登録実用新案公報 1994-2007年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 61-54651 A (ゼネラル・エレクトリック・カンパニー) 1986.03.18, 第4頁左上欄第7行~第4頁左下欄第15行、第1図 & US 4541035 A1 & EP 0170122 A2 & KR 9006018 B	1-4
X	JP 11-145569 A (キヤノン株式会社) 1999.05.28, 段落【0050】~【0056】、第3-6図 (ファミリーなし)	1-4
A	JP 2002-63958 A (セイコーエプソン株式会社) 2002.02.28, 全文 (ファミリーなし)	1-4
A	JP 5-299786 A (イビデン株式会社) 1993.11.12, 全文 (ファミリーなし)	1-4

C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願	の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献
---	--

国際調査を完了した日 21.12.2007	国際調査報告の発送日 08.01.2008
--------------------------	--------------------------

国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 中村 一雄	3 S	3 6 2 9
	電話番号 03-3581-1101 内線 3391		

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2-60185 A (セイコー電子工業株式会社) 1990.02.28, 全文 (ファミリーなし)	1-4
A	JP 2000-244133 A (京セラ株式会社) 2000.09.08, 全文 & US 6483714 B1	1-4
A	JP 2001-53454 A (日本電気株式会社) 2001.02.23, 全文 & US 6329604 B1	1-4
A	日本国実用新案登録出願 50-86667 号(日本国実用新案登録出願公開 52-2153 号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム (株式会社日立製作所) 1977.01.08, 全文 (ファミリーなし)	1-4
A	JP 11-112142 A (京セラ株式会社) 1999.04.23, 全文 (ファミリーなし)	1-4