

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】平成25年3月7日(2013.3.7)

【公開番号】特開2009-140929(P2009-140929A)

【公開日】平成21年6月25日(2009.6.25)

【年通号数】公開・登録公報2009-025

【出願番号】特願2008-309205(P2008-309205)

【国際特許分類】

H 01 H 69/01 (2006.01)

H 01 H 71/74 (2006.01)

【F I】

H 01 H 69/01

H 01 H 71/74

【手続補正書】

【提出日】平成25年1月18日(2013.1.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

自動遮断器定格設定を行う回路遮断器用の電子制御器(225、325)であって、
複数の回路遮断器定格を格納するメモリ(208、308)と、

前記メモリ(208、308)に格納された前記回路遮断器定格を選択する遮断器定格設定スイッチ(205、305)と、

前記遮断器定格設定スイッチ(205、305)及び前記メモリ(208、308)に適切に作用可能に結合されたマイクロプロセッサ(212、312)と、を備え、

前記複数の回路遮断器定格の各々は、前記回路遮断器を通ることが許される最大電流の異なるアンペア定格であり、

前記マイクロプロセッサ(212、312)は、

前記遮断器定格設定スイッチ(205、305)により設定された前記回路遮断器定格内の定格を解釈し、

前記選択された回路遮断器定格に基づいて、前記回路遮断器に対する增幅利得調整を設定し、

前記選択された回路遮断器定格を前記メモリ(208、308)へ送信する、電子制御器(225、325)。

【請求項2】

更に、

前記マイクロプロセッサ(212、312)に作用可能に結合され、前記增幅利得調整を設定する電子ポテンショメータ(200)を備える、請求項1記載の電子制御器(225、325)。

【請求項3】

更に、

前記マイクロプロセッサ(212、312)に作用可能に結合され、前記增幅利得調整を設定する抵抗スイッチネットワーク(300)を備える、請求項1記載の電子制御器(225、325)。

【請求項4】

更に、

前記遮断器定格設定スイッチ(205、305)及び前記マイクロプロセッサ(212、312)に作用可能に結合され、回路遮断器定格選択中に前記マイクロプロセッサ(212、312)に電力を供給する電池(207、307)を備える、請求項1乃至3のいずれか1項に記載の電子制御器(225、325)。

【請求項5】

前記電池(207、307)は、前記遮断器定格設定スイッチ(205、305)の状態変化時に起動される、請求項4記載の電子制御器(225、325)。

【請求項6】

前記電池(207、307)は、前記回路遮断器に供給される外部電力が存在しない場合に起動される、請求項4記載の電子制御器(225、325)。

【請求項7】

前記電池(207、307)は、前記選択された回路遮断器定格の格納時に停止される、請求項4記載の電子制御器(225、325)。

【請求項8】

更に、

前記マイクロプロセッサ(212、312)に作用可能に結合され、前記回路遮断器により制御される負荷電流から導出された電流レベル示度を提供するアナログ・デジタル変換器(214、314)を備える、請求項1乃至7のいずれか1項に記載の電子制御器(225、325)。

【請求項9】

前記メモリ(208、308)は、不揮発性メモリである、請求項1乃至8のいずれか1項に記載の電子制御器(225、325)。

【請求項10】

前記遮断器定格設定スイッチ(205、305)は、前記回路遮断器定格内の一組の所定定格の手動選択用スイッチバンクである、請求項1乃至9のいずれか1項に記載の電子制御器(225、325)。

【請求項11】

回路遮断機の自動遮断器定格設定を行う方法であって、

マイクロプロセッサ(212、312)により遮断器定格設定スイッチ(205、305)に入力された所望の回路遮断器定格であって、回路遮断器を通ることが許される最大電流の異なるアンペア定格である前記所望の回路遮断器定格を検出する段階と、
前記所望の回路遮断器定格に基づいて前記回路遮断器の増幅利得の調整を設定する段階と、

前記回路遮断器のメモリ(208、308)に前記所望の回路遮断器定格を格納する段階とを含む方法。

【請求項12】

回路遮断器用の電子制御器(225、325)であって、

複数の回路遮断器定格を格納するメモリ(208、308)と、

前記メモリ(208、308)に格納された前記回路遮断器定格を選択する遮断器定格設定スイッチ(205、305)と、

前記遮断器定格設定スイッチ(205、305)及び前記メモリ(208、308)に適切に作用可能に結合されたマイクロプロセッサ(212、312)と、を備え、

前記複数の回路遮断器定格の各々は、前記回路遮断器を通ることが許される最大電流の異なるフルアンペア定格であり、

前記マイクロプロセッサ(212、312)は、

前記遮断器定格設定スイッチ(205、305)により設定された回路遮断器定格定格を解釈し、

前記選択された回路遮断器定格に対する前記回路遮断器のフルアンペア定格を設定し、

前記解釈された回路遮断器定格を前記メモリ(208、308)へ送信する、電子制御器

(2 2 5 、 3 2 5)。