



(19) 대한민국특허청(KR)  
 (12) 등록특허공보(B1)

(45) 공고일자 2014년06월10일  
 (11) 등록번호 10-1405175  
 (24) 등록일자 2014년06월02일

- (51) 국제특허분류(Int. Cl.)  
*H01L 21/3065* (2006.01)
- (21) 출원번호 10-2012-0121063  
 (22) 출원일자 2012년10월30일  
 심사청구일자 2012년10월30일  
 (65) 공개번호 10-2013-0047663  
 (43) 공개일자 2013년05월08일  
 (30) 우선권주장  
 JP-P-2011-238166 2011년10월31일 일본(JP)  
 JP-P-2012-229411 2012년10월17일 일본(JP)  
 (56) 선행기술조사문현  
 KR1020110103883 A  
 JP03681533 B2  
 JP2008078209 A

전체 청구항 수 : 총 6 항

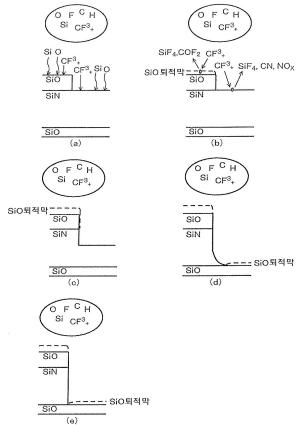
(54) 발명의 명칭 **플라즈마 에칭 방법**

**(57) 요약**

본 발명은, 피에칭막과 다른 막에 대한 피에칭막의 에칭 선택비를 종래 기술보다 향상시킬 수 있는 플라즈마 에칭 방법을 제공하는 것을 과제로 한다.

본 발명은, 피에칭막과 다른 막에 대하여 상기 피에칭막을 선택적으로 에칭하는 플라즈마 에칭 방법에 있어서, 상기 막의 성분과 동일한 성분을 포함하는 퇴적막을 생성시킬 수 있는 가스를 이용하여, 상기 피에칭막을 플라즈마 에칭하는 것을 특징으로 한다.

**대 표 도 - 도4**



(72) 발명자

**야쿠시지 마모루**

일본국 야마구치켄 구다마츠시 오아자 히가시토요  
이 794, 가부시키가이샤 히다치 하이테크놀로지즈  
가사도사업소 내

---

**오노 테츠오**

일본국 야마구치켄 구다마츠시 오아자 히가시토요  
이 794, 가부시키가이샤 히다치 하이테크놀로지즈  
가사도사업소 내

## 특허청구의 범위

### 청구항 1

폴리실리콘막에 대하여 실리콘 질화막을 선택적으로 에칭하는 플라즈마 에칭 방법에 있어서,  
플루오로카본 가스와 산소 함유 가스와 SiF<sub>4</sub> 가스를 포함하는 혼합 가스를 이용하여 상기 실리콘 질화막을 에칭  
하는 것을 특징으로 하는 플라즈마 에칭 방법.

### 청구항 2

실리콘 기판에 대하여 실리콘 질화막을 선택적으로 에칭하는 플라즈마 에칭 방법에 있어서,  
플루오로카본 가스와 산소 함유 가스와 SiF<sub>4</sub> 가스를 포함하는 혼합 가스를 이용하여 상기 실리콘 질화막을 에칭  
하는 것을 특징으로 하는 플라즈마 에칭 방법.

### 청구항 3

폴리실리콘막에 대하여 실리콘 질화막을 선택적으로 에칭하는 플라즈마 에칭 방법에 있어서,  
CH<sub>4</sub> 가스와 불소 함유 가스와 산소 함유 가스와 SiF<sub>4</sub> 가스를 포함하는 혼합 가스를 이용하여 상기 실리콘 질화막  
을 에칭하는 것을 특징으로 하는 플라즈마 에칭 방법.

### 청구항 4

실리콘 기판에 대하여 실리콘 질화막을 선택적으로 에칭하는 플라즈마 에칭 방법에 있어서,  
CH<sub>4</sub> 가스와 불소 함유 가스와 산소 함유 가스와 SiF<sub>4</sub> 가스를 포함하는 혼합 가스를 이용하여 상기 실리콘 질화막  
을 에칭하는 것을 특징으로 하는 플라즈마 에칭 방법.

### 청구항 5

제1항 또는 제2항에 있어서,  
상기 혼합 가스는, 추가로 불활성 가스를 포함하는 것을 특징으로 하는 플라즈마 에칭 방법.

### 청구항 6

제1항 또는 제2항에 있어서,  
상기 플루오로카본 가스는, CH<sub>3</sub>F 가스이고, 상기 산소 함유 가스는, O<sub>2</sub> 가스인 것을 특징으로 하는 플라즈마 에  
칭 방법.

### 청구항 7

삭제

### 청구항 8

삭제

### 청구항 9

삭제

### 청구항 10

삭제

### 청구항 11

작제

## 명세서

### 기술분야

[0001] 본 발명은, 플라즈마를 이용하여 에칭을 행하는 플라즈마 에칭 방법에 관한 것이다.

### 배경기술

[0002] 실리콘 산화막 및 실리콘 질화막은, 절연막으로서 우수한 특성을 가지기 때문에, 반도체 장치의 제조에 있어서 많은 공정에서 사용된다. 반도체 장치의 제조 공정에 있어서, 실리콘 산화막 상에 형성된 실리콘 질화막을 에칭하는 공정은 많이 볼 수 있다. 예를 들어, 트랜지스터에 있어서의 도핑층 형성에 있어서, 게이트 전극의 양측에 배치되는 스페이서 구조의 제조 공정이 있다. 상기 스페이서 구조에는, 일반적으로 실리콘 질화막이 사용되고, 게이트 전극의 주위에 형성된 실리콘 산화막 상에 실리콘 질화막이 형성되며, 이 실리콘 질화막을 에칭함으로써 제조된다. 실리콘 질화막 에칭 시의 스토퍼막으로서 실리콘 산화막이 사용된다.

[0003] 이와 같은 실리콘 산화막 상에 형성된 실리콘 질화막의 실리콘 산화막에 대한 에칭 선택비를 크게 하는 기술로는, 예를 들어 특허문헌 1과 같이  $\text{CHF}_3$  가스, 또는,  $\text{CH}_2\text{F}_2$  가스 등의 플루오로카본 가스를 에칭 가스로 하여 실리콘 질화막을 에칭하는 것이 개시되어 있다.

[0004] 특허문헌 1에 개시된 기술에 있어서, 실리콘 질화막은, 불소 라디칼( $\text{F}^*$ )을 주(主)에칭종으로 하는 라디칼 반응에 기초하여 에칭되고, 실리콘 산화막 상에는 플루오로카본계의 퇴적막이 퇴적됨으로써, 에칭 속도를 저하시킬 수 있어 실리콘 산화막에 대한 에칭 선택비를 크게 할 수 있다.

### 선행기술문헌

#### 특허문헌

[0005] (특허문헌 0001) 일본 공개특허공보 평10-303187호

### 발명의 내용

#### 해결하려는 과제

[0006] 상기 종래 기술에 의하면, 실리콘 산화막에 대한 실리콘 질화막의 에칭 선택비를 크게 할 수 있다. 그러나, 실리콘 산화막에 대해서도, 주로  $\text{CF}_3$  이온을 주에칭종으로 하는 이온·어시스트 반응 기구에 기초하는 에칭이 진행된다. 이 때문에, 실리콘 질화막 에칭 속도의 향상, 상기 스페이서 구조의 제조 공정 등에 있어서의 형상 제어의 목적으로 웨이퍼에 고(高)바이어스를 인가하였을 때, 실리콘 산화막에서도 에칭이 진행되어, 실리콘 산화막에 대한 실리콘 질화막의 선택비가 저하된다.

[0007] 그러나, 최근의 반도체 장치의 미세화에 수반하여, 상기 스페이서 구조의 제조 공정에 있어서, 실리콘 질화막에 에칭용의 스토퍼막으로서 사용되는 실리콘 산화막의 박막화도 현저하다. 이 때문에, 추가적인 실리콘 산화막에 대한 실리콘 질화막의 선택비 향상이 요구되고 있다.

[0008] 이와 같은 과제를 감안하여, 본 발명은, 고미세화된 반도체 장치의 제조에 관련된 실리콘 산화막 상의 실리콘 질화막 에칭에 있어서 요구되는, 실리콘 산화막에 대한 실리콘 질화막의 선택비를 얻을 수 있는 플라즈마 에칭 방법을 제공한다.

#### 과제의 해결 수단

[0009] 본 발명은, 피에칭막과 다른 막에 대하여 상기 피에칭막을 선택적으로 에칭하는 플라즈마 에칭 방법에 있어서, 상기 막의 성분과 동일한 성분을 포함하는 퇴적막을 생성시킬 수 있는 가스를 이용하여, 상기 피에칭막을 플라즈마 에칭하는 것을 특징으로 한다.

[0010] 또, 본 발명은, 피에칭막과 다른 막에 대하여 상기 피에칭막을 선택적으로 에칭하는 플라즈마 에칭 방법에 있어

서, Si-O 결합을 포함하는 퇴적막을 생성시킬 수 있는 가스를 이용하여, 상기 피에칭막을 플라즈마 에칭하는 것을 특징으로 한다.

### 발명의 효과

[0011] 본 발명의 구성에 의해, 피에칭막과 다른 막에 대한 피에칭막의 에칭 선택비를 종래 기술보다 향상시킬 수 있다.

### 도면의 간단한 설명

[0012] 도 1은 본 발명에 적용한 마이크로파 플라즈마 에칭 장치의 구성을 나타낸 도면이다.

도 2는 실시예 1의 조건과 종래 조건에 있어서의, 실리콘 산화막에 대한 실리콘 질화막의 에칭 선택비를 비교한 결과를 나타내는 도면이다.

도 3은 X선 광전자 분광법을 이용한 분석 결과를 나타내는 도면이다.

도 4는 실시예 1의 에칭 경과를 나타내는 도면이다.

도 5는 실리콘 산화막에 대한 실리콘 질화막의 에칭 선택비에 있어서의 CH<sub>3</sub>F 가스와 O<sub>2</sub> 가스로 이루어지는 혼합 가스에 대한 SiF<sub>4</sub> 가스 유량의 의존성을 나타내는 도면이다.

도 6은 실리콘 산화막에 대한 실리콘 질화막의 에칭 선택비에 있어서의 CH<sub>3</sub>F 가스와 SiF<sub>4</sub> 가스로 이루어지는 혼합 가스에 대한 O<sub>2</sub> 가스 유량의 의존성을 나타내는 도면이다.

도 7은 실시예 2의 조건과 종래 조건에 있어서의, 폴리실리콘막에 대한 실리콘 질화막의 에칭 선택비를 비교한 결과를 나타내는 도면이다.

도 8은 실시예 2의 에칭 경과를 나타내는 도면이다.

도 9는 실시예 2의 실리콘 질화막의 스페이서 형성의 에칭 경과를 나타내는 도면이다.

도 10은 실시예 3의 에칭 경과를 나타내는 도면이다.

### 발명을 실시하기 위한 구체적인 내용

[0013] 이하, 도 1 내지 도 10을 참조하면서, 본 발명의 일 실시예를 설명한다.

[0014] 도 1은, 본 실시예에서 사용하는 마이크로파 플라즈마 에칭 장치의 구성의 종단면도이다. 도 1에 있어서, 플라즈마 에칭 장치는, 진공 용기(101)와, 진공 용기(101) 내부에 마이크로파를 공급하는 수단과, 진공 용기(101) 내부를 배기하는 배기 수단을 구비하고 있다.

[0015] 진공 용기(101) 내부에는, 그 내측에 플라즈마가 형성되는 공간으로서 내측에 배치된 처리 대상의 시료(100)가 플라즈마에 의해 처리되는 처리실(103)과, 처리실(103) 내에 배치되어 시료(100)가 그 상면에 탑재되어 유지되는 시료대(107)가 구비되어 있다. 또한, 진공 용기(101) 상방에는, 마이크로파를 공급하는 마그네트론 전원(104)과 마이크로파를 전파(傳播)하여 처리실(103) 내로 유도하는 관로인 도파관(105)과, 도파관(105)과 접속되어 도파관(105) 내부를 전파해 온 마이크로파가 도입되어 내부의 공간에서 공진하는 공진 용기(106)가 배치되어 있다.

[0016] 또한, 진공 용기(101) 내에 자장을 발생시키는 솔레노이드 코일(108)이 배치되어 있다. 솔레노이드 코일(108)은, 원통 형상의 진공 용기(101) 상부의 외주(外周)를 둘러싸 배치되고, 이것에 공급된 전류에 의해 자장을 발생시킨다. 본 실시예에서는, 솔레노이드 코일(108)은 복수의 단수(段數)로 배치되어 있고, 상하 방향의 중심축 둘레로 등자장(等磁場)이 축 대칭으로 하방향으로 끝쪽이 점차 넓어지는 형상의 자계가 처리실(103) 내측에 도입된다.

[0017] 또한, 진공 용기(101)의 하방에는, 배기 수단인 터보 분자 펌프 등의 진공 펌프(102)가 배치되고, 처리실(103) 하부에서 시료대(107)의 바로 아래에 배치된 원형의 배기용 개구와 연통되어 있다.

[0018] 원통 형상의 처리실(103)의 상방에는, 축을 맞춘 원통 형상을 가지는 공진 용기(106) 내의 공진용 공간인 공진 실(106')이 배치되어 있다. 이 공진실(106')과 처리실(103) 사이에는, 공진실(106')의 바닥면을 구성하는 유전

체제의 원판 형상의 창 부재(109)가 배치되어 있다.

[0019] 창 부재(109)의 하방에는 창 부재(109)의 하면과 간극을 두고 병렬로 유전체제의 원판 형상의 샤워 플레이트(110)가 배치되어 있고, 샤워 플레이트(110)의 하면이 처리실(103)의 천정면을 구성하고 있다.

[0020] 샤워 플레이트(110)는, 시료대(107)의 상면과 대향하여 배치되고, 그 중앙부에는, 상방으로부터 웨이퍼 처리용 가스가 처리실(103) 내로 도입되는 관통 구멍이 복수 배치되어 있다. 상기 창 부재(109)와 샤워 플레이트(110) 사이의 간극은, 마이크로파 플라즈마 에칭 장치가 설치되는 클린룸 등 건물에 설치된 가스원(도시 생략)으로부터 공급되는 에칭용 가스가 통류하는 관로가 연통되어 있어, 가스원으로부터의 에칭용 가스는, 관로를 지나 상기 간극에 도입된 후, 관통 구멍을 지나, 하방의 시료대(107) 방향으로 유입된다.

[0021] 시료대(107)는, 내부에 도전체제의 전극이 배치되고, 이 전극이 소정의 주파수의 고주파 전력을 시료대(107)에 공급하는 고주파 바이어스 전원(111)과 전기적으로 접속되어 있다. 시료대(107) 상면의 재치면(載置面) 상에 웨이퍼가 탑재된 상태에서, 이 고주파 바이어스 전원(111)으로부터 공급된 고주파 전력에 의해 웨이퍼 표면에 바이어스 전위가 형성되고, 시료대(107) 상방의 처리실(103) 내에 형성되는 플라즈마와의 사이의 전위차에 의해 이온을 웨이퍼 상면에 끌어넣는다.

[0022] 또한, 시료대(107)의 상부에는 시료의 재치면을 구성하는  $\text{Al}_2\text{O}_3$ 이나  $\text{Y}_2\text{O}_3$  등의 유전체의 재료로 구성된 유전체막(도시 생략)이 배치되어 있는데, 그 내부에는 웨이퍼를 유전체막 표면 상에 정전기력에 의해 흡착하는 정전 흡착 전극이 배치되어 있고, 이 정전 흡착 전극에 직류 전력을 공급하는 직류 전원(112)이 전기적으로 접속되어 있다.

[0023] 상기의 구성을 구비한 마이크로파 플라즈마 에칭 장치에서는, 처리실(103) 내에 가스원으로부터 아르곤 등의 불활성 가스가 도입됨과 함께 배기 수단에 의해 배기됨으로써 감압된 상태에서, 로봇 아암 등의 반송 수단(도시 생략)에 의해, 게이트 밸브(도시 생략)를 지나 시료(100)인 웨이퍼가 시료대(107) 상에 반송되어 이것에 수수된다.

[0024] 시료(100)인 웨이퍼는, 시료대(107)의 재치면을 구성하는 유전체막 상에 탑재된 후, 직류 전원(112)으로부터 유전체막 내의 전극으로 전력이 공급되어 정전기력이 형성되고 유전체막 상에 흡착되어 유지된다.

[0025] 가스원으로부터 상기 샤워 플레이트(110)의 관통 구멍을 지나, 처리실(103) 내에 에칭용 가스가 도입됨과 함께, 진공 펌프(102)에 의한 배기와의 밸런스에 의해, 처리실(103) 내부는, 소정의 압력으로 조절된다. 마그네트론 전원(104)으로부터 발진된 마이크로파는, 도파관(105) 내를 전파하여 공진 용기(106)에 도달하고, 소정의 강도의 전계가 내부의 공진실(106')에서 형성된다. 이 전계는, 창 부재(109), 샤워 플레이트(110)를 투과하여 처리실(103) 내로 공급된다.

[0026] 솔레노이드 코일(108)로부터 공급된 자장과 공진 용기(106)로부터 공급된 마이크로파의 상호 작용에 의해, 에칭 용 가스가 여기되어 플라즈마화되고, 처리실(103) 내의 시료대(107) 상방의 공간에 플라즈마가 형성된다. 이 형성된 플라즈마에 의해 웨이퍼에 에칭 처리를 실시한다.

[0027] 다음으로, 상기 서술한 마이크로파 플라즈마 에칭 장치를 사용한 본 발명의 각 실시예에 대하여 이하에 설명한다.

### 실시예 1

[0028] 표 1에 나타내는  $\text{CH}_3\text{F}$  가스와  $\text{O}_2$  가스와  $\text{SiF}_4$  가스로 이루어지는 혼합 가스를 이용하여 에칭하는 본 실시예의 조건과 종래 조건에 있어서, 실리콘 질화막 및 실리콘 산화막을 각각 에칭하여, 실리콘 산화막에 대한 실리콘 질화막의 에칭 선택비를 비교 검토하였다. 비교 검토 결과를 도 2에 나타낸다.

표 1

$\text{CH}_3\text{F}$ 가스	50sccm
$\text{O}_2$ 가스	20sccm
$\text{SiF}_4$ 가스	5sccm
가스 압력	0.5Pa
마이크로파 전원 파워	1400W
바이어스 전원 파워	40W

- [0030] 도 2에 나타내는 바와 같이, 종래 조건에서는 실리콘 산화막에 대한 실리콘 질화막의 예칭 선택비는 약 17로 높은 값을 나타내고 있으나, 실리콘 산화막의 예칭 속도는 정(正)이므로, 실리콘 산화막의 예칭은 진행되고 있다.
- [0031] 한편, 본 실시예의 조건에서는, 실리콘 질화막의 예칭 속도는, 종래 조건보다 증가하고 있다. 또한, 실리콘 산화막의 예칭 속도는 부(負)의 값이 되어, 실리콘 산화막 상에 퇴적물이 형성되어 있는 것을 나타내고 있다. 이 때문에, 본 실시예의 조건에서는, 실리콘 산화막에 대한 실리콘 질화막의 예칭 선택비는  $\infty$ 가 된다.
- [0032] 이와 같이 본 실시예는, 종래 조건보다, 실리콘 산화막에 대한 실리콘 질화막의 예칭 선택비를 대폭 향상시킬 수 있었다. 바꿔 말하면, 고미세화된 반도체 장치의 제조에 관련된 실리콘 산화막 상의 실리콘 질화막 예칭에 있어서 요구되는, 실리콘 산화막에 대한 실리콘 질화막의 선택비를 얻을 수 있다.
- [0033] 여기서, 실리콘 산화막에 대한 실리콘 질화막의 예칭 선택비란, 실리콘 질화막의 예칭 속도를 실리콘 산화막의 예칭 속도로 나눈 값이다.
- [0034] 다음으로, 본 실시예에 의한 실리콘 산화막에 대한 실리콘 질화막의 예칭 선택비 향상의 메커니즘을 조사하기 위하여, 본 실시예의 조건과 종래 조건에서의 처리 후의 실리콘 웨이퍼 표면을 X선 광전자 분광법(X-Ray Photoelectron Spectroscopy : 이하, XPS라고 칭한다)을 이용하여 분석하고, 분석 결과를 도 3에 나타낸다.
- [0035] 본 실시예의 조건과 종래 조건 모두 실리콘 웨이퍼 표면에 퇴적물이 형성되었다. 이 퇴적물을 XPS에 의해 분석한 결과, 도 3에 나타내는 바와 같이, 종래 조건이 2.2nm, 실시예의 조건이 6.6nm로 약 3배 두께의 퇴적물이 형성되어 있는 것을 확인할 수 있었다. 또한, 실시예의 조건에서는, 종래 조건과 비교하여, 퇴적물에 Si-O 결합이 많이 포함되어 있는 것도 확인할 수 있었다. 이 분석 결과로부터 보면, Si-O 결합을 많이 포함한 퇴적물이 실리콘 산화막 상에 퇴적됨으로써 선택비가 향상된 것으로 생각된다.
- [0036] 상기 XPS의 분석 결과에 입각하면, Si-O 결합을 많이 포함한 퇴적물에 의해, 실리콘 산화막에 대한 실리콘 질화막의 예칭 선택비가 대폭 향상된 메커니즘은 이하와 같이 생각된다.
- [0037] 도 4는, 실시예의 조건으로, 하지(下地)막이 실리콘 산화막, 마스크가 실리콘 산화막, 피에칭막이 실리콘 질화막인 웨이퍼를 예칭 처리하였을 때의 예칭의 진행 경과를 나타낸 도면이다.
- [0038] 도 4(a)는, 플라즈마 발생 직후를 나타내며, 플라즈마에 의해 발생한 라디칼, 이온에 의해, 이온·어시스트 반응을 주체로 하여 웨이퍼의 예칭이 행하여진다. 또한,  $\text{SiF}_4$  가스,  $\text{O}_2$  가스가 각각 플라즈마에 의해 해리됨으로써, 플라즈마 중에 Si, O가 생성된다. 이들 Si와 O는, 도 4(b)에 나타내는 바와 같이, 실리콘 산화막의 마스크 표면에 Si-O 결합의 퇴적막으로서 부착된다.
- [0039] 한편, 실리콘 질화막 표면 상에서는, 상기 Si와 O는, Si-O 결합되기 전에, O는, 실리콘 질화막의 N과 결합하여 휘발성이 높은  $\text{NO}_x$ 가 되기 때문에, 실리콘 질화막 표면 상에 Si-O 결합의 퇴적막이 생성되기 어렵다. 이것은, N-O 결합의 결합 에너지(150Kcal/mol)가 Si-N 결합의 결합 에너지(105Kcal/mol)보다 높으므로, O가 실리콘 질화막 표면 상에 부착되면, 실리콘 질화막의 N을 빼내기 쉬워지기 때문이다.
- [0040] 이 때문에, 도 4(c)에 나타내는 바와 같이, 실리콘 산화막의 마스크는, 예칭되지 않고, 실리콘 질화막만 예칭이 진행되는 상태가 된다.
- [0041] 실리콘 질화막이 예칭에 의해 제거되면, 하지막의 실리콘 산화막이 노출되는데, 도 4(d)에 나타내는 바와 같이, 하지막의 실리콘 산화막 표면 상에서도 실리콘 산화막의 마스크 표면 상과 동일하게 플라즈마 중의 Si와 O가 Si-O 결합의 퇴적막으로서 부착된다.
- [0042] 이때, 실리콘 질화막의 예칭 형상은, 테이퍼 형상이기 때문에, 수직 형상으로 하기 위한 추가 예칭이 필요한데, 하지막의 실리콘 산화막 표면 상에 Si-O 결합의 퇴적막이 생성되어 있기 때문에, 하지막의 실리콘 산화막은 예칭되지 않는다.
- [0043] 이 때문에, 도 4(e)와 같이 하지막의 실리콘 산화막에 데미지를 주지 않고 수직 형상을 얻을 수 있다.
- [0044] 다음으로, 실리콘 산화막에 대한 실리콘 질화막의 예칭 선택비에 있어서의  $\text{CH}_3\text{F}$  가스와  $\text{O}_2$  가스로 이루어지는 혼합 가스에 대한  $\text{SiF}_4$  가스 유량의 의존성을 조사하여, 결과를 도 5에 나타낸다.
- [0045] 도 5에 나타내는 바와 같이,  $\text{SiF}_4$  가스를 첨가하면 실리콘 질화막의 예칭 속도는 증가하고, 실리콘 산화막의 예

칭 속도는 부(負)가 되어 에칭이 진행되지 않는 상태가 된다. 실리콘 질화막의 에칭 속도는,  $\text{CH}_3\text{F}$  가스와  $\text{O}_2$  가스로 이루어지는 혼합 가스에 대한  $\text{SiF}_4$  가스의 유량비가 7% 부근에서 최대가 되고, 그 이상으로 상기 유량비가 증가하면 에칭 속도가 감소한다.

[0046] 상기 유량비가 20%를 초과하면 실리콘 질화막의 에칭 속도는 3.0nm/min 정도가 되고, 더욱 상기 유량비가 증가하면 실리콘 질화막의 에칭이 진행되지 않는 에치 스텈의 상태가 된다. 이 때문에,  $\text{SiF}_4$  가스는,  $\text{CH}_3\text{F}$  가스와  $\text{O}_2$  가스로 이루어지는 혼합 가스에 대하여 20% 이하가 되는 유량으로 사용하는 편이 바람직하다.

[0047] 다음으로, 실리콘 산화막에 대한 실리콘 질화막의 에칭 선택비에 있어서의  $\text{CH}_3\text{F}$  가스와  $\text{SiF}_4$  가스로 이루어지는 혼합 가스에 대한  $\text{O}_2$  가스 유량의 의존성을 조사하여, 결과를 도 6에 나타낸다.

[0048] 도 6에 나타내는 바와 같이,  $\text{CH}_3\text{F}$  가스와  $\text{SiF}_4$  가스로 이루어지는 혼합 가스에 대한  $\text{O}_2$  가스의 유량비에 관계없이, 실리콘 산화막의 에칭 속도는 부(負)의 값이기 때문에, 실리콘 산화막의 에칭이 진행되고 있지 않은 것을 알 수 있다.

[0049] 한편, 실리콘 질화막의 에칭 속도는,  $\text{O}_2$  가스의 유량비에 의존하여 크게 변화한다.  $\text{O}_2$  가스의 유량비가 25% 이하와 45% 이상인 영역에서는, 실리콘 질화막은 에칭이 멈춰 있기 때문에,  $\text{O}_2$  가스의 유량비가 25% 내지 45%인 영역에서 사용하는 편이 좋다.

[0050] 또한,  $\text{O}_2$  가스의 유량비에 의해, 실리콘 질화막의 에칭 속도가 크게 변화하기 때문에,  $\text{O}_2$  가스의 유량비를 적절히 설정함으로써, 실리콘 질화막의 에칭 속도를 원하는 에칭 속도로 제어할 수 있다.

[0051] 최근의 반도체 장치의 미세화에 의해, 본 실시예에서 에칭의 대상으로 하고 있는 실리콘 질화막도 박막화되고 있다. 이와 같은 박막을 에칭할 때에는, 실리콘 질화막의 에칭 속도를 느리게 함으로써, 에칭량을 제어하기 쉬워진다. 본 실시예에서는, 상기 서술한 바와 같이,  $\text{O}_2$  가스의 유량비에 의해 실리콘 질화막의 에칭 속도를 원하는 에칭 속도로 제어할 수 있기 때문에, 상기와 같은 에칭에 대해서도 유효하다.

[0052] 본 실시예에서는,  $\text{CH}_3\text{F}$  가스와  $\text{O}_2$  가스와  $\text{SiF}_4$  가스로 이루어지는 혼합 가스를 이용하였는데,  $\text{CH}_3\text{F}$  가스와  $\text{O}_2$  가스는, 각각, 플루오로카본 가스, 산소 함유 가스를 이용하여도 본 실시예와 동일한 효과를 얻을 수 있다. 플루오로카본 가스로는,  $\text{CH}_3\text{F}$  가스,  $\text{CH}_2\text{F}_2$  가스,  $\text{CHF}_3$  가스 중에서 적어도 하나의 가스를 이용할 수 있다.

[0053] 또한, 산소 함유 가스로는,  $\text{O}_2$  가스,  $\text{CO}$  가스,  $\text{CO}_2$  가스 중에서 적어도 하나의 가스를 이용할 수 있다. 또한, 플루오로카본 가스와 산소 함유 가스와  $\text{SiF}_4$  가스로 이루어지는 혼합 가스에 불활성 가스를 첨가해도 된다. 불활성 가스로서  $\text{He}$  가스,  $\text{Ne}$  가스,  $\text{Ar}$  가스,  $\text{Xe}$  가스,  $\text{Kr}$  가스 중에서 적어도 하나의 가스를 이용할 수 있다.

[0054] 또한, 상기 플루오로카본계 가스의 대체 가스로서,  $\text{CH}_4$  가스와 불소 함유 가스로 이루어지는 혼합 가스를 이용하여도, 본 실시예와 동일한 효과를 얻을 수 있다. 불소 함유 가스로는,  $\text{SF}_6$  가스,  $\text{CF}_4$  가스 중에서 적어도 하나의 가스를 이용할 수 있다.

[0055] 또한, 본 실시예에서는, 피에칭막을 실리콘 질화막으로 하였으나, 질화실리콘 산화막(SiON막), 질화탄화실리콘 산화막(SiOCN막)을 피에칭막으로 하여도 본 실시예와 동일한 효과를 얻을 수 있다. 또한, 실리콘 탄화막(SiC막), 탄화실리콘 산화막(SiOC막)을 피에칭막으로 하여도 본 실시예와 동일한 효과를 얻을 수 있다. 실리콘 탄화막(SiC막), 탄화실리콘 산화막(SiOC막)의 경우에는, 에칭 시에  $\text{O}_2$  가스의 해리에 의해 발생한 O와 피에칭막 중의 C가 결합하여, 휘발성이 높은  $\text{CO}_x$ 가 생성되기 때문에, 실리콘 산화막에 대한 피에칭막의 에칭 선택비를 향상시킬 수 있다.

[0056] 또한, 본 실시예에서는, 마이크로파를 이용한 ECR(Electron Cyclotron Resonance) 방식의 마이크로파 플라즈마 에칭 장치에서의 적용에 대해 설명하였으나, 이에 한정되는 것은 아니며, 용량 결합형, 유도 결합형의 플라즈마 생성 수단을 사용한 플라즈마 에칭 장치에 적용해도 된다.

[0057] 이상, 상기 서술한 바와 같이, 본 발명은, 피에칭막과 다른 막과, 동일한 성분의 퇴적막을 생성시킬 수 있는 가스를 이용하여, 상기 퇴적막의 생성이 억제되는 피에칭막을 에칭하는 플라즈마 에칭 방법이다. 이 때문에, 본 발명에 의해, 피에칭막과 다른 막에 대한, 상기 퇴적막의 생성이 억제되는 피에칭막의 에칭 선택비를 종래 기술

보다, 대폭 향상시킬 수 있다.

[0058] 본 발명의 다른 실시예로는, 하지막으로서 메탈 전극 재료를 사용한 폴리실리콘막의 에칭에 있어서도, 예를 들어, 하지막에 TaN막이나 WN막을 사용한 경우,  $TaF_5$  가스, 또는  $WF_6$  가스를 이용하여, 폴리실리콘막을 에칭함으로써, TaN막이나 WN막 상에 Ta나 W를 포함한 퇴적막이 형성되기 때문에, TaN막이나 WN막에 대한 폴리실리콘막의 에칭 선택비를 종래 기술보다 대폭 향상시킬 수 있다.

## 실시예 2

[0059] 최근의 반도체 디바이스의 제조 공정에 있어서의 실리콘 질화막의 스페이서 형성 등에 있어서, 종래 기술에 의한, 폴리실리콘막 또는 실리콘 기판에 대한 실리콘 질화막의 선택비가 불충분하다는 과제가 현저해져 오고 있다. 이 때문에, 본 실시예에서는, 폴리실리콘막 또는 실리콘 기판에 대한 실리콘 질화막의 선택비를 향상시킬 수 있는 수단에 대하여 설명한다.

[0060] 우선 가장 먼저, 실리콘 기판에 대한 실리콘 질화막의 에칭 선택비를 비교 검토하였다. 표 2에 나타내는  $CH_3F$  가스와  $O_2$  가스와  $SiF_4$  가스로 이루어지는 혼합 가스를 이용하여 에칭하는 본 실시예의 조건과 종래 조건에 있어서, 실리콘 기판 대신 실리콘 기판 상에 성막된 폴리실리콘막(Poly-Si) 및 실리콘 질화막을 각각 에칭하고, 폴리실리콘막에 대한 실리콘 질화막의 에칭 선택비를 비교 검토하였다. 비교 검토 결과를 도 7에 나타낸다.

[0061] 또한, 실리콘 기판에 대한 실리콘 질화막의 에칭 선택비를 구하는 데에 실리콘 기판 대신 폴리실리콘막을 사용한 것은, 실리콘 기판이 단결정, 폴리실리콘막이 다결정으로 결정의 차이는 있지만, 구성 원소는, 실리콘 기판 및 폴리실리콘막 모두 실리콘(Si) 원소이기 때문이다.

표 2

$CH_3F$ 가스	50sccm
$O_2$ 가스	20sccm
$SiF_4$ 가스	5sccm
가스 압력	0.5Pa
마이크로파 전원 파워	1400W
바이어스 전원 파워	40W

[0063] 도 7에 나타내는 바와 같이, 종래 조건에서는 폴리실리콘막에 대한 실리콘 질화막의 에칭 선택비는, 약 10이지만, 폴리실리콘막의 에칭 속도는 정이기 때문에 폴리실리콘막의 에칭은 진행되고 있다.

[0064] 한편, 본 실시예의 조건에서는, 폴리실리콘막의 에칭 속도는 부의 값이 되고, 폴리실리콘막 상에 퇴적층이 형성되어 있는 것을 나타내고 있다. 이 때문에, 본 실시예의 조건에서는 폴리실리콘막에 대한 실리콘 질화막의 에칭 선택비는  $\infty$ 가 된다.

[0065] 이와 같이 본 실시예는, 종래 조건보다, 폴리실리콘막에 대한 실리콘 질화막의 에칭 선택비를 대폭 향상시킬 수 있었다. 바꿔 말하면, 고마세화된 반도체 장치의 제조와 관련되는 실리콘 기판 상의 실리콘 질화막 에칭에 있어서 요구되는, 실리콘 기판에 대한 실리콘 질화막의 선택비를 얻을 수 있다.

[0066] 여기서, 폴리실리콘막에 대한 실리콘 질화막의 에칭 선택비란, 실리콘 질화막의 에칭 속도를 폴리실리콘막의 에칭 속도로 나눈 값을 말한다.

[0067] 본 실시예에서 사용한 가스계는, 실시예 1에서 사용한 가스계와 동일한 것이기 때문에, 도 3에서 나타낸 XPS를 사용한 분석의 결과로부터, 종래 조건과 비교하여 표 2에 나타내는 조건에서는 Si-O 결합을 포함한 퇴적막을 생성하기 쉽고, 이 퇴적막이 폴리실리콘막 상에 퇴적하는 것이 선택비의 향상에 기여하였다고 생각된다.

[0068] 이 결과에 입각하여, 표 2에 나타내는 조건에 의해 폴리실리콘막에 대한 실리콘 질화막의 선택비가 대폭 향상된 메커니즘을, 도 8을 이용하여 이하, 설명한다.

[0069] 도 8은, 본 실시예의 조건으로, 하지가 실리콘 기판, 마스크가 실리콘 산화막, 피에칭막이 실리콘 질화막인 웨이퍼를 에칭 처리했을 때의 에칭의 진행 경과를 나타낸 도면이다.

[0070] 도 8(a)는 플라즈마 발생 직후를 나타내고, 플라즈마에 의해 발생한 라디칼, 이온에 의해, 웨이퍼는 이온·어시

스트 반응을 주체로 한 에칭이 행하여지며, 또한, SiF<sub>4</sub> 가스, O<sub>2</sub> 가스가 각각 플라즈마에 의해 해리됨으로써, 플라즈마 중에 Si, O가 생성된다. 이들 Si와 O는, 도 8(b)에 나타내는 바와 같이, 실리콘 산화막의 마스크 표면에 Si-O 결합을 포함하는 퇴적막으로서 부착된다.

[0071] 한편, 실리콘 질화막 표면 상에서는, 상기의 Si와 O는, Si-O 결합하기 전에, O는, 실리콘 질화막의 N과 결합하여 휘발성이 높은 NOx가 되기 때문에, 실리콘 질화막 표면 상에 Si-O 결합의 퇴적막이 생성되기 어렵다. 이것은, N-O 결합의 결합 에너지(150Kcal/mol)가 Si-N 결합의 결합 에너지(105Kcal/mol)보다 높으므로, 이온에 의해 실리콘 질화막의 Si-N 결합이 절단된 후에, N이 실리콘 질화막 상에 부착된 O와 결합하기 쉽기 때문이다.

[0072] 이 때문에, 도 8(c)에 나타내는 바와 같이, 퇴적막이 생성되는 실리콘 산화막의 마스크는 에칭되지 않고, 퇴적막이 생성되기 어려운 실리콘 질화막의 에칭만이 진행되는 상태가 된다.

[0073] 실리콘 질화막이 에칭에 의해 제거되면, 하지의 실리콘 기판이 노출되고 플라즈마에 의해 에칭되는 상태가 된다. 그러나, 실리콘 기판 표면 상에도 동일하게 퇴적물이 부착되고, 퇴적물에 포함되는 O에 의해 실리콘 기판 표면이 산화되어, 실리콘 산화막이 형성된다.

[0074] 이 때문에, 도 8(d)에 나타내는 바와 같이, 마스크의 실리콘 산화막과 마찬가지로 실리콘 기판 표면 상에도 Si-O 결합을 포함하는 퇴적막이 생성된다. 이 퇴적막이 생성되기 위하여 실리콘 기판의 에칭이 진행되지 않고, 피에칭막의 실리콘 질화막과의 높은 선택비가 얻어진다. 실리콘 기판 표면 상에 실리콘 산화막이 형성되는 것은, 이온의 에너지에 의해 실리콘 기판 표면 상에서 Si-Si 결합(결합 에너지 : 76Kcal/mol)이 절단된 후, Si가 재결합될 때에, Si-Si 결합이나 Si-F 결합(결합 에너지 : 130Kcal/mol)을 생성시키는 것보다, 퇴적막에 포함되는 O와 결합 에너지가 높은 Si-O 결합(결합 에너지 : 192Kcal/mol)을 생성하기 쉽기 때문이다.

[0075] 도 8(d)일 때, 실리콘 질화막의 에칭 형상은, 테이퍼 형상이기 때문에, 수직 형상으로 하기 위한 추가의 에칭이 필요하지만, 하지의 실리콘 기판 표면 상에 Si-O 결합을 포함하는 퇴적막이 생성되어 있어, 하지의 실리콘 기판은 에칭되지 않는다.

[0076] 이 때문에, 도 8(e)와 같이 하지의 실리콘 기판에 테미지를 주지 않고 수직 형상을 얻을 수 있다.

[0077] 여기서는, 실리콘 질화막의 하지를 실리콘 기판으로 하고 있으나, 하지로서 폴리실리콘막으로 하여도, 동일하게 실리콘 질화막과 높은 선택비가 얻어지고, 테미지를 주지 않고 에칭할 수 있다.

[0078] 다음으로, 실리콘 기판에 대한 실리콘 질화막의 높은 선택비와 폴리실리콘막에 대한 실리콘 질화막의 높은 선택비가 필요한 실리콘 질화막의 스페이서 형성에 본 발명을 적용한 예에 대하여 이하 설명한다.

[0079] 도 9(a)에 나타내는 바와 같은 폴리실리콘막(Poly-Si)으로 이루어지는 게이트 전극을 덮도록 성막되어 있는 실리콘 질화막에 스페이서를 형성하기 위해서는, 게이트 전극 상부의 실리콘 질화막과 실리콘 기판 상부의 실리콘 질화막을 에칭하고, 게이트 전극의 측면의 실리콘 질화막을 남기고 실리콘 질화막의 스페이서를 형성한다.

[0080] 게이트 전극의 측면을 덮고 있는 실리콘 질화막은 에칭하지 않고 남겨야 하기 때문에, 고주파 바이어스 전원(111)으로부터 높은 고주파 전력을 공급하고, 이온을 수직으로 끌어넣어, 이방성(異方性)이 높은 에칭을 행하는 것이 필요하다. 그러나, 높은 고주파 전력을 공급함으로써 이온 에너지는 높아지기 때문에, 폴리실리콘막이나 실리콘 기판도 에칭되기 쉬워진다.

[0081] 이 때문에, 종래 방법에서는 이방성이 높은 에칭에 있어서, 실리콘 기판이나 폴리실리콘막에 테미지가 가해질 가능성이 있었다. 즉, 종래 방법에서의 실리콘 질화막의 스페이서 형성에 있어서는, 실리콘 기판에 대한 실리콘 질화막의 선택비와 폴리실리콘막에 대한 실리콘 질화막의 선택비는 불충분했다고 할 수 있다.

[0082] 또, 반도체 디바이스의 미세화에 수반하여, 스페이서 형성에 있어서도 더욱 에칭의 이방성이 요구되기 때문에, 사용하는 고주파 바이어스 전력은 높아지고 있다. 이 때문에, 종래 방법에서는 필요한 선택비가 얻어지지 않을 가능성이 있다.

[0083] 도 9(d)에 나타내는 바와 같은 실리콘 질화막의 스페이서 형성에 본 실시예를 적용하면, 폴리실리콘막이나 실리콘 기판의 표면에 퇴적물이 선택적으로 퇴적되기 때문에, 폴리실리콘막이나 실리콘 기판의 에칭이 진행되지 않아, 테미지가 없는 형상을 얻을 수 있다. 이하, 실리콘 질화막의 스페이서 형성에 본 실시예를 적용한 예를 설명한다.

[0084] 에칭 조건은 표 2와 동일한 조건을 사용하였다. 프로세스 가스는 처리실(103) 내에서 플라즈마화하고, 라디칼

이나 이온을 생성한다. 또,  $\text{SiF}_4$  가스,  $\text{O}_2$  가스가 각각 플라즈마에 의해 해리됨으로써, 플라즈마 중에 Si, O가 생성된다.

[0085] 생성된 라디칼이나 이온에 의한 이온·어시스트 반응을 주체로 한 예칭이 행하여진다. 여기서, 시료대(107)에 인가한 고주파 바이어스 전력에 의해 이온이 끌어넣어지기 때문에, 도 9(b)와 같이 실리콘 기판 상부 및 게이트 전극 상부의 실리콘 질화막이 예칭된다. 또, 상기의 Si와 O는, Si-O 결합을 포함하는 퇴적막으로서 퇴적되지만, 본 실시예에서 설명한 바와 같이 실리콘 질화막 상에서는 Si-O 결합하기 전에, O는, 실리콘 질화막의 N과 결합하여 휘발성이 높은  $\text{NO}_x$ 가 되기 때문에, 실리콘 질화막 표면 상에 Si-O 결합의 퇴적막이 생성되기 어렵고, 실리콘 질화막의 예칭은 진행된다.

[0086] 실리콘 질화막의 예칭이 진행되면, 도 9(c)와 같이 실리콘 기판이 먼저 노출되고, 게이트 전극 상부의 실리콘 질화막이 남는 상태가 된다. 게이트 전극 상부의 실리콘 질화막의 예칭이 종료되기까지의 사이, 노출된 실리콘 기판이 플라즈마에 드러내지기 때문에, 종래 방법에서는 실리콘 기판에 테미지가 가해지는 경우가 있었다. 그러나, 본 실시예에서는, 실리콘 기판 상에 Si-O 결합을 포함한 퇴적막이 퇴적되기 때문에, 실리콘 기판의 예칭이 진행되지 않는다. 이 때문에, 게이트 전극 상부의 실리콘 질화막의 예칭이 종료될 때까지의 시간에도, 실리콘 기판은 예칭되지 않는다.

[0087] 또, 게이트 전극 상부가 노출된 후에, 추가로 예칭을 행할 때에는, 도 9(d)와 같이 폴리실리콘막의 상부에도 Si-O 결합을 포함하는 퇴적막이 퇴적됨으로써, 폴리실리콘막은 예칭되지 않는다. 이것에 의해 도 9(d)에 나타내는 바와 같이 실리콘 기판 및 폴리실리콘막에 테미지 없이, 실리콘 질화막의 스페이서를 형성할 수 있다.

[0088] 도 9(c)에서는, 실리콘 기판 상의 실리콘 질화막이 먼저 없어져서, 실리콘 기판이 노출되어 있지만, 먼저 게이트 전극 상부의 실리콘 질화막이 없어져서, 폴리실리콘막이 노출되는 경우에도 마찬가지이다.

[0089] 또, 본 실시예에서는 게이트 전극의 하지로서 실리콘 기판을 사용하였으나, 게이트 전극의 하지로서 실리콘 산화막을 사용한 경우에도, 본 실시예와 마찬가지로, 실리콘 질화막이 예칭되어 노출된 실리콘 산화막 표면에, Si-O 결합을 포함하는 퇴적막이 퇴적되기 때문에, 실리콘 산화막은 예칭되지 않는다. 이 때문에, 실리콘 기판의 경우와 마찬가지로, 하지의 실리콘 산화막 및 폴리실리콘막에 테미지 없이, 실리콘 질화막의 스페이서를 형성할 수 있다.

[0090] 본 실시예에서는, 프로세스 가스로서  $\text{CH}_3\text{F}$  가스와  $\text{O}_2$  가스와  $\text{SiF}_4$  가스로 이루어지는 혼합 가스를 이용하였으나,  $\text{CH}_3\text{F}$  가스와  $\text{O}_2$  가스는, 각각, 플루오로카본 가스, 산소 함유 가스를 이용해도 본 실시예와 동일한 효과를 얻을 수 있다. 플루오로카본 가스로서는,  $\text{CH}_3\text{F}$  가스,  $\text{CH}_2\text{F}_2$  가스,  $\text{CHF}_3$  가스 중에서 적어도 하나의 가스를 이용할 수 있다.

[0091] 또, 산소 함유 가스로서는,  $\text{O}_2$  가스, CO 가스,  $\text{CO}_2$  가스 중에서 적어도 하나의 가스를 이용할 수 있다. 또한, 플루오로카본 가스와 산소 함유 가스와  $\text{SiF}_4$  가스로 이루어지는 혼합 가스에 불활성 가스를 첨가해도 된다. 불활성 가스로서 He 가스, Ne 가스, Ar 가스, Xe 가스, Kr 가스 중에서 적어도 하나의 가스를 이용할 수 있다.

[0092] 또, 상기의 플루오로카본계 가스의 대체 가스로서,  $\text{CH}_4$  가스와 불소 함유 가스로 이루어지는 혼합 가스를 이용해도, 본 실시예와 동일한 효과를 얻을 수 있다. 불소 함유 가스로서는,  $\text{SF}_6$  가스,  $\text{CF}_4$  가스 중에서 적어도 하나의 가스를 이용할 수 있다.

[0093] 또, 본 실시예에서는, 피에칭막을 실리콘 질화막으로 하였으나, 질화 실리콘 산화막(SiON막), 질화 탄화 실리콘 산화막(SiOCN막)을 피에칭막으로 하여도 본 실시예와 동일한 효과를 얻을 수 있다.

[0094] 또, 실리콘 탄화막(SiC막), 탄화 실리콘 산화막(SiOC막)을 피에칭막으로 하여도 본 실시예와 동일한 효과를 얻을 수 있다. 실리콘 탄화막(SiC막), 탄화 실리콘 산화막(SiOC막)의 경우에는, 예칭 시에  $\text{O}_2$  가스의 해리에 의해 발생한 O와 피에칭막 중의 C가 결합하여, 휘발성이 높은  $\text{CO}_x$ 가 생성되기 때문에, 실리콘 기판 또는 폴리실리콘막에 대한 피에칭막의 예칭 선택비를 향상시킬 수 있다.

[0095] 또, 본 실시예에서는, 마이크로파를 사용한 ECR(Electron Cyclotron Resonance) 방식의 마이크로파 플라즈마 예칭 장치에서의 적용례에 대하여 설명하였으나, 이것에 한정되는 것은 아니고, 용량 결합형, 유도 결합형의 플라즈마 생성 수단을 이용한 플라즈마 예칭 장치에 적용해도 된다.

### 실시예 3

- [0096] 본 실시예에서는, 피에칭막과 다른 막과, 동일한 성분의 퇴적막을 생성시킬 수 있는 가스를 이용하고, 상기 피에칭막과 다른 막에 대하여 상기 피에칭막을 선택적으로 플라즈마 에칭하는 플라즈마 에칭 방법으로서, 메탈 재료를 하지막으로 한 폴리실리콘막의 에칭인 메탈 게이트 전극 형성 방법에 대하여 이하, 설명한다.
- [0097] 도 10(a)에 나타내는 바와 같이, 마스크를 하드 마스크(HM), 하지막의 메탈 재료를 질화 탄탈막(TaN)으로 하여 폴리실리콘막(Poly-Si)을 에칭한다. 폴리실리콘막의 에칭에는, 프로세스 가스로서 HBr이나 Cl<sub>2</sub> 등의 할로겐계 가스를 이용하지만, 할로겐계 가스는, 질화 탄탈도 에칭한다.
- [0098] 여기서, 할로겐계 가스에 하지막의 질화 탄탈막과 동일한 성분을 가진 퇴적막을 생성하는 TaF<sub>5</sub> 가스 및 N<sub>2</sub> 가스를 할로겐계 가스에 첨가한다. 이들 가스를 이용하여 에칭을 행하면, 도 10(b)와 같이 폴리실리콘막 표면에 플라즈마 중으로부터 탄탈이 공급되지만, Cl이나 Br 등의 할로겐에 의해 폴리실리콘막과 함께 제거된다. 폴리실리콘막이 에칭에 의해 제거되면, 하지막의 질화 탄탈이 노출된다.
- [0099] 그러나, 질화 탄탈의 표면에는 폴리실리콘막 표면보다 질화 탄탈을 포함한 퇴적물이 흡착되기 쉽기 때문에, 도 10(c)와 같이 질화 탄탈을 포함한 퇴적막이 형성되고, 질화 탄탈의 에칭은 진행되지 않는다. 또, 폴리실리콘막의 형상을 수직화하기 위한 추가 에칭이 필요하게 되지만, 질화 탄탈의 에칭은 진행되지 않기 때문에, 질화 탄탈에 테미지를 주지 않고 도 10(d)와 같은 수직 형상을 얻을 수 있다.
- [0100] 본 실시예에서는 메탈 재료로서 질화 탄탈을 사용하였으나, 질화 텅스텐을 사용한 경우에도, 프로세스 가스에 WF<sub>6</sub> 및 N<sub>2</sub>를 첨가함으로써 동일한 효과를 얻을 수 있다.
- [0101] 또, 본 실시예에서는, 마이크로파를 사용한 ECR(Electron Cyclotron Resonance) 방식의 마이크로파 플라즈마 에칭 장치에서의 적용례에 대하여 설명하였으나, 이것에 한정되는 것은 아니고, 용량 결합형, 유도 결합형의 플라즈마 생성수단을 사용한 플라즈마 에칭 장치에 적용해도 된다.
- [0102] 이상, 상기 서술한 바와 같이, 본 발명은, 피에칭막과 다른 막과, 동일한 성분의 퇴적막을 생성시킬 수 있는 가스를 이용하여, 상기 피에칭막과 다른 막에 대하여 상기 피에칭막을 선택적으로 플라즈마 에칭하는 플라즈마 에칭 방법이다. 이 때문에, 본 발명에 의해, 피에칭막과 다른 막에 대한 상기 피에칭막의 에칭 선택비를 종래 기술보다, 대폭 향상시킬 수 있다.
- [0103] 또, 본 발명은, Si-O 결합을 포함하는 퇴적막을 생성시킬 수 있는 가스를 이용하여, 피에칭막과 다른 막에 대하여 상기 피에칭막을 선택적으로 플라즈마 에칭하는 플라즈마 에칭 방법이다. 이 때문에, 본 발명에 의해, 상기 피에칭막과 다른 막에 대한 상기 피에칭막의 에칭 선택비를 종래 기술보다, 대폭 향상시킬 수 있다.

### 부호의 설명

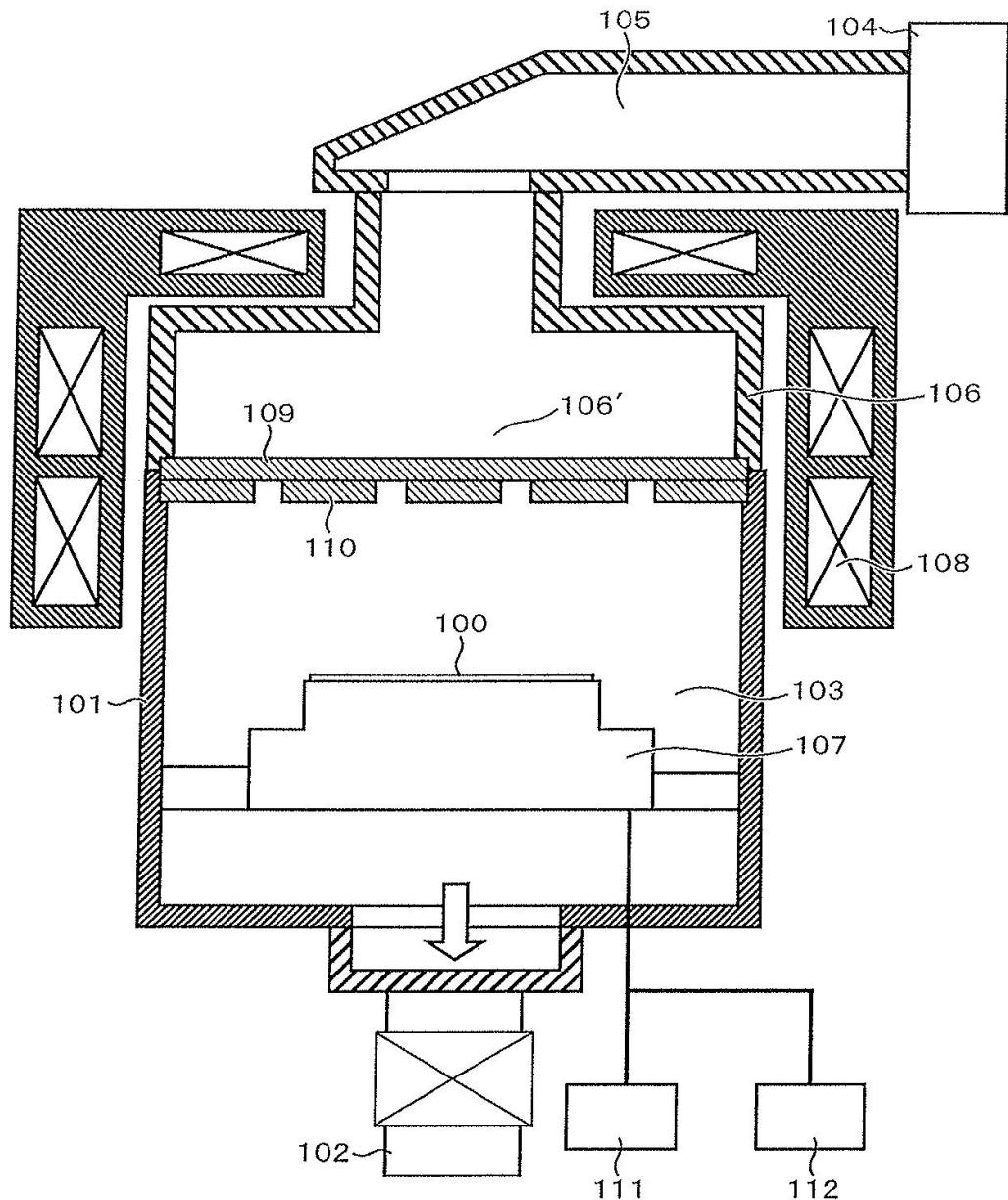
- [0104]
- 100 시료
  - 101 진공 용기
  - 102 진공 펌프
  - 103 처리실
  - 104 마그네트론 전원
  - 105 도파관
  - 106 공진 용기
  - 106' 공진실
  - 107 시료대
  - 108 솔레노이드 코일
  - 109 창 부재
  - 110 샤크 플레이트

111 고주파 바이어스 전원

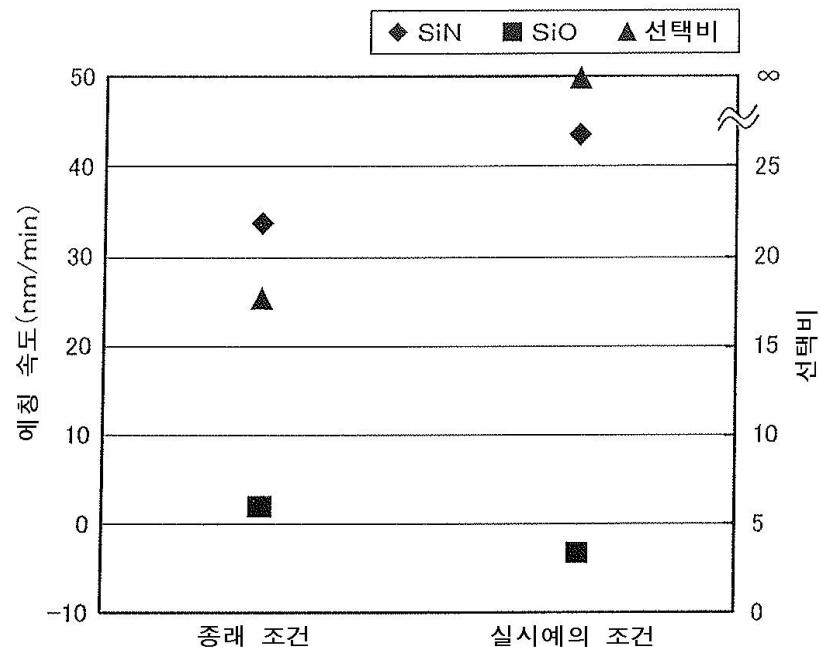
112 직류 전원

**도면**

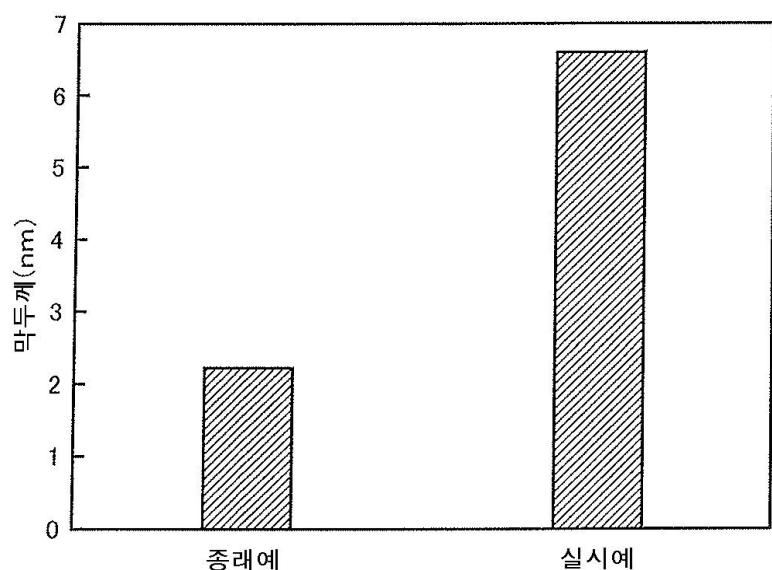
**도면1**



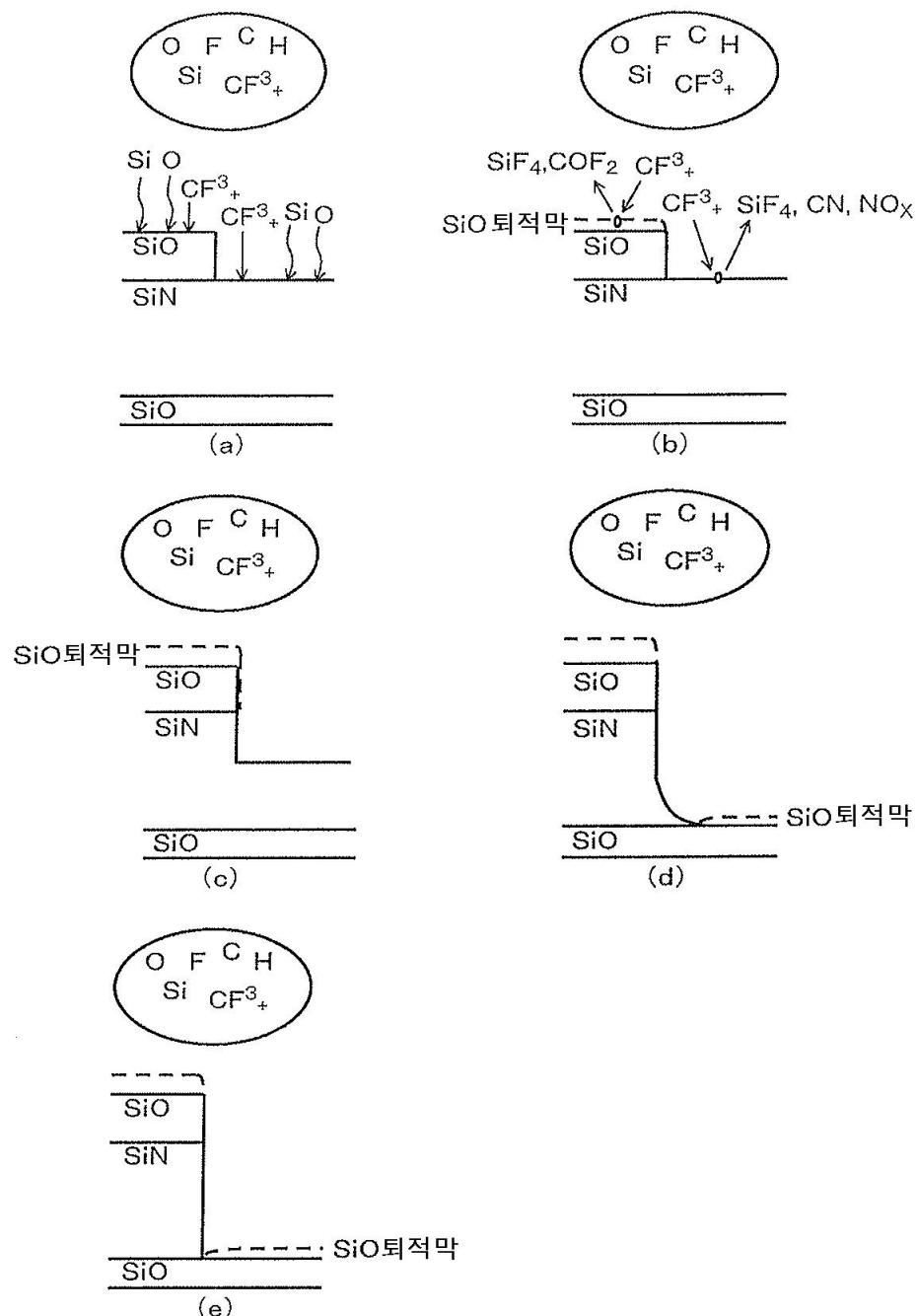
도면2



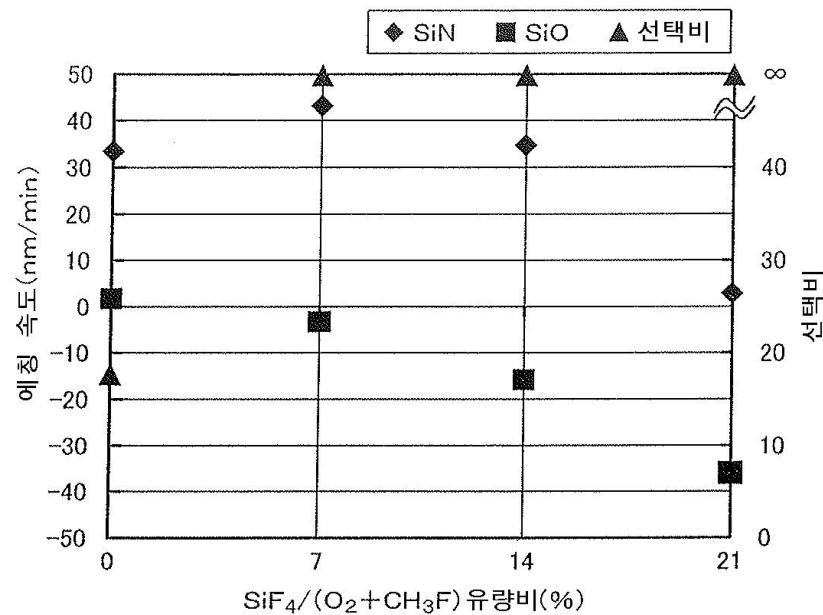
도면3



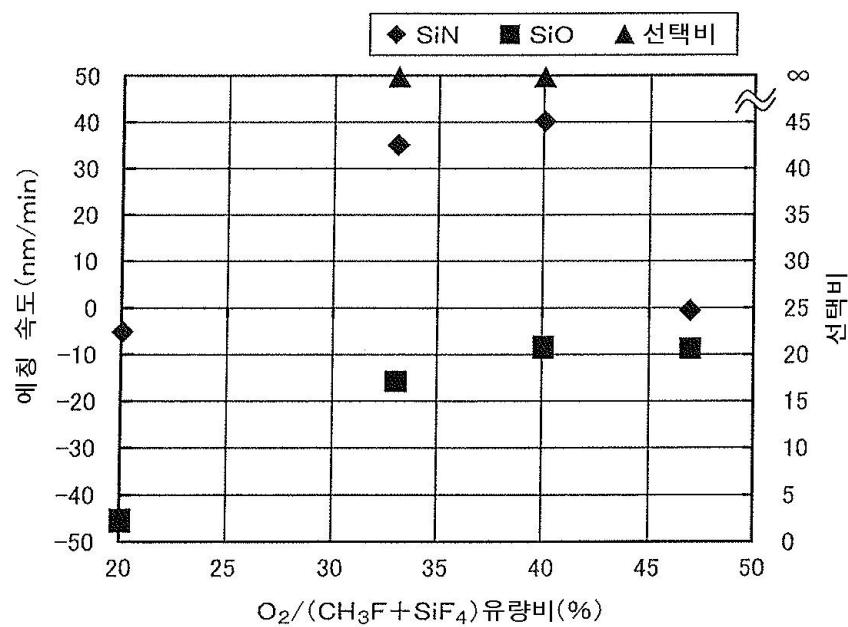
## 도면4



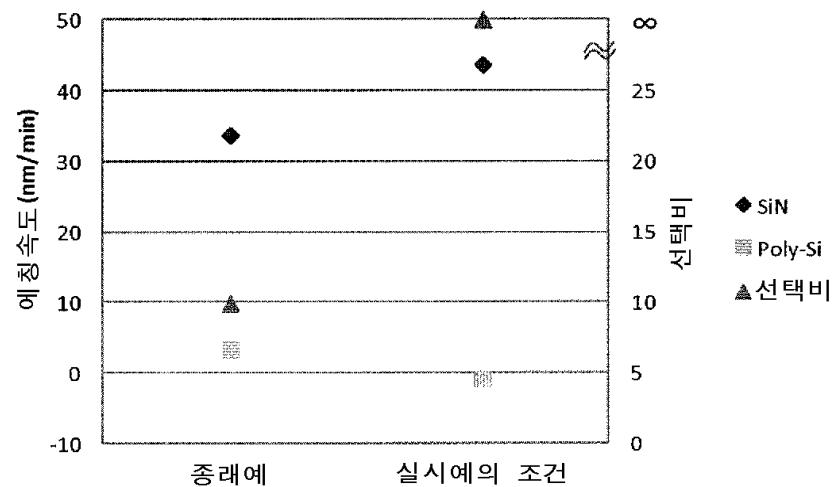
도면5



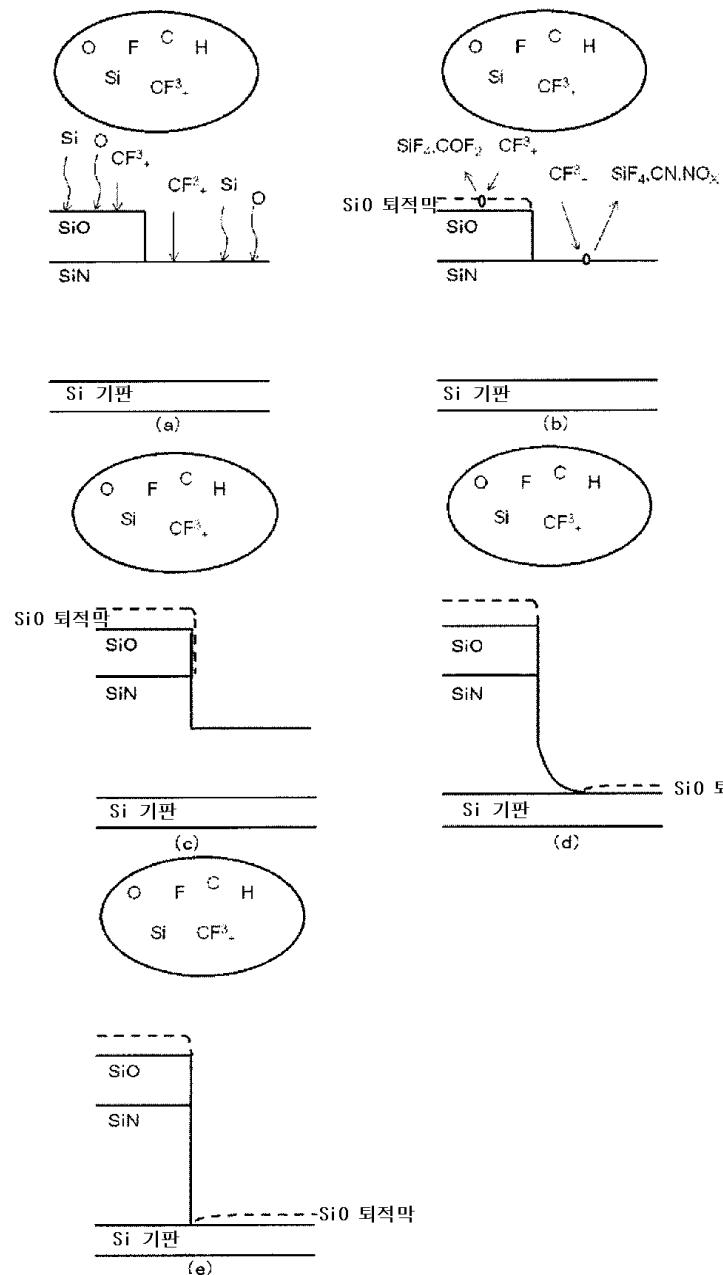
도면6



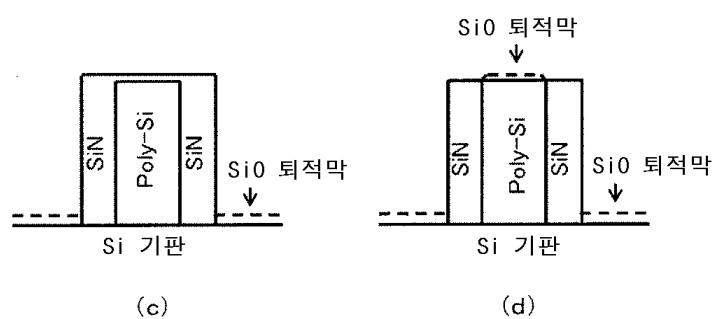
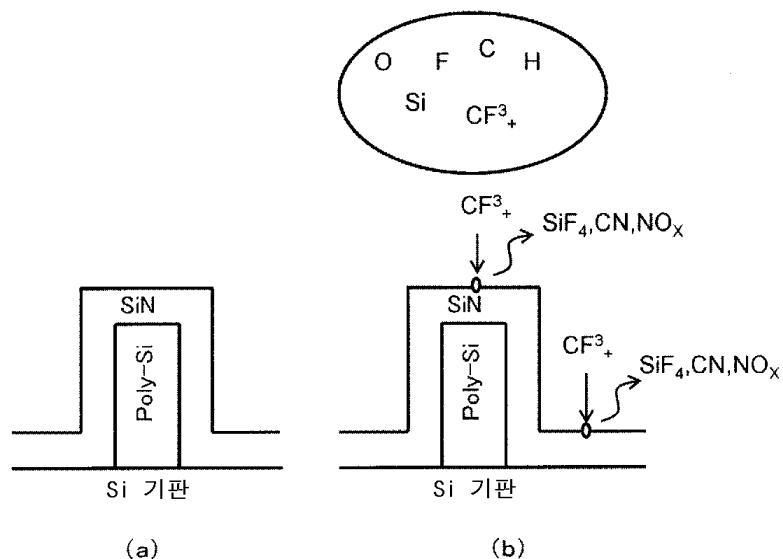
도면7



## 도면8



도면9



## 도면10

