

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年3月8日(08.03.2018)



(10) 国際公開番号

WO 2018/043140 A1

(51) 国際特許分類:

H01L 27/146 (2006.01) *H04N 5/374* (2011.01)
H04N 5/369 (2011.01) *H04N 9/07* (2006.01)

神奈川県厚木市旭町四丁目14番
1号 Kanagawa (JP).

(21) 国際出願番号: PCT/JP2017/029494

(22) 国際出願日: 2017年8月17日(17.08.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2016-167591 2016年8月30日(30.08.2016) JP

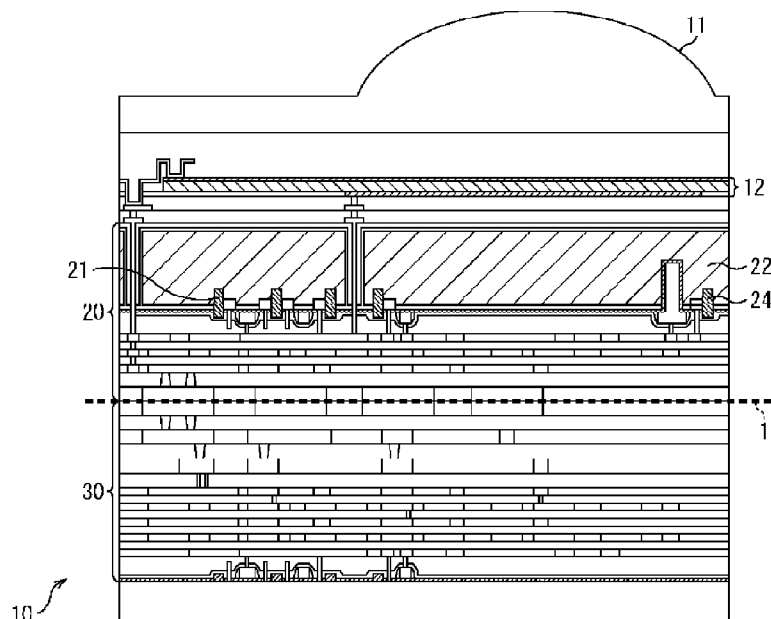
(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

(72) 発明者: 松本 晃 (MATSUMOTO Akira); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 田舎中 博士 (TAYANAKA Hiroshi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1600023 東京都新宿区西新宿7丁目5番25号 西新宿木村屋ビルディング9階 Tokyo (JP).

(54) Title: SOLID-STATE IMAGING ELEMENT AND ELECTRONIC DEVICE

(54) 発明の名称: 固体撮像素子、および電子装置



(57) **Abstract:** The present technique relates to: a solid-state imaging element which enables the reduction in the chip size of a CIS that uses an organic photoelectric conversion film; and an electronic device. A solid-state imaging element according to one embodiment of the present invention is characterized by being provided with: first and second substrates that are laminated on each other; and a first organic photoelectric conversion film that is formed on the first substrate. This solid-state imaging element is also characterized in that a latch circuit is formed on the second substrate. The present



(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

technique is applicable, for example, to a backside-illuminated CIS.

(57) 要約: 本技術は、有機光電変換膜を用いたCISのチップサイズを小型化することができるようにする固体撮像素子、および電子装置に関する。本技術の第1の側面である固体撮像素子は、積層されている第1および第2基板と、前記第1基板の上に形成されている第1有機光電変換膜とを備え、前記第2基板には、Latch回路が形成されていることを特徴とする。本技術は、例えば、裏面照射型のCISに適用できる。

明 細 書

発明の名称： 固体撮像素子、および電子装置

技術分野

[0001] 本技術は、固体撮像素子、および電子装置に関し、特に、受光素子として有機光電変換膜を用いた場合にチップサイズを小型化できるようにした固体撮像素子、および電子装置に関する。

背景技術

[0002] 従来、受光素子として有機光電変換膜を用いたカラムADC制御によるCIS(CMOSイメージセンサ)が提案されている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2007-82063号公報

発明の概要

発明が解決しようとする課題

[0004] 従来のカラムADC制御によるCISの場合、有機光電変換膜の直下のSi基板には、PD（フォトダイオード）やソースフォロア回路が形成されており、その後段で処理を行うADC（アナログデジタルコンバータ）回路やLatch回路については、有機光電変換膜の直下から外れた周辺領域に配置されている。これによりCISのチップサイズが大きくなり、製造時における理論収率が低下していた。

[0005] 本技術はこのような状況に鑑みてなされたものであり、受光素子として有機光電変換膜を用いたCISのチップサイズを小型化できるようにするものである。

課題を解決するための手段

[0006] 本技術の第1の側面である固体撮像素子は、積層されている第1および第2基板と、前記第1基板の上に形成されている第1有機光電変換膜とを備え、前記第2基板には、Latch回路が形成されている。

- [0007] 本技術の第1の側面である固体撮像素子は、前記第1有機光電変換膜とは異なる波長帯に感度を有する光電変換部をさらに備えることができる。
- [0008] 前記光電変換部は、前記第1有機光電変換膜とは異なる波長帯に感度を有する第2有機光電変換膜であり、前記第1基板の上に形成することができる。
- [0009] 前記光電変換部は、前記第1有機光電変換膜とは異なる波長帯に感度を有するPDであり、前記第1基板内に形成することができる。
- [0010] 前記第1有機光電変換膜に対応する画素Tr.は、前記第1基板内に形成することができる。
- [0011] 前記第1有機光電変換膜に対応するADC回路は、前記第1基板内に形成することができる。
- [0012] 前記第1有機光電変換膜に対応する前記画素Tr.および前記ADC回路は、各画素により専有することができる。
- [0013] 前記第1有機光電変換膜に対応する前記画素Tr.および前記ADC回路は、複数の画素により共有することができる。
- [0014] 前記第1有機光電変換膜に対応する前記画素Tr.は、リセットTr.、アンプTr.、および選択Tr.から構成することができる。
- [0015] 前記リセットTr.は、GND RST方式とすることができる。
- [0016] 前記リセットTr.は、Vdd RST方式とすることができる。
- [0017] 前記第1有機光電変換膜に対応する前記画素Tr.は、転送Tr.をさらに含むことができる。
- [0018] 前記転送Tr.は、画素毎に形成することができ、前記リセットTr.、前記アンプTr.、および前記選択Tr.は、複数の画素により共有することができる。
- [0019] 本技術の第1の側面である固体撮像素子は、前記第2基板側に積層されている第3基板をさらに備えることができる。
- [0020] 本技術の第2の側面である電子装置は、固体撮像素子が搭載されている電子装置において、前記固体撮像素子が、積層されている第1および第2基板と、前記第1基板の上に形成されている第1有機光電変換膜とを備え、前記

第2基板には、Latch回路が形成されている。

発明の効果

[0021] 本技術の第1の側面によれば、チップサイズを小型化することができる。

[0022] 本技術の第2の側面によれば、小型化された固体撮像素子を用いたことにより、電子装置のサイズも小型化できる。

図面の簡単な説明

[0023] [図1]本技術を適用した固体撮像素子の第1の構成例を示す断面図である。

[図2]固体撮像素子の第1の構成例に対応する等価回路図である。

[図3]固体撮像素子の第2の構成例に対応する等価回路図である。

[図4]固体撮像素子の第3の構成例に対応する等価回路図である。

[図5]固体撮像素子の第4の構成例に対応する等価回路図である。

[図6]固体撮像素子の第5の構成例に対応する等価回路図である。

[図7]固体撮像素子の第6の構成例に対応する等価回路図である。

[図8]固体撮像素子の第7の構成例に対応する等価回路図である。

[図9]固体撮像素子の第1の構成例の第1の変形例を示す断面図である。

[図10]固体撮像素子の第1の構成例の第2の変形例を示す断面図である。

[図11]固体撮像素子の第1の構成例の第3の変形例を示す断面図である。

[図12]固体撮像素子の第1の構成例の第4の変形例を示す断面図である。

[図13]体内情報取得システムの概略的な構成の一例を示すブロック図である。

[図14]車両制御システムの概略的な構成の一例を示すブロック図である。

[図15]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0024] 以下、本技術を実施するための最良の形態（以下、実施の形態と称する）について、図面を参照しながら詳細に説明する。

[0025] <本技術の実施の形態である固体撮像素子について>

本技術を適用した固体撮像素子は、裏面照射型のCISであり、複数のSi基板（第1基板と第2基板）が積層され、さらに第1基板の上に有機光電変換

膜が積層されていることが特徴となる。

[0026] なお、該固体撮像素子を製造する工程においては、第1基板上に有機光電変換膜を積層した後は高熱を加えることができないので、有機光電変換膜の上に形成すべきパッシベーション膜、CF（カラーフィルタ）、OCL（オンチップレンズ）等は概ね200℃以下の低温でも形成することのできる材料・プロセスを用いる必要がある。

[0027] <本技術の実施の形態である固体撮像素子の第1の構成例>

図1は、本技術を適用した固体撮像素子10の第1の構成例を示す1画素分の断面図である。図2は、図1に示された第1の構成例に対応する1画素分の等価回路図である。

[0028] 該第1の構成例は、光の入射側となる図面上方から順に、OCL11、有機光電変換膜12、第1基板20、および第3基板30を有する。

[0029] 有機光電変換膜11は、OCL11によって集光された入射光のうち、所定の波長帯（例えば、G（緑）の波長帯）に対してのみ感度を有しており、光電変換を行うことによって入射光に応じた電荷を生成する。

[0030] 第1基板20と第2基板30は、図中に破線で示す境界1上に設けられている接合点において電氣的に接合されている。

[0031] 第1基板20には、有機光電変換膜11のソースフォロア回路を構成する画素Tr.（トランジスタ）21と、PD22と、PD22のソースフォロア回路を構成する画素Tr.24が形成されている。

[0032] 画素Tr.21は、有機光電変換膜11で生成された電荷が蓄積されるFD（フローティングデュフージョン）をGNDに接続させることによってリセットするためのリセットTr.21₁と、FDに蓄積された電荷を電圧に変換するためのアンプTr.21₂と、変換されたアナログ電圧を後段に出力するための選択Tr.21₃から成る。

[0033] PD22は、有機光電変換膜11が感度を有する波長帯とは異なる波長帯（例えば、B（青）の波長帯）に対してのみ感度を有しており、光電変換を行うことによって入射光に応じた電荷を生成する。

- [0034] 画素Tr. 24は、PD22で生成された電荷が蓄積されるFDをVddに接続させることによってリセットするためのリセットTr. 24₁と、FDに蓄積された電荷を電圧に変換するためのアンプTr. 24₂と、変換されたアナログ電圧を後段に出力するための選択Tr. 24₃と、PD22から電荷を読み出すための転送Tr. 24₄から成る。
- [0035] 第2基板30には、画素Tr. 21を介して入力されるアナログ電圧をAD変換するADC回路31と、画素Tr. 24を介して入力されるアナログ電圧をAD変換するADC回路32が形成されている。さらに、第2基板30には、ADC回路31および32の後段にラッチ回路（不図示）が形成されている。
- [0036] 該第1の構成例の場合、ソースフォロア回路と、その後段のADC回路およびLatch回路とを異なる基板に形成してそれらを積層したので、固体撮像素子10のチップサイズを小型化することが可能となり、製造時における理論収率を向上させることができる。
- [0037] なお、該第1の構成例のように、1画素に有機光電変換膜12とPD22を形成する面積当たりの色情報を多くとれるものの、その分だけ読み出し回数が増えることになり、第1の構成例の場合、有機光電変換膜12で1色、PD22で他の1色を読み出すので、1画素から1色を読み出すベイヤ配列タイプの固体撮像素子に比較して、読み出しに要するアナログ消費電力は2倍となる。さらに、有機光電変換膜12に対して転送Tr.を設けず、有機光電変換膜12をFDに直接接続する場合はkTCノイズをキャンセルするためにFDからの読み出しが2回必要となる。したがって、これも加味すると、ベイヤ配列タイプの固体撮像素子に比較して、アナログ消費電力は3倍となる。
- [0038] また、有機光電変換膜12はPD22に比較して消費電力が大きいので、何らかの省電力対策が必要となる。
- [0039] 該第1の構成例では、1画素毎に有機光電変換膜12に対応するADC回路31とPD22に対応するADC回路32を有しているので、必要に応じて限られた領域（例えば、被写体に動きが有る領域等）の画素だけを駆動制御することによって消費電力の削減を行うことができる。

[0040] <本技術の実施の形態である固体撮像素子の第2の構成例>

図3は、本技術を適用した固体撮像素子10の第2の構成例に対応する等価回路図である。

[0041] 該第2の構成例は、有機光電変換膜12とそのソースフォロア回路については第1の構成例と共通であるが、PD22用のソースフォロア回路以降が4画素分のPD22-1乃至22-4によって共有されるように構成されている。

[0042] 該第2の構成例によれば、上述した第1の構成例と同様の効果を得ることができ、さらに、4画素分のPD22-1乃至22-4によってソースフォロア回路以降を共有することにより、その分だけチップサイズを小型化することができ、製造時における理論収率をより向上させることができる。

[0043] なお、PD22用のソースフォロア回路以降を共有する画素数については4に限定するものではなく、設計等の都合に応じて2以上の任意の数にすることができる。

[0044] <本技術の実施の形態である固体撮像素子の第3の構成例>

図4は、本技術を適用した固体撮像素子10の第3の構成例に対応する等価回路図である。

[0045] 該第3の構成例は、上述した第2の構成例におけるリセットTr. 21₁をVddリセット方式に変更したものである、すなわち、第3の構成例における有機光電変換膜11で生成された電荷が蓄積されるFDはリセットTr. 21₁を介してVddに接続させることによってリセットされる。第3の構成例におけるその他の構成については第2の構成例と同様である。

[0046] 該第3の構成例によれば、上述した第2の構成例と同様の効果を得ることができる。

[0047] <本技術の実施の形態である固体撮像素子の第4の構成例>

図5は、本技術を適用した固体撮像素子10の第4の構成例に対応する等価回路図である。

[0048] 該第4の構成例は、上述した第3の構成例に対して、有機光電変換膜12

から電荷を読み出すための転送Tr. 2 1₄を追加したものである。第4の構成例におけるその他の構成については第3の構成例と同様である。

[0049] 該第4の構成例によれば、上述した第3の構成例と同様の効果を得ることができ、さらに、転送Tr. 2 1₄を追加したことにより、有機光電変換膜12に対応するFDからの読み出しが1回で済むので、第3の構成例に比較して、アナログ消費電力を削減することができる。

[0050] <本技術の実施の形態である固体撮像素子の第5の構成例>

図6は、本技術を適用した固体撮像素子10の第5の構成例に対応する等価回路図である。

[0051] 該第5の構成例は、上述した第3の構成例に対して、有機光電変換膜12用のソースフォロア回路以降が4画素分の有機光電変換膜12-1乃至12-4によって共有されるように構成されている。

[0052] 該第5の構成例によれば、上述した第3の構成例と同様の効果を得ることができ、さらに、4画素分の有機光電変換膜12-1乃至12-4によってソースフォロア回路以降を共有することにより、その分だけチップサイズを小型化することができ、製造時における理論収率をより向上させることができる。

[0053] なお、有機光電変換膜12用のソースフォロア回路以降を共有する画素数については4に限定するものではなく、設計等の都合に応じて2以上の任意の数にすることができる。

[0054] <本技術の実施の形態である固体撮像素子の第6の構成例>

図7は、本技術を適用した固体撮像素子10の第6の構成例に対応する等価回路図である。

[0055] 該第6の構成例は、上述した第2の構成例と構成要素については共通であるが、第2の構成例では第1基板20と第2基板30の接合点を境界1上に設けていたことに対し、第6の構成例では、該接合点を境界2上に設けている。すなわち、第6の構成例では、ADC回路31および32の一部までが第1基板20に形成されており、ADC回路31および32の残り以降が第2基板3

0に形成されている。

[0056] 該第6の構成例によれば、上述した第2の構成例と同様の効果を得ることができる。

[0057] <本技術の実施の形態である固体撮像素子の第7の構成例>

図8は、本技術を適用した固体撮像素子10の第7の構成例に対応する等価回路図である。

[0058] 該第7の構成例は、上述した第2および6の構成例と構成要素については共通であるが、第2の構成例では第1基板20と第2基板30の接合点を境界3上に設けている。すなわち、第7の構成例では、ADC回路31および32までが第1基板20に形成されており、その後段のLatch回路（不図示）以降が第2基板30に形成されている。

[0059] 該第7の構成例によれば、上述した第2の構成例と同様の効果を得ることができる。

[0060] なお、第1基板20と第2基板30の境は、第1乃至第5の構成例における境界1や、第6の構成例における境界2、および第7の構成例における境界3に限るものではなく、任意の位置に設けることができる。

[0061] <本技術の実施の形態である固体撮像素子の第1の構成例の第1の変形例>

図9は、本技術を適用した固体撮像素子10の第1の構成例の第1の変形例を示す断面図である。

[0062] 該第1の変形例は、図1に示された第1の構成例に対して、OCL11と有機光電変換膜12の間にCF（カラーフィルタ）13を追加形成したものである。

[0063] なお、上述した第2乃至7の構成例についても同様の変形が可能である。

[0064] <本技術の実施の形態である固体撮像素子の第1の構成例の第2の変形例>

図10は、本技術を適用した固体撮像素子10の第1の構成例の第2の変形例を示す断面図である。

[0065] 該第2の変形例は、図1に示された第1の構成例に対して、有機光電変換膜12とPD22の間にCF13を追加形成したものである。

[0066] <本技術の実施の形態である固体撮像素子の第1の構成例の第3の変形例>

図11は、本技術を適用した固体撮像素子10の第1の構成例の第3の変形例を示す断面図である。

[0067] 該第3の変形例は、図1に示された第1の構成例に対して、第2基板30の下層側にさらに、Si基板（第3基板）40を積層し、第3基板40にメモリ等を形成するようにしたものである。この場合、メモリを画素の周辺の配置指定場場合に比較して、チップサイズを小型化することができる。

[0068] <本技術の実施の形態である固体撮像素子の第1の構成例の第4の変形例>

図12は、本技術を適用した固体撮像素子10の第1の構成例の第4の変形例を示す断面図である。

[0069] 該第4の変形例は、図1に示された第1の構成例に対して、第1基板20と第2基板30の間に、Si基板（第3基板）40を積層し、第3基板40にメモリ等を形成するようにしたものである。この場合、メモリを画素の周辺の配置指定場場合に比較して、チップサイズを小型化することができる。

[0070] なお、上述した第2乃至7の構成例についても同様の変形が可能である。

[0071] <その他の変形例>

上述した第1乃至7の構成例では、第1基板20の上に有機光電変換膜12を形成し、第1基板20の中にPD22を形成するようにした。変形例としては、例えば、第1基板20の上に異なる2種類の波長帯域に感度を有する2層の有機光電変換膜12を形成し、第1基板20の中にPD22を形成するようにしてもよい。

[0072] また例えば、第1基板20の上に異なる3種類の波長帯域に感度を有する3層の有機光電変換膜12を形成し、第1基板20の中からPD22を省略してもよい。

[0073] さらに例えば、第1基板20の上に有機光電変換膜12を形成し、第1基板20の中に異なる2種類の波長帯域に感度を有する2層のPD22を形成するようにしてもよい。

[0074] これらの変形例によれば、1画素によって3種類の波長帯（R，G，B）の全て色成分を取得することができる。

[0075] <第1の応用例>

本開示に係る技術は、様々な製品へ応用することができる。例えば、本開示に係る技術は、カプセル型内視鏡を用いた患者の体内情報取得システムに適用されてもよい。

[0076] 図13は、本開示に係る技術が適用され得る体内情報取得システム5400の概略的な構成の一例を示す図である。図13を参照すると、体内情報取得システム5400は、カプセル型内視鏡5401と、体内情報取得システム5400の動作を統括的に制御する外部制御装置5423と、から構成される。検査時には、カプセル型内視鏡5401が患者によって飲み込まれる。カプセル型内視鏡5401は、撮像機能及び無線通信機能を有し、患者から自然排出されるまでの間、胃や腸等の臓器の内部を蠕動運動等によって移動しつつ、当該臓器の内部の画像（以下、体内画像ともいう）を所定の間隔で順次撮像し、その体内画像についての情報を体外の外部制御装置5423に順次無線送信する。外部制御装置5423は、受信した体内画像についての情報に基づいて、表示装置（図示せず）に当該体内画像を表示するための画像データを生成する。体内情報取得システム5400では、このようにして、カプセル型内視鏡5401が飲み込まれてから排出されるまでの間、患者の体内の様子を撮像した画像を随時得ることができる。

[0077] カプセル型内視鏡5401と外部制御装置5423の構成及び機能についてより詳細に説明する。図示するように、カプセル型内視鏡5401は、カプセル型の筐体5403内に、光源部5405、撮像部5407、画像処理部5409、無線通信部5411、給電部5415、電源部5417、状態検出部5419及び制御部5421の機能が搭載されて構成される。

[0078] 光源部5405は、例えばLED (light emitting diode) 等の光源から構成され、撮像部5407の撮像視野に対して光を照射する。

[0079] 撮像部5407は、撮像素子、及び当該撮像素子の前段に設けられる複数のレンズからなる光学系から構成される。観察対象である体組織に照射された光の反射光（以下、観察光という）は、当該光学系によって集光され、当該撮像素子に入射する。当該撮像素子は、観察光を受光して光電変換することにより、観察光に対応した電気信号、すなわち観察像に対応した画像信号を生成する。撮像部5407によって生成された画像信号は、画像処理部5409に提供される。なお、撮像部5407の撮像素子としては、CMOS (Complementary Metal Oxide Semiconductor) イメージセンサ又はCCD (Charge Coupled Device) イメージセンサ等、各種の公知の撮像素子が用いられてよい。

[0080] 画像処理部5409は、CPU (Central Processing Unit) やGPU (Graphics Processing Unit) 等のプロセッサによって構成され、撮像部5407によって生成された画像信号に対して各種の信号処理を行う。当該信号処理は、画像信号を外部制御装置5423に伝送するための最小限の処理（例えば、画像データの圧縮、フレームレートの変換、データレートの変換及び／又はフォーマットの変換等）であってよい。画像処理部5409が必要最小限の処理のみを行うように構成されることにより、当該画像処理部5409を、より小型、より低消費電力で実現することができるため、カプセル型内視鏡5401に好適である。ただし、筐体5403内のスペースや消費電力に余裕がある場合であれば、画像処理部5409において、更なる信号処理（例えば、ノイズ除去処理や他の高画質化処理等）が行われてもよい。画像処理部5409は、信号処理を施した画像信号を、RAWデータとして無線通信部5411に提供する。なお、画像処理部5409は、状態検出部5419によってカプセル型内視鏡5401の状態（動きや姿勢等）についての情報が取得されている場合には、当該情報と紐付けて、画像信号を無線通信部5411に提供してもよい。これにより、画像が撮像された体内に

おける位置や画像の撮像方向等と、撮像画像とを関連付けることができる。

[0081] 無線通信部 5 4 1 1 は、外部制御装置 5 4 2 3 との間で各種の情報を送受信可能な通信装置によって構成される。当該通信装置は、アンテナ 5 4 1 3 と、信号の送受信のための変調処理等を行う処理回路等から構成される。無線通信部 5 4 1 1 は、画像処理部 5 4 0 9 によって信号処理が施された画像信号に対して変調処理等の所定の処理を行い、その画像信号を、アンテナ 5 4 1 3 を介して外部制御装置 5 4 2 3 に送信する。また、無線通信部 5 4 1 1 は、外部制御装置 5 4 2 3 から、カプセル型内視鏡 5 4 0 1 の駆動制御に関する制御信号を、アンテナ 5 4 1 3 を介して受信する。無線通信部 5 4 1 1 は、受信した制御信号を制御部 5 4 2 1 に提供する。

[0082] 給電部 5 4 1 5 は、受電用のアンテナコイル、当該アンテナコイルに発生した電流から電力を再生する電力再生回路、及び昇圧回路等から構成される。給電部 5 4 1 5 では、いわゆる非接触充電の原理を用いて電力が生成される。具体的には、給電部 5 4 1 5 のアンテナコイルに対して外部から所定の周波数の磁界（電磁波）が与えられることにより、当該アンテナコイルに誘導起電力が発生する。当該電磁波は、例えば外部制御装置 5 4 2 3 からアンテナ 5 4 2 5 を介して送信される搬送波であってよい。当該誘導起電力から電力再生回路によって電力が再生され、昇圧回路においてその電位が適宜調整されることにより、蓄電用の電力が生成される。給電部 5 4 1 5 によって生成された電力は、電源部 5 4 1 7 に蓄電される。

[0083] 電源部 5 4 1 7 は、二次電池によって構成され、給電部 5 4 1 5 によって生成された電力を蓄電する。図 1 3 では、図面が煩雑になることを避けるために、電源部 5 4 1 7 からの電力の供給先を示す矢印等の図示を省略しているが、電源部 5 4 1 7 に蓄電された電力は、光源部 5 4 0 5、撮像部 5 4 0 7、画像処理部 5 4 0 9、無線通信部 5 4 1 1、状態検出部 5 4 1 9 及び制御部 5 4 2 1 に供給され、これらの駆動に用いられ得る。

[0084] 状態検出部 5 4 1 9 は、加速度センサ及び／又はジャイロセンサ等の、カプセル型内視鏡 5 4 0 1 の状態を検出するためのセンサから構成される。状

態検出部 5419 は、当該センサによる検出結果から、カプセル型内視鏡 5401 の状態についての情報を取得することができる。状態検出部 5419 は、取得したカプセル型内視鏡 5401 の状態についての情報を、画像処理部 5409 に提供する。画像処理部 5409 では、上述したように、当該カプセル型内視鏡 5401 の状態についての情報が、画像信号と紐付けられ得る。

[0085] 制御部 5421 は、CPU 等のプロセッサによって構成され、所定のプログラムに従って動作することによりカプセル型内視鏡 5401 の動作を統括的に制御する。制御部 5421 は、光源部 5405、撮像部 5407、画像処理部 5409、無線通信部 5411、給電部 5415、電源部 5417 及び状態検出部 5419 の駆動を、外部制御装置 5423 から送信される制御信号に従って適宜制御することにより、以上説明したような各部における機能を実現させる。

[0086] 外部制御装置 5423 は、CPU、GPU 等のプロセッサ、又はプロセッサとメモリ等の記憶素子が混載されたマイコン若しくは制御基板等であり得る。外部制御装置 5423 は、アンテナ 5425 を有し、当該アンテナ 5425 を介して、カプセル型内視鏡 5401 との間で各種の情報を送受信可能に構成される。具体的には、外部制御装置 5423 は、カプセル型内視鏡 5401 の制御部 5421 に対して制御信号を送信することにより、カプセル型内視鏡 5401 の動作を制御する。例えば、外部制御装置 5423 からの制御信号により、光源部 5405 における観察対象に対する光の照射条件が変更され得る。また、外部制御装置 5423 からの制御信号により、撮像条件（例えば、撮像部 5407 におけるフレームレート、露出値等）が変更され得る。また、外部制御装置 5423 からの制御信号により、画像処理部 5409 における処理の内容や、無線通信部 5411 が画像信号を送信する条件（例えば、送信間隔、送信画像数等）が変更されてもよい。

[0087] また、外部制御装置 5423 は、カプセル型内視鏡 5401 から送信される画像信号に対して、各種の画像処理を施し、撮像された体内画像を表示装

置に表示するための画像データを生成する。当該画像処理としては、例えば現像処理（デモザイク処理）、高画質化処理（帯域強調処理、超解像処理、NR（Noise reduction）処理及び／又は手ブレ補正処理等）、並びに／又は拡大処理（電子ズーム処理）等、各種の公知の信号処理が行われてよい。外部制御装置5423は、表示装置（図示せず）の駆動を制御して、生成した画像データに基づいて撮像された体内画像を表示させる。あるいは、外部制御装置5423は、生成した画像データを記録装置（図示せず）に記録させたり、印刷装置（図示せず）に印刷出力させてもよい。

[0088] 以上、本開示に係る技術が適用され得る体内情報取得システム5400の一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部5407に好適に適用され得る。

[0089] <第2の応用例>

本開示に係る技術は、例えば、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット、建設機械、農業機械（トラクタ）などのいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0090] 図14は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システム7000の概略的な構成例を示すブロック図である。車両制御システム7000は、通信ネットワーク7010を介して接続された複数の電子制御ユニットを備える。図14に示した例では、車両制御システム7000は、駆動系制御ユニット7100、ボディ系制御ユニット7200、バッテリー制御ユニット7300、車外情報検出ユニット7400、車内情報検出ユニット7500、及び統合制御ユニット7600を備える。これらの複数の制御ユニットを接続する通信ネットワーク7010は、例えば、CAN（Controller Area Network）、LIN（Local Interconnect Network）、LAN（Local Area Network）又はFlexRay（登録商標）等の任意の規格に準拠した車載通信ネットワークであってよい。

[0091] 各制御ユニットは、各種プログラムにしたがって演算処理を行うマイクロ

コンピュータと、マイクロコンピュータにより実行されるプログラム又は各種演算に用いられるパラメータ等を記憶する記憶部と、各種制御対象の装置を駆動する駆動回路とを備える。各制御ユニットは、通信ネットワーク 7010 を介して他の制御ユニットとの間で通信を行うためのネットワーク I/F を備えるとともに、車内外の装置又はセンサ等との間で、有線通信又は無線通信により通信を行うための通信 I/F を備える。図 14 では、統合制御ユニット 7600 の機能構成として、マイクロコンピュータ 7610、汎用通信 I/F 7620、専用通信 I/F 7630、測位部 7640、ビーコン受信部 7650、車内機器 I/F 7660、音声画像出力部 7670、車載ネットワーク I/F 7680 及び記憶部 7690 が図示されている。他の制御ユニットも同様に、マイクロコンピュータ、通信 I/F 及び記憶部等を備える。

[0092] 駆動系制御ユニット 7100 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 7100 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。駆動系制御ユニット 7100 は、ABS (Antilock Brake System) 又は ESC (Electronic Stability Control) 等の制御装置としての機能を有してもよい。

[0093] 駆動系制御ユニット 7100 には、車両状態検出部 7110 が接続される。車両状態検出部 7110 には、例えば、車体の軸回転運動の角速度を検出するジャイロセンサ、車両の加速度を検出する加速度センサ、あるいは、アクセルペダルの操作量、ブレーキペダルの操作量、ステアリングホイールの操舵角、エンジン回転数又は車輪の回転速度等を検出するためのセンサのうちの少なくとも一つが含まれる。駆動系制御ユニット 7100 は、車両状態検出部 7110 から入力される信号を用いて演算処理を行い、内燃機関、駆動用モータ、電動パワーステアリング装置又はブレーキ装置等を制御する。

- [0094] ボディ系制御ユニット 7200 は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット 7200 は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット 7200 には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 7200 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。
- [0095] バッテリー制御ユニット 7300 は、各種プログラムにしたがって駆動用モータの電力供給源である二次電池 7310 を制御する。例えば、バッテリー制御ユニット 7300 には、二次電池 7310 を備えたバッテリー装置から、バッテリー温度、バッテリー出力電圧又はバッテリーの残存容量等の情報が入力される。バッテリー制御ユニット 7300 は、これらの信号を用いて演算処理を行い、二次電池 7310 の温度調節制御又はバッテリー装置に備えられた冷却装置等の制御を行う。
- [0096] 車外情報検出ユニット 7400 は、車両制御システム 7000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 7400 には、撮像部 7410 及び車外情報検出部 7420 のうちの少なくとも一方が接続される。撮像部 7410 には、ToF (Time of Flight) カメラ、ステレオカメラ、単眼カメラ、赤外線カメラ及びその他のカメラのうちの少なくとも一つが含まれる。車外情報検出部 7420 には、例えば、現在の天候又は気象を検出するための環境センサ、あるいは、車両制御システム 7000 を搭載した車両の周囲の他の車両、障害物又は歩行者等を検出するための周囲情報検出センサのうちの少なくとも一つが含まれる。
- [0097] 環境センサは、例えば、雨天を検出する雨滴センサ、霧を検出する霧センサ、日照度合いを検出する日照センサ、及び降雪を検出する雪センサのうちの少なくとも一つであってよい。周囲情報検出センサは、超音波センサ、レ

ーダ装置及びL I D A R (Light Detection and Ranging, Laser Imaging Detection and Ranging) 装置のうちの少なくとも一つであってよい。これらの撮像部7410及び車外情報検出部7420は、それぞれ独立したセンサないし装置として備えられてもよいし、複数のセンサないし装置が統合された装置として備えられてもよい。

[0098] ここで、図15は、撮像部7410及び車外情報検出部7420の設置位置の例を示す。撮像部7910, 7912, 7914, 7916, 7918は、例えば、車両7900のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部のうちの少なくとも一つの位置に設けられる。フロントノーズに備えられる撮像部7910及び車室内のフロントガラスの上部に備えられる撮像部7918は、主として車両7900の前方の画像を取得する。サイドミラーに備えられる撮像部7912, 7914は、主として車両7900の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部7916は、主として車両7900の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部7918は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0099] なお、図15には、それぞれの撮像部7910, 7912, 7914, 7916の撮影範囲の一例が示されている。撮像範囲aは、フロントノーズに設けられた撮像部7910の撮像範囲を示し、撮像範囲b, cは、それぞれサイドミラーに設けられた撮像部7912, 7914の撮像範囲を示し、撮像範囲dは、リアバンパ又はバックドアに設けられた撮像部7916の撮像範囲を示す。例えば、撮像部7910, 7912, 7914, 7916で撮像された画像データが重ね合わせられることにより、車両7900を上方から見た俯瞰画像が得られる。

[0100] 車両7900のフロント、リア、サイド、コーナ及び車室内のフロントガラスの上部に設けられる車外情報検出部7920, 7922, 7924, 7926, 7928, 7930は、例えば超音波センサ又はレーダ装置であっ

てよい。車両7900のフロントノーズ、リアバンパ、バックドア及び車室内のフロントガラスの上部に設けられる車外情報検出部7920, 7926, 7930は、例えばLIDAR装置であってよい。これらの車外情報検出部7920~7930は、主として先行車両、歩行者又は障害物等の検出に用いられる。

[0101] 図14に戻って説明を続ける。車外情報検出ユニット7400は、撮像部7410に車外の画像を撮像させるとともに、撮像された画像データを受信する。また、車外情報検出ユニット7400は、接続されている車外情報検出部7420から検出情報を受信する。車外情報検出部7420が超音波センサ、レーダ装置又はLIDAR装置である場合には、車外情報検出ユニット7400は、超音波又は電磁波等を発信させるとともに、受信された反射波の情報を受信する。車外情報検出ユニット7400は、受信した情報に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。車外情報検出ユニット7400は、受信した情報に基づいて、降雨、霧又は路面状況等を認識する環境認識処理を行ってもよい。車外情報検出ユニット7400は、受信した情報に基づいて、車外の物体までの距離を算出してもよい。

[0102] また、車外情報検出ユニット7400は、受信した画像データに基づいて、人、車、障害物、標識又は路面上の文字等を認識する画像認識処理又は距離検出処理を行ってもよい。車外情報検出ユニット7400は、受信した画像データに対して歪補正又は位置合わせ等の処理を行うとともに、異なる撮像部7410により撮像された画像データを合成して、俯瞰画像又はパノラマ画像を生成してもよい。車外情報検出ユニット7400は、異なる撮像部7410により撮像された画像データを用いて、視点変換処理を行ってもよい。

[0103] 車内情報検出ユニット7500は、車内の情報を検出する。車内情報検出ユニット7500には、例えば、運転者の状態を検出する運転者状態検出部7510が接続される。運転者状態検出部7510は、運転者を撮像する力

メラ、運転者の生体情報を検出する生体センサ又は車室内の音声を集音するマイク等を含んでもよい。生体センサは、例えば、座面又はステアリングホイール等に設けられ、座席に座った搭乗者又はステアリングホイールを握る運転者の生体情報を検出する。車内情報検出ユニット7500は、運転者状態検出部7510から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。車内情報検出ユニット7500は、集音された音声信号に対してノイズキャンセリング処理等の処理を行ってもよい。

[0104] 統合制御ユニット7600は、各種プログラムにしたがって車両制御システム7000内の動作全般を制御する。統合制御ユニット7600には、入力部7800が接続されている。入力部7800は、例えば、タッチパネル、ボタン、マイクロフォン、スイッチ又はレバー等、搭乗者によって入力操作され得る装置によって実現される。統合制御ユニット7600には、マイクロフォンにより入力される音声を音声認識することにより得たデータが入力されてもよい。入力部7800は、例えば、赤外線又はその他の電波を利用したリモートコントロール装置であってもよいし、車両制御システム7000の操作に対応した携帯電話又はPDA (Personal Digital Assistant) 等の外部接続機器であってもよい。入力部7800は、例えばカメラであってもよく、その場合搭乗者はジェスチャにより情報を入力することができる。あるいは、搭乗者が装着したウェアラブル装置の動きを検出することで得られたデータが入力されてもよい。さらに、入力部7800は、例えば、上記の入力部7800を用いて搭乗者等により入力された情報に基づいて入力信号を生成し、統合制御ユニット7600に出力する入力制御回路などを含んでもよい。搭乗者等は、この入力部7800を操作することにより、車両制御システム7000に対して各種のデータを入力したり処理動作を指示したりする。

[0105] 記憶部7690は、マイクロコンピュータにより実行される各種プログラムを記憶するROM (Read Only Memory)、及び各種パラメータ、演算結

果又はセンサ値等を記憶するRAM (Random Access Memory) を含んでもよい。また、記憶部7690は、HDD (Hard Disc Drive) 等の磁気記憶デバイス、半導体記憶デバイス、光記憶デバイス又は光磁気記憶デバイス等によって実現してもよい。

[0106] 汎用通信1/F7620は、外部環境7750に存在する様々な機器との間の通信を仲介する汎用的な通信1/Fである。汎用通信1/F7620は、GSM (Global System of Mobile communications)、WiMAX、LTE (Long Term Evolution) 若しくはLTE-A (LTE-Advanced) などのセルラー通信プロトコル、又は無線LAN (Wi-Fi (登録商標) ともいう)、Bluetooth (登録商標) などのその他の無線通信プロトコルを実装してよい。汎用通信1/F7620は、例えば、基地局又はアクセスポイントを介して、外部ネットワーク (例えば、インターネット、クラウドネットワーク又は事業者固有のネットワーク) 上に存在する機器 (例えば、アプリケーションサーバ又は制御サーバ) へ接続してもよい。また、汎用通信1/F7620は、例えばP2P (Peer To Peer) 技術を用いて、車両の近傍に存在する端末 (例えば、運転者、歩行者若しくは店舗の端末、又はMTC (Machine Type Communication) 端末) と接続してもよい。

[0107] 専用通信1/F7630は、車両における使用を目的として策定された通信プロトコルをサポートする通信1/Fである。専用通信1/F7630は、例えば、下位レイヤのIEEE802.11pと上位レイヤのIEEE1609との組合せであるWAVE (Wireless Access in Vehicle Environment)、DSRC (Dedicated Short Range Communications)、又はセルラー通信プロトコルといった標準プロトコルを実装してよい。専用通信1/F7630は、典型的には、車車間 (Vehicle to Vehicle) 通信、路車間 (Vehicle to Infrastructure) 通信、車両と家との間 (Vehicle to Home) の通信及び歩車間 (Vehicle to Pedestrian) 通信のうちの1つ以上を含む概念であるV2X通信を遂行する。

[0108] 測位部7640は、例えば、GNSS (Global Navigation Satellite

System) 衛星からのGNSS信号(例えば、GPS(Global Positioning System) 衛星からのGPS信号)を受信して測位を実行し、車両の緯度、経度及び高度を含む位置情報を生成する。なお、測位部7640は、無線アクセスポイントとの信号の交換により現在位置を特定してもよく、又は測位機能を有する携帯電話、PHS若しくはスマートフォンといった端末から位置情報を取得してもよい。

[0109] ビーコン受信部7650は、例えば、道路上に設置された無線局等から発信される電波あるいは電磁波を受信し、現在位置、渋滞、通行止め又は所要時間等の情報を取得する。なお、ビーコン受信部7650の機能は、上述した専用通信I/F7630に含まれてもよい。

[0110] 車内機器I/F7660は、マイクロコンピュータ7610と車内に存在する様々な車内機器7760との間の接続を仲介する通信インタフェースである。車内機器I/F7660は、無線LAN、Bluetooth(登録商標)、NFC(Near Field Communication)又はWUSB(Wireless USB)といった無線通信プロトコルを用いて無線接続を確立してもよい。また、車内機器I/F7660は、図示しない接続端子(及び、必要であればケーブル)を介して、USB(Universal Serial Bus)、HDMI(High-Definition Multimedia Interface)、又はMHL(Mobile High-definition Link)等の有線接続を確立してもよい。車内機器7760は、例えば、搭乗者が有するモバイル機器若しくはウェアラブル機器、又は車両に搬入され若しくは取り付けられる情報機器のうちの少なくとも1つを含んでいてもよい。また、車内機器7760は、任意の目的地までの経路探索を行うナビゲーション装置を含んでいてもよい。車内機器I/F7660は、これらの車内機器7760との間で、制御信号又はデータ信号を交換する。

[0111] 車載ネットワークI/F7680は、マイクロコンピュータ7610と通信ネットワーク7010との間の通信を仲介するインタフェースである。車載ネットワークI/F7680は、通信ネットワーク7010によりサポートされる所定のプロトコルに則して、信号等を送受信する。

- [0112] 統合制御ユニット7600のマイクロコンピュータ7610は、汎用通信I/F7620、専用通信I/F7630、測位部7640、ビーコン受信部7650、車内機器I/F7660及び車載ネットワークI/F7680のうちの少なくとも一つを介して取得される情報に基づき、各種プログラムにしたがって、車両制御システム7000を制御する。例えば、マイクロコンピュータ7610は、取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット7100に対して制御指令を出力してもよい。例えば、マイクロコンピュータ7610は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行ってもよい。また、マイクロコンピュータ7610は、取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行ってもよい。
- [0113] マイクロコンピュータ7610は、汎用通信I/F7620、専用通信I/F7630、測位部7640、ビーコン受信部7650、車内機器I/F7660及び車載ネットワークI/F7680のうちの少なくとも一つを介して取得される情報に基づき、車両と周辺の構造物や人物等の物体との間の3次元距離情報を生成し、車両の現在位置の周辺情報を含むローカル地図情報を作成してもよい。また、マイクロコンピュータ7610は、取得される情報に基づき、車両の衝突、歩行者等の近接又は通行止めの道路への進入等の危険を予測し、警告用信号を生成してもよい。警告用信号は、例えば、警告音を発生させたり、警告ランプを点灯させたりするための信号であってよい。
- [0114] 音声画像出力部7670は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図14の例では、出力装置として、オー

ディオスピーカ 7710、表示部 7720 及びインストルメントパネル 7730 が例示されている。表示部 7720 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。表示部 7720 は、AR (Augmented Reality) 表示機能を有していてもよい。出力装置は、これらの装置以外の、ヘッドホン、搭乗者が装着する眼鏡型ディスプレイ等のウェアラブルデバイス、プロジェクタ又はランプ等の他の装置であってもよい。出力装置が表示装置の場合、表示装置は、マイクロコンピュータ 7610 が行った各種処理により得られた結果又は他の制御ユニットから受信された情報を、テキスト、イメージ、表、グラフ等、様々な形式で視覚的に表示する。また、出力装置が音声出力装置の場合、音声出力装置は、再生された音声データ又は音響データ等からなるオーディオ信号をアナログ信号に変換して聴覚的に出力する。

[0115] なお、図 14 に示した例において、通信ネットワーク 7010 を介して接続された少なくとも二つの制御ユニットが一つの制御ユニットとして一体化されてもよい。あるいは、個々の制御ユニットが、複数の制御ユニットにより構成されてもよい。さらに、車両制御システム 7000 が、図示されていない別の制御ユニットを備えてもよい。また、上記の説明において、いずれかの制御ユニットが担う機能の一部又は全部を、他の制御ユニットに持たせてもよい。つまり、通信ネットワーク 7010 を介して情報の送受信がされるようになっていけば、所定の演算処理が、いずれかの制御ユニットで行われるようになってもよい。同様に、いずれかの制御ユニットに接続されているセンサ又は装置が、他の制御ユニットに接続されるとともに、複数の制御ユニットが、通信ネットワーク 7010 を介して相互に検出情報を送受信してもよい。

[0116] 以上説明した車両制御システム 7000 において、本実施の形態であるイメージセンサ 10 は、図 14 に示した応用例の撮像部 7410 に適用することができる。

[0117] なお、本開示の実施の形態は、上述した実施の形態に限定されるものでは

なく、本開示の要旨を逸脱しない範囲において種々の変更が可能である。

[0118] 本技術は以下のような構成も取ることができる。

(1)

積層されている第1および第2基板と、
前記第1基板の上に形成されている第1有機光電変換膜とを備え、
前記第2基板には、Latch回路が形成されている
固体撮像素子。

(2)

前記第1有機光電変換膜とは異なる波長帯に感度を有する光電変換部を
さらに備える前記(1)に記載の固体撮像素子。

(3)

前記光電変換部は、前記第1有機光電変換膜とは異なる波長帯に感度を有
する第2有機光電変換膜であり、前記第1基板の上に形成されている
前記(2)に記載の固体撮像素子。

(4)

前記光電変換部は、前記第1有機光電変換膜とは異なる波長帯に感度を有
するPDであり、前記第1基板内に形成されている
前記(2)に記載の固体撮像素子。

(5)

前記第1有機光電変換膜に対応する画素Tr.は、前記第1基板内に形成され
ている
前記(1)から(4)のいずれかに記載の固体撮像素子。

(6)

前記第1有機光電変換膜に対応するADC回路は、前記第1基板内に形成され
ている
前記(1)から(5)のいずれかに記載の固体撮像素子。

(7)

前記第1有機光電変換膜に対応する前記画素Tr.および前記ADC回路は、各

画素により専有される

前記（６）に記載の固体撮像素子。

（８）

前記第１有機光電変換膜に対応する前記画素Tr. および前記ADC回路は、複数の画素により共有される

前記（６）に記載の固体撮像素子。

（９）

前記第１有機光電変換膜に対応する前記画素Tr. は、リセットTr.、アンプTr.、および選択Tr. から構成される

前記（１）から（８）のいずれかに記載の固体撮像素子。

（１０）

前記リセットTr. は、GND RST方式である

前記（９）に記載の固体撮像素子。

（１１）

前記リセットTr. は、Vdd RST方式である

前記（９）に記載の固体撮像素子。

（１２）

前記第１有機光電変換膜に対応する前記画素Tr. は、転送Tr. をさらに含む

前記（９）から（１１）のいずれかに記載の固体撮像素子。

（１３）

前記転送Tr. は、画素毎に形成されており、前記リセットTr.、前記アンプTr.、および前記選択Tr. は、複数の画素により共有される

前記（１２）に記載の固体撮像素子。

（１４）

前記第２基板側に積層されている第３基板を

さらに備える前記（１）から（１３）のいずれかに記載の固体撮像素子。

（１５）

固体撮像素子が搭載されている電子装置において、

前記固体撮像素子は、
積層されている第1および第2基板と、
前記第1基板の上に形成されている第1有機光電変換膜とを備え、
前記第2基板には、Latch回路が形成されている
電子装置。

符号の説明

[0119] 10 固体撮像素子, 11 OCL (オンチップレンズ), 12 有機光
電変換膜, 13 CF (カラーフィルタ), 20 第1基板, 21 画
素Tr. (トランジスタ), 22 PD (フォトダイオード), 24 画素
Tr. (トランジスタ), 30 第2基板, 31 ADC回路, 32 ADC回
路

請求の範囲

- [請求項1] 積層されている第1および第2基板と、
前記第1基板の上に形成されている第1有機光電変換膜とを備え、
前記第2基板には、Latch回路が形成されている
固体撮像素子。
- [請求項2] 前記第1有機光電変換膜とは異なる波長帯に感度を有する光電変換部を
さらに備える請求項1に記載の固体撮像素子。
- [請求項3] 前記光電変換部は、前記第1有機光電変換膜とは異なる波長帯に感度を有する第2有機光電変換膜であり、前記第1基板の上に形成されている
請求項2に記載の固体撮像素子。
- [請求項4] 前記光電変換部は、前記第1有機光電変換膜とは異なる波長帯に感度を有するPDであり、前記第1基板内に形成されている
請求項2に記載の固体撮像素子。
- [請求項5] 前記第1有機光電変換膜に対応する画素Tr.は、前記第1基板内に形成されている
請求項2に記載の固体撮像素子。
- [請求項6] 前記第1有機光電変換膜に対応するADC回路は、前記第1基板内に形成されている
請求項5に記載の固体撮像素子。
- [請求項7] 前記第1有機光電変換膜に対応する前記画素Tr.および前記ADC回路は、各画素により専有される
請求項6に記載の固体撮像素子。
- [請求項8] 前記第1有機光電変換膜に対応する前記画素Tr.および前記ADC回路は、複数の画素により共有される
請求項6に記載の固体撮像素子。
- [請求項9] 前記第1有機光電変換膜に対応する前記画素Tr.は、リセットTr.、

アンプTr.、および選択Tr. から構成される

請求項 5 に記載の固体撮像素子。

[請求項10] 前記リセットTr. は、GND RST方式である

請求項 9 に記載の固体撮像素子。

[請求項11] 前記リセットTr. は、Vdd RST方式である

請求項 9 に記載の固体撮像素子。

[請求項12] 前記第 1 有機光電変換膜に対応する前記画素Tr. は、転送Tr. をさらに含む

請求項 5 に記載の固体撮像素子。

[請求項13] 前記転送Tr. は、画素毎に形成されており、前記リセットTr.、前記

アンプTr.、および前記選択Tr. は、複数の画素により共有される

請求項 1 2 に記載の固体撮像素子。

[請求項14] 前記第 2 基板側に積層されている第 3 基板を

さらに備える請求項 2 に記載の固体撮像素子。

[請求項15] 固体撮像素子が搭載されている電子装置において、

前記固体撮像素子は、

積層されている第 1 および第 2 基板と、

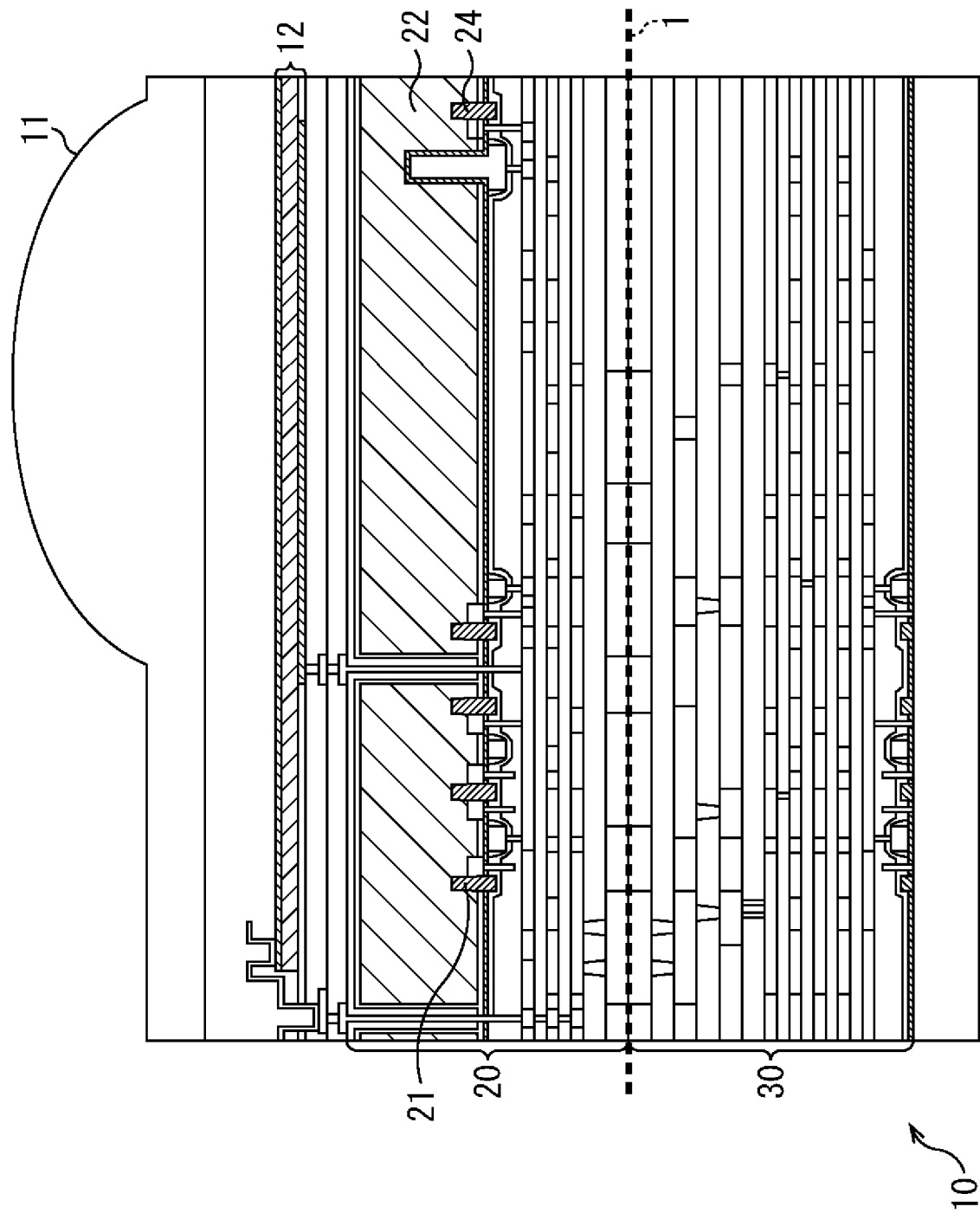
前記第 1 基板の上に形成されている第 1 有機光電変換膜とを備え

、

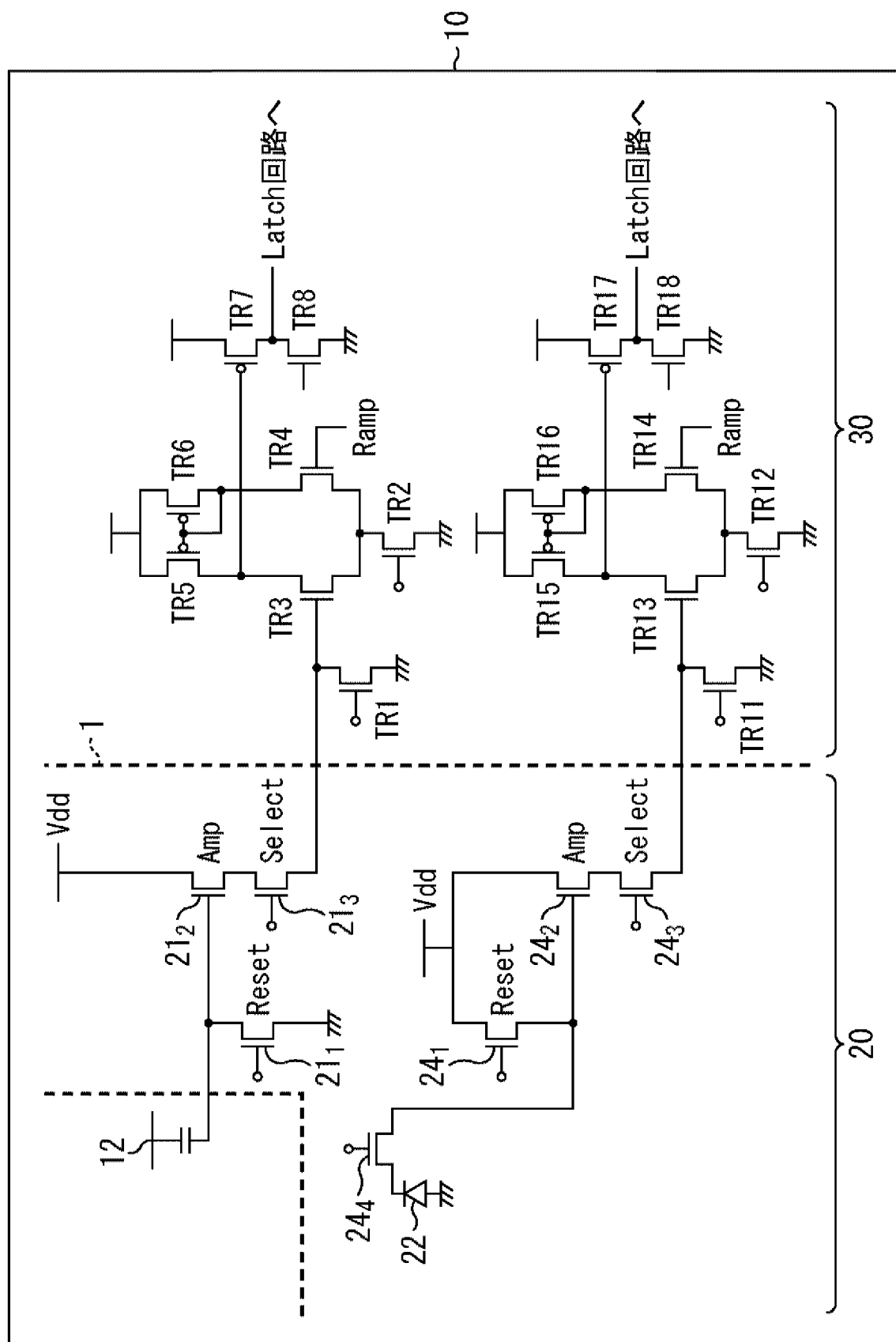
前記第 2 基板には、Latch回路が形成されている

電子装置。

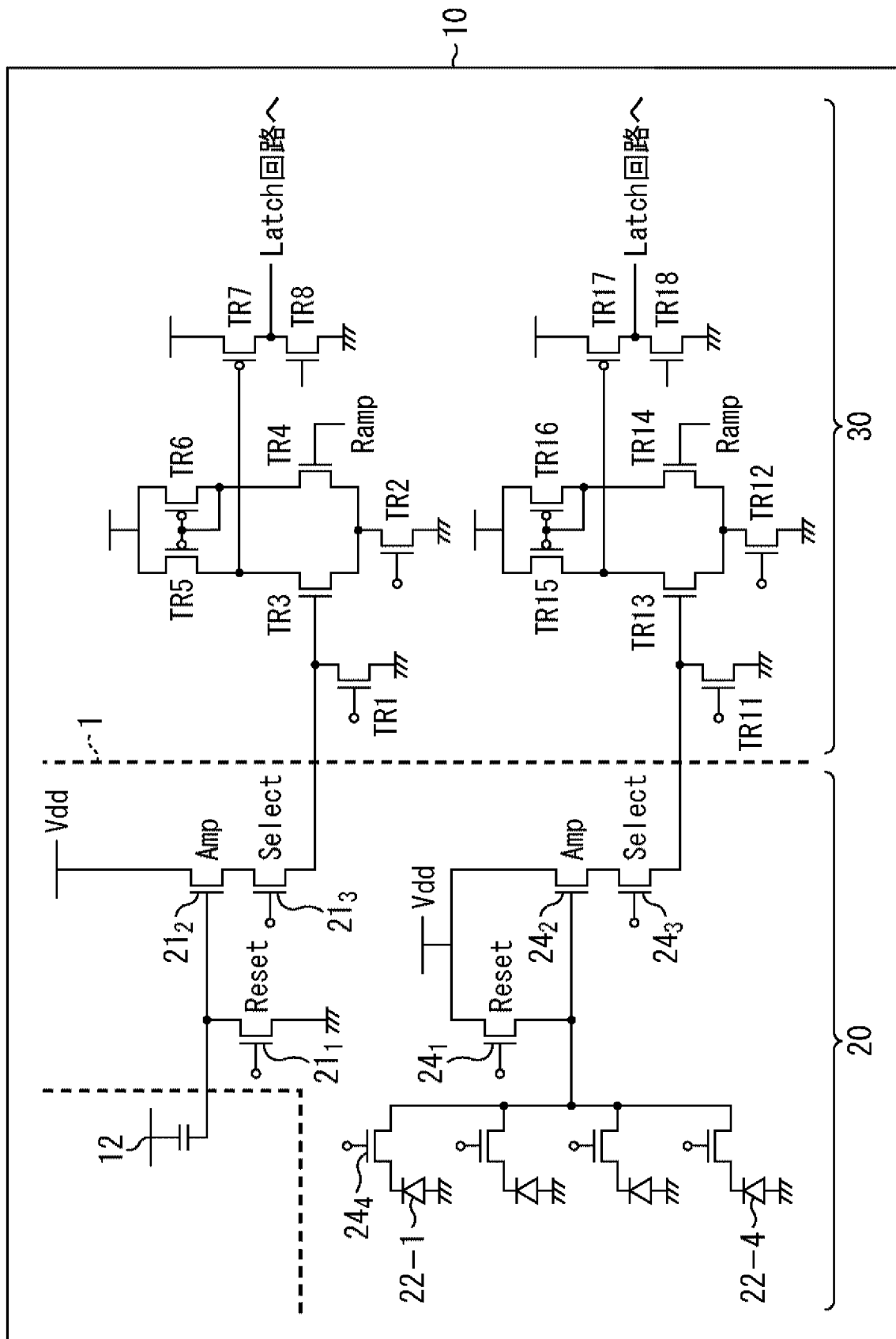
[図1]
FIG. 1



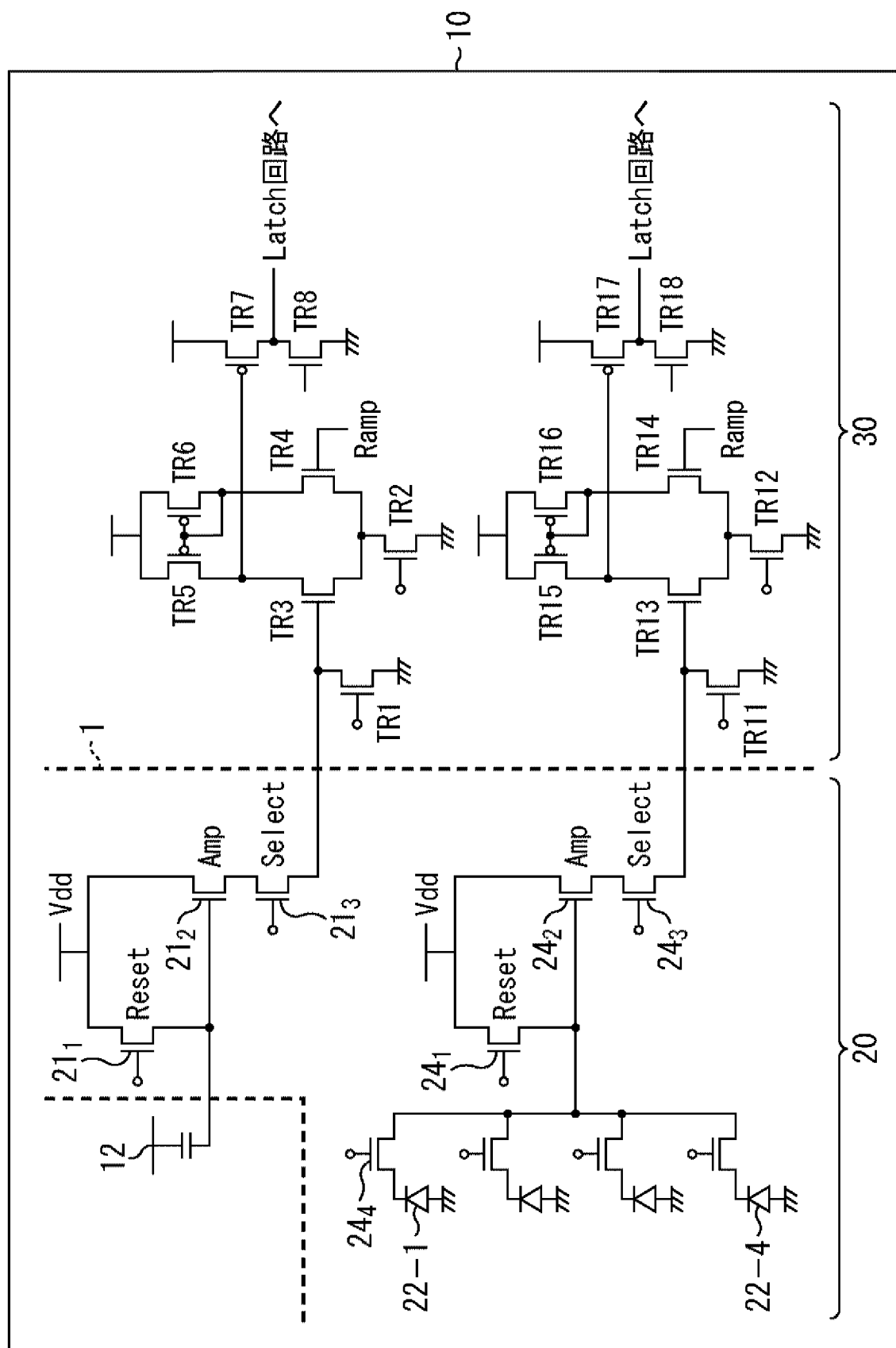
[図2]
FIG. 2



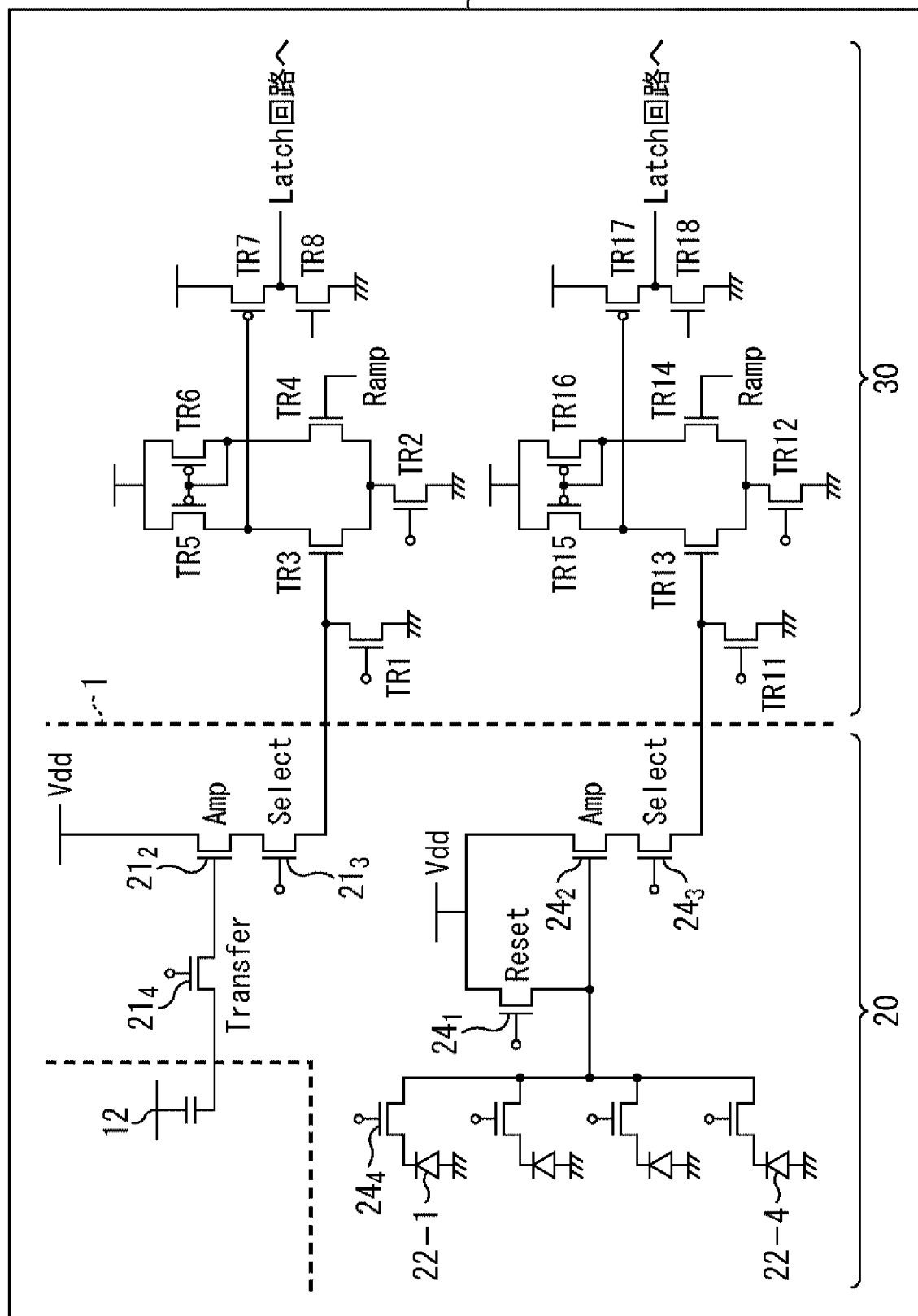
[図3]
FIG. 3



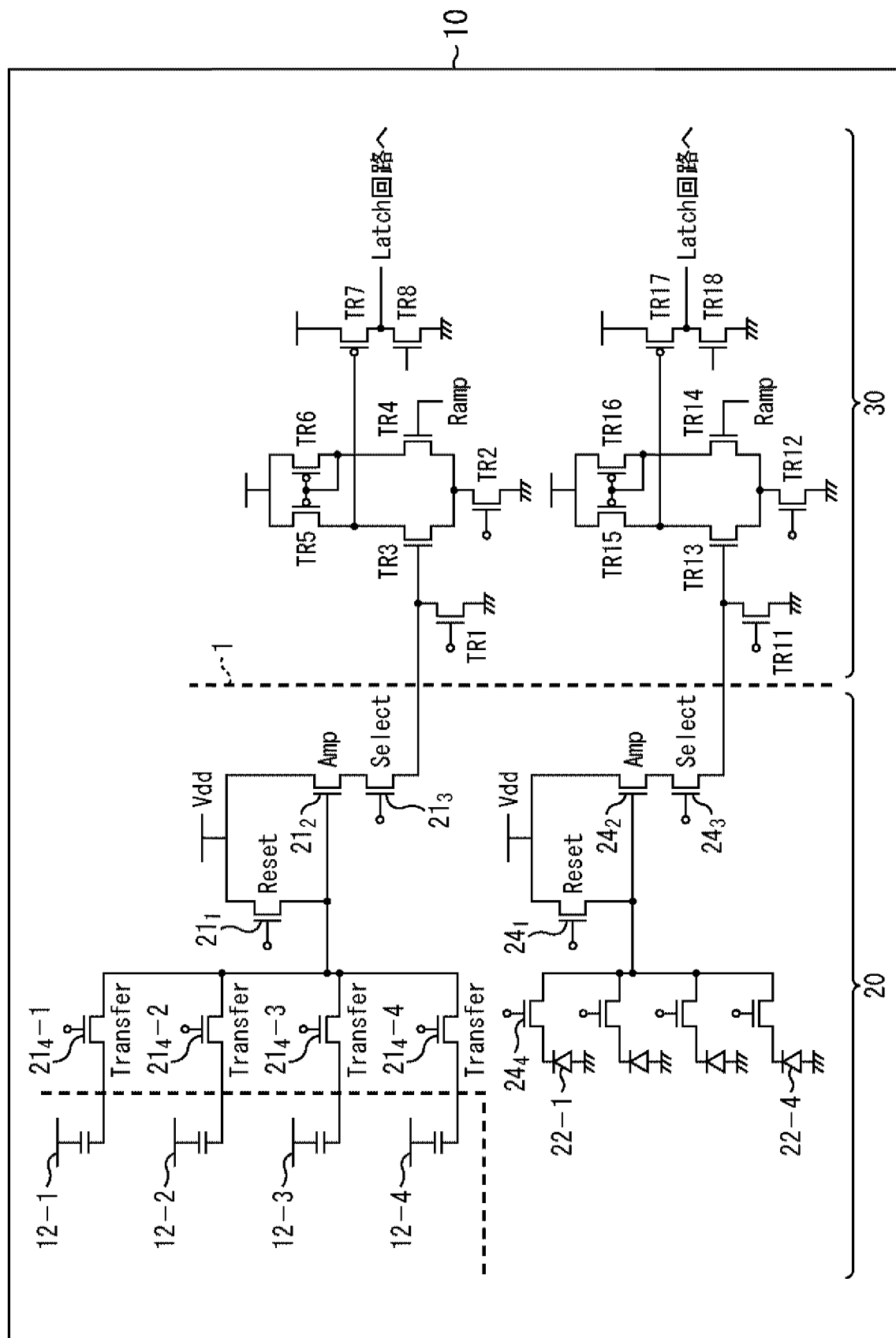
[図4]
FIG. 4



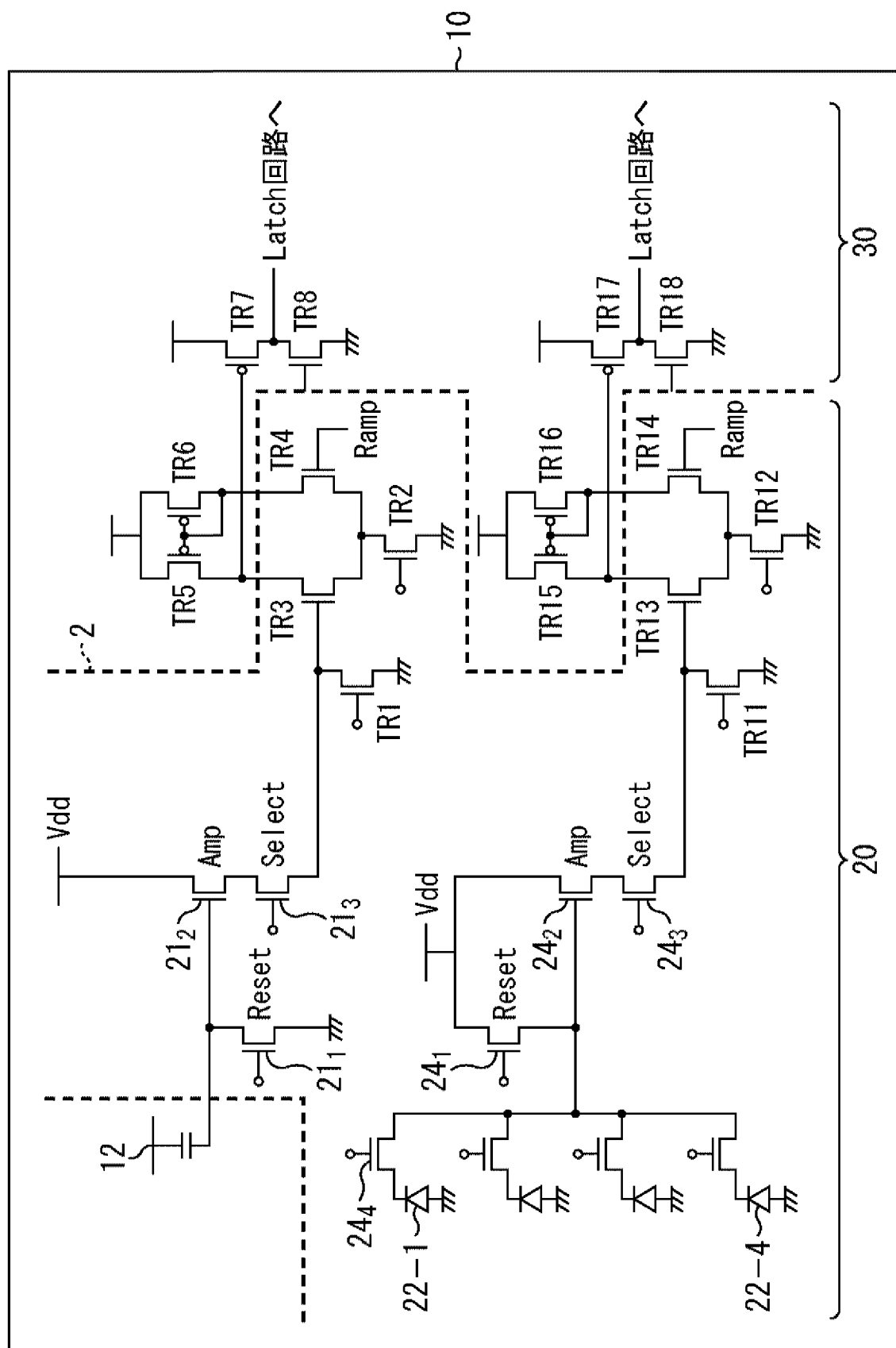
10



[図6]
FIG. 6



[図7]
FIG. 7



The diagram illustrates a differential amplifier circuit 10, which is composed of two identical differential pairs (20) and a common load circuit (30). The circuit is divided into three main sections by dashed lines: a first section (12) on the left, a second section (20) in the middle, and a third section (30) on the right.

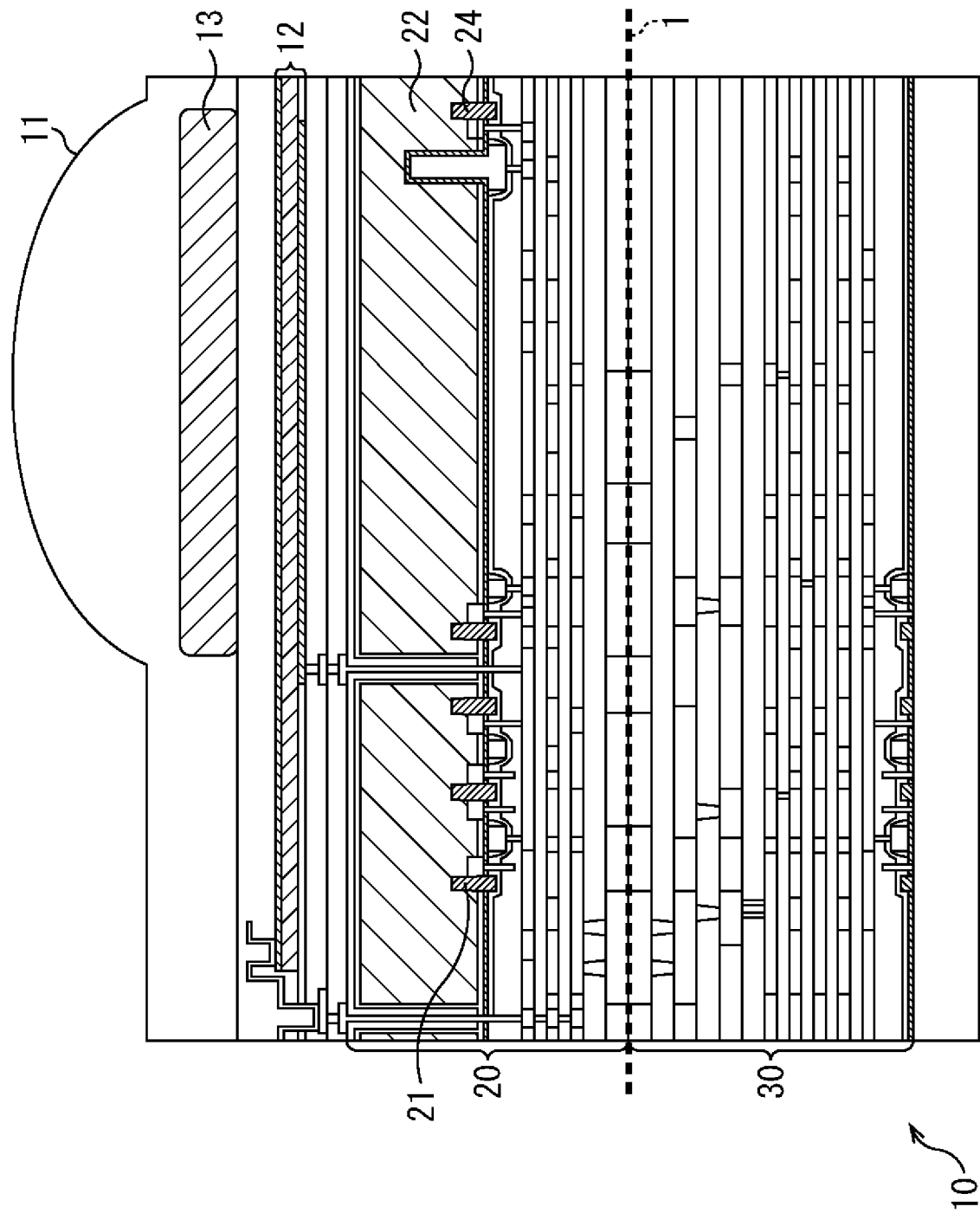
Section 12 (Input Stage): This section contains a differential input stage. It features a differential pair of NMOS transistors (211, 212) with their gates connected to a common input signal. The sources of these transistors are connected to a common source node, which is biased by a current source (213) connected to ground. The gates of transistors 211 and 212 are also connected to a common gate node, which is biased by a current source (214) connected to ground. The drains of transistors 211 and 212 are connected to a common drain node, which is biased by a current source (215) connected to ground.

Section 20 (Differential Pairs): This section contains two identical differential pairs (20). Each differential pair consists of a differential pair of NMOS transistors (241, 242) with their gates connected to a common input signal. The sources of these transistors are connected to a common source node, which is biased by a current source (243) connected to ground. The gates of transistors 241 and 242 are also connected to a common gate node, which is biased by a current source (244) connected to ground. The drains of transistors 241 and 242 are connected to a common drain node, which is biased by a current source (245) connected to ground.

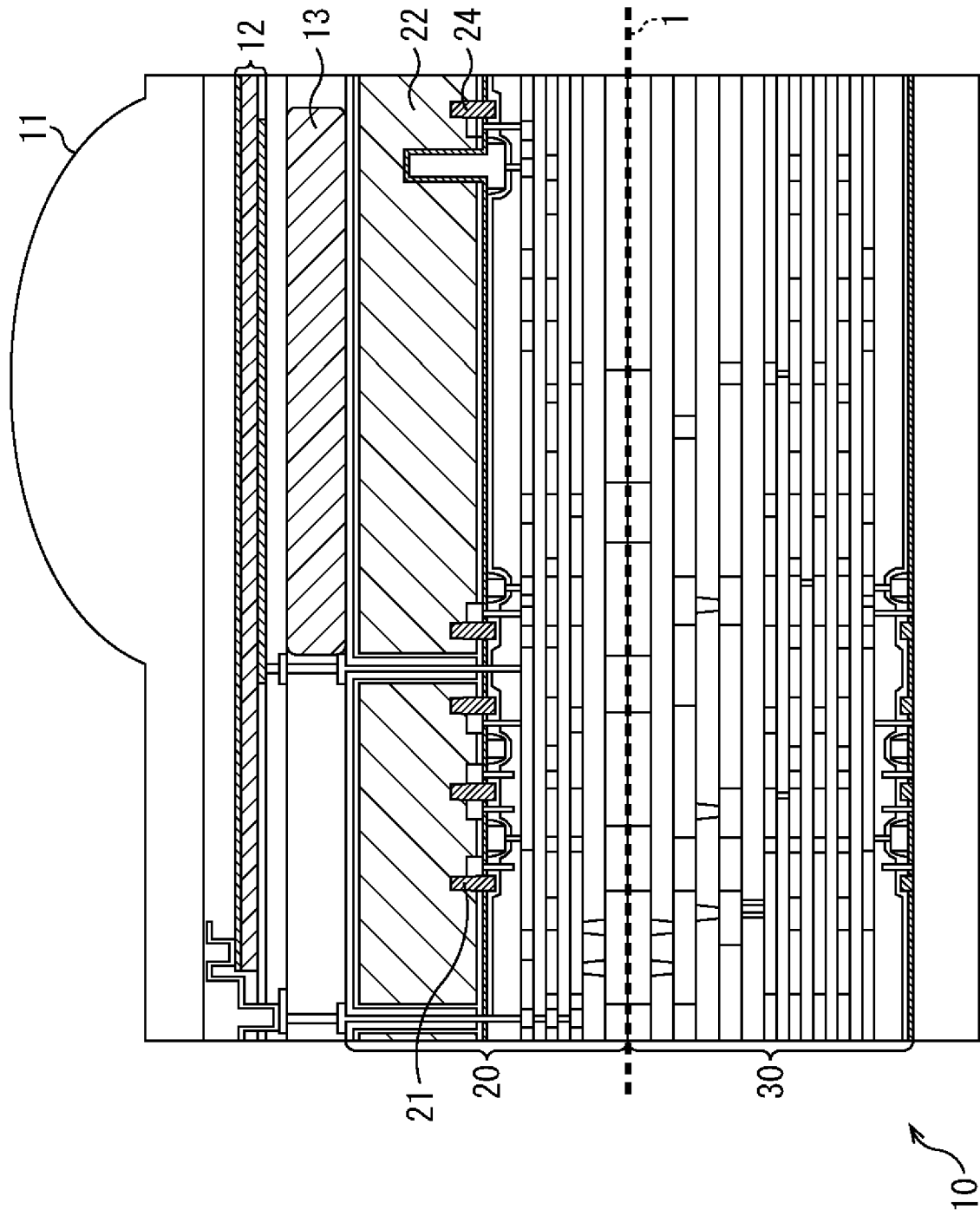
Section 30 (Common Load): This section contains a common load circuit (30) that is connected to the drains of the NMOS transistors in both differential pairs (20). The load circuit consists of a differential pair of PMOS transistors (TR1, TR2) with their gates connected to a common input signal. The sources of these transistors are connected to a common source node, which is biased by a current source (TR3) connected to ground. The gates of transistors TR1 and TR2 are also connected to a common gate node, which is biased by a current source (TR4) connected to ground. The drains of transistors TR1 and TR2 are connected to a common drain node, which is biased by a current source (TR5) connected to ground.

The circuit is powered by a supply voltage V_{DD} and a reference voltage V_{REF}. The output of the circuit is taken from the common drain node of the differential pairs (20).

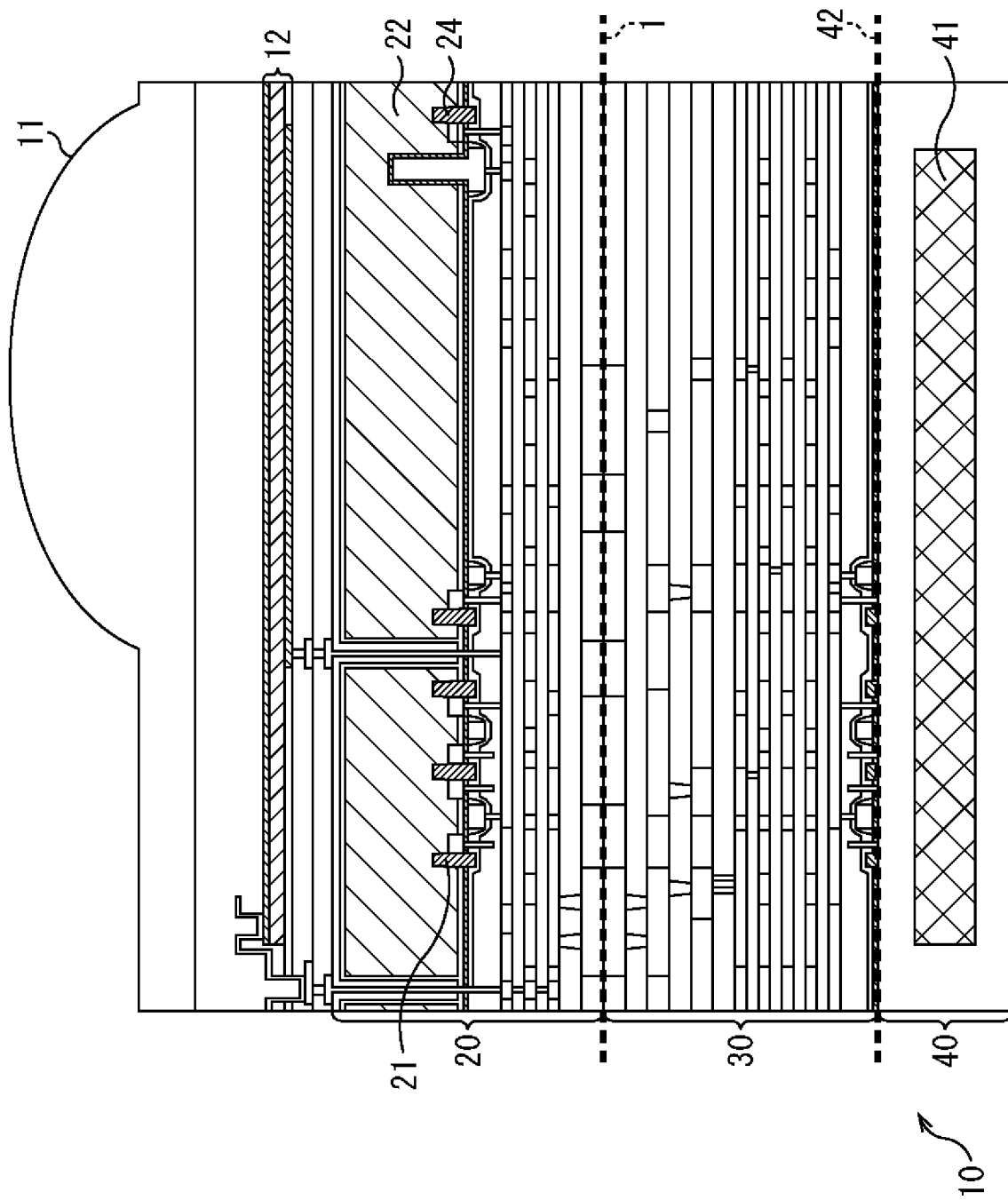
[図9]
FIG. 9



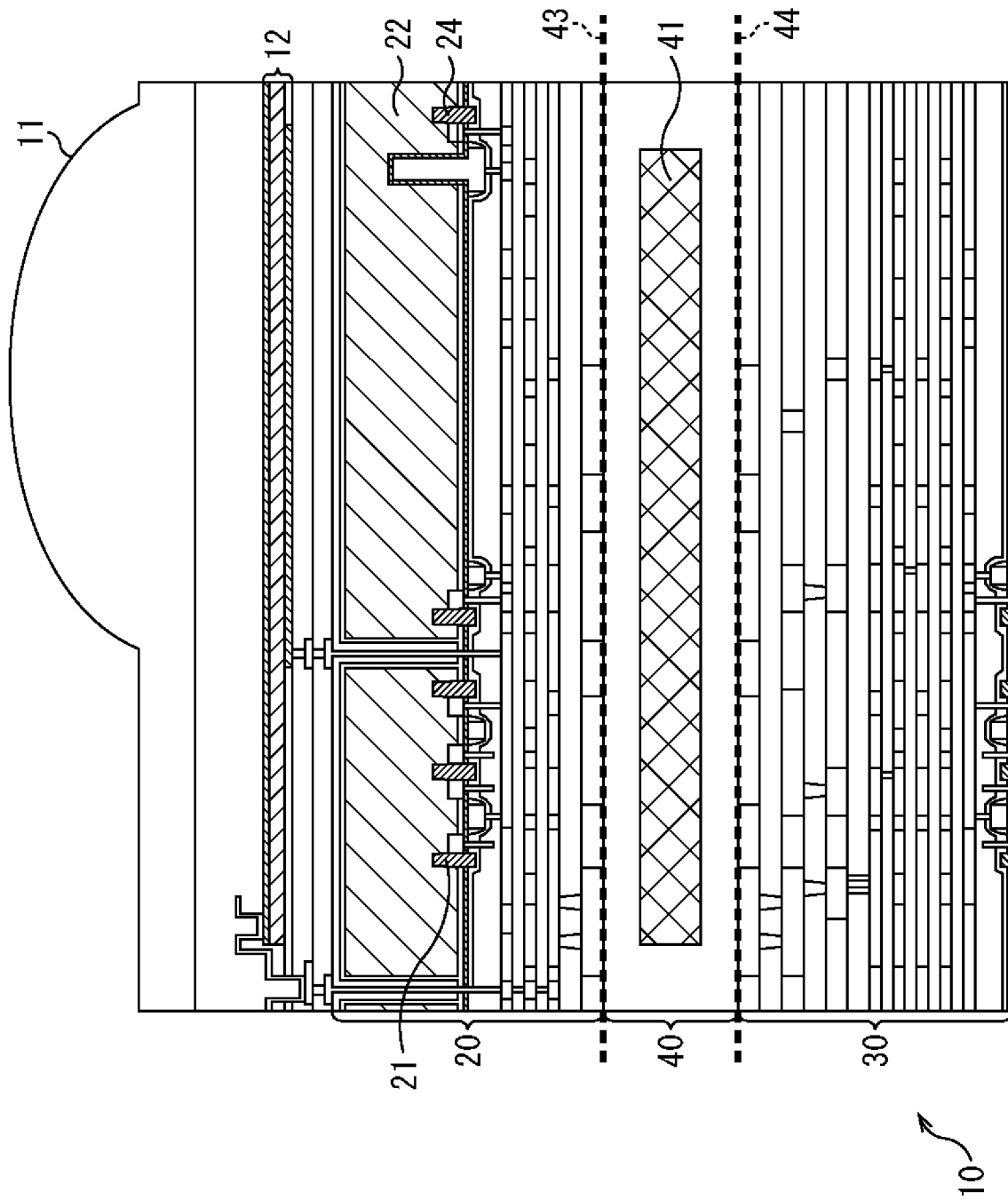
[図10]
FIG. 10



[図11]
FIG. 11

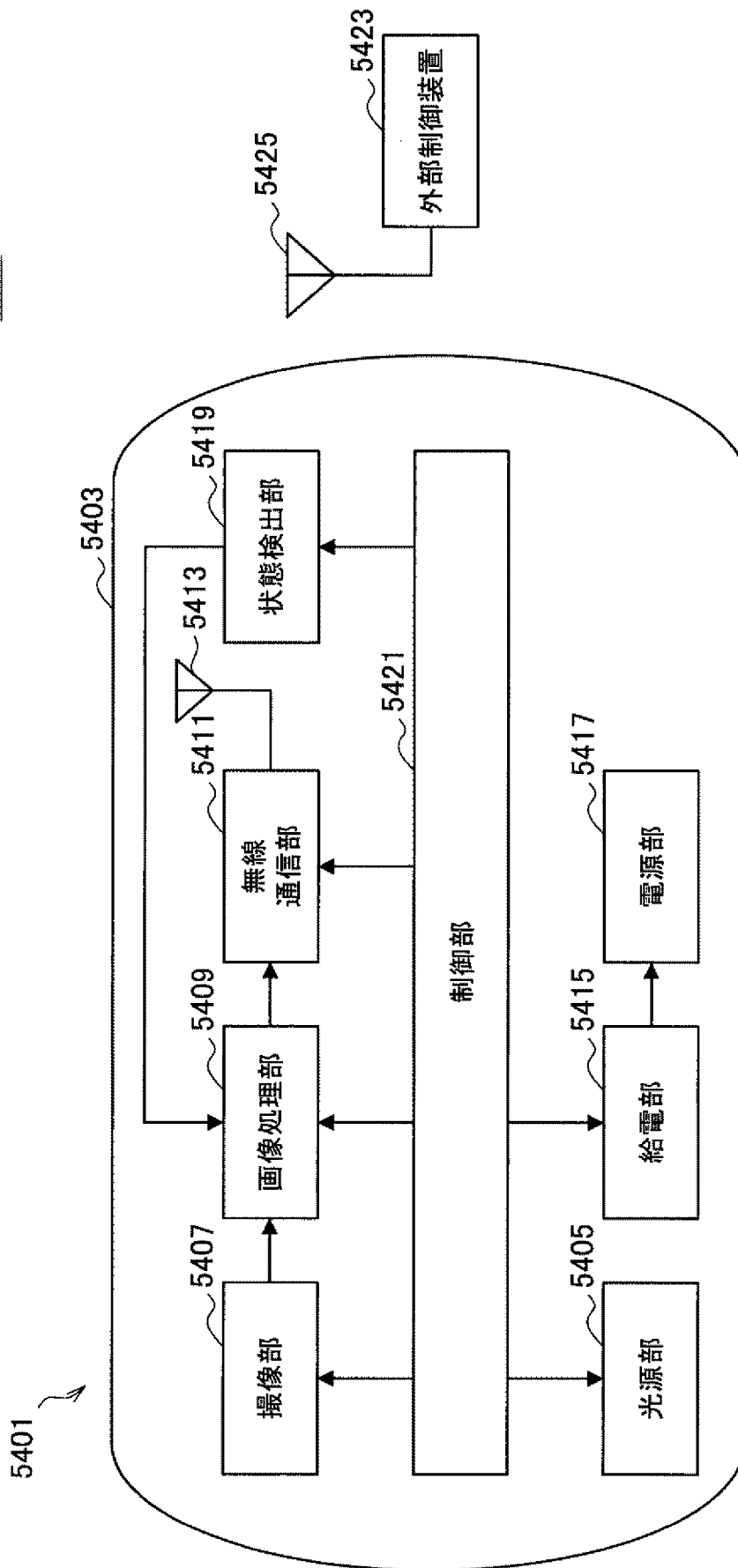


[図12]
FIG. 12

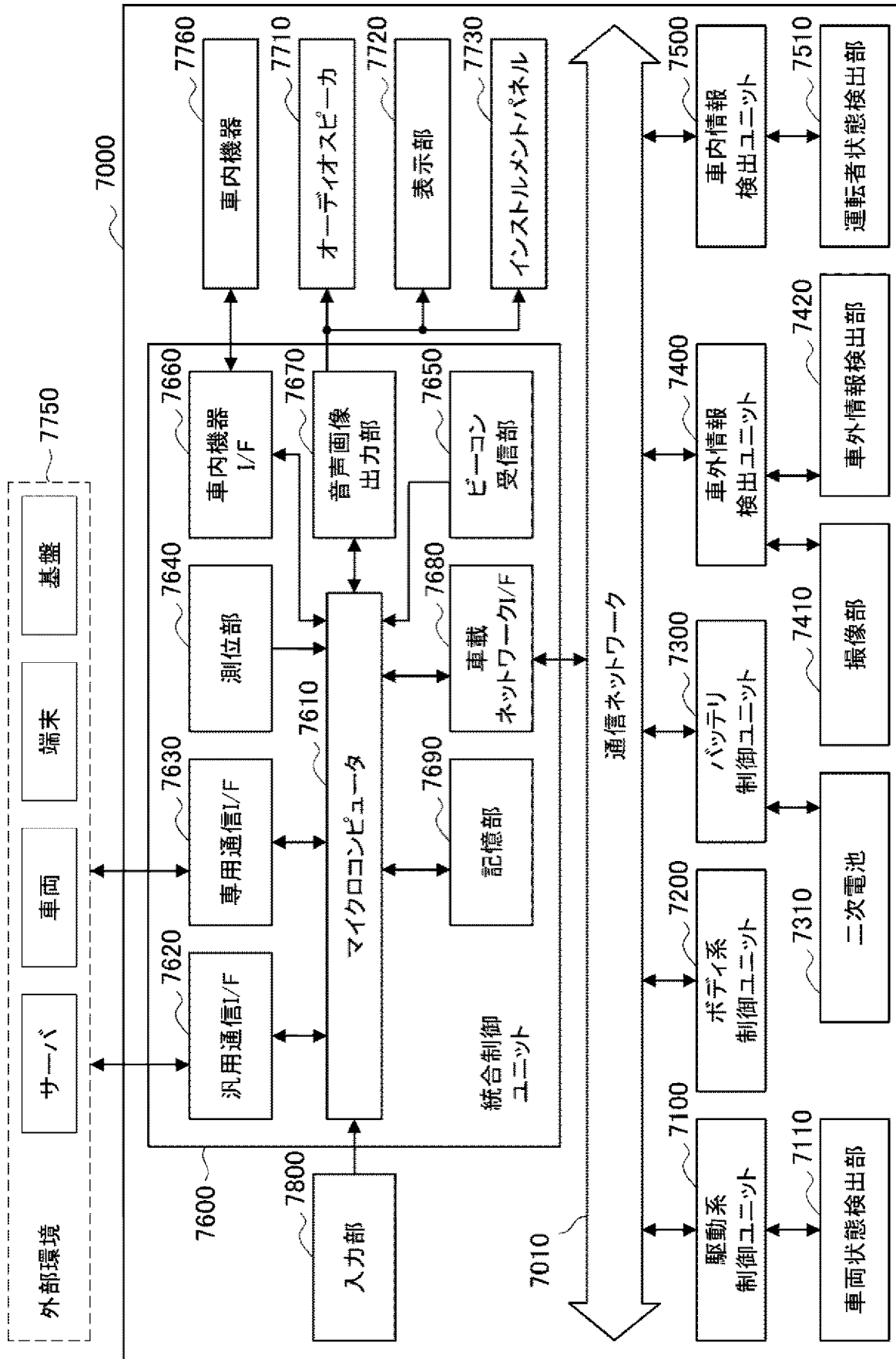


[図13]

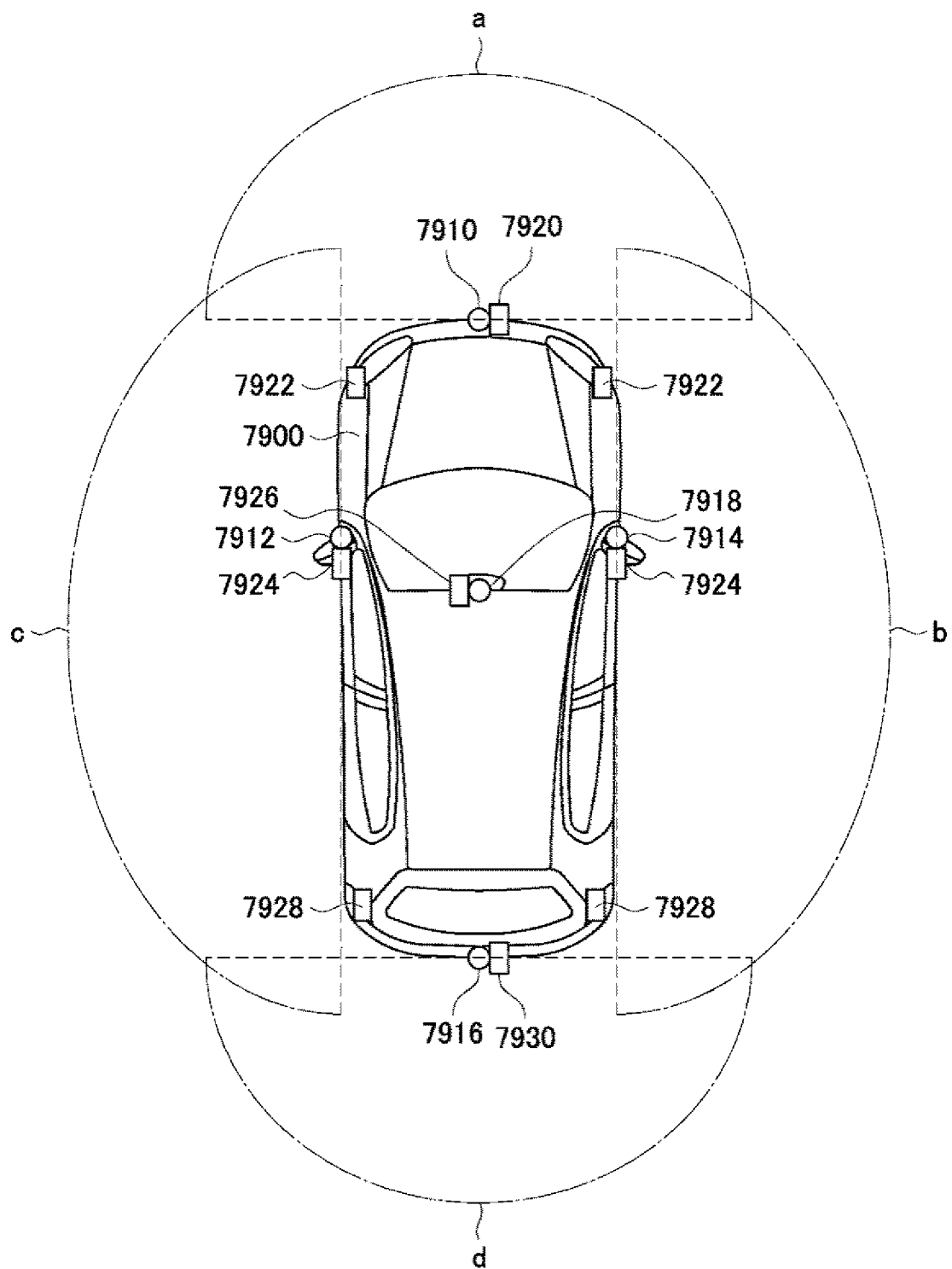
5400



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/029494

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/146(2006.01)i, H04N5/369(2011.01)i, H04N5/374(2011.01)i, H04N9/07(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146, H04N5/369, H04N5/374, H04N9/07

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2016-134587 A (Sony Corp.), 25 July 2016 (25.07.2016), paragraphs [0014] to [0046], [0070] to [0071], [0079] to [0097]; fig. 1 to 2, 7 to 8 & WO 2016/117381 A1 & CN 107112342 A	1-15
Y	WO 2015/019836 A1 (Sony Corp.), 12 February 2015 (12.02.2015), paragraphs [0025] to [0074]; fig. 1 to 7 & US 2016/0182842 A1 paragraphs [0050] to [0101]; fig. 1 to 7 & EP 3032822 A1 & CN 105379249 A & KR 10-2016-0040139 A & TW 201507472 A	1-15

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 October 2017 (24.10.17)

Date of mailing of the international search report
07 November 2017 (07.11.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/029494

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-201009 A (Fujifilm Corp.), 09 August 2007 (09.08.2007), paragraphs [0029] to [0041]; fig. 3 to 4 & US 2007/0170478 A1 paragraphs [0038] to [0050]; fig. 3 to 4	3
Y	JP 2012-54876 A (Sony Corp.), 15 March 2012 (15.03.2012), paragraphs [0002] to [0012]; fig. 1 to 3 & US 2012/0057056 A1 paragraphs [0002] to [0024]; fig. 1 to 3 & CN 102387324 A & KR 10-2012-0023547 A & TW 201220484 A	9-13
Y	JP 2012-4443 A (Sony Corp.), 05 January 2012 (05.01.2012), paragraphs [0086] to [0090], [0143]; fig. 4 & US 2011/0310282 A1 paragraphs [0158] to [0165], [0216]; fig. 4 & EP 2398054 A2 & CN 102290424 A & KR 10-2011-0138159 A & TW 201210004 A	10,11
A	JP 2016-9722 A (Sony Corp.), 18 January 2016 (18.01.2016), paragraphs [0121] to [0149]; fig. 6 to 8 & US 2017/0141312 A1 paragraphs [0129] to [0157]; fig. 6 to 8 & WO 2015/198697 A1 & KR 10-2017-0020773 A & CN 106663686 A	1-15

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L27/146(2006.01)i, H04N5/369(2011.01)i, H04N5/374(2011.01)i, H04N9/07(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L27/146, H04N5/369, H04N5/374, H04N9/07

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2016-134587 A（ソニー株式会社）2016.07.25, 段落[0014]-[0046], [0070]-[0071], [0079]-[0097], 図1-2, 7-8 & WO 2016/117381 A1 & CN 107112342 A	1-15
Y	WO 2015/019836 A1（ソニー株式会社）2015.02.12, 段落[0025]-[0074], 図1-7 & US 2016/0182842 A1, 段落[0050]-[0101], 図1-7 & EP 3032822 A1 & CN 105379249 A & KR 10-2016-0040139 A & TW 201507472 A	1-15

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

24.10.2017

国際調査報告の発送日

07.11.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

鈴木 肇

5 F

8396

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-201009 A (富士フイルム株式会社) 2007. 08. 09, 段落[0029]-[0041], 図 3-4 & US 2007/0170478 A1, 段落[0038]-[0050], 図 3-4	3
Y	JP 2012-54876 A (ソニー株式会社) 2012. 03. 15, 段落[0002]-[0012], 図 1-3 & US 2012/0057056 A1, 段落[0002]-[0024], 図 1-3 & CN 102387324 A & KR 10-2012-0023547 A & TW 201220484 A	9-13
Y	JP 2012-4443 A (ソニー株式会社) 2012. 01. 05, 段落[0086]-[0090], [0143], 図 4 & US 2011/0310282 A1, 段落[0158]-[0165], [0216], 図 4 & EP 2398054 A2 & CN 102290424 A & KR 10-2011-0138159 A & TW 201210004 A	10, 11
A	JP 2016-9722 A (ソニー株式会社) 2016. 01. 18, 段落[0121]-[0149], 図 6-8 & US 2017/0141312 A1, 段落[0129]-[0157], 図 6-8 & WO 2015/198697 A1 & KR 10-2017-0020773 A & CN 106663686 A	1-15