

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2012 年 11 月 15 日 (15.11.2012) WIPO | PCT



(10) 国际公布号
WO 2012/151797 A1

- (51) 国际专利分类号:
H01L 21/8232 (2006.01) H01L 29/78 (2006.01)
H01L 21/84 (2006.01) H01L 29/792 (2006.01)
H01L 29/772 (2006.01)
- (21) 国际申请号: PCT/CN2011/078207
- (22) 国际申请日: 2011 年 8 月 10 日 (10.08.2011)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201110116545.5 2011 年 5 月 6 日 (06.05.2011) CN
- (71) 申请人 (对除美国外的所有指定国): 中国科学院微电子研究所 (INSTITUTE OF MICROELECTRONICS, CHINESE ACADEMY OF SCIENCES) [CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。
- (72) 发明人: 及
- (75) 发明人/申请人 (仅对美国): 梁擎擎 (LIANG, Qingqing) [CN/US]; 美国纽约州拉格朗日镇瑞吉路 28 号, New York 12540 (US)。钟汇才 (ZHONG, Huicai) [CN/US]; 美国加利福尼亚州圣荷西市威尔明顿大道 1089 号, California 95129 (US)。朱慧珑 (ZHU, Huilong) [US/US]; 美国纽约州波基普西市奥特姆路 93#, New York 12603 (US)。

(74) 代理人: 北京集佳知识产权代理有限公司 (UNITALEN ATTORNEYS AT LAW); 中国北京市朝阳区建国门外大街 22 号赛特广场 7 层, Beijing 100004 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条(3))。

(54) Title: FIN FIELD EFFECT TRANSISTOR AND MANUFACTURE METHOD THEREOF

(54) 发明名称: 鳍式场效应晶体管及其制造方法

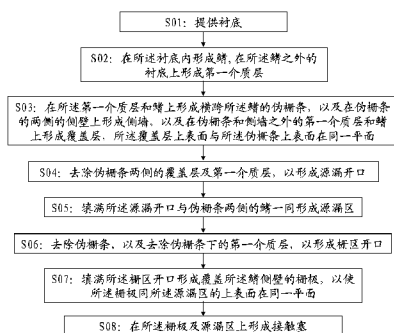


图 2 / FIG. 2

S01 PROVIDING A SUBSTRATE
S02 FORMING A FIN ON THE SUBSTRATE, AND FORMING A FIRST MEDIUM LAYER ON THE SUBSTRATE OUTSIDE THE FIN
S03 FORMING A PSEUDO GATE BAR ACROSS THE FIN ON THE FIRST MEDIUM LAYER AND THE FIN, FORMING A SIDE WALL ON THE SIDE WALLS ON TWO SIDES OF THE PSEUDO GATE BAR, AND FORMING A COVERAGE LAYER ON THE FIRST MEDIUM LAYER OUTSIDE THE SIDE WALL AND THE PSEUDO GATE BAR AND THE FIN, WITH THE UPPER SURFACE OF THE COVERAGE LAYER AND THAT OF THE PSEUDO GATE BAR BEING ON THE SAME PLANE
S04 REMOVING THE COVERAGE AREA AND THE FIRST MEDIUM LAYER ON TWO SIDES OF THE PSEUDO GATE BAR SO AS TO FORM A SOURCE DRAIN OPENING
S05 FILLING UP THE SOURCE DRAIN OPENING TO FORM A SOURCE DRAIN AREA WITH THE FIN ON TWO SIDES OF THE PSEUDO GATE BAR
S06 REMOVING THE PSEUDO GATE BAR, AND REMOVING THE FIRST MEDIUM LAYER UNDER THE PSEUDO GATE BAR SO AS TO FORM A GATE AREA OPENING
S07 FILLING UP THE GATE AREA OPENING TO FORM A GATE COVERING THE SIDE WALLS OF THE FIN SO THAT THE UPPER SURFACE OF THE GATE AND THAT OF THE SOURCE DRAIN AREA ARE IN THE SAME PLANE
S08 FORMING A CONTACT PLUG ON THE GATE AND THE SOURCE DRAIN AREA

(57) Abstract: A method for manufacturing a fin field effect transistor, including: after forming a fin, forming a pseudo gate bar across the fin on the same, forming a side wall on the side walls on two sides of the pseudo gate bar, and forming a coverage layer on a first medium layer outside the side wall and the pseudo gate bar and the fin, forming a raising source drain area on two sides of the pseudo gate bar by way of the side wall in the manner of self-alignment, with the upper surface of the gate and that of the source drain area being on the same plane. Since the upper surface of the gate and that of the source drain area are on the same plane, it is easy to align when forming a contact plug, and the gate and the source drain are separated by the side wall, making the alignment more accurate.

[见续页]

WO 2012/151797 A1



(57) 摘要:

一种鳍式场效应晶体管的制造方法，包括：在形成鳍后，在鳍上形成横跨鳍的伪栅条、在伪栅条两侧的侧壁上形成的侧墙及在伪栅条和侧墙之外的第一介质层和鳍上形成的覆盖层，通过侧墙自对准地在伪栅极两旁形成提升的源漏区，且栅极同源漏区的上表面在同一平面上。由于栅极和源漏区上表面在同一平面上，形成接触塞时更容易对准，栅极和源漏极由侧墙隔开，使对准更精确。

鳍式场效应晶体管及其制造方法

本申请要求于 2011 年 5 月 06 日提交中国专利局、申请号为 201110116545.5、发明名称为“鳍式场效应晶体管及其制造方法”的中国专利申请

的优先权，其全部内容通过引用结合在本申请中。

5

技术领域

本发明涉及半导体制造技术，更具体地说，涉及一种鳍式场效应晶体管及其制造方法。

10 背景技术

随着半导体器件的高度集成，MOSFET沟道长度不断缩短，一系列在 MOSFET长沟道模型中可以忽略的效应变得愈发显著，甚至成为影响器件性能的主导因素，这种现象统称为短沟道效应。短沟道效应会恶化器件的电学性能，如造成栅极阈值电压下降、功耗增加以及信噪比下降等问题。

15 为了控制短沟道效应，对传统晶体管器件的某些方面采取了一些改进，例如，一方面，向沟道中掺杂更多的磷、硼等杂质元素，但此举易导致器件沟道中载流子迁移率下降；另一方面，增强沟道的应力，但传统的SiGe PMOS应变硅技术也开始面临瓶颈，很难再为沟道提供更强的应变；再一方面，减薄栅极氧化物介质的厚度，但栅极氧化物介质的厚度方面也将出现发展瓶颈问题，栅极氧化物厚度减薄的速度已经很难再跟上栅极宽度缩小的步伐，栅介质漏电越来越大。随着沟道尺寸的不断缩短，这些改进都不能解决愈发显著的短沟道效应。

20 极氧化物厚度减薄的速度已经很难再跟上栅极宽度缩小的步伐，栅介质漏电越来越大。随着沟道尺寸的不断缩短，这些改进都不能解决愈发显著的短沟道效应。

目前，为了解决短沟道效应的问题，提出了鳍式场效应晶体管（Fin-FET）的立体器件结构，Fin-FET是具有鳍型沟道结构的晶体管，它利用薄鳍的几个

-2-

表面作为沟道，从而可以防止传统晶体管中的短沟道效应，同时可以增大工作电流。

参考图1，图1为当前提出的Fin-FET的结构示意图，包括：鳍100，鳍上及侧面的栅极102，以及鳍两端的源漏区104。通常地，是在形成鳍100和栅极102以后，在鳍的两端形成源漏区104，而后在栅极102和源区104和漏区106上形成接触塞，来形成这种Fin-FET器件。

然而，上述Fin-FET器件的形成方法的问题在于，形成接触塞时，由接触塞向栅极、源区和漏区进行对准，随着集成度的不断提高，栅极之间的尺寸不断减小，接触塞的对准会越来越困难，会容易出现对准不精确的问题，例如，会出现源区、漏区的接触塞部分接触到栅极或者栅极的接触塞部分接触到源区、漏区的情况，这样会直接导致器件短路，或者，即使实现源漏接触塞与栅极隔离，由于两者之间将形成较大的寄生叠加电容，这些都会降低器件的AC性能和器件速度。

15 发明内容

本发明实施例提供了一种鳍式场效应晶体管及其制造方法，解决接触塞对准不精确的问题，提高器件的AC性能。

为实现上述目的，本发明实施例提供了如下技术方案：

一种鳍式场效应晶体管的制造方法，包括：

20 提供衬底；

在所述衬底内形成鳍，以及在所述鳍之外的衬底上形成第一介质层；

在所述第一介质层和鳍上形成横跨所述鳍的伪栅条，以及在伪栅条的两侧

—3—

的侧壁上形成侧墙，以及在伪栅条和侧墙之外的第一介质层和鳍上形成覆盖层，所述覆盖层上表面与所述伪栅条上表面在同一平面；

去除伪栅条两侧的覆盖层及第一介质层，以形成源漏开口，所述源漏开口暴露伪栅条两侧的鳍；

5 填满所述源漏开口与伪栅条两侧的鳍一同形成源漏区；

去除伪栅条，以及去除伪栅条下的第一介质层，以形成栅区开口，所述栅区开口暴露伪栅条下的鳍；

填满所述栅区开口形成覆盖所述鳍的栅极，以使所述栅极同所述源漏区的上表面在同一平面；

10 在所述栅极及源漏区上形成接触塞。

可选地，在形成栅极之后，形成接触塞之前，还包括步骤：去除部分栅极以及部分源漏区，并填充形成栅隔离区以及源漏隔离区。

可选地，在沿鳍的方向上，所述栅极的边沿与所述源漏区的边沿不在一条直线上。

15 可选地，形成源漏区的步骤为：通过外延生长的方法，填满所述源漏区开口与伪栅条两侧的鳍一同形成源漏区。

可选地，所述覆盖层包括第二介质层和其上的第三介质层。

可选地，所述第三介质层、第二介质层及侧墙采用互不相同的介质材料。

可选地，在形成鳍时，还包括步骤：在鳍上形成帽层；之后的步骤为：在

20 所述第一介质层和帽层上形成横跨所述鳍的伪栅条，以及在伪栅条的两侧的侧壁上形成侧墙，以及在伪栅条和侧墙之外的第一介质层和帽层上形成覆盖层，

—4—

所述覆盖层上表面与所述伪栅条上表面在同一平面；去除伪栅条两侧的第一个介质层、覆盖层及帽层，以形成源漏开口。

可选地，所述第一个介质层的上表面与鳍的上表面齐平。

此外，本发明还提供了根据上述制造方法形成的鳍式场效应晶体管，包括：

5 衬底；

衬底上的鳍，所述鳍具有相对的第一端和第二端，以及相对的第三端和第四端；

覆盖所述鳍第一端、第二端表面以及上表面的栅极；

10 位于所述鳍第三端和第四端两侧的源漏区，其中源漏区和栅极的上表面在同一平面；

在所述鳍上表面之上的栅极同源漏区之间的侧墙；

栅极及源漏区上的接触塞。

可选地，还包括：相邻源漏区之间的源漏隔离区，以及相邻栅极之间的栅隔离区。

15 可选地，沿鳍第三端与第四端连线的方向上，所述栅极的边沿与所述源漏区的边沿不在一条直线上。

与现有技术相比，上述技术方案具有以下优点：

20 本发明实施例的鳍式场效应晶体管及其制造方法，在形成鳍后，在鳍上形成横跨鳍的伪栅条及伪栅条的侧墙，在伪栅条和侧墙的掩膜及隔离作用下，在侧墙内、外分别形成等高的栅极和源漏区，由于栅极和源漏区上表面在一个平面上，形成接触塞时更容易对准，而且栅极和源漏区由侧墙隔离开，使对准更

精确，解决接触塞对准不精确的问题，提高器件的 AC 性能。

附图说明

通过附图所示，本发明的上述及其它目的、特征和优势将更加清晰。在全
5 部附图中相同的附图标记指示相同的部分。并未刻意按实际尺寸等比例缩放绘
制附图，重点在于示出本发明的主旨。

图 1 为现有技术中鳍式场效应晶体管的结构示意图；

图 2 为本发明实施例的鳍式场效应晶体管制造方法的流程图；

图 3-图 31 为本发明实施例公开的鳍式场效应晶体管制造方法的剖面图，
10 其中包括俯视图以及俯视图的 AA'向视图、BB'向视图和 CC'向视图。

具体实施方式

为使本发明的上述目的、特征和优点能够更加明显易懂，下面结合附图对
本发明的具体实施方式做详细的说明。

15 在下面的描述中阐述了很多具体细节以便于充分理解本发明，但是本发明
还可以采用其他不同于在此描述的其它方式来实施，本领域技术人员可以在不
违背本发明内涵的情况下做类似推广，因此本发明不受下面公开的具体实施例
的限制。

其次，本发明结合示意图进行详细描述，在详述本发明实施例时，为便于
20 说明，表示器件结构的剖面图会不依一般比例作局部放大，而且所述示意图只
是示例，其在此不应限制本发明保护的范围。此外，在实际制作中应包含长度、
宽度及深度的三维空间尺寸。

为了解决鳍式场效应晶体管制造中接触塞对准不精确的问题，本发明提供

了一种鳍式场效应晶体管的制造方法，参考图 2，图 2 示出了本发明鳍式场效应晶体管制造方法的流程图，以下结合图 3-图 31 对本发明的制造方法进行详细说明，实施例中例举的方法为优选方案，是为了更好的说明和理解本发明，而不是限制本发明。

5 在步骤 S01，提供衬底 200。

如图 3 所示，在本实施例中，所述衬底为 SOI 衬底 200，SOI 衬底 200 包括背衬底 200a、埋氧层 200b 和顶层硅 200c。在其他实施例中，所述衬底还可以为其他包括半导体层和绝缘层的衬底结构。

10 在步骤 S02，在所述衬底 200 内形成鳍 202，以及在所述鳍 202 之外的衬底上形成第一介质层 206，参考图 4（俯视图）和图 5（图 4 的 AA' 向视图）。

具体地，首先，可以在顶层硅 200c 上形成帽层 204，而后图形化所述帽层 204，并以帽层 204 为硬掩膜，利用刻蚀技术，例如 RIE（反应离子刻蚀）的方法，刻蚀顶层硅 200c，从而在顶层硅 200c 内形成鳍 202，可选地，可以进一步去除帽层 204，或者保留帽层 204，以保护鳍在后续工艺中不受其他工艺的影响。而后，淀积介质材料，例如 SiO_2 ，并进行平坦化，例如 CMP（化学机械研磨），从而在所述鳍 202 之外的衬底 200b 上形成第一介质层 206，所述第一介质层的上表面与鳍的上表面齐平。

15

在步骤 S03，在所述第一介质层 206 和鳍 202 上形成横跨所述鳍 202 的伪栅条 208，以及在伪栅条 208 的两侧的侧壁上形成侧墙 210，以及在伪栅条 208 和侧墙 210 之外的第一介质层 206 和鳍 202 上形成覆盖层 212、214，所述覆盖层 212、214 上表面与所述伪栅条 208 上表面在同一平面，参考图 6（俯视图）、图 7（图 6 的 AA' 向视图）、图 8（图 6 的 BB' 向视图）。

20

—7—

具体地，首先，在上述器件上淀积伪栅条，例如多晶硅，并进行图案化，形成横跨所述鳍 202 的伪栅条 208，而后，淀积侧墙，例如 Si_3N_4 ，通过刻蚀在伪栅条 208 的侧壁上形成侧墙 210。所述伪栅条 208 和侧墙 210 可以作为后续工艺中的掩膜图案层，以及便于后续工艺自对准形成源漏区及栅极。

5 而后，形成覆盖层，所述覆盖层可以为一层或多层结构，在本实施例中，优选覆盖层为包括第二介质层和第三介质层的两层结构，优选地，所述第三介质层、第二介质层及侧墙采用互不相同的介质材料，方便于后续工艺自对准形成源漏区及栅极，简化工艺。在本实施例中，可以通过淀积第二介质层，例如 SiO_2 ，以及第三介质层，例如高k介质材料（如 HfO_2 ），而后，进行平坦化，例
10 如CMP（化学机械研磨）的方法，以伪栅条 208 为停止层。

从而，在去除帽层的实施例中，在伪栅条 208 和侧墙 210 之外的第一介质层 206 和鳍 202 上形成覆盖层 212、214，或者，在未去除帽层的实施例中，在所述第一介质 206 层和帽层 204 上形成横跨所述鳍的伪栅条 208，以及在伪栅条 208 的两侧的侧壁上形成侧墙 210，以及在伪栅条 208 和侧墙 210 之外的
15 第一介质层 206 和帽层 204 上形成覆盖层 212、214，所述覆盖层 212、214 上表面与所述伪栅条 208 上表面在同一平面。

在步骤 S04，去除伪栅条 208 两侧的覆盖层 212、214 及第一介质层 206，以形成源漏开口 216，所述源漏开口 216 暴露伪栅条 208 两侧的鳍 202，参考图 9（俯视图）、图 10（图 9 的 AA' 向视图）、图 11（图 9 的 BB' 向视图）和
20 图 12（图 9 的 CC' 向视图）。

可以利用刻蚀技术，例如 RIE（反应离子刻蚀）的方法，去除伪栅条 208 两侧的覆盖层 212、214 及第一介质层 206，并停止在鳍 202 上，充分暴露伪

栅条 208 两侧的鳍 202，从而形成源漏开口 216。

在未去除帽层 204 的实施例中，可以进一步的去除伪栅条 208 两侧的鳍 202 上的帽层 204，以充分暴露伪栅条 208 两侧的鳍 202。

在步骤 S05，填满所述源漏开口 216 与伪栅条 208 两侧的鳍 202 一同形成源漏区 218，参考图 13（俯视图）、图 14（图 13 的 AA' 向视图）、图 15（图 13 的 BB' 向视图）和图 16（图 13 的 CC' 向视图）。

本实施例中，可以通过外延生长（epi）的方法，在伪栅条 208 两侧的鳍 202 上外延生长外延层来填满所述源漏开口 216，例如，对于 NFET 为 SiC，对于 PFET 为 SiGe，并进行 CMP，以伪栅条 208 为停止层，该外延层同伪栅条 208 两侧的鳍 202 一同形成源漏区 218，在本实施例中，由于外延层会向伪栅条 208 两侧的鳍 202 扩散，使伪栅条 208 两侧的鳍 202 部分或全部转变为外延层的材料（图示为全部转变为外延层材料）。在其他实施例中，还可以采用其他合适的方法形成该源漏区 218。

在步骤 S06，去除伪栅条 208，以及去除伪栅条 208 下的第一介质层 206，以形成栅区开口 220，所述栅区开口 220 暴露伪栅条 208 下的鳍 202，参考图 17（俯视图）、图 18（图 17 的 AA' 向视图）、图 19（图 17 的 BB' 向视图）和图 20（图 17 的 CC' 向视图）。

通过湿法或干法刻蚀技术，去除伪栅条 208，以及进一步去除伪栅条 208 下的第一介质层 206，充分暴露伪栅条 208 下面的鳍 202 或帽层 204，形成栅区开口 220。

在步骤 S07，填满所述栅区开口 220 形成覆盖所述鳍 202 的栅极，以使所述栅极同所述源漏区 218 的上表面在同一平面，参考图 21（俯视图）、图 22

(图 21 的 AA' 向视图) 和图 23 (图 21 的 BB' 向视图), 其中栅极包括栅介质层 222 和栅电极 224、226。

具体地, 可以首先形成覆盖所述栅区开口 220 中的鳍 202 的栅介质层 222, 即所述栅介质层 222 覆盖所述栅区开口中的鳍的侧壁以及顶部, 所述栅介质层 222 可以为一层或多层结构, 一层结构的一些实施例中, 栅介质层 222 可以为高 k 介质材料 (例如, 和氧化硅相比, 具有高介电常数的材料) 或其他栅介质材料, 多层结构的一些实施例中, 栅介质层 222 可以包括界面层和高 k 介质材料, 所述界面层可以为氧化硅、氮化硅、氮氧化硅或其他材料, 高 k 介质材料例如铪基氧化物, HF02 、 HfSi0 、 HfSi0N 、 HfTa0 、 HfTi0 等, 此处仅为示例, 本发明不限于此。

而后在栅介质层 222 上形成栅电极, 所述栅电极可以为一层或多层结构, 栅电极可以包括金属栅电极或多晶硅, 例如可以包括: Ti 、 TiAl_x 、 TiN 、 TaN_x 、 HfN 、 TiC_x 、 TaC_x 、 HfC_x 、 Ru 、 TaN_x 、 TiAlN 、 WCN 、 MoAlN 、 RuO_x 、多晶硅或其他合适的材料, 或他们的组合。在本实施例中, 所述栅电极为两层结构, 包括金属栅 224 和多晶硅层 226, 可以通过淀积金属栅, 例如 NFET 为 TiN , PFET 为 TiC_x , 而后通过刻蚀, 仅在鳍 202 的侧壁的栅介质层 222 上形成金属栅 224, 而后填充多晶硅, 并进行 CMP, 从而在栅区开口 220 中形成覆盖所述鳍 202 的栅极, 即在所述鳍的侧壁及顶部上形成所述栅极, 其中栅极包括栅介质层 222、金属栅 224 和多晶硅层 226, 所述栅极同源漏区 218 的上表面在同一平面。

至此, 形成了多个栅极、源漏区相连接的鳍式场效应晶体管器件, 而后, 根据需要, 可选地, 可以进一步形成隔离区, 将其分隔成绝缘的多个器件。如图 24 (俯视图)、图 25 (图 24 的 AA' 向视图)、图 26 (图 24 的 BB' 向视图)

和图 27 (图 24 的 CC' 向视图) 所示, 首先刻蚀去除鳍 202 之间的部分栅极以及部分源漏区 218, 形成栅隔离开口 230 和源漏隔离开口 228, 可选地, 形成栅隔离开口 230 时, 可以仅去除栅电极 224、226, 而不去除栅介质层 222, 以简化工艺, 优选地, 栅隔离开口 230 和源漏隔离开口 228 去除的部分可以不对准, 即开口的边缘不在一条直线上, 从而, 所述栅极 226 的边沿与所述源漏区 218 的边沿不在一条直线上, 这样在后续形成接触时, 更利于栅极、源漏区的接触分别对准到栅极、源漏区。而后, 填充栅隔离开口 230 和源漏隔离开口 228 形成栅隔离区 234 以及源漏隔离区 232, 参考图 28 (俯视图)、图 29 (图 28 的 AA' 向视图)、图 30 (图 28 的 BB' 向视图) 和图 31 (图 28 的 CC' 向视图)。

在步骤 S08, 在所述栅极及源漏区 218 上形成接触塞 238, 参考图 28 (俯视图)、图 29 (图 28 的 AA' 向视图)、图 30 (图 28 的 BB' 向视图) 和图 31 (图 28 的 CC' 向视图)。

具体地, 在本实施例中, 可以通过, 首先淀积第四介质层 236, 优选地, 该介质层 236 可以同上述填充栅隔离开口 230 和源漏隔离开口 228 的步骤一起进行, 并进行平坦化, 同时形成栅隔离区 234、源漏隔离区 232 以及第四介质层 236。

而后, 刻蚀所述第四介质层 236 在栅极和源漏区 218 上形成接触孔, 而后, 填充金属材料, 例如 W 等, 从而形成接触塞 238。而由于栅极和源漏区 218 在一个平面上, 相比较栅极和源漏区不等高鳍式器件, 更容易对准, 并且栅极和源漏区之间由侧墙 210 隔开, 更易对准。

以上对本发明的鳍式场效应晶体管的制造方法进行了详细的描述,

以上所述,仅是本发明的较佳实施例而已,并非对本发明作任何形式上的限制。

同时,本发明还提出了根据上述方法形成的鳍式场效应晶体管结构,参考图 28-31,所述结构包括:

5 衬底 200a、200b;

衬底上的鳍 202,所述鳍 202 具有相对的第一端 202-1 和第二端 202-2,以及相对的第三端 202-3 和第四端 202-4;

覆盖所述鳍第一端 202-1、第二端 202-2 表面以及上表面 202-5 的栅极;

位于所述鳍第三端 202-3 和第四端 202-4 两侧的源漏区 218,其中源漏区

10 218 和栅极的上表面在同一平面;

位于所述鳍上表面 202-5 之上的栅极同源漏区 218 之间的侧墙 210;

栅极及源漏区 218 上的接触塞 238。

在本实施例中,所述衬底包括多晶硅层 200a 和其上的绝缘层 200b,所述衬底还可以是其他结构。

15 在本实施例中,所述栅极包括栅介质层 222、金属栅 224 和多晶硅层 226,所述栅极还可以是其他结构。

此外,所述晶体管还可以包括:相邻源漏区 218 之间的源漏隔离区 232,以及相邻栅极之间的栅隔离区 234。

此外,优选地,沿鳍第三端 202-3 与第四端 202-4 连线的方向上,所述栅
20 极的边沿与所述源漏区 218 的边沿不在一条直线上。

虽然本发明已以较佳实施例披露如上,然而并非用以限定本发明。任何熟

悉本领域的技术人员，在不脱离本发明技术方案范围情况下，都可利用上述揭示的方法和技术内容对本发明技术方案作出许多可能的变动和修饰，或修改为等同变化的等效实施例。因此，凡是未脱离本发明技术方案的内容，依据本发明的技术实质对以上实施例所做的任何简单修改、等同变化及修饰，均仍属于

5 本发明技术方案保护的范围内。

权 利 要 求

1、一种鳍式场效应晶体管的制造方法，其特征在于，包括：

提供衬底；

在所述衬底内形成鳍，以及在所述鳍之外的衬底上形成第一介质层；

- 5 在所述第一介质层和鳍上形成横跨所述鳍的伪栅条，以及在伪栅条的两侧的侧壁上形成侧墙，以及在伪栅条和侧墙之外的第一介质层和鳍上形成覆盖层，所述覆盖层上表面与所述伪栅条上表面在同一平面；

去除伪栅条两侧的覆盖层及第一介质层，以形成源漏开口，所述源漏开口暴露伪栅条两侧的鳍；

- 10 填满所述源漏开口与伪栅条两侧的鳍一同形成源漏区；

去除伪栅条，以及去除伪栅条下的第一介质层，以形成栅区开口，所述栅区开口暴露伪栅条下的鳍；

填满所述栅区开口形成覆盖所述鳍的栅极，以使所述栅极同所述源漏区的上表面在同一平面；

- 15 在所述栅极及源漏区上形成接触塞。

2、根据权利要求 1 所述的方法，其特征在于，在形成栅极之后，形成接触塞之前，还包括步骤：去除部分栅极以及部分源漏区，并填充形成栅隔离区以及源漏隔离区。

- 20 3、根据权利要求 2 所述的方法，其特征在于，在沿鳍的方向上，所述栅极的边沿与所述源漏区的边沿不在一条直线上。

4、根据权利要求 1 所述的方法，其特征在于，形成源漏区的步骤为：通过外延生长的方法，填满所述源漏区开口与伪栅条两侧的鳍一同形成源漏区。

5、根据权利要求 1-4 中任一项所述的方法，其特征在于，所述覆盖层包括第二介质层和其上的第三介质层。

- 25 6、根据权利要求 5 所述的方法，其特征在于，所述第三介质层、第二介质层及侧墙采用互不相同的介质材料。

-14-

7、根据权利要求 1-4 中任一项所述的方法，其特征在于，在形成鳍时，还包括步骤：在鳍上形成帽层；之后的步骤为：

5 在所述第一介质层和帽层上形成横跨所述鳍的伪栅条，以及在伪栅条的两侧的侧壁上形成侧墙，以及在伪栅条和侧墙之外的第一介质层和帽层上形成覆盖层，所述覆盖层上表面与所述伪栅条上表面在同一平面；

去除伪栅条两侧的第一介质层、覆盖层及帽层，以形成源漏开口。

8、根据权利要求 1-4 中任一项所述的方法，其特征在于，所述第一介质层的上表面与鳍的上表面齐平。

9、一种鳍式场效应晶体管，包括：

10 衬底；

衬底上的鳍，所述鳍具有相对的第一端和第二端，以及相对的第三端和第四端；

覆盖所述鳍第一端、第二端表面以及上表面的栅极；

15 位于所述鳍第三端和第四端两侧的源漏区，其中源漏区和栅极的上表面在同一平面；

在所述鳍上表面之上的栅极同源漏区之间的侧墙；

栅极及源漏区上的接触塞。

10、根据权利要求 9 所述的晶体管，其特征在于，还包括：相邻源漏区之间的源漏隔离区，以及相邻栅极之间的栅隔离区。

20 11、根据权利要求 9 或 10 所述的晶体管，其特征在于，沿鳍第三端与第四端连线的方向上，所述栅极的边沿与所述源漏区的边沿不在一条直线上。

— 1/16 —

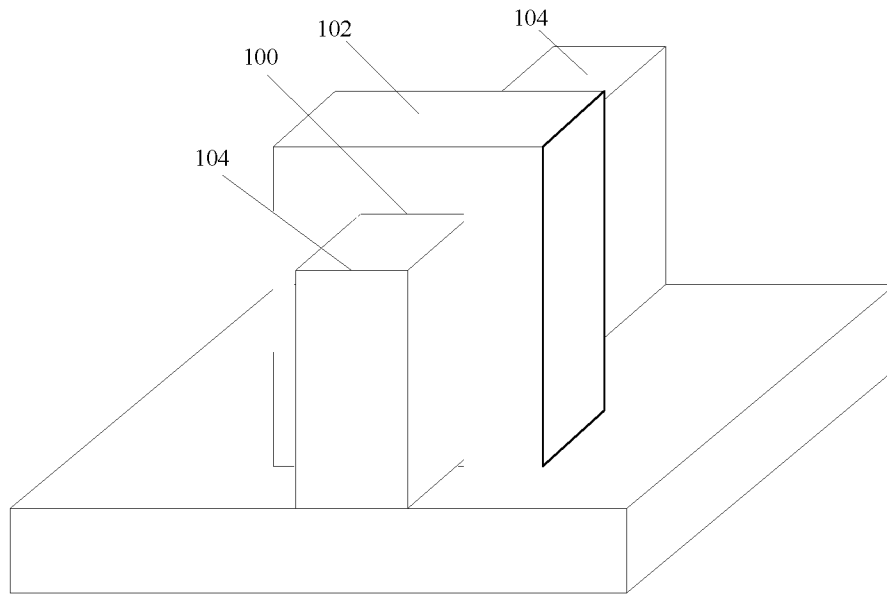


图 1

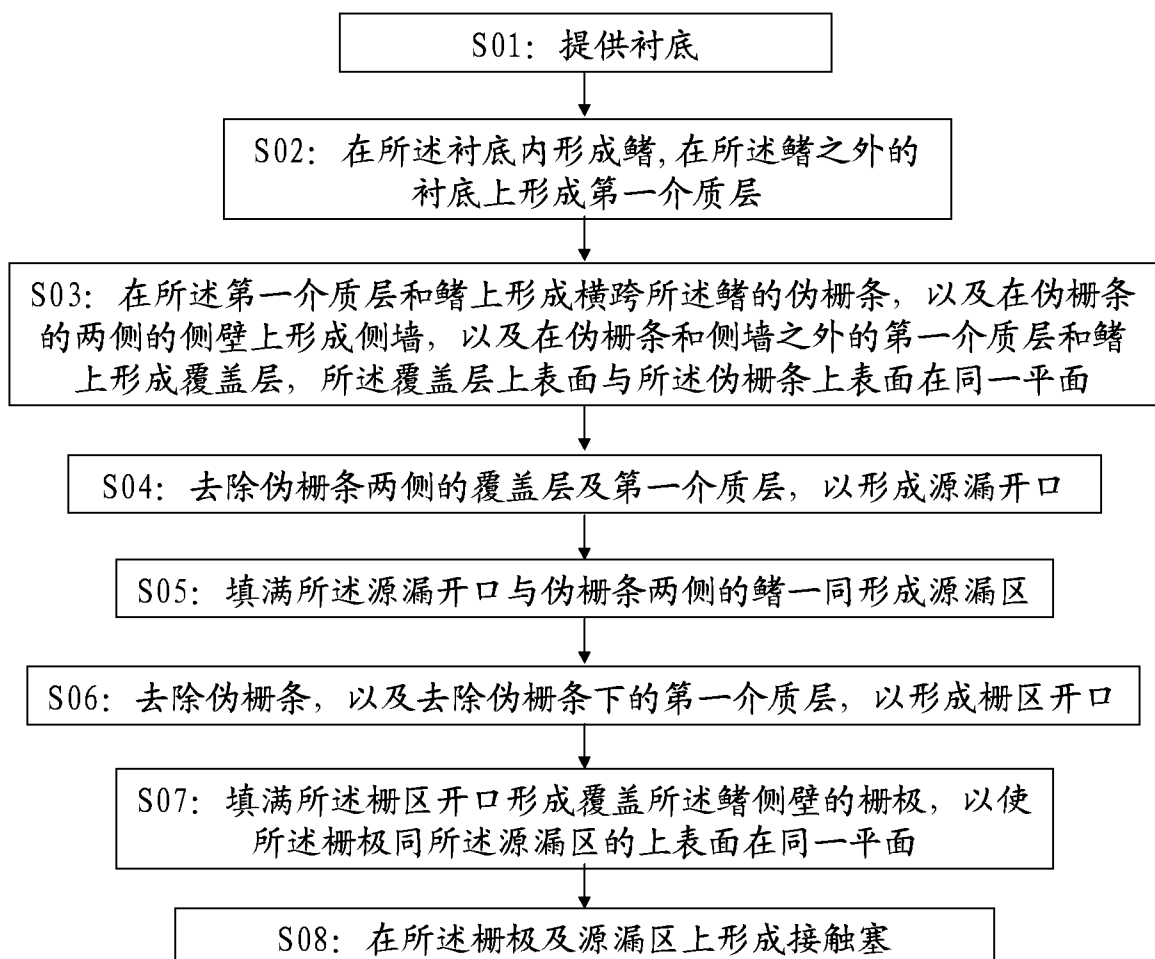


图 2

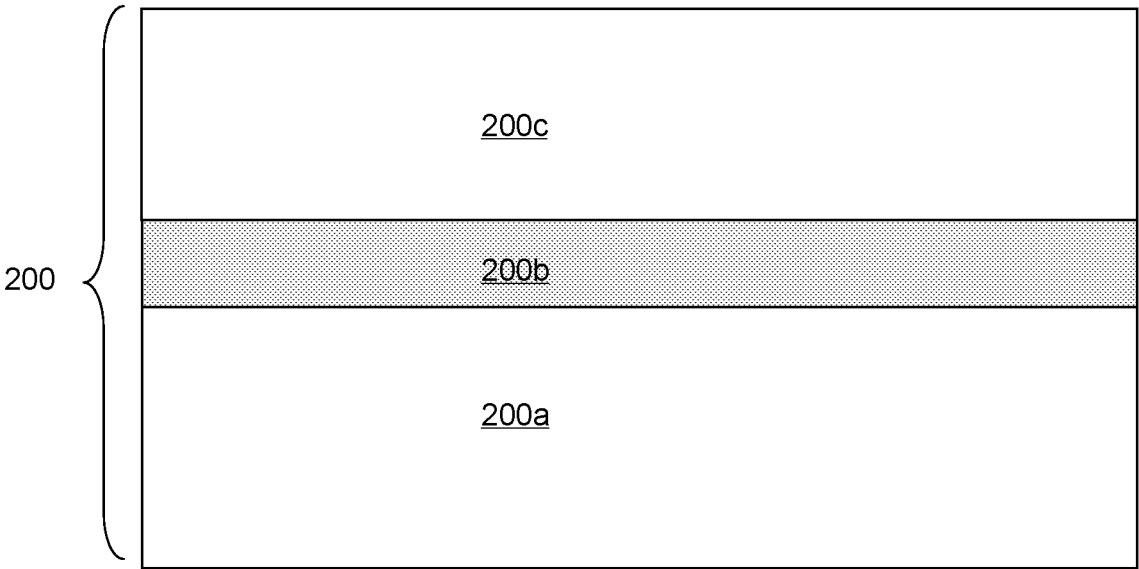


图 3

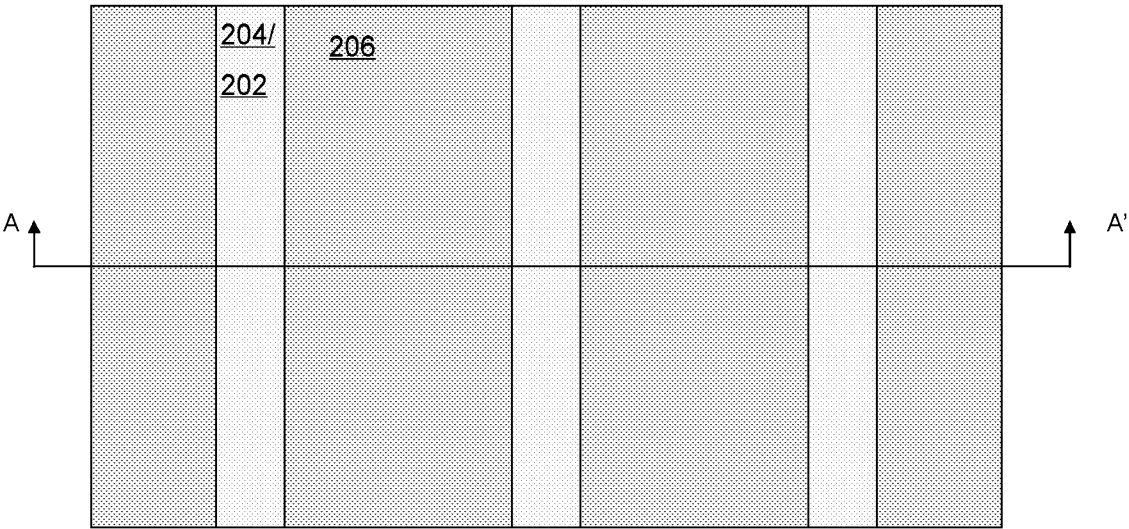


图 4

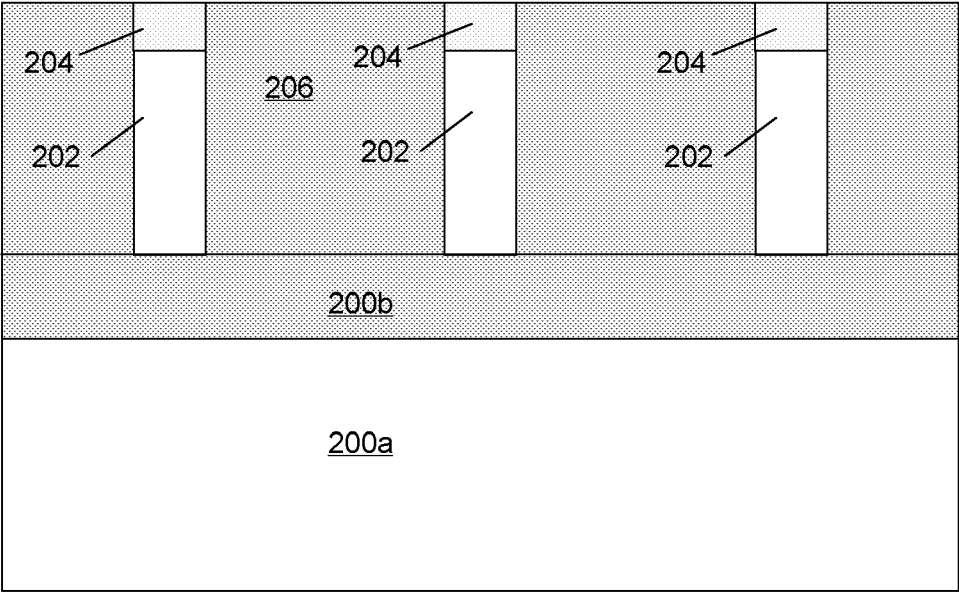


图 5

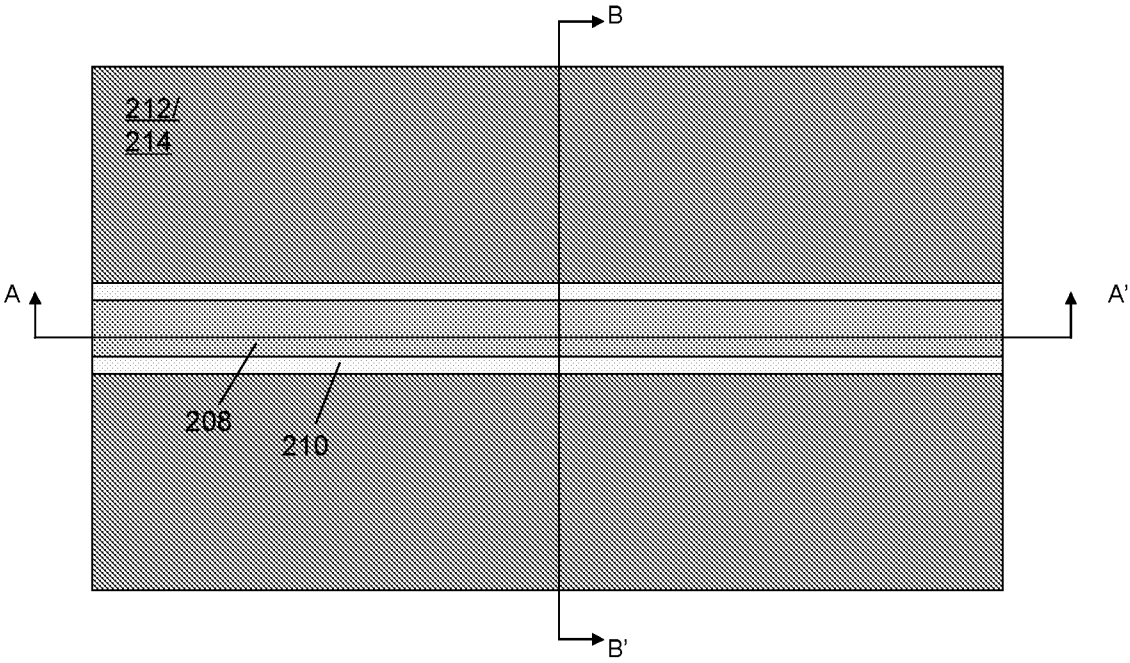


图 6

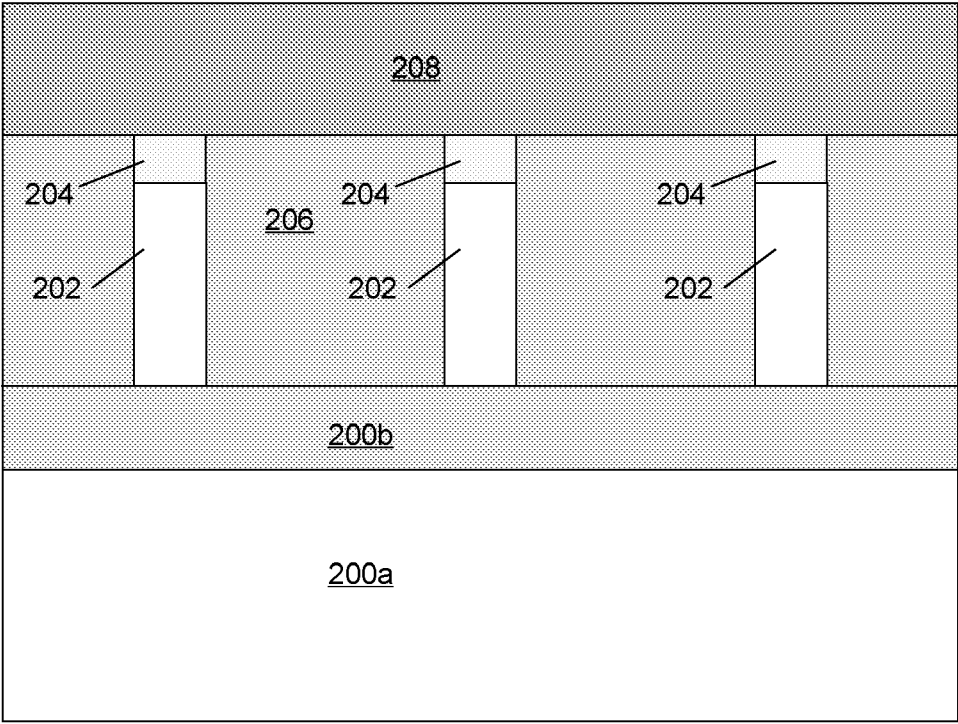


图 7

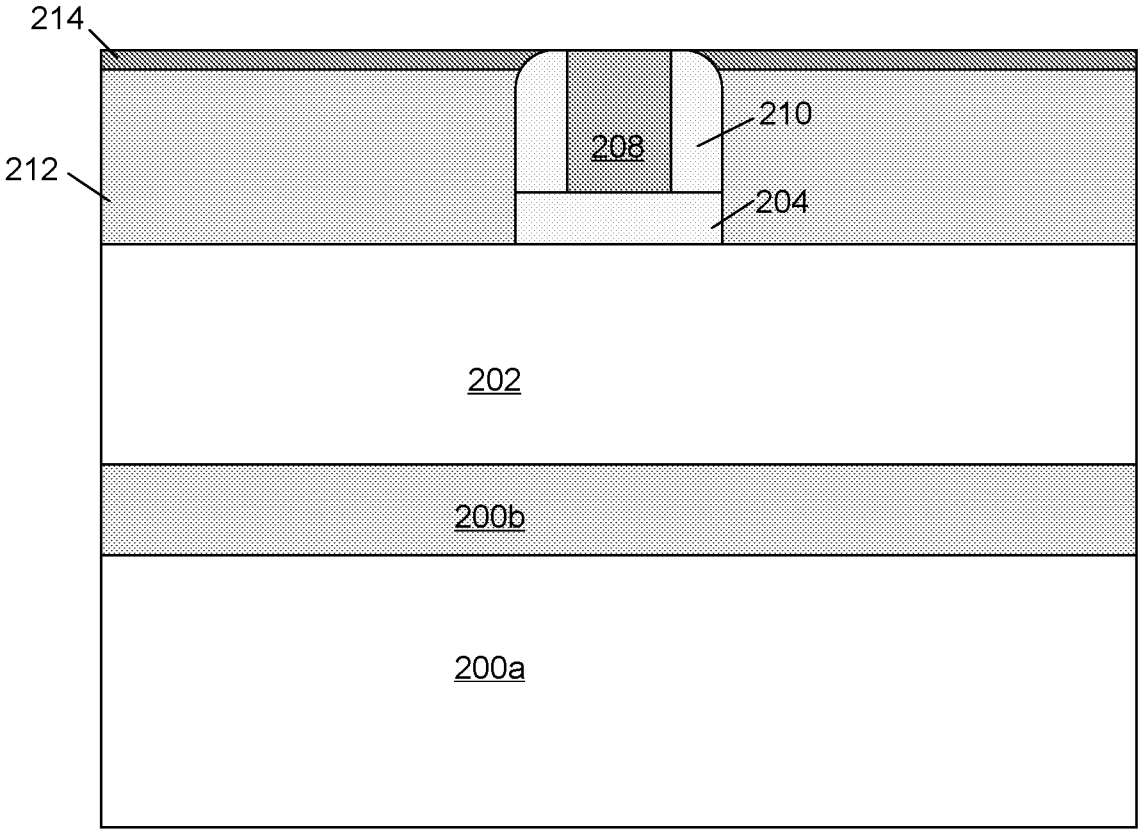


图 8

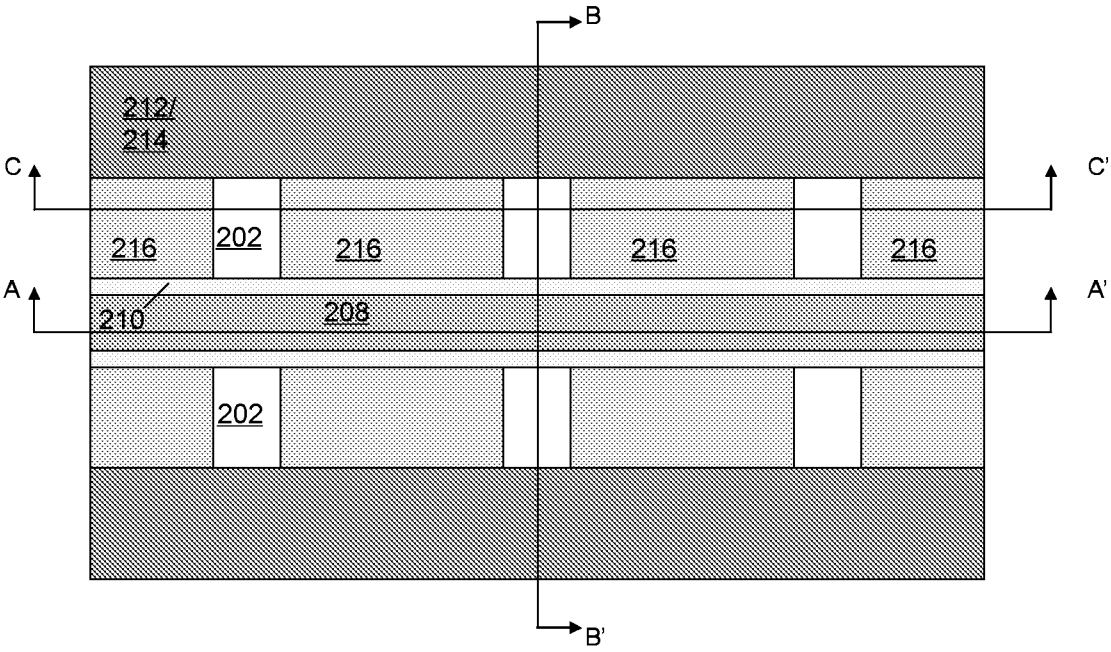


图 9

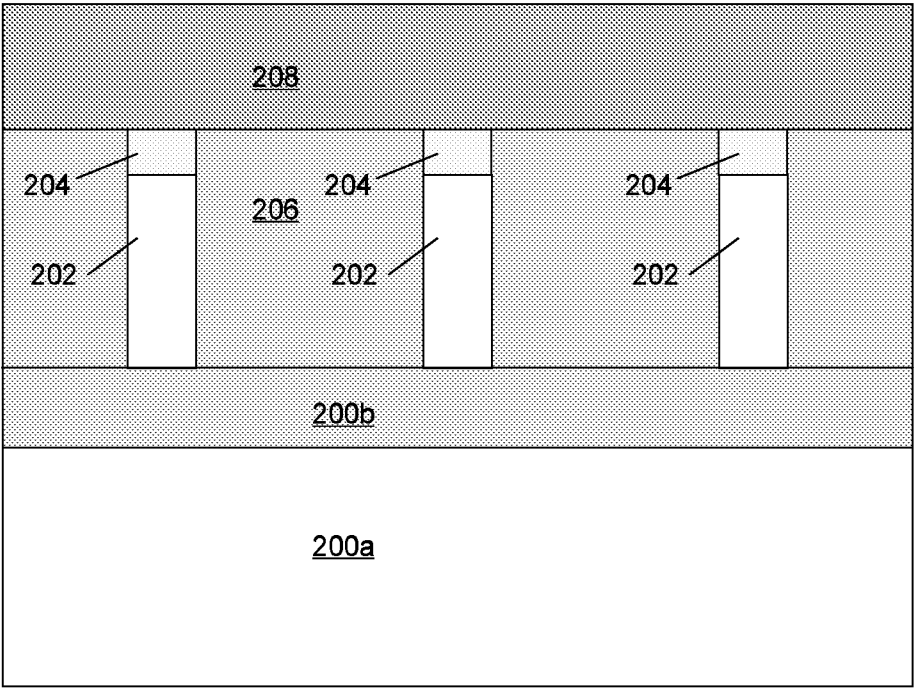


图 10

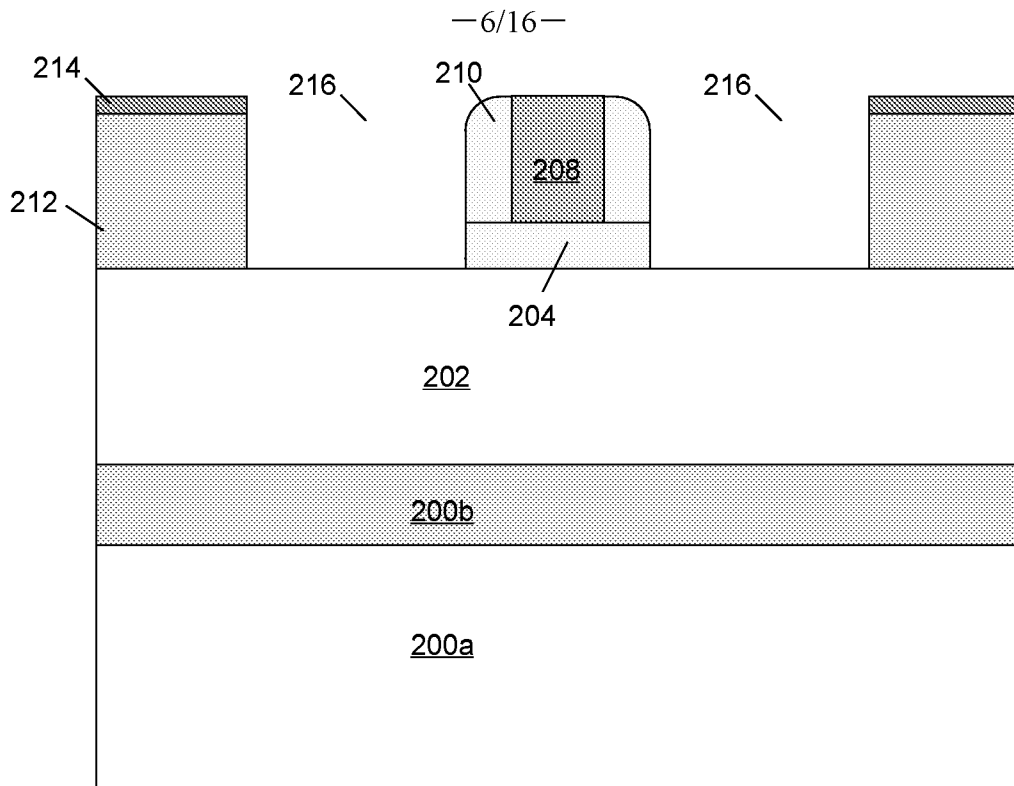


图 11

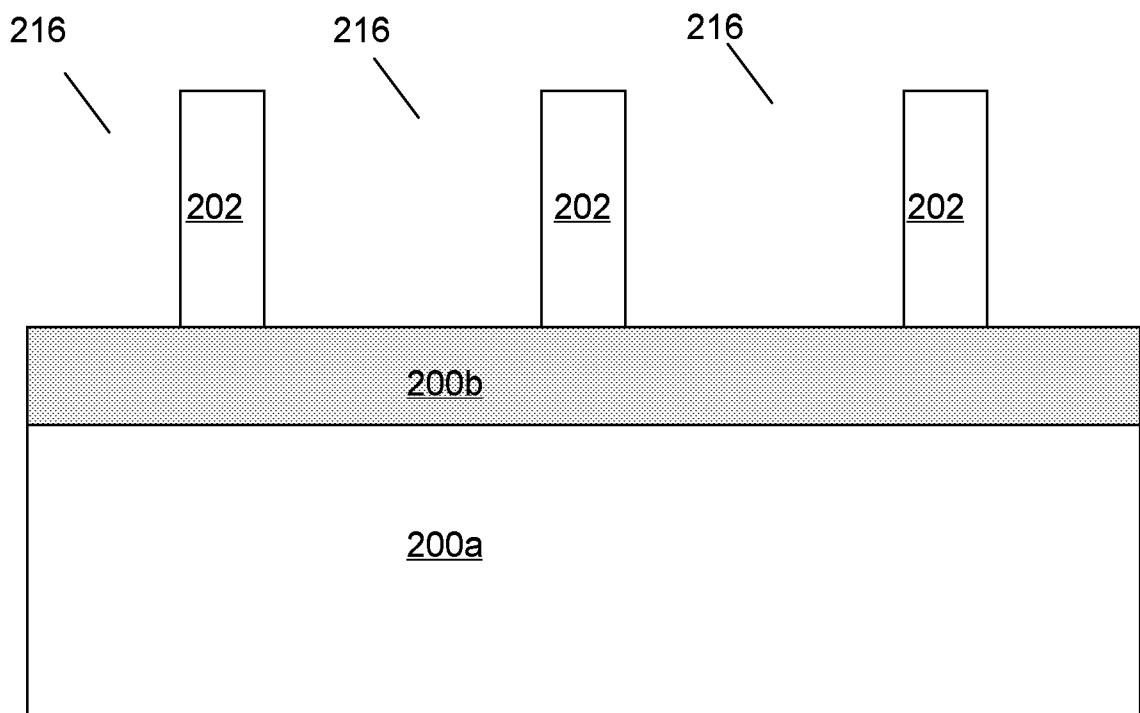


图 12

—7/16—

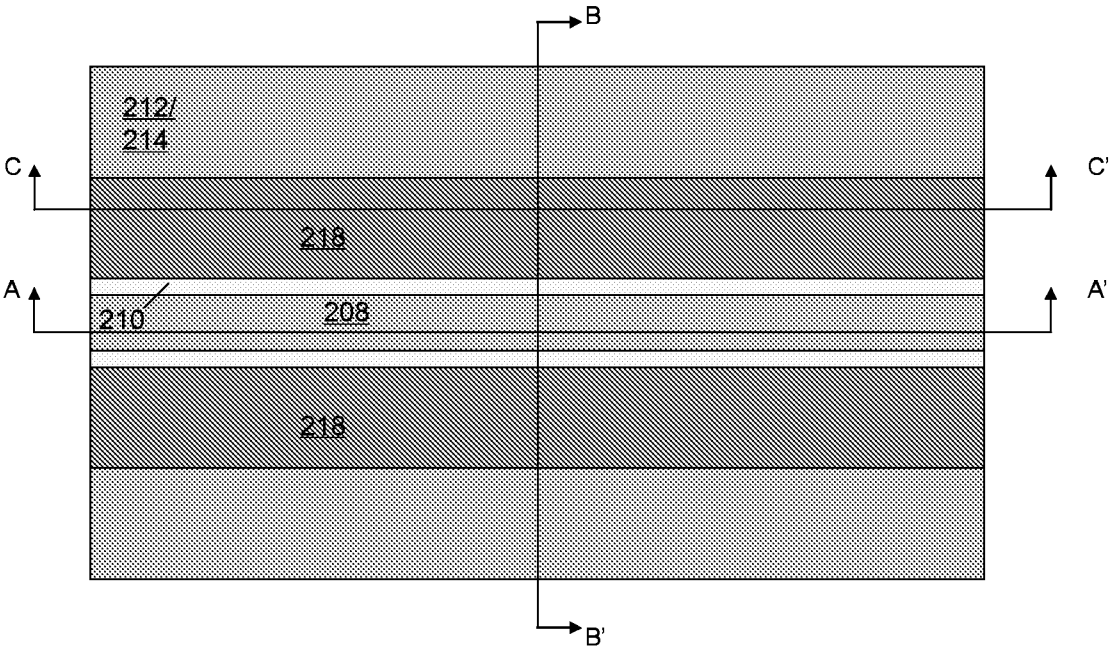


图 13

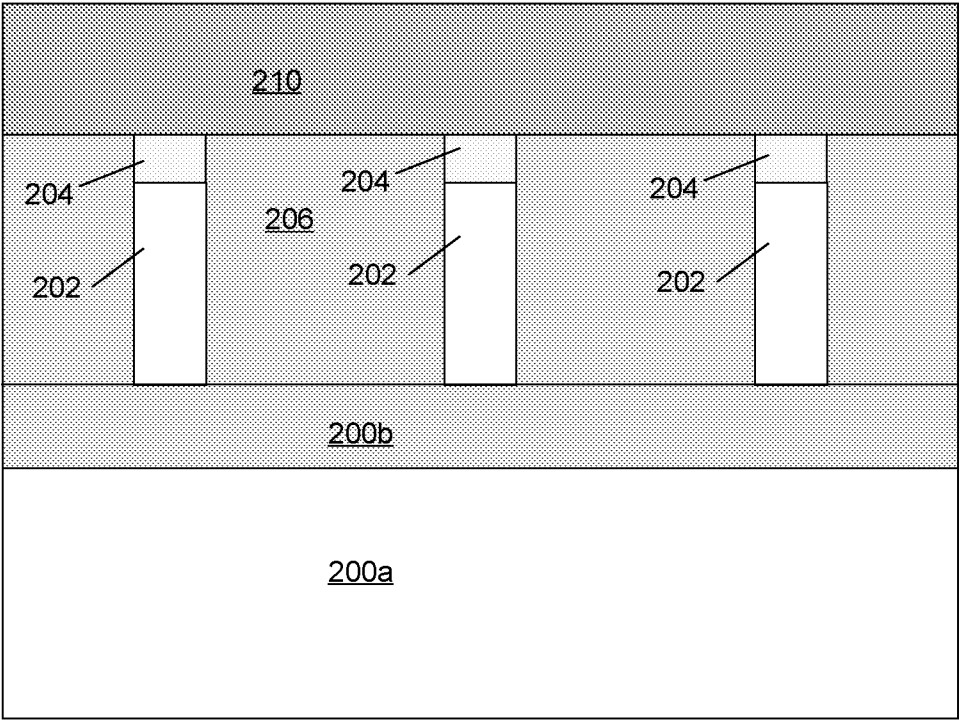


图 14

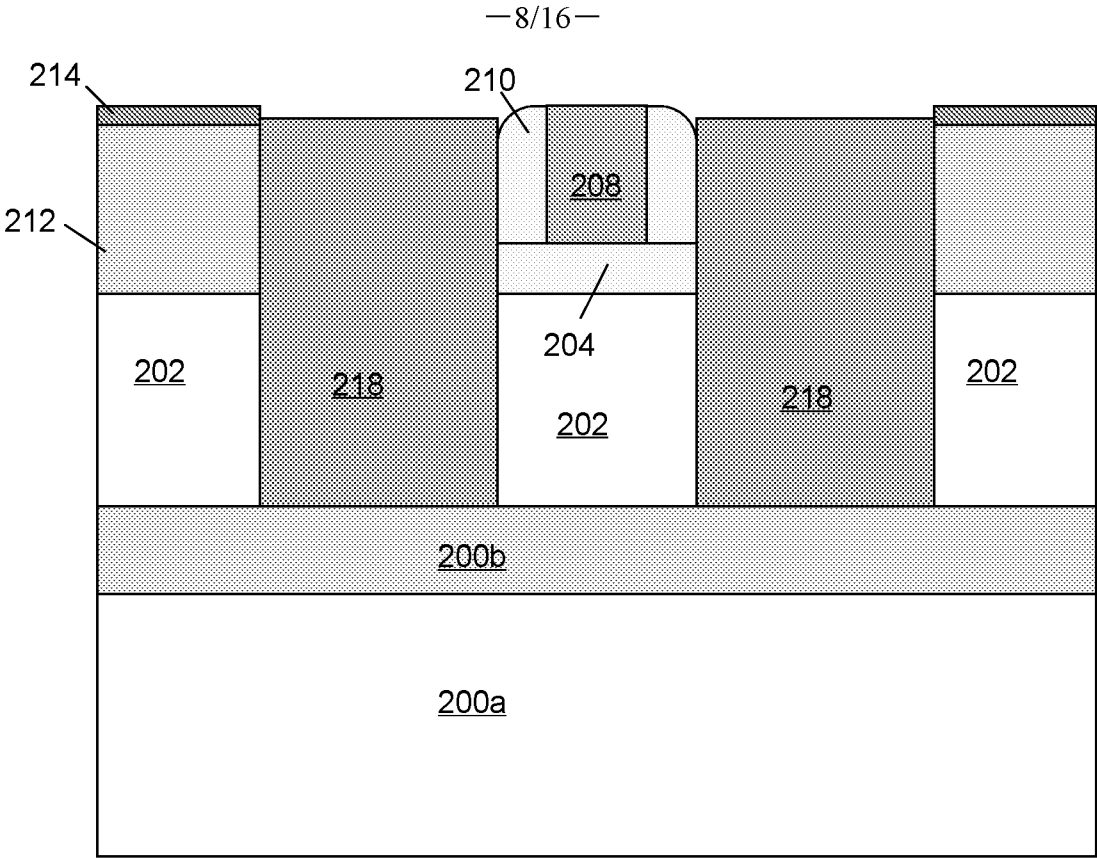


图 15

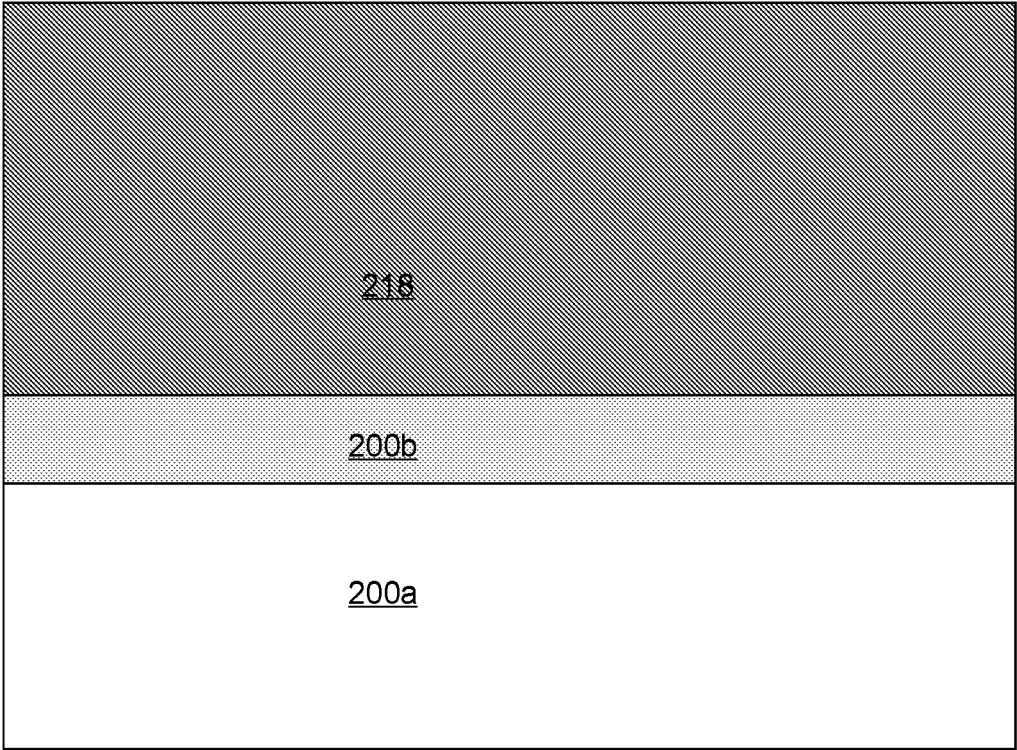


图 16

—9/16—

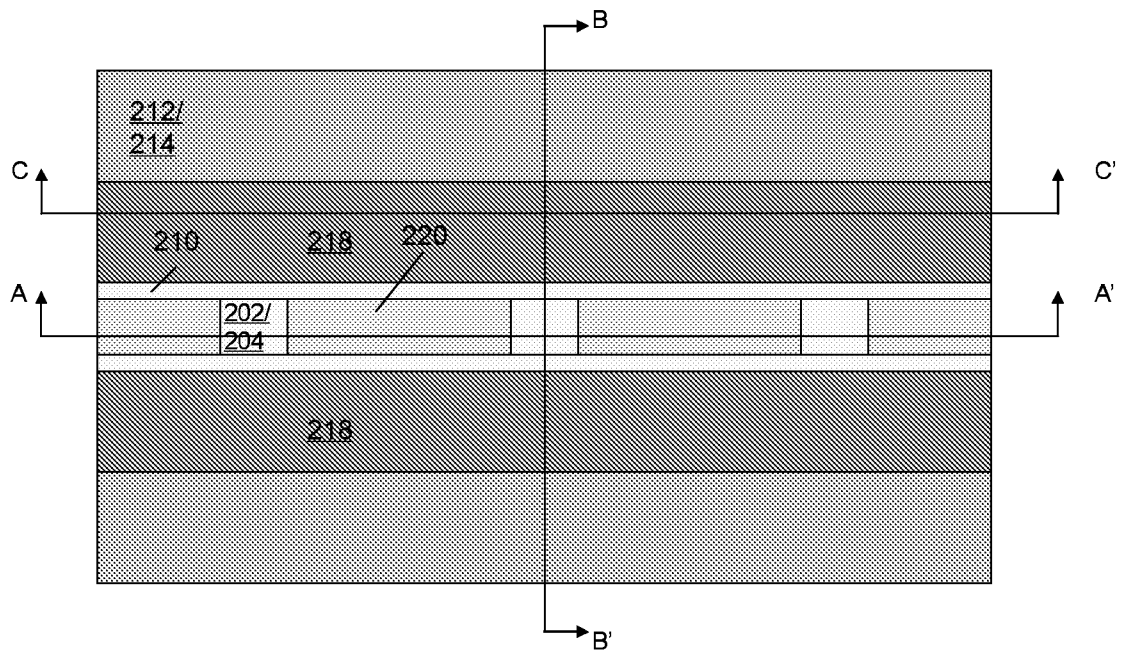


图 17

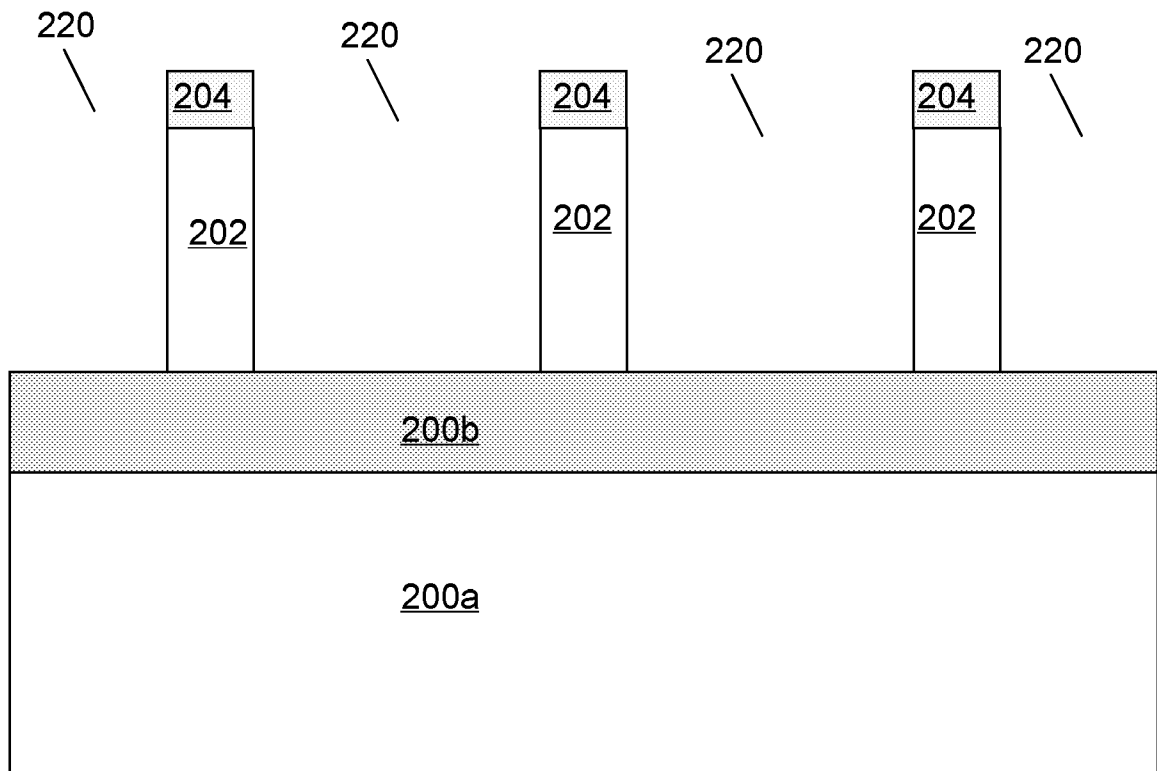


图 18

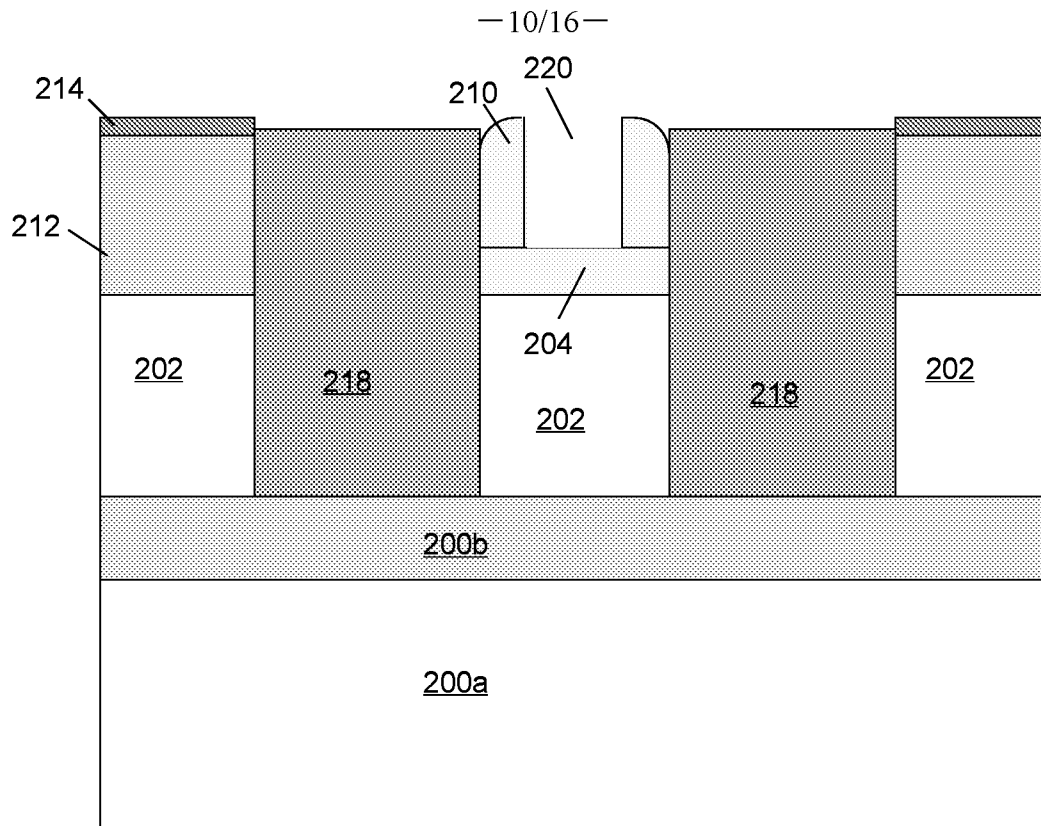


图 19

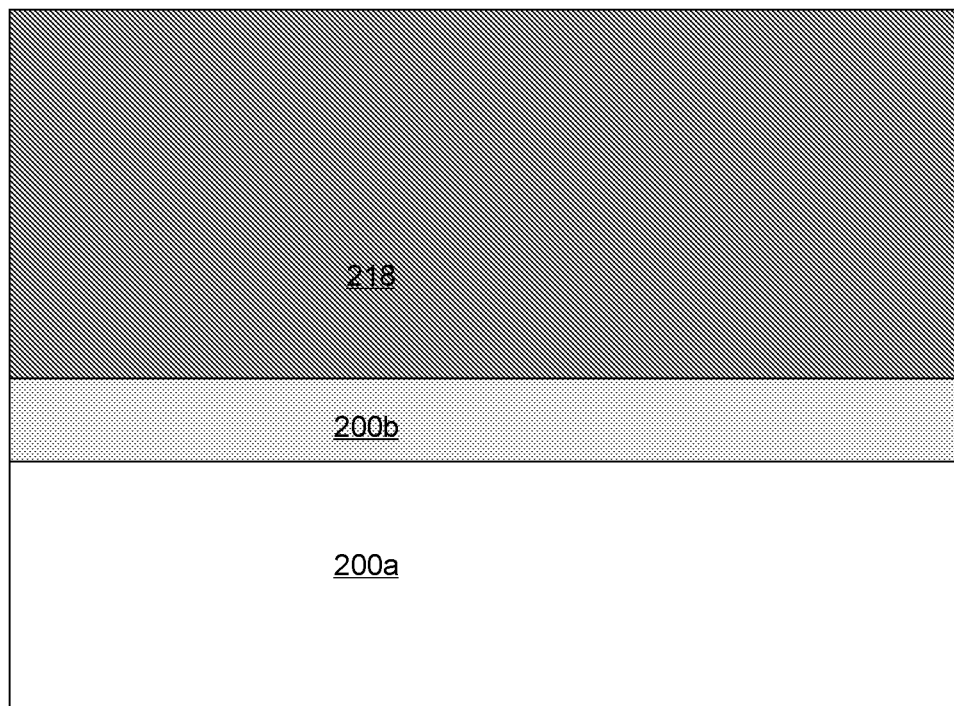


图 20

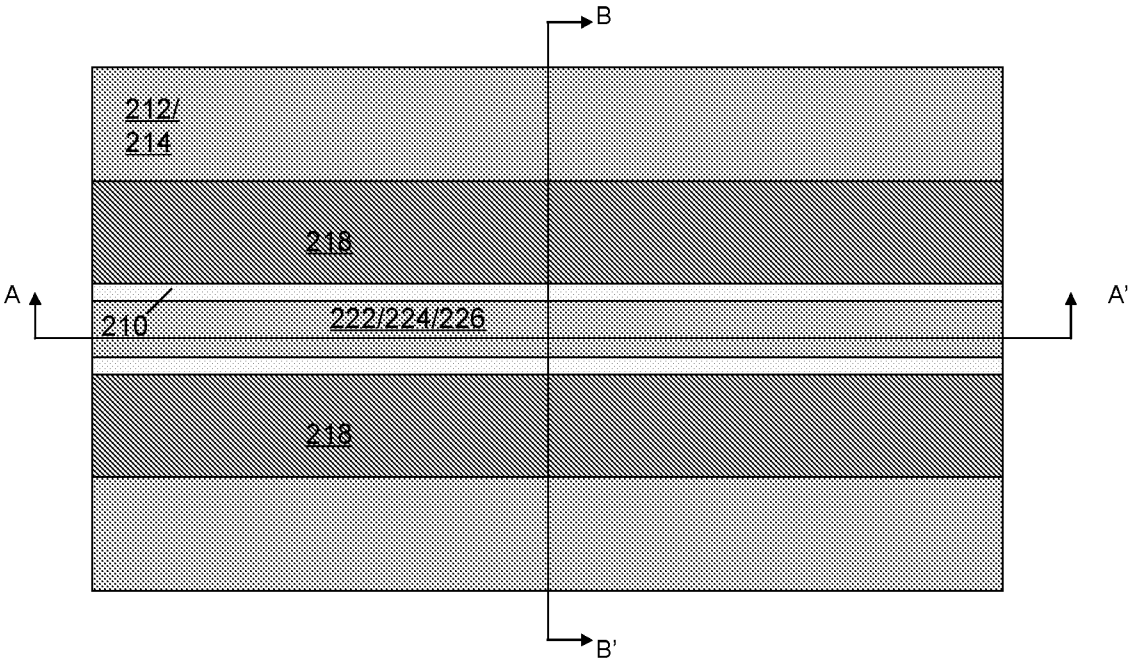


图 21

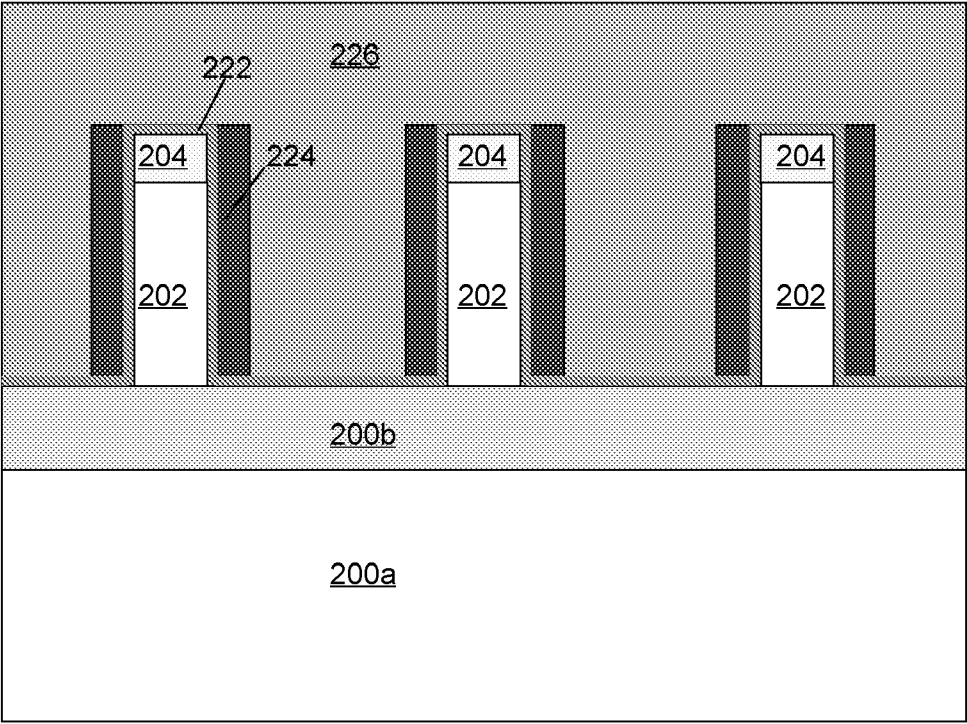


图 22

—12/16—

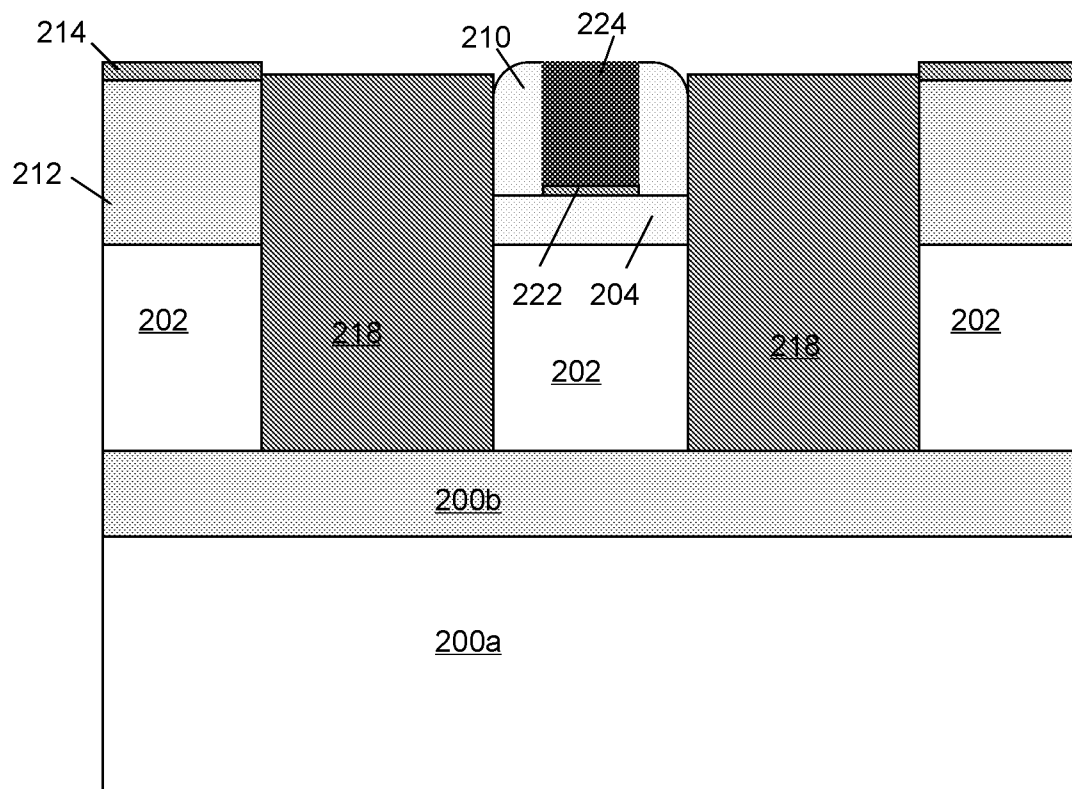


图 23

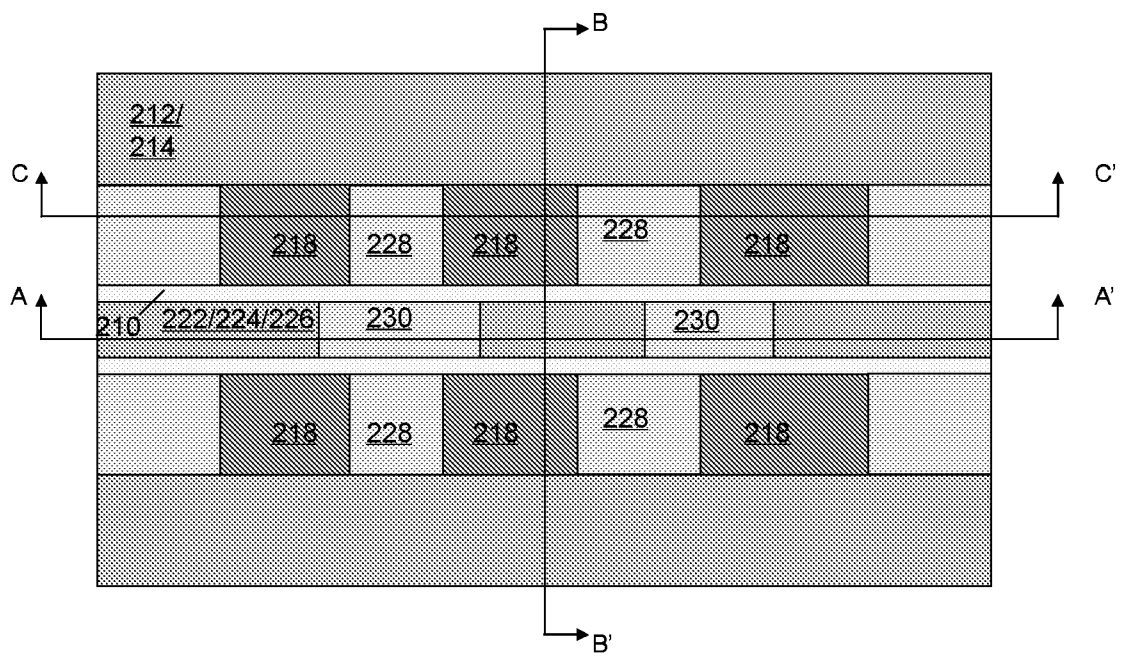


图 24

— 13/16 —

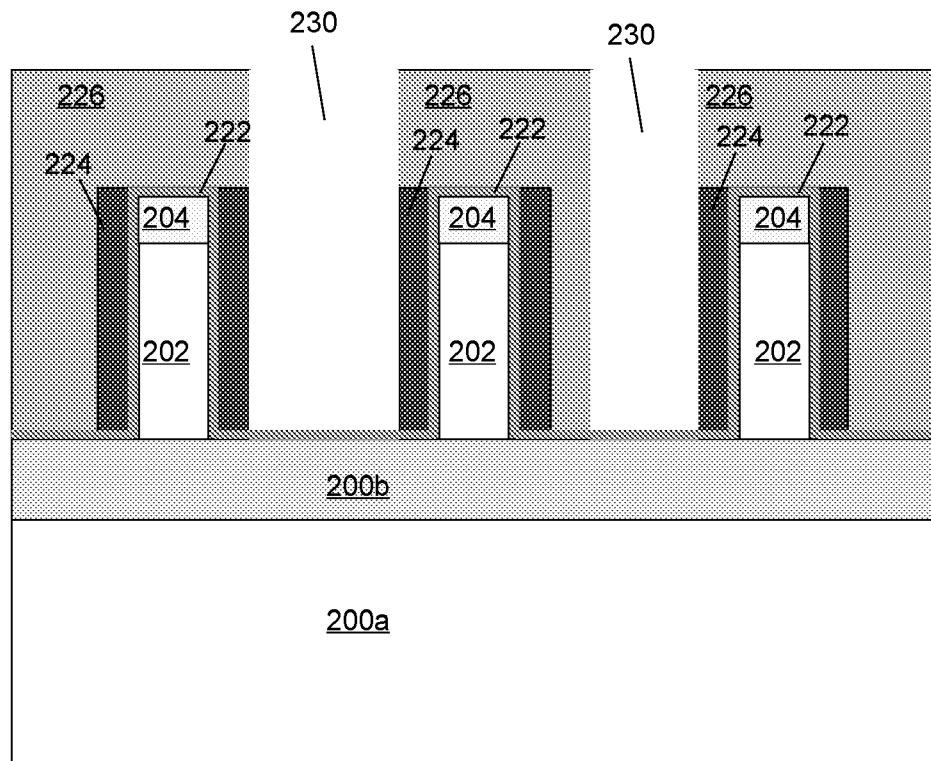


图 25

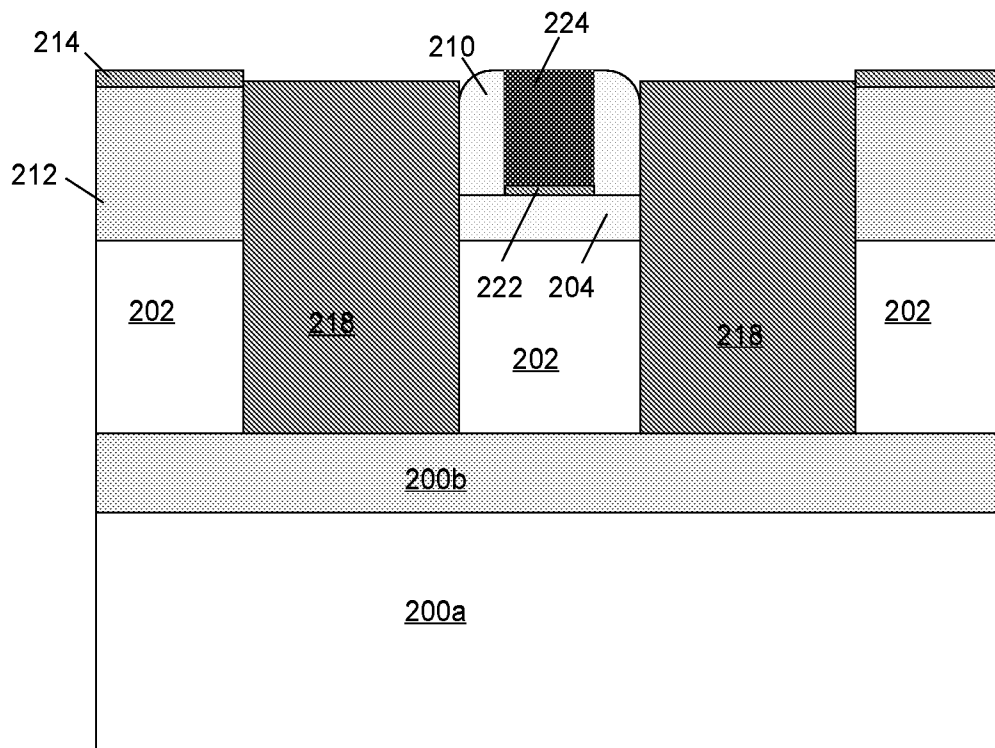


图 26

—14/16—

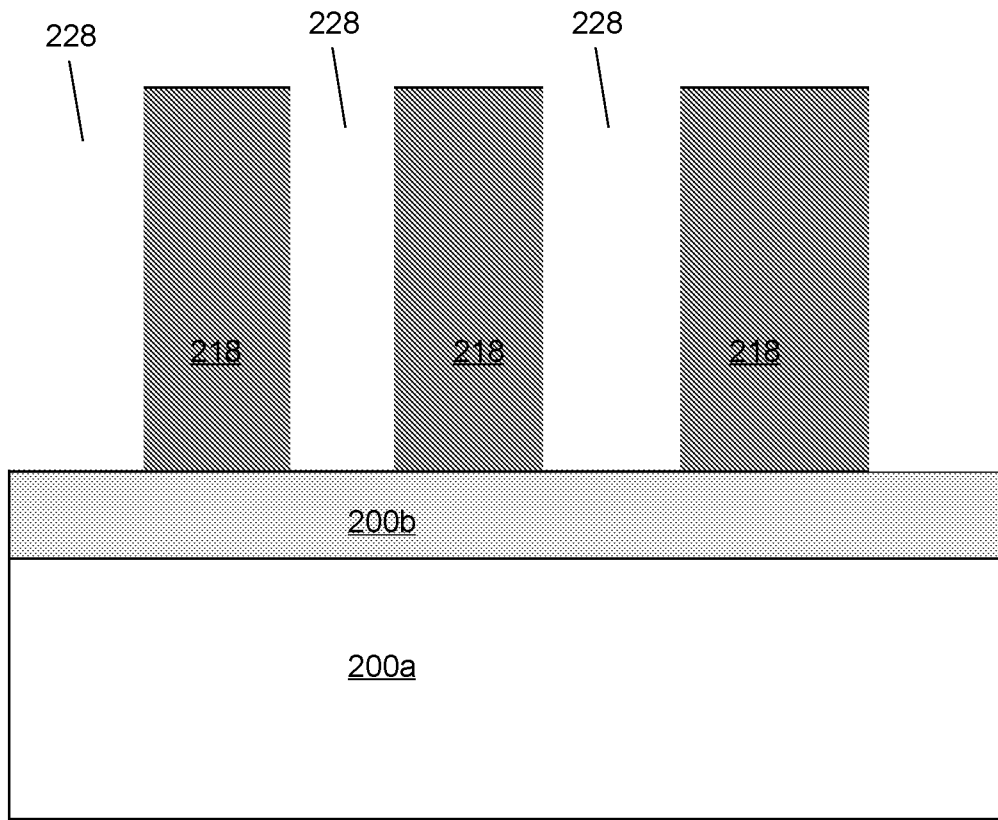


图 27

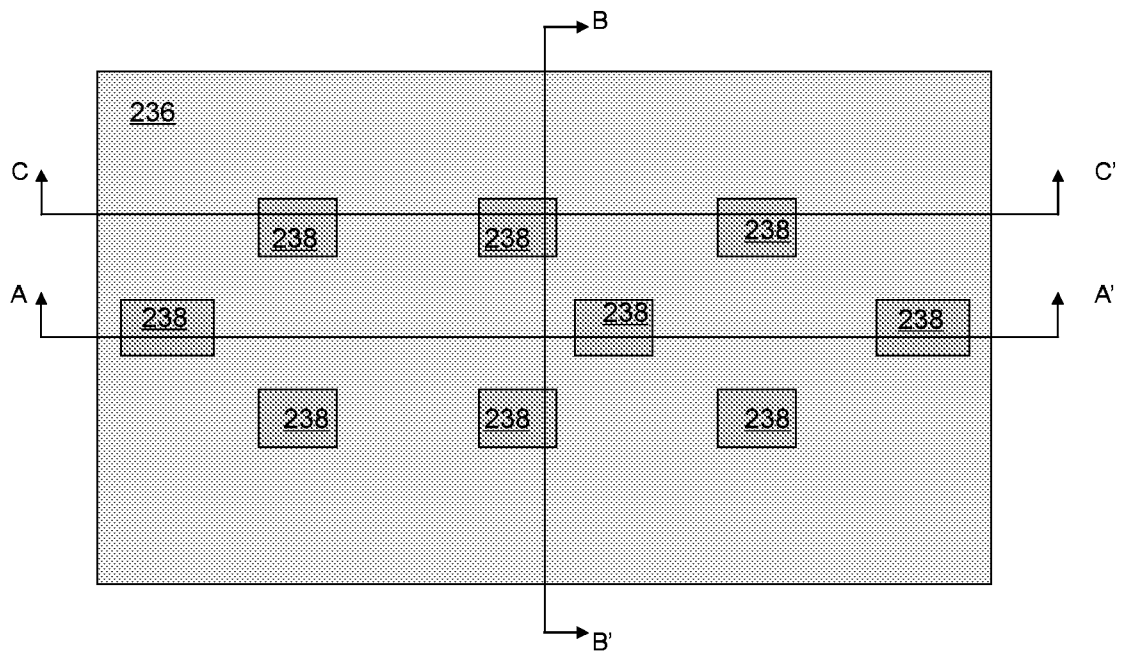


图 28

—15/16—

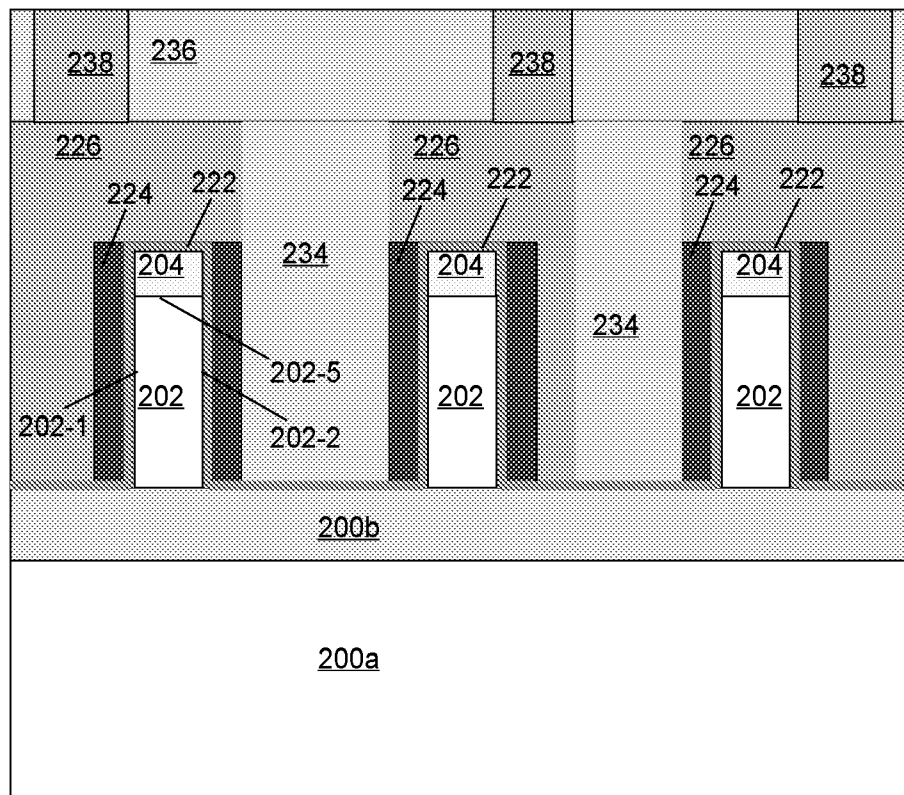


图 29

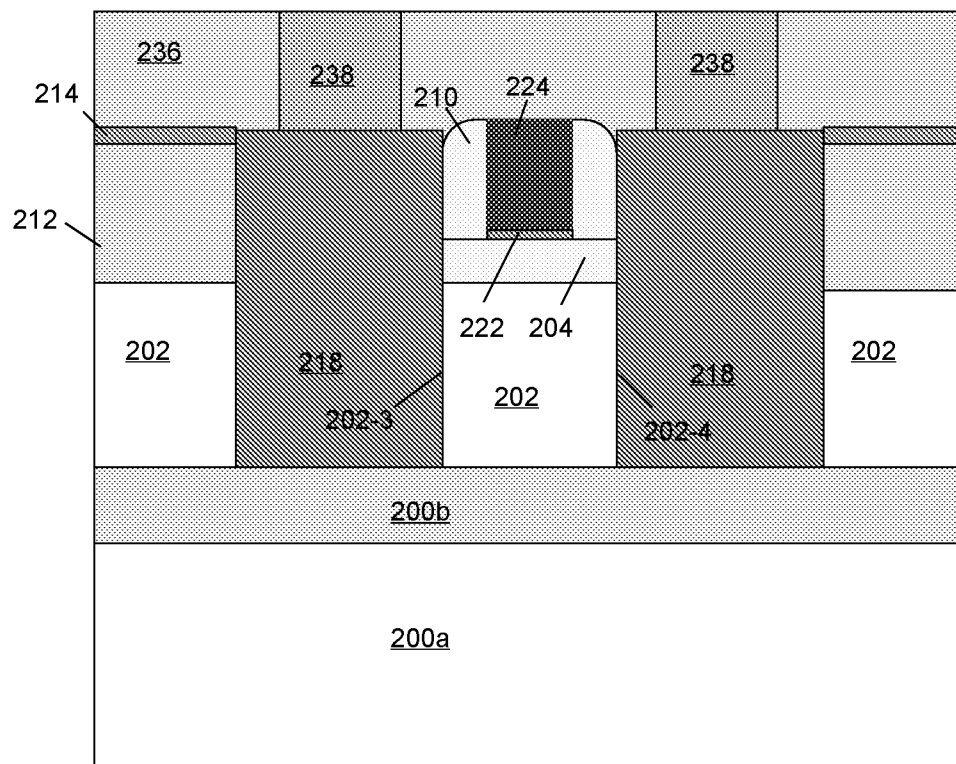


图 30

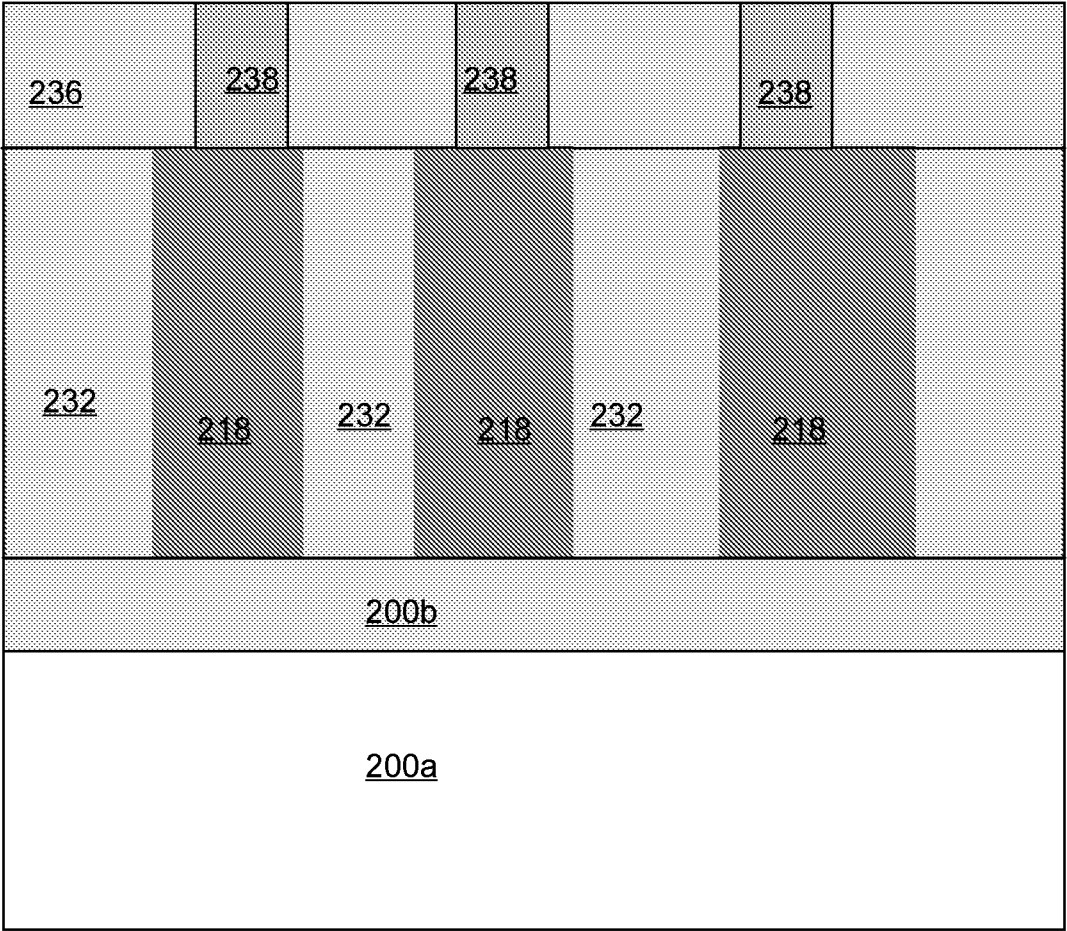


图 31

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/078207**A. CLASSIFICATION OF SUBJECT MATTER**

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS,CNKI,WPLEPODOC: FINFET dummy gate fin

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US2009020764A1 (ANDERSON et al) 22 Jan.2009 (22.01.2009) the description, [0084]-[0097], figures.12-22	9-11
A		1-8
X	CN102034831A (SEMICONDUCTOR MFG INT SHANGHAI CORP) 27 Apr.2011 (27.04.2011) the description page 3-4, figures.3A-3K	9-11
A		1-8
A	US2005051825A1 (FUJIWARA et al) 10 Mar.2005 (10.03.2005)	1-11

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 29 Jan.2012 (29.01.2012)	Date of mailing of the international search report 16 Feb. 2012(16.02.2012)
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHONG, Yi Telephone No. (86-10) 62411594

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/078207

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	The whole document US2009206406A1 (RACHMADY et al) 20 Aug.2009 (20.08.2009) The whole document	1-11

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/CN2011/078207

[illegible]

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/078207

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/8232 (2006.01) i

H01L21/84 (2006.01) i

H01L29/772 (2006.01) i

H01L29/78 (2006.01) i

H01L29/792 (2006.01) i

A. 主题的分类

见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS, CNKI, WPI, EPODOC: 场效应晶体管 伪栅 鳍 fin FINFET dummy

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US2009020764A1 (ANDERSON 等) 22.1 月 2009 (22.01.2009) 说明书第[0084]-[0097], 附图 12-22	9-11
A		1-8
X	CN102034831A (中芯国际集成电路制造(上海)有限公司) 27.4 月 2011 (27.04.2011) 说明书第 3-4 页, 附图 3A-3K	9-11
A		1-8
A	US2005051825A1 (FUJIWARA 等) 10.3 月 2005 (10.03.2005) 全文	1-11
A	US2009206406A1 (RACHMADY 等) 20.8 月 2009 (20.08.2009) 全文	1-11

☐ 其余文件在 C 栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇
引用文件的公布日而引用的或者因其他特殊理由而引
用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了
理解发明之理论或原理的在后文件“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的
发明不是新颖的或不具有创造性“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件
结合并且这种结合对于本领域技术人员为显而易见时,
要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

29.01 月 2012 (29.01.2012)

国际检索报告邮寄日期

16.2 月 2012 (16.02.2012)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

钟翊

电话号码: (86-10) 62411594

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2011/078207

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN102034831A	27.04.2011	无	
US2009020764A1	22.01.2009	US7732859B2	08.06.2010
US2005051825A1	10.03.2005	JP2005086024A	31.03.2005
		US7129550B2	31.10.2006
		TW253754B1	21.04.2006
		TW200522359A	01.07.2005
US2009206406A1	20.08.2009	无	

A. 主题的分类

H01L21/8232 (2006.01) i

H01L21/84 (2006.01) i

H01L29/772 (2006.01) i

H01L29/78 (2006.01) i

H01L29/792 (2006.01) i