(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년11월17일
(11) 등록번호 10-1569637
(24) 등록일자 2015년11월10일

(51) 국제특허분류(Int. Cl.)
H03M 13/01 (2006.01) *H03M 13/15* (2015.01)
(21) 출원번호 10-2014-0174754
(22) 출원일자 2014년12월08일
심사청구일자 2014년12월08일
(56) 선행기술조사문헌
JP2010152960 A
KR1020140091087 A
JP2006041745 A
차세대 DVB-RCS 시스템을 위한 저 계산량 연판정 e-BCH (한국전자파학회논문지, 2011년 7월)

(73) 특허권자
인하대학교 산학협력단
인천광역시 남구 인하로 100, 인하대학교 (용현동)
(72) 발명자
이한호
인천광역시 연수구 센트럴로 194, 203동 2205호 (송도동, 더샵센트럴파크2차아파트)
정보석
인천 남동구 소래역남로 39, 504동 1802호 (논현동, 에코메트로5단지아파트)
(74) 대리인
양성보

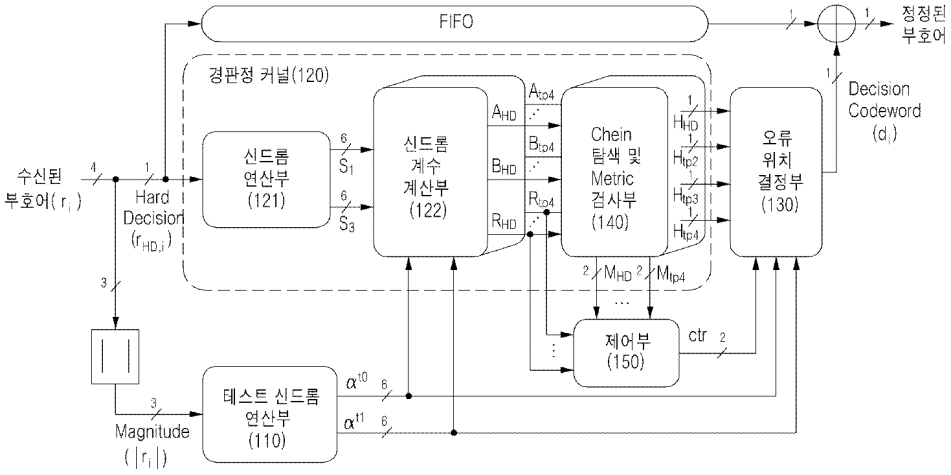
전체 청구항 수 : 총 8 항 심사관 : 조춘근

(54) 발명의 명칭 **테스트 신드롬을 이용한 반복 복호 과정이 없는 연판정 BCH 복호 방법 및 장치**

(57) 요 약

테스트 신드롬을 이용한 반복 복호 과정이 없는 연판정 BCH 복호 방법 및 장치가 제시된다. 본 발명에서 제안하는 테스트 신드롬을 이용한 연판정 BCH 복호 장치는 체이스 알고리즘을 기반으로 최소 신뢰 비트의 위치를 신드롬 값으로 대체하여 연산하는 테스트 신드롬 연산부, 수정된 SBS 알고리즘을 기반으로 상기 테스트 신드롬 연산부와 같이 전체 후보 코드워드의 신드롬 계수를 계산하는 신드롬 계수 계산부, 제어 신호를 통해 정정된 상기 코드워드를 결정하고, 피드백을 갖는 D 플립플롭(Filp-Flop)을 이용하여 최소 신뢰 비트의 위치 복원을 수행하는 오류 위치 결정부를 포함할 수 있다.

대 표 도



이 발명을 지원한 국가연구개발사업
과제고유번호 1711014156
부처명 미래창조과학부
연구관리전문기관 정보통신산업진흥원
연구사업명 대학ICT연구센터육성 지원사업
연구과제명 스마트한 주파수 이용을 위한 스펙트럼 및 전파기술
기 여 율 1/1
주관기관 인하대학교 산학협력단
연구기간 2014.06.01 ~ 2017.12.31

명 세 서

청구범위

청구항 1

테스트 신드롬을 이용한 연판정 BCH 복호 장치에 있어서,

체이스 알고리즘을 기반으로 최소 신뢰 비트의 위치를 신드롬 값으로 대체하여 테스트 신드롬 값을 연산하는 테스트 신드롬 연산부;

수정된 SBS 알고리즘을 기반으로 상기 연산된 테스트 신드롬 값을 입력 받아 전체 후보 코드워드의 신드롬 계수를 계산하는 신드롬 계수 계산부; 및

상기 계산된 전체 후보 코드워드의 신드롬 계수를 이용하고, 제어 신호를 통해 상기 전체 후보 코드워드 중 최소 신뢰 비트의 위치 복원을 위한 코드워드를 결정하고, 피드백을 갖는 D 플립플롭(Filp-Flop)을 이용하여 최소 신뢰 비트의 위치 복원을 수행하는 오류 위치 결정부

를 포함하는 테스트 신드롬을 이용한 연판정 BCH 복호 장치.

청구항 2

제1항에 있어서,

상기 테스트 신드롬 연산부는,

채널로부터 수신된 심볼의 LLR의 크기를 비교하여 가장 작은 크기 값을 갖는 최소 신뢰 비트의 위치를, 전체 클럭 주기를 상기 최소 신뢰 비트의 개수로 나눈 신드롬 값으로 대체하여 수행하는 것을 특징으로 하는 테스트 신드롬을 이용한 연판정 BCH 복호 장치.

청구항 3

제1항에 있어서,

상기 신드롬 계수 계산부는,

신드롬 계수와 상기 테스트 신드롬 값을 입력으로 받아 모든 후보 코드워드의 신드롬 계수 계산을 최적화하는 것을 특징으로 하는 테스트 신드롬을 이용한 연판정 BCH 복호 장치.

청구항 4

제1항에 있어서,

상기 오류 위치 결정부는,

상기 피드백을 갖는 D 플립플롭을 이용하여 테스트 신드롬을 다시 최소 신뢰 비트의 위치를 나타내는 코드워드로 복원시키며, 제어부로부터 제어 신호를 입력으로 받아 정정 가능한 코드워드를 결정하는 것을 특징으로 하는 테스트 신드롬을 이용한 연판정 BCH 복호 장치.

청구항 5

테스트 신드롬을 이용한 연판정 BCH 복호 방법에 있어서,

체이스 알고리즘을 기반으로 최소 신뢰 비트의 위치를 신드롬 값으로 대체하여 테스트 신드롬 값을 연산하는 단계;

수정된 SBS 알고리즘을 기반으로 상기 연산된 테스트 신드롬 값을 입력 받아 전체 후보 코드워드의 신드롬 계수를 계산하는 단계; 및

상기 계산된 전체 후보 코드워드의 신드롬 계수를 이용하고, 제어 신호를 통해 상기 전체 후보 코드워드 중 최소 신뢰 비트의 위치 복원을 위한 코드워드를 결정하고, 피드백을 갖는 D 플립플롭(Filp-Flop)을 이용하여 최소

신뢰 비트의 위치 복원을 수행하는 단계

를 포함하는 테스트 신드롬을 이용한 연판정 BCH 복호 방법.

청구항 6

제5항에 있어서,

상기 체이스 알고리즘을 기반으로 최소 신뢰 비트의 위치를 신드롬 값으로 대체하여 테스트 신드롬 값을 연산하는 단계는,

채널로부터 수신된 심볼의 LLR의 크기를 비교하여 가장 작은 크기 값을 갖는 최소 신뢰 비트의 위치를, 전체 클럭 주기를 상기 최소 신뢰 비트의 개수로 나눈 신드롬 값으로 대체하여 수행하는 것을 특징으로 하는 연판정 BCH 복호 방법.

청구항 7

제5항에 있어서,

상기 수정된 SBS 알고리즘을 기반으로 상기 연산된 테스트 신드롬 값을 입력 받아 전체 후보 코드워드의 신드롬 계수를 계산하는 단계는,

신드롬 계수와 테스트 신드롬을 입력으로 받아 모든 후보 코드워드의 신드롬 계수 계산을 최적화하는 것을 특징으로 하는 연판정 BCH 복호 방법.

청구항 8

제5항에 있어서,

상기 계산된 전체 후보 코드워드의 신드롬 계수를 이용하고, 제어 신호를 통해 상기 전체 후보 코드워드 중 최소 신뢰 비트의 위치 복원을 위한 코드워드를 결정하고, 피드백을 갖는 D 플립플롭(Filp-Flop)을 이용하여 최소 신뢰 비트의 위치 복원을 수행하는 단계는,

상기 피드백을 갖는 D 플립플롭을 이용하여 테스트 신드롬을 다시 최소 신뢰 비트의 위치를 나타내는 코드워드로 복원시키며, 제어부로부터 제어 신호를 입력으로 받아 정정 가능한 코드워드를 결정하는 것을 특징으로 하는 연판정 BCH 복호 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 낮은 복잡성을 갖고 경판정 커널(hard-decision kernel)을 이용한 연판정(soft-decision) BCH(Bose-Chaudhuri-Hocquenghem) 복호 방법 및 장치에 관한 것이다. 더욱 상세하게는 경판정 BCH 부호 구조를 커널(kernel)로 이용하며 테스트 신드롬(Test syndrome) 연산 블록, 신드롬 계수(Syndrome factor) 계산 블록과 오류 위치 판정(Error location decision) 블록을 통한 반복 복호 없는 저복잡도 BCH 복호 방법 및 장치에 관한 것이다.

배 경 기 술

[0002] 최근 광통신 및 무선 신체 영역 네트워크(Wireless Body Area Network) 시스템의 데이터 전송에 있어서, 전송 중에 발생하는 다수의 오류를 찾고 정정할 수 있는 순방향 오류 정정 기술에 BCH 부호가 널리 사용되고 있다.

[0003] BCH 부호를 나타내는 전형적인 형태는 BCH(n, k, t)이다. n은 원 데이터와 패리티 전체를 포함한 전체 부호어(codeword) 심볼(symbol)의 수이고, k는 실제 데이터의 심볼 수를 의미하며, t는 부호어 중에 정정 가능한 최대 오류 심볼의 수를 의미하며 갈로아체(GF, Galois field)의 지수인 m으로부터 n-k = mt의 수식에 의한 관계로 정의된다. 일반적으로 경판정(hard-decision) BCH 부호라 하면 각 심볼이 1비트(bit)로 이루어진 바이너리(binary) BCH 부호를 가리킨다.

[0004] 기존의 경판정 BCH 부호 복호 알고리즘에서 수정된 SBS(Modified Step-by-Step) 알고리즘은 널리 사용되는 BM(Berlekamp-Massey) 알고리즘과 ME(Modified Euclidean) 알고리즘과 비교해 정정 가능한 오류 개수가 4개 이

하일 때 (t≤4) 피드백(Feedback) 루프가 없고 바로 연산 처리가 가능하며 하드웨어 복잡도 면에서 효과적이다. 이에, 필요한 연산들을 공유함으로써 최소화하고 하나의 공용 계수 계산 블록 구성은 웨이트 변형된 신드롬 값을 그대로 행렬식 계산식에 적용 가능하다.

[0005] 한편, 연판정 BCH 부호는 채널 통과 후 수신된 LLR(Log Likelihood Ratio)의 크기를 비교한다. 크기가 가장 작은 p개의 비트를 최소 신뢰 비트(Least Reliability Bit) 라 하며 오류가 발생할 가능성이 제일 높다고 판단한다. 최소 신뢰 비트 p는 $p = \lfloor d_{min}/2 \rfloor p = \lfloor d_{min}/2 \rfloor$의 수식에 의한 관계로 정의되며, 이로 인해 정정 가능한 최대 오류 심볼의 수가 t + p로 증가하게 된다. 따라서 정정 가능한 최대 오류 심볼 수가 증가하면 경판정 BCH 부호보다 높은 비트 오류율(Bit Error Rate, BER) 성능을 가지게 된다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 이루고자 하는 기술적 과제는 연판정 BCH 복호기 설계에 있어 경판정 BCH 복호를 커널로 이용하고 연판정 부호 복호를 위한 테스트 패턴 발생기(Test Pattern Generator)를 테스트 신드롬(Test Syndrome)으로 대체함으로써, 낮은 하드웨어 복잡도를 가지는 효율적인 연판정 BCH 복호 장치 및 그 방법을 제공하는데 있다.

[0007] 또한, 기존의 경판정 BCH 복호 알고리즘인 수정된 SBS 알고리즘에 테스트 신드롬을 적용시켜 후보 코드워드(codeword)의 모든 신드롬 계수를 계산하고 제어부를 통해 오류 위치 결정부에서 오류가 정정된 후보 코드워드를 판정하기 때문에 반복 복호 과정이 없는 연판정 BCH 복호 장치가 제공될 수 있다.

과제의 해결 수단

[0008] 일 측면에 있어서, 본 발명에서 제안하는 테스트 신드롬을 이용한 연판정 BCH 복호 장치는 체이스 알고리즘을 기반으로 최소 신뢰 비트의 위치를 신드롬 값으로 대체하여 연산하는 테스트 신드롬 연산부, 수정된 SBS 알고리즘을 기반으로 상기 테스트 신드롬 연산부와 같이 전체 후보 코드워드의 신드롬 계수를 계산하는 신드롬 계수 계산부, 제어 신호를 통해 정정된 상기 코드워드를 결정하고, 피드백을 갖는 D 플립플롭(Filp-Flop)을 이용하여 최소 신뢰 비트의 위치 복원을 수행하는 오류 위치 결정부를 포함할 수 있다.

[0009] 상기 테스트 신드롬 연산부는 채널로부터 수신된 심볼의 LLR의 크기를 비교하여 가장 작은 크기 값을 갖는 최소 신뢰 비트의 위치를 최소 신뢰 비트의 개수에 따라 전체 클럭 주기를 나누어 신드롬 값으로 대체하여 수행할 수 있다.

[0010] 상기 신드롬 계수 계산부는 신드롬 계수와 테스트 신드롬을 입력으로 받아 모든 후보 코드워드의 신드롬 계수 계산을 최적화할 수 있다.

[0011] 상기 오류 위치 결정부는 상기 피드백을 갖는 D 플립플롭을 이용하여 테스트 신드롬을 다시 최소 신뢰 비트의 위치를 나타내는 코드워드로 복원시키며, 상기 제어부를 통한 제어 신호를 입력으로 받아 정정 가능한 코드워드를 결정할 수 있다.

발명의 효과

[0012] 본 발명의 실시예들에 따르면 연판정 BCH 부호 복호기 설계에 있어서 테스트 신드롬을 사용함으로써, 2^p개의 후보 코드워드를 저장할 필요 없이 해당 위치의 신드롬 값을 통해 낮은 하드웨어 복잡도를 가지는 효율적인 연판정 BCH 부호 복호 장치 및 그 방법을 제공할 수 있다. 또한, 연판정 BCH 부호 복호기 설계에 있어서 신드롬 계수 계산부에서 후보 코드워드에 대한 신드롬 계수 계산을 최적화하고 오류 위치 결정부에서 정정 가능한 후보코드를 판정함으로써, 낮은 하드웨어 복잡도를 가지며 반복 복호 없는 효율적인 연판정 BCH 부호 복호 장치 및 그 방법을 제공할 수 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 일 실시예에 따른 연판정 BCH 부호 복호 장치의 구성을 나타내는 도면이다.

도 2는 본 발명의 일 실시예에 따른 신드롬 연산부를 나타내는 도면이다.

도 3는 본 발명의 일 실시예에 따른 최소 신뢰 비트의 위치를 나타내는 테스트 신드롬 연산부를 나타내는 도면

이다.

도 4는 본 발명의 일 실시예에 따른 최적화된 신드롬 계수 계산부를 나타내는 도면이다.

도 5는 본 발명의 일 실시예에 따른 Chien 탐색 및 Metric 검사부를 나타내는 도면이다.

도 6은 본 발명의 일 실시예에 따른 오류 위치 결정부를 나타내는 도면이다.

도 7은 본 발명의 일 실시예에 따른 비트 오류율을 나타내는 도면이다.

도 8은 본 발명의 일 실시예에 따른 연판정 BCH 부호 복호 방법의 흐름도를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0014] 본 발명의 실시예들은 디지털 통신 시스템에 있어서 송신단에서 데이터 전송 과정 중 데이터에 발생한 오류를 수신단에서 정정하는 순방향 오류 정정(Forward Error Correction; FEC) 시스템으로, LLR의 크기가 가장 작은 최소 신뢰 비트의 위치를 신드롬화 시킨 테스트 신드롬 연산부 구조, 그리고 신드롬과 테스트 신드롬을 입력으로 받아 반복 복호 없이 최적화 시킨 신드롬 계수 계산부 구조, 단순화된 제어신호를 이용하여 정정된 후보 코드워드를 판정하는 오류 위치 결정부 구조를 포함하는 연판정 BCH 부호 복호 장치 및 방법에 관한 것이다.

[0015] 본 실시예에서는 특별히 (63, 51, 2) 부호를 기준으로 설명하는 것이고, 본 발명은 다양한 통신 시스템을 위한 연판정 BCH 부호 복호기 구조의 구현에도 동일하게 적용될 수 있다. 또한, 본 실시예에서는 연판정 BCH 부호의 복호를 위한 알고리즘으로서 정정 가능한 오류 개수가 4개 이하인 경우(t=4) 최적화 된 낮은 복잡도를 가지는 수정된 SBS 알고리즘이 사용될 수 있다.

[0016] 본 발명에서 제안하는 반복 복호 과정이 없고 낮은 복잡성을 갖는 연판정 BCH 복호 장치는 테스트 신드롬 연산부에서 후보 코드워드를 저장시키기 위해 필요한 D 플립플롭(Flip-Flop)들을 제거하며 낮은 복잡도를 갖도록 하기 위해 최소 신뢰 비트의 위치를 신드롬 값으로 대체 가능하며 연산을 수행한다.

[0017] 그리고, 신드롬 계수 계산부는 기존의 수정된 SBS 알고리즘을 응용하며 신드롬과 테스트 신드롬을 입력으로 받아 경판정 코드워드의 신드롬 계수를 이용한 구조를 가지며, 모든 신드롬 계수 계산하여 반복 복호 과정 없이 복호가 가능하게 할 수 있다.

[0018] 오류 위치 결정부는, 후보 코드워드에 대한 오류 위치와 제어부에서 들어온 제어 신호에 의해 오류 정정 가능한 코드워드 판정을 수행하는 기능을 수행한다. 이하, 본 발명의 실시 예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0019] 도 1은 본 발명의 일 실시예에 따른 연판정 BCH 부호 복호 장치의 구성을 나타내는 도면이다.

[0020] 연판정 BCH 부호 복호 장치는 테스트 신드롬 연산부(110), 신드롬 연산부(121), 신드롬 계수 계산부(122), 오류 위치 결정부(130), Chein 탐색 및 Metric 검사부(140), 제어부(150)를 포함할 수 있다.

[0021] 하기의 표 1은 연판정 BCH 부호 복호 장치의 복호 과정의 의사코드를 도시한다.

[0022] <표 1>

Proposed Soft-Decision BCH Decoding

---

1) Separate hard-decision and magnitude

Input: $\boldsymbol{r_i} = \{r_{i,0}, r_{i,1}, r_{i,2}, r_{i,3}\}$ (i = n-1, … , 0)

$r_{HD,i} = r_{i,0}$, $m_i = |r_i|$

2) Syndrome Computation and Test Syndrome Computation

Syndrome Computation:

$$S_1 = \sum r_{HD,i} \cdot \alpha^i \;, S_3 = \sum r_{HD,i} \cdot \alpha^{3i} \quad (i = n\text{-}1, \ldots, 0)$$

Test Syndrome Computation:

Initial : $\boldsymbol{min_0} = \{1, 1, 1\}$, $\boldsymbol{min_1} = \{1, 1, 1\}$

for i = n-1 ***until*** i = (n-1)/2+1 ***begin***

if ($m_i < \boldsymbol{min_0}$) ***then*** $\boldsymbol{min_0} = m_i$, $\alpha^{t0} = \alpha^i$

end

for i = (n-1)/2 ***until*** i = 0 ***begin***

if ($m_i < \boldsymbol{min_1}$) ***then*** $\boldsymbol{min_1} = m_i$, $\alpha^{t1} = \alpha^i$

end

[0023]

3) Syndrome Factor Calculator

Input: S_1, S_3, α^{t0}, α^{t1}

Hard-decision:

$R_{HD} = S_1^3 + S_3$, $A_{HD} = S_1^2$, $B_{HD} = S_1$

Test Patterns:

$R_{tp2} = R_{HD} + A_{HD} (\alpha^{t0})^2 + B_{HD} \alpha^{t0}$

$A_{tp2} = A_{HD} + (\alpha^{t0})^2$, $B_{tp2} = B_{HD} + \alpha^{t0}$

$R_{tp3} = R_{tp2} + A_{tp2} (\alpha^{t1})^2 + B_{tp2} \alpha^{t1}$

$A_{tp3} = A_{tp2} + (\alpha^{t1})^2$, $B_{tp3} = B_{tp2} + \alpha^{t1}$

$R_{tp4} = R_{HD} + A_{HD} (\alpha^{t1})^2 + B_{HD} \alpha^{t1}$

$A_{tp4} = A_{HD} + (\alpha^{t1})^2$, $B_{tp4} = B_{HD} + \alpha^{t1}$

[0024]

4) Chien Search and Metric Check

Input: R_j, A_j, B_j, (j = HD, tp2, tp3, tp4)

Chien Search:

for j = HD ***until*** tp4 ***begin***

if $R_j = A_j \cdot \alpha^i + B_j \cdot \alpha^{2i}$ ***then*** $H_{j,i} = 1$

else $H_{j,i} = 0$ (i = n-1, … , 0)

end

Metric Check:

for j = HD ***until*** tp4 ***begin***

$M_j = \sum H_{j,i}$ (i = n-1, … , 0)

end

[0025]

[0026] 채널로부터 수신된 코드워드의 심볼은 2의 보수 체계의 LLR 값으로 변환된 후 최상위 비트는 경판정 커널(120) 안에 신드롬 연산부(121)에 입력되고 나머지 비트는

5) Error Location Decision

Input : H_{HD}, H_{tp2}, H_{tp3}, H_{tp4}, α^{t0}, α^{t1}

for $i = n\text{-}1$ ***until*** $i = 0$ ***begin***

if $(\alpha^{t0} + \alpha^{i} = 0)$ $H_{\alpha^{t0}} = 1$ ***else*** $H_{\alpha^{t0}} = 0$

if $(\alpha^{t1} + \alpha^{i} = 0)$ $H_{\alpha^{t1}} = 1$ ***else*** $H_{\alpha^{t1}} = 0$

if $(ctr = 0)$ $d_i = H_{HD}$

else if $(ctr = 1)$ $d_i = H_{tp2} + H_{\alpha^{t0}}$

else if $(ctr = 2)$ $d_i = H_{tp3} + H_{\alpha^{t0}} + H_{\alpha^{t1}}$

else $d_i = H_{tp4} + H_{\alpha^{t1}}$

end

LLR 크기 값으로 변환되어 테스트 신드롬 연산부(110)에 입력된다.

[0027] 신드롬 연산부(121)와 테스트 신드롬 연산부(110)에서 나온 신드롬과 테스트 신드롬 값은 신드롬 계수 계산부(122)의 입력으로 들어가 후보 코드워드의 신드롬 계수가 출력된다. 후보 코드워드에 해당하는 신드롬 계수를 만들 경우에, 우선 경판정 코드워드의 신드롬 계수 $R_{HD} = S_1^3 + S_3$, $A_{HD} = S_1^2$, $B_{HD} = S_1$으로 계산되며 나머지 후보 코드워드의 신드롬 계수는 최소 신뢰 비트가 2개(p=2)인 경우에 테스트 신드롬 계수 α^{t0}, α^{t1}이 적용되어 계산되며 두 번째 테스트 패턴(test pattern) tp2의 신드롬 계수의 연산에는 α^{t0}가 포함 되며 tp3은 α^{t0}와 α^{t1}가 모두 포함되고, tp4는 α^{t1}가 포함된다. 예를 들어 신드롬 계수 중 하나인 R_{tp2}를 수학식 1과 같이 전개하고 정리할 수 있다.

[0028] $R_{tp2} = (S_1 + \alpha^{t0})^3 + (S_3 + (\alpha^{t0})^3)$

[0029] $= S_1^3 + S_3 + S_1^2\alpha^{t0} + S_1(\alpha^{t0})^2 = R_{HD} + A_{HD}\alpha^{t0} + B_{HD}(\alpha^{t0})^2$ 수학식1

[0030] 처음 경판정 신드롬 계수 연산되는 각각의 신드롬 값에 해당하는 테스트 패턴에 해당하는 테스트 신드롬 값을 넣어 정리하게 되면 경판정 신드롬 계수와 테스트 패턴을 이용한 식으로 간단하게 표현 할 수 있다. 따라서, 나머지 신드롬 계수들도 수학식1과 같은 방법으로 정리 할 수 있으며, 표 1의 Syndrome Factor Calculation과 같다.

[0031] Chien 탐색 및 Metric 검사부(140)는 신드롬 계수를 입력으로 받아 각 후보마다 오류 위치를 나타내는 Chien 탐색부와 오류 위치 비트의 합연산을 통해 연산되는 Metric 검사부가 있다.

[0032] Chien 탐색부에서는 모든 후보 코드워드에 대한 신드롬 계수를 입력으로 받아 기존의 수정된 SBS 알고리즘에서 나온 공통 다항식 $R = A\alpha^j + B\alpha^{2j}$를 적용하며 여기서 j=N-1,..., 0를 나타낸다. $R = A\alpha^j + B\alpha^{2j}$이 성립하게 되면 해당하는 j번째 비트의 위치에 오류가 발생한 것이라 추정하고 H값은 1이 되며 나머지 $R \neq A\alpha^j + B\alpha^{2j}$인 경우는 오류가 발생하지 않았기 때문에 0으로 값이 출력된다.

[0033] Metric 검사부에서는 H값을 덧셈 연산한 M으로 표현하며 각 후보 코드워드의 Metric 값들 M_{HD}, M_{tp2}, M_{tp3}, M_{tp4}은 제어부(Controller)로 들어가게 된다.

[0034] 제어부(150)에서는 신드롬 계수 계산부에서 출력된 신드롬 계수 중에 각 후보 코드워드의 신드롬 계수 R를 입력

으로 받으며, 이후에 상기 위와 같이 Metric값 M도 입력으로 받음으로써 오류 정정이 가능한 후보 코드워드 판정을 수행한다. 먼저 신드롬 계수 R이 0이 되는지 판단하여 오류 정정 가능한 코드워드를 판정한다. 신드롬 계수 R이 0이 되면 해당하는 후보 코드워드에 오류가 없거나 오류가 1개(t=1)이기 때문에 오류 정정이 가능하다. 또한, 신드롬 계수 R이 전부 0이 아닌 경우에 입력으로 받은 Metric 값 M이 2가 되는 코드워드를 오류 정정 가능한 코드워드라고 판정하고 제어신호를 출력하게 된다.

[0035] 오류 위치 결정부(130)에서는 제어부에서 받은 제어신호와 Chien 탐색 및 Metric 검사부에서 출력된 오류 위치 다항식, 그리고 테스트 신드롬 값을 입력으로 받는다. 피드백 구조를 이용하여 테스트 신드롬을 다시 최소 신뢰 비트의 위치를 나타내는 다항식으로 복원시키며, 제어신호에 따라 오류 정정 가능한 코드워드를 결정하여 판정 코드워드를 출력한다. 또한, 판정 코드워드는 표 1, Error Location Decision 부분에서 나타낸 바와 같이 연산을 수행한다.

[0036] 도 2는 본 발명의 일 실시예에 따른 신드롬 연산부를 나타내는 도면이다.

[0037] 신드롬 연산블록은 일반적인 구성을 가지며, 표 1에 나타낸 바와 같이 2개의 오류 (t=2) 를 정정할 수 있는 경우에, 기존의 수정된 SBS 알고리즘을 적용하여 1, 3번째의 신드롬 값만 필요하기 때문에 2개의 신드롬 값(210, 220)만을 계산하게 된다.

[0038] 도 3는 본 발명의 일 실시예에 따른 최소 신뢰 비트의 위치를 나타내는 테스트 신드롬 연산부를 나타내는 도면이다.

[0039] 테스트 신드롬 연산부는 표 1에 나타낸 바와 같이 최소 신뢰 비트가 2개(p=2)로 설정할 경우에 최소 신뢰 비트에 따른 후보 코드워드를 생성할 필요 없이 전체 주기를 최소 신뢰 비트의 개수에 맞게 나눠 해당 주기 동안 가장 작은 값의 위치를 나타내는 신드롬 값만을 계산하게 된다.

[0040] 도 4는 본 발명의 일 실시예에 따른 최적화된 신드롬 계수 계산부를 나타내는 도면이다.

[0041] 정정 가능한 오류의 개수가 2 (t=2)이며 최소 신뢰 비트가 2개 (p=2)인 경우에 신드롬 연산부에서 연산된 신드롬 값 $S_1(410)$, $S_3(420)$와 테스트 신드롬 연산부에서 연산된 테스트 신드롬 값 $\alpha^{t0}(430)$, $\alpha^{t1}(440)$ 을 입력으로 받아 4 (2^p)개의 후보 코드워드에 대한 신드롬 계수를 표 1에 나타낸 바와 같이 최적화하여 계산을 수행한다.

[0042] 도 5는 본 발명의 일 실시예에 따른 Chien 탐색 및 Metric 검사부(500)를 나타내는 도면이다.

[0043] 후보 코드워드의 수에 따라 병렬 구조(510, 520, 530)를 가지며, 해당하는 하나의 블록 구조 내부에는 해당하는 후보 코드워드의 신드롬 계수(511, 512, 513)가 입력으로 들어가고 오류 위치 다항식 H(514)와 Metric 값 M(515)이 출력된다.

[0044] 도 6은 본 발명의 일 실시예에 따른 오류 위치 결정부를 나타내는 도면이다.

[0045] 제어부에서 나온 제어신호를 통해 오류 정정 가능한 코드워드 판정을 수행한다. 또한, 최소 신뢰 비트의 위치를 복원시키는 회로로서 피드백을 가지고 있는 하나의 D 플립플롭(610)과 최소 신뢰 비트의 개수와 동일한 GF 덧셈기(620, 630)만으로 복원 수행이 가능하다.

[0046] 도 7은 본 발명의 일 실시예에 따른 비트 오류율을 나타내는 도면이다.

[0047] 도 7을 참조하면, (63, 51, 2) 부호 기준으로 경판정 BCH 부호의 비트 오류율 성능, 반복 복호 과정이 있는 연판정 BCH 부호의 비트 오류율 성능, 그리고 반복 복호 과정 없는 연판정 BCH 부호의 비트 오류율 성능을 비교할 수 있다. 이 때, 오류 성능을 비트오류율 10^{-5}을 기준하였을 경우 연판정 BCH 부호가 경판정 BCH 부호보다 약

0.75 ~ 1dB의 코딩 이득(coding gain)이 발생하며 비트 오류율 성능이 상승되는 것을 확인 할 수 있다. 또한 반복 복호 과정이 있는 기존 연판정 BCH 부호와 본 발명인 반복 복호 과정이 없는 연판정 BCH 부호의 비트 오류율이 거의 일치하는 것을 확인 할 수 있다.

[0048] 따라서, 본 발명에서 제안하는 방법을 사용함으로써, 기존에 사용하던 복호 과정이 있는 연판정 BCH 부호 복호 장치에서의 비트 오류율 성능이 거의 비슷한 효과를 가지면서 낮은 하드웨어 복잡도를 구현할 수 있다.

[0049] 도 8은 본 발명의 일 실시예에 따른 연판정 BCH 부호 복호 방법의 흐름도를 나타내는 도면이다.

[0050] 제안하는 연판정 BCH 부호 복호 방법은 체이스 알고리즘을 기반으로 최소 신뢰 비트의 위치를 신드롬 값으로 대체하여 테스트 신드롬을 연산하는 단계(810), 수정된 SBS 알고리즘을 기반으로 상기 테스트 신드롬과 같이 전체 후보 코드워드의 신드롬 계수를 계산하는 단계(820), 제어 신호를 통해 정정된 상기 코드워드를 결정하고, 피드백을 갖는 D 플립플롭(Filp-Flop)을 이용하여 최소 신뢰 비트의 위치 복원을 수행하는 단계(830)를 포함할 수 있다.

[0051] 단계(810)에서, 체이스 알고리즘을 기반으로 최소 신뢰 비트의 위치를 신드롬 값으로 대체하여 테스트 신드롬을 연산할 수 있다. 이때, 채널로부터 수신된 심볼의 LLR의 크기를 비교하여 가장 작은 크기 값을 갖는 최소 신뢰 비트의 위치를 최소 신뢰 비트의 개수에 따라 전체 클럭 주기를 나누어 신드롬 값으로 대체하여 수행할 수 있다.

[0052] 단계(820)에서, 수정된 SBS 알고리즘을 기반으로 상기 테스트 신드롬과 같이 전체 후보 코드워드의 신드롬 계수를 계산할 수 있다. 이때, 신드롬 계수와 테스트 신드롬을 입력으로 받아 모든 후보 코드워드의 신드롬 계수 계산을 최적화할 수 있다.

[0053] 단계(830)에서, 제어 신호를 통해 정정된 상기 코드워드를 결정하고, 피드백을 갖는 D 플립플롭(Filp-Flop)을 이용하여 최소 신뢰 비트의 위치 복원을 수행할 수 있다. 이때, 피드백을 갖는 D 플립플롭을 이용하여 테스트 신드롬을 다시 최소 신뢰 비트의 위치를 나타내는 코드워드로 복원시키며, 상기 제어부를 통한 제어 신호를 입력으로 받아 정정 가능한 코드워드를 결정할 수 있다.

[0054] 이상에서 설명된 장치는 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPA(field programmable array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 하나 이상의 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 하나 이상의 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 콘트롤러를 포함할 수 있다. 또한, 병렬 프로세서(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[0055] 소프트웨어는 컴퓨터 프로그램(computer program), 코드(code), 명령(instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성요소(component), 물리적 장치, 가상 장치(virtual equipment), 컴퓨터 저장 매체 또는 장치, 또는 전송되는 신호 파(signal wave)에 영구적으로, 또는 일시적으로 구체화(embody)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 하나 이상의 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

[0056] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등

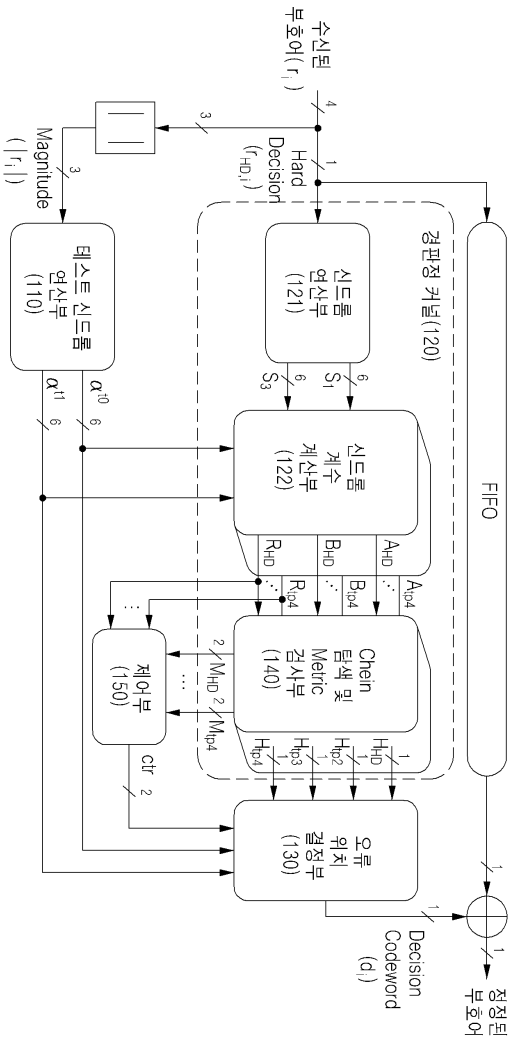
을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다. 상기된 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

[0057] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

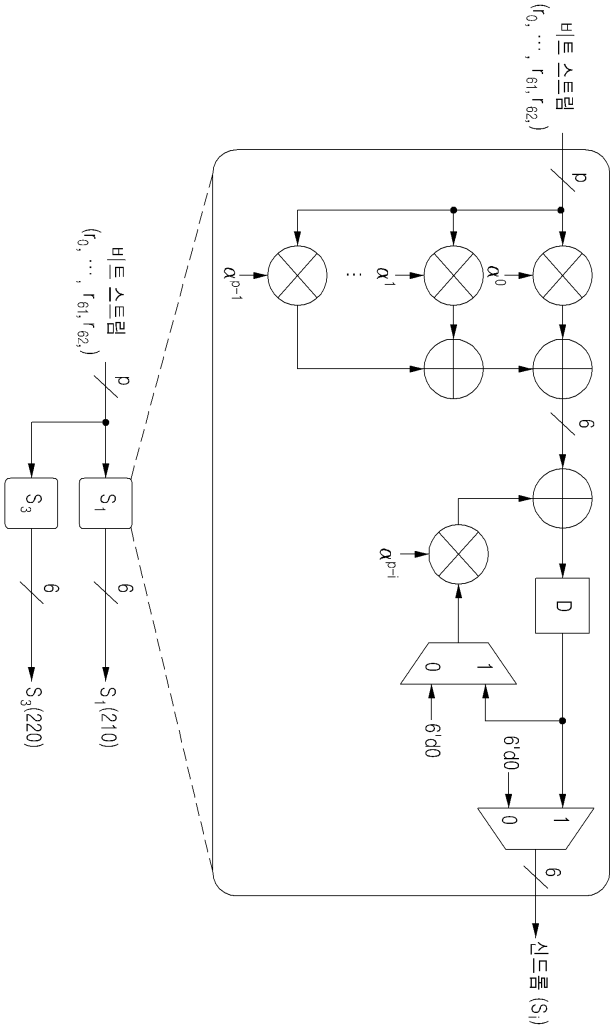
[0058] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

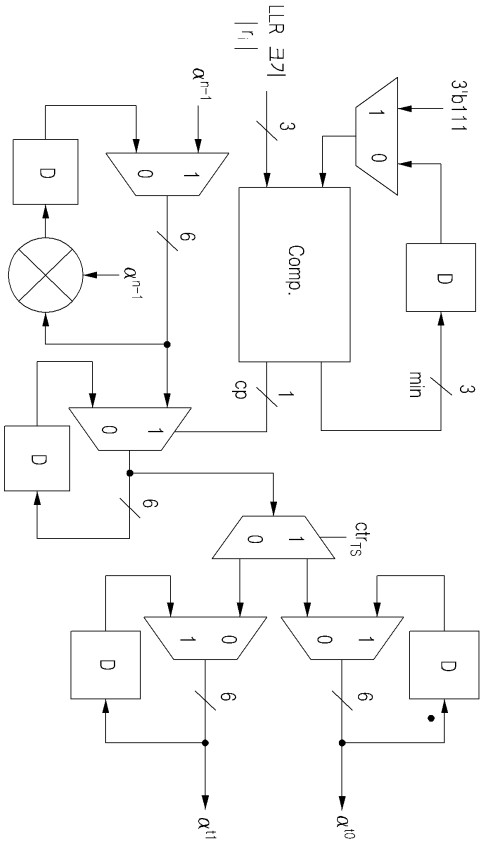
도면1


수신된 부호어(r_i)
Hard Decision ($r_{HD,i}$)
Magnitude ($|r_i|$)
테스트 신드롬 연산부 (110)
경판정 커널(120)
신드롬 연산부 (121)
신드롬 계수 계산부 (122)
Chein 탐색 및 Metric 검사부 (140)
제어부 (150)
오류 위치 결정부 (130)
FIFO
Decision Codeword (d_i)
정정된 부호어

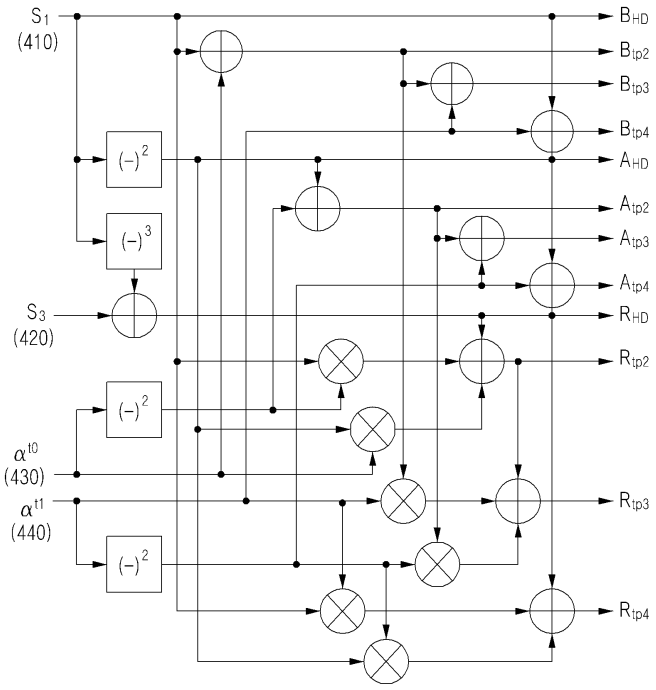
도면2


비트 스트림
$(r_0, \cdots, r_{61}, r_{62})$
p
α^{p-1}
α^1
α^0
6
α^{p-i}
D
1
0
6'd0
6'd0
1
0
6
신드롬 (S_i)
S_3
S_1
6
6
$S_3(220)$
$S_1(210)$

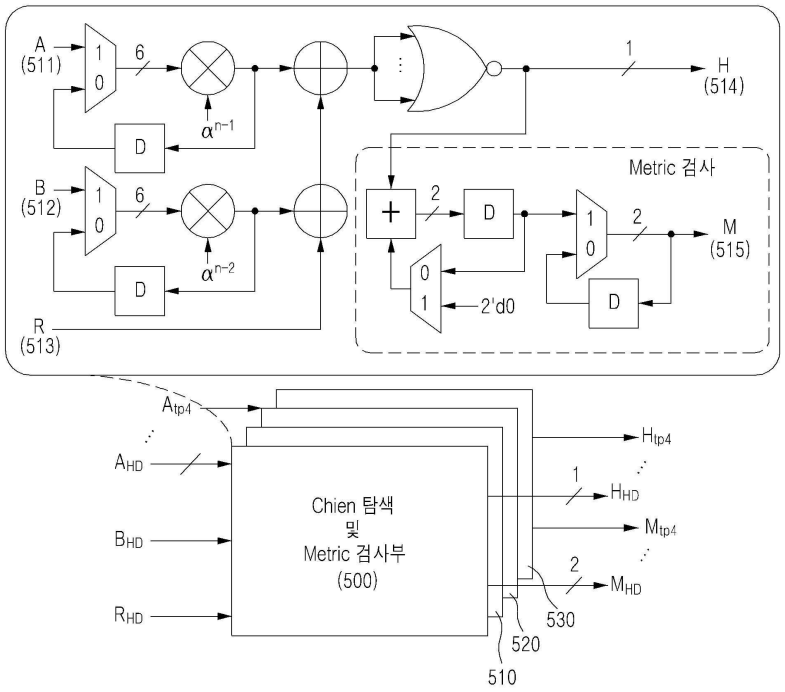
도면3


LLR 크기
$|r_i|$
α^{n-1}
3
3'b111
D
0
1
6
Comp.
cp
min
ctr_TS
α^{t1}
α^{t0}

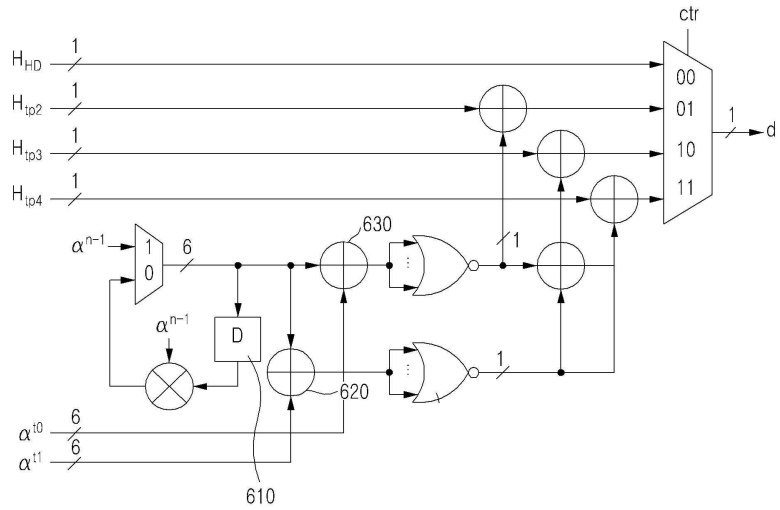
도면4


S_1 (410)
S_3 (420)
α^{t0} (430)
α^{t1} (440)
$(-)^2$
$(-)^3$
B_{HD}
B_{tp2}
B_{tp3}
B_{tp4}
A_{HD}
A_{tp2}
A_{tp3}
A_{tp4}
R_{HD}
R_{tp2}
R_{tp3}
R_{tp4}

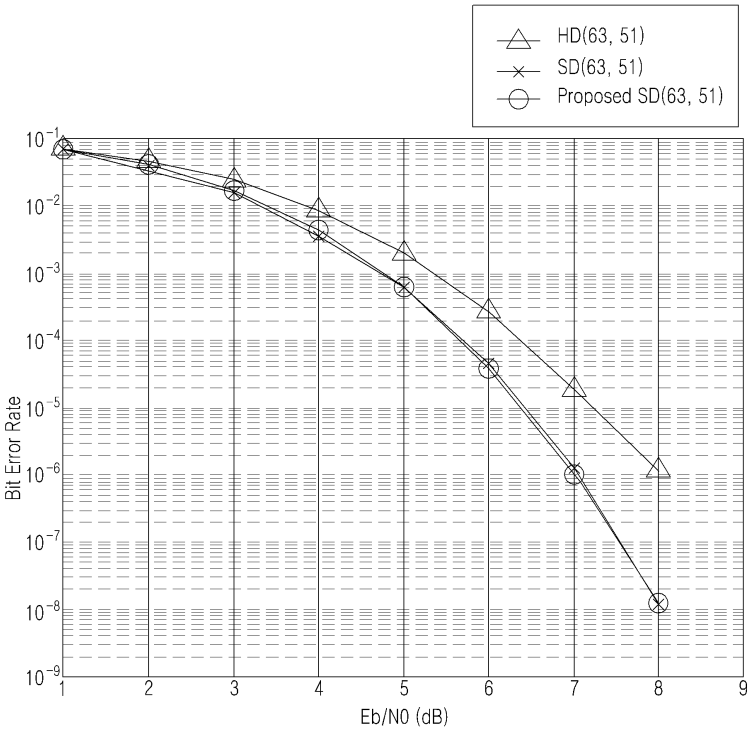
도면5


A
(511)
B
(512)
R
(513)
H
(514)
M
(515)
Metric 검사
D
2'd0
Chien 탐색
및
Metric 검사부
(500)
A_{tp4}
A_{HD}
B_{HD}
R_{HD}
H_{tp4}
H_{HD}
M_{tp4}
M_{HD}
510
520
530

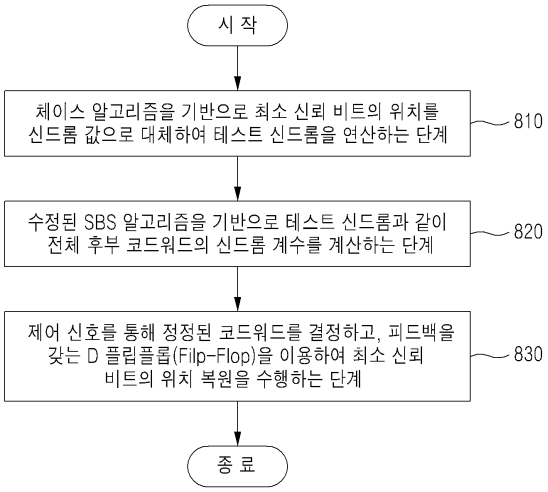
도면6


ctr
H_{HD}
H_{tp2}
H_{tp3}
H_{tp4}
00
01
10
11
d
630
620
610
D

도면7


HD(63, 51)
SD(63, 51)
Proposed SD(63, 51)
Bit Error Rate
Eb/N0 (dB)

도면8


시 작
체이스 알고리즘을 기반으로 최소 신뢰 비트의 위치를 신드롬 값으로 대체하여 테스트 신드롬을 연산하는 단계
810
수정된 SBS 알고리즘을 기반으로 테스트 신드롬과 같이 전체 후부 코드워드의 신드롬 계수를 계산하는 단계
820
제어 신호를 통해 정정된 코드워드를 결정하고, 피드백을 갖는 D 플립플롭(Filp-Flop)을 이용하여 최소 신뢰 비트의 위치 복원을 수행하는 단계
830
종 료