



313:源極區域

321:汲極區域

322:源極區域

323:閘極電極

AMP:放大電晶體

Ct:接點

Ct2:接點

D1:配線

SEL:選擇電晶體

TR:傳輸電晶體



I886830

## 【發明摘要】

### 【中文發明名稱】

攝像元件及電子機器

### 【中文】

本發明之攝像元件具備：第1基板，其形成有複數個光電轉換元件；第2基板，其針對每個以2個以上之光電轉換元件為單位之組，形成有該組所共有之像素電晶體；以及第2配線，其係以1個接點連接於與形成於第1基板之複數個要素中之分別形成於每個光電轉換元件之複數個第1要素所共有之第2要素相連之配線、且形成在第2基板之第1配線，並且連接有該複數個第1要素。

### 【指定代表圖】

圖27

### 【代表圖之符號簡單說明】

- 10: 第1基板
- 20: 第2基板
- 203: 像素分離部
- 221: 汲極區域
- 222: 源極區域
- 223: 閘極電極
- 230: 電極
- 245: 絕緣層
- 301a: 配線
- 301b: 配線

303: 半導體基板

311: 閘極電極

312: 汲極區域

313: 源極區域

321: 汲極區域

322: 源極區域

323: 閘極電極

AMP: 放大電晶體

Ct: 接點

Ct2: 接點

D1: 配線

SEL: 選擇電晶體

TR: 傳輸電晶體

## 【發明說明書】

### 【中文發明名稱】

攝像元件及電子機器

### 【技術領域】

#### 【0001】

本發明係關於一種攝像元件、及具備該攝像元件之攝影機等電子機器。

### 【先前技術】

#### 【0002】

於例如CMOS(Complementary Metal Oxide Semiconductor，互補金氧半導體)等之攝像裝置中，已知有積層形成有像素區域之第1半導體基板、及形成有邏輯電路之第2半導體基板之構成(例如參照專利文獻1等)。

[先前技術文獻]

[專利文獻]

#### 【0003】

[專利文獻1]日本專利特開2010-245506號公報

### 【發明內容】

#### 【0004】

[發明所欲解決之問題]

專利文獻1所揭示之攝像裝置係將光電轉換元件、及用以讀出與該光電轉換元件所接收之光量對應之電信號之像素電晶體形成於同一半導體基板上。然而，於此種構成中，無法充分地減小基板之面積(基板中之形成例如電晶體等電路零件之面之空間)。

**【0005】**

因此，例如可考慮將形成有光電轉換元件之基板(第1基板)、與形成有像素電晶體之基板(第2基板)分開地積層。於此種構成中，例如假定與複數個像素一一對應之複數個光電轉換元件共有1個像素電晶體之情形。於該情形時，形成於第1基板之要素(例如電晶體等電路零件)中之分別形成於每個光電轉換元件之複數個第1要素係共通地連接於成為共有要素之第2要素。

**【0006】**

於上述構成之情形時，必須將第1基板之複數個第1要素逐個地以接點連接於與複數個第1要素所共有之第2要素相連之配線、且形成於第2基板之配線。因此，配線之接點數增加，而面積變大。

**【0007】**

本發明之目的在於提供一種能夠減小基板面積之攝像元件及電子機器。

[解決問題之技術手段]

**【0008】**

為了達成上述目的，本發明之攝像元件具備：第1基板，其形成有複數個光電轉換元件；第2基板，其針對每個以2個以上之光電轉換元件為單位之組，形成有該組所共有之像素電晶體；及第2配線，其係以1個接點連接於與形成於第1基板之複數個要素中之分別形成於每個光電轉換元件之複數個第1要素所共有之第2要素相連之配線、且形成在第2基板的第1配線，並且連接有該複數個第1要素。

**【0009】**

此處，所謂「要素」係包含形成於基板(半導體基板)之光電轉換元件、電晶體、配線(包含電極)等電路零件中之一部分或全部之概念。又，所謂「像素電晶體」係用以讀出與光電轉換元件所接收之光量對應之電信號之電晶體，且為可由複數個光電轉換元件(像素)共有之電晶體。例如，像素電晶體中至少包含將自光電轉換元件供給之電信號放大並輸出之放大電晶體。

#### 【0010】

(作用)於本發明之攝像元件中，設置有第2配線，該第2配線係以1個接點連接於與第1基板之複數個第1要素所共有之第2要素相連之配線、且形成在第2基板的第1配線，並且連接有該複數個第1要素。亦即，該第2配線整合複數個第1要素，且以1個接點連接於與該複數個第1要素所共有(共通地連接)之第2要素相連之配線。藉此，為了將整合單位之複數個第1要素連接於第1配線而形成於該第1配線之接點之數量為1個即可，故而可減少第1配線之接點數及面積。

#### 【0011】

又，由於本發明之攝像元件係將形成有光電轉換元件之第1基板、與形成有像素電晶體之第2基板分開地積層，故而能夠減小基板上之面積。

[發明之效果]

#### 【0012】

根據本發明，可減小基板之面積。再者，此處所記載之效果未必為限定者，亦可為本發明中所記載之任一效果。

#### 【圖式簡單說明】

#### 【0013】

圖1係表示應用於本發明之各實施形態之攝像元件之概略構成之一例的圖。

圖2係表示圖1之感測器像素及讀出電路之一例之圖。

圖3係表示圖1之感測器像素及讀出電路之一例之圖。

圖4係表示圖1之感測器像素及讀出電路之一例之圖。

圖5係表示圖1之感測器像素及讀出電路之一例之圖。

圖6係表示複數個讀出電路與複數條垂直信號線之連接態樣之一例的圖。

圖7係表示圖1之攝像元件之垂直方向之剖面構成之一例的圖。

圖8係表示構成第1實施形態之光電二極體之N型半導體區域之變化例的圖。

圖9係表示第1實施形態之攝像元件之構造之變化例的圖。

圖10係表示第2基板與第3基板之接合點之配置的圖。

圖11係表示第2基板與第3基板之接合點之配置之變化例的圖。

圖12係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖13係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖14係表示圖1之攝像元件之水平面內之配線佈局之一例的圖。

圖15係表示圖1之攝像元件之水平面內之配線佈局之一例的圖。

圖16係表示圖1之攝像元件之水平面內之配線佈局之一例的圖。

圖17係表示圖1之攝像元件之水平面內之配線佈局之一例的圖。

圖18係用以說明第1實施形態之攝像元件之製造方法之一例的圖。

圖19係用以說明第1實施形態之攝像元件之製造方法之一例的圖。

圖20係用以說明第1實施形態之攝像元件之製造方法之一例的圖。

圖21係用以說明第1實施形態之攝像元件之製造方法之一例的圖。

圖22係用以說明第1實施形態之攝像元件之製造方法之一例的圖。

圖23係用以說明第1實施形態之攝像元件之製造方法之一例的圖。

圖24係用以說明第1實施形態之攝像元件之製造方法之一例的圖。

圖25係用以說明第1實施形態之攝像元件之製造方法之一例的圖。

圖26係表示取未設置配線之構成之情形時之攝像元件之剖面之一部分的圖。

圖27係表示第1實施形態之攝像元件之剖面之一部分的圖。

圖28係第1實施形態之第1基板之模式性俯視圖。

圖29係第1實施形態之第2基板之模式性俯視圖。

圖30係使第1實施形態之第2基板與第1基板重合之狀態之模式性俯視圖。

圖31係表示配線佈局之變化例之圖。

圖32係第1實施形態之變化例之第1基板之模式性俯視圖。

圖33係第1實施形態之變化例之第2基板之模式性俯視圖。

圖34係表示第4實施形態之攝像元件之剖面之一部分的圖。

圖35係表示第5實施形態之攝像元件之剖面之一部分的圖。

圖36係表示第6實施形態之攝像元件之剖面之一部分的圖。

圖37係表示第6實施形態之變化例之攝像元件之剖面之一部分的圖。

圖38係表示作為應用本發明之攝像元件之電子機器之一例的攝影機之構成例之圖。

圖39係表示圖1之感測器像素及讀出電路之一例之圖。

圖40係表示圖1之感測器像素及讀出電路之一例之圖。

圖41係表示圖1之感測器像素及讀出電路之一例之圖。

圖42係表示圖1之感測器像素及讀出電路之一例之圖。

圖43係表示圖1之攝像元件之垂直方向之剖面構成之一例的圖。

圖44係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖45係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖46係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖47係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖48係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖49係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖50係表示圖1之攝像元件之水平方向之剖面構成之一例的圖。

圖51係表示具備上述實施形態及其變化例之攝像裝置的攝像裝置之電路構成之一例的圖。

圖52係表示積層3個基板而構成圖51之攝像元件之例之圖。

圖53係表示將邏輯電路分開形成於設置有感測器像素之基板、及設置有讀出電路之基板之例的圖。

圖54係表示將邏輯電路形成於第3基板之例之圖。

圖55係表示具備上述攝像元件之攝像系統之概略構成之一例的圖。

圖56係表示圖55之攝像系統中之拍攝順序之一例的圖。

圖57係表示車輛控制系統之概略構成之一例之方塊圖。

圖58係表示車外資訊檢測部及攝像部之設置位置之一例之說明圖。

圖59係表示內視鏡手術系統之概略構成之一例之圖。

圖60係表示攝影機頭及CCU(Camera Control Unit，攝影機控制單元)之功能構成之一例之方塊圖。

**【實施方式】****【0014】**

以下，一面參照隨附圖式，一面對本發明之實施形態之攝像元件及電子機器之一例詳細地進行說明。說明係以如下順序進行。

- 1.攝像元件之概略構成例
- 2.第1實施形態(攝像元件之構成例)
- 3.第2實施形態(攝像元件之構成例)
- 4.第3實施形態(攝像元件之構成例)
- 5.第4實施形態(攝像元件之構成例)
- 6.第5實施形態(攝像元件之構成例)
- 7.第6實施形態(攝像元件之構成例)
- 8.第7實施形態(電子機器之構成例)
- 9.變化例
- 10.應用例
- 11.運用例

**【0015】****< 1.攝像元件之概略構成例 >**

圖1係表示應用於本發明之各實施形態之攝像元件1之概略構成之一例的圖。攝像元件1將所接收之光轉換為電信號並作為像素信號輸出。於該例中，攝像元件1構成為CMOS影像感測器。

**【0016】**

圖1係表示本發明之一實施形態之攝像元件1之概略構成之一例。攝像元件1具備3個基板(第1基板10、第2基板20、第3基板30)。攝像元件1

係將3個基板(第1基板10、第2基板20、第3基板30)貼合而構成之三維構造之攝像裝置。第1基板10、第2基板20及第3基板30係依序積層。

### 【0017】

第1基板10係於半導體基板11具有進行光電轉換之複數個感測器像素12。複數個感測器像素12呈列行狀地設置於第1基板10中之像素區域13內。第2基板20係於半導體基板303中，每4個感測器像素12具有1個輸出基於自感測器像素12輸出之電荷之像素信號的讀出電路22。第2基板20具有沿列方向延伸之複數條像素驅動線23、及沿行方向延伸之複數條垂直信號線24。第3基板30係於半導體基板31具有處理像素信號之邏輯電路32。邏輯電路32例如具有垂直驅動電路33、行信號處理電路34、水平驅動電路35及系統控制電路36。邏輯電路32(具體而言為水平驅動電路35)將每個感測器像素12之輸出電壓 $V_{out}$ 輸出至外部。於邏輯電路32中，例如可於與源極電極及汲極電極相接之雜質擴散區域之表面形成包含 $CoSi_2$ 或 $NiSi$ 等利用自對準矽化物(Self Aligned Silicide)製程所形成之矽化物的低電阻區域。

### 【0018】

垂直驅動電路33例如以列為單位依序選擇複數個感測器像素12。行信號處理電路34例如對自藉由垂直驅動電路33所選擇之列之各感測器像素12輸出之像素信號實施相關雙重取樣(Correlated Double Sampling : CDS)處理。行信號處理電路34例如藉由實施CDS處理，而提取像素信號之信號位準，並保持與各感測器像素12之受光量對應之像素資料。水平驅動電路35例如依序將行信號處理電路34所保持之像素資料輸出至外部。系統控制電路36例如控制邏輯電路32內之各區塊(垂直驅動電路33、行信

號處理電路34及水平驅動電路35)之驅動。

### 【0019】

圖2係表示感測器像素12及讀出電路22之一例。以下，如圖2所示，對4個感測器像素12共有1個讀出電路22之情形進行說明。此處，所謂「共有」係指4個感測器像素12之輸出被輸入至共通之讀出電路22。

### 【0020】

各感測器像素12具有相互共通之構成要素。於圖2中，為了將各感測器像素12之構成要素相互區分，而於各感測器像素12之構成要素之符號之末尾標註識別編號(1、2、3、4)。以下，於必須將各感測器像素12之構成要素相互區分之情形時，於各感測器像素12之構成要素之符號之末尾標註識別編號，但於無需將各感測器像素12之構成要素相互區分之情形時，省略各感測器像素12之構成要素之符號末尾之識別編號。

### 【0021】

各感測器像素12例如具有：光電二極體PD；傳輸電晶體TR，其與光電二極體PD電性連接；及浮動擴散區(Floating Diffusion)FD，其暫時性地保持經由傳輸電晶體TR自光電二極體PD輸出之電荷。光電二極體PD相當於本發明之「光電轉換元件」之一具體例。光電二極體PD進行光電轉換而產生與受光量對應之電荷。光電二極體PD之陰極電性連接於傳輸電晶體TR之源極，光電二極體PD之陽極電性連接於基準電位線(例如地線)。傳輸電晶體TR之汲極電性連接於浮動擴散區FD，傳輸電晶體TR之閘極電性連接於像素驅動線23。傳輸電晶體TR例如為CMOS(Complementary Metal Oxide Semiconductor，互補金氧半導體)電晶體。

## 【0022】

共有1個讀出電路22之各感測器像素12之浮動擴散區FD相互電性連接，並且電性連接於共通之讀出電路22之輸入端。讀出電路22例如具有重置電晶體RST、選擇電晶體SEL及放大電晶體AMP。再者，選擇電晶體SEL亦可視需要而省略。重置電晶體RST之源極(讀出電路22之輸入端)電性連接於浮動擴散區FD，重置電晶體RST之汲極電性連接於電源線VDD及放大電晶體AMP之汲極。重置電晶體RST之閘極電性連接於像素驅動線23(參照圖1)。放大電晶體AMP之源極電性連接於選擇電晶體SEL之汲極，放大電晶體AMP之閘極電性連接於重置電晶體RST之源極。選擇電晶體SEL之源極(讀出電路22之輸出端)電性連接於垂直信號線24，選擇電晶體SEL之閘極電性連接於像素驅動線23(參照圖1)。

## 【0023】

傳輸電晶體TR係當傳輸電晶體TR成為導通狀態時，將光電二極體PD之電荷傳輸至浮動擴散區FD。重置電晶體RST將浮動擴散區FD之電位重置為規定電位。當重置電晶體RST成為導通狀態時，將浮動擴散區FD之電位重置為電源線VDD之電位。選擇電晶體SEL控制來自讀出電路22之像素信號之輸出時序。放大電晶體AMP產生與浮動擴散區FD所保持之電荷之位準對應之電壓信號以作為像素信號。放大電晶體AMP構成源極隨耦型放大器，且為輸出與藉由光電二極體PD所產生之電荷之位準對應之電壓之像素信號者。放大電晶體AMP係當選擇電晶體SEL成為導通狀態時，將浮動擴散區FD之電位放大，將與該電位對應之電壓經由垂直信號線24輸出至行信號處理電路34。重置電晶體RST、放大電晶體AMP及選擇電晶體SEL例如為CMOS電晶體。

**【0024】**

如上所述，針對4個感測器像素12共有1個讀出電路22之1個單位(於以下之說明中有時稱為「共有單位」或「共有單位電路」)，各自包含4個光電轉換元件PD、與4個光電轉換元件PD一一對應之4個傳輸電晶體TR、放大電晶體AMP、重置電晶體RST及選擇電晶體SEL。於該例中，4個像素(至少包含光電轉換元件PD之感測器像素12)共有1個放大電晶體AMP、1個重置電晶體RST及1個選擇電晶體SEL之組合。於該例中，1個放大電晶體AMP、1個重置電晶體RST及1個選擇電晶體SEL之組合相當於「像素電晶體」。

**【0025】**

又，如上所述，於對應於本發明之「第1基板」之第1基板10，形成有與複數個像素一一對應之複數個光電二極體PD。更具體而言，於第1基板10中，亦於複數個光電二極體PD之每一個形成有用以將自該光電二極體PD輸出之電信號傳輸至像素電晶體之傳輸電晶體TR。此處，形成於第1基板10之複數個光電二極體PD中所包含之2個光電二極體PD相當於「第1光電轉換元件」及「第2光電轉換元件」。而且，與相當於第1光電轉換元件之光電二極體PD連接之傳輸電晶體TR相當於「第1傳輸電晶體」，與相當於第2光電轉換元件之光電二極體PD連接之傳輸電晶體TR相當於「第2傳輸電晶體」。亦即，可認為於第1基板10形成有第1光電轉換元件及第2光電轉換元件，第1基板10具有連接於第1光電轉換元件之第1傳輸電晶體、及連接於第2光電轉換元件之第2傳輸電晶體。

**【0026】**

又，於對應於本發明之「第2基板」之第2基板20，針對每個以2個以

上(於該例中為4個)光電二極體PD為單位之組，形成有該組所共有之像素電晶體。更具體而言，於第2基板20中，針對1個以上之組之每一個，形成至少包含將自該組所包含之2個以上之傳輸電晶體TR之各者傳輸之電信號放大並輸出之1個放大電晶體AMP的像素電晶體。此處，可認為於第2基板形成有連接於第1光電轉換元件及第2光電轉換元件之像素電晶體。

#### 【0027】

再者，如圖3所示，選擇電晶體SEL亦可設置於電源線VDD與放大電晶體AMP之間。於該情形時，重置電晶體RST之汲極電性連接於電源線VDD及選擇電晶體SEL之汲極。選擇電晶體SEL之源極電性連接於放大電晶體AMP之汲極，選擇電晶體SEL之閘極電性連接於像素驅動線23(參照圖1)。放大電晶體AMP之源極(讀出電路22之輸出端)電性連接於垂直信號線24，放大電晶體AMP之閘極電性連接於重置電晶體RST之源極。又，如圖4、圖5所示，FD傳輸電晶體FDG亦可設置於重置電晶體RST之源極與放大電晶體AMP之閘極之間。

#### 【0028】

FD傳輸電晶體FDG係於切換轉換效率時使用。一般而言，於在較暗之場所拍攝時，像素信號較小。當基於 $Q = CV$ 進行電荷電壓轉換時，若浮動擴散區FD之電容(FD電容C)變大，則藉由放大電晶體AMP轉換為電壓時之V變小。另一方面，於較亮之場所，像素信號變大，故而若FD電容C不大，則藉由浮動擴散區FD無法完全接收光電二極體PD之電荷。進而，必須以藉由放大電晶體AMP轉換為電壓時之V不會變得過大之方式(換言之，以變小之方式)，使FD電容C變大。根據該等情況，於將FD傳輸電晶體FDG設為導通時，FD傳輸電晶體FDG部分之閘極電容增加，故而

整體之FD電容C變大。另一方面，於將FD傳輸電晶體FDG設為斷開時，整體之FD電容C變小。以此方式，藉由切換FD傳輸電晶體FDG之導通及斷開，可將FD電容C設為可變，而切換轉換效率。

### 【0029】

圖6係表示複數個讀出電路22與複數條垂直信號線24之連接態樣之一例。於複數個讀出電路22於垂直信號線24之延伸方向(例如行方向)上排列地配置之情形時，複數條垂直信號線24亦可對每個讀出電路22各分配1條。例如，如圖6所示，於4個讀出電路22於垂直信號線24之延伸方向(例如行方向)上排列地配置之情形時，4條垂直信號線24亦可對每個讀出電路22各分配1條。再者，於圖6中，為了區分各垂直信號線24，於各垂直信號線24之符號之末尾標註有識別編號(1、2、3、4)。

### 【0030】

#### <2.第1實施形態>

(攝像元件之構成例)

其次，對第1實施形態之攝像元件1之構成與製造方法一併進行說明。

### 【0031】

圖7係表示與本實施形態之攝像元件1中之1個共有單位電路對應之剖面之一部分的圖。如圖7所示，攝像元件1積層有第1基板10、第2基板20及形成有周邊電路之第3基板30，且其等電性連接。於該例中，周邊電路包含含有垂直驅動電路33、行信號處理電路34、水平驅動電路35、系統控制電路36之邏輯電路32，且形成於第3基板30。又，例如周邊電路所包含之要素(垂直驅動電路33、行信號處理電路34、水平驅動電路35、系統

控制電路36等)中之一部分或全部亦可形成於第1基板10或第2基板20。於該例中，第3基板30至少包含邏輯電路32。邏輯電路32對應於「形成於第2基板且處理藉由第1光電轉換元件或第2光電轉換元件所產生之信號之邏輯電路」。第3基板30對應於本發明之「第3基板」。再者，圖7所示之面501表示將第1基板10與第2基板20貼合之面。又，圖7所示之面502表示將第2基板20與第3基板30貼合之面。

### 【0032】

本實施形態之攝像元件1具備第2配線，該第2配線係以1個接點連接於與形成於第1基板10之複數個要素中之分別形成於每個光電二極體PD之複數個第1要素所共有之第2要素相連的配線、且形成在第2基板20的第1配線，並且連接有該複數個第1要素。於圖7之例中，攝像元件1具備將複數個傳輸電晶體TR之輸出端子側(「第1要素」)以1個接點連接於形成在第2基板20之配線D1(「第1配線」)之配線301(「第2配線」)。配線D1亦為與複數個傳輸電晶體TR之輸出端子側所共有(共通地連接)之放大電晶體AMP之閘極(「第2要素」)相連之配線。詳細情況將於下文敘述。

### 【0033】

以下，對圖7所示之攝像元件1之構成進行說明。如圖7所示，第1基板10係於半導體基板11上積層絕緣層240而構成。第1基板10具有絕緣層240作為層間絕緣膜51之一部分。絕緣層240設置於半導體基板11與下述之半導體基板303之間隙。半導體基板11由矽基板構成。半導體基板11例如於表面之一部分及其附近具有P型半導體區域204(P井)，於除此以外之區域(較P型半導體區域204更深之區域)具有與P型半導體區域204不同之導電型(N型)之光電二極體PD。

**【0034】**

於第1基板10形成有複數個光電二極體PD。又，於第1基板10中，形成有與複數個光電二極體PD一一對應之複數個傳輸電晶體TR。於圖7之例中，光電二極體PD係由N型半導體區域形成，且以與光電二極體PD不同之P型半導體區域202覆蓋其側面之方式形成。各光電二極體PD係藉由用以分離(劃分)像素之像素分離部203而電性分離。例如，像素分離部203包含金屬、絕緣膜(例如SiO<sub>2</sub>等)、其等之組合等。

**【0035】**

於光電二極體PD之下表面，以覆蓋第1基板10之方式形成有絕緣膜211。絕緣膜211例如由具有固定電荷之膜等形成。於絕緣膜211與彩色濾光片212之間，亦可進一步形成絕緣膜作為平坦化膜213。絕緣膜211例如由氧化鉛、氧化鋇、氧化鋁等金屬氧化膜形成，平坦化膜213例如由氧化矽、氮化矽等絕緣膜形成。再者，絕緣膜211、平坦化膜213亦可分別設置複數層。於彩色濾光片212之下形成有晶載透鏡214。藉由晶載透鏡214將所照射之光聚光，聚光後之光經由彩色濾光片212被引導至光電二極體PD。

**【0036】**

又，於光電二極體PD之上形成有N型傳輸電晶體TR。更具體而言，於第1基板10中，於光電二極體PD上形成有P型半導體區域204(P井)，於該半導體區域204之表面附近形成有N型汲極區域221及N型源極區域222。而且，於半導體區域204上之N型汲極區域221與N型源極區域222之間形成有閘極電極223。於該例中，閘極電極223與光電二極體PD相連。又，於該例中，覆蓋光電二極體PD之側面之P型半導體區域202以覆蓋半

導體區域204之側面之一部分之方式突出，但並不限定於此，P型半導體區域202之深度為任意。例如，半導體區域202之上表面與半導體區域204之下表面亦可為相同高度。

#### 【0037】

又，光電二極體PD之深度亦為任意，例如如圖8所示，亦可為光電二極體PD之一部分達到與形成有傳輸電晶體TR之P型半導體區域204之正面相同之高度的形態。於此種情形時，較佳為於N型光電二極體PD上形成有P型半導體區域，但亦可為如圖8般於N型光電二極體PD上未形成P型半導體區域之形態。進而，例如如圖9所示，亦可為傳輸電晶體TR之閘極電極223未連接至光電二極體PD，而是形成於半導體區域204上之形態。亦即，傳輸電晶體TR亦可為具有平面型傳輸閘極(閘極電極223)之形態。

#### 【0038】

返回至圖7繼續進行說明。如圖7所示，各傳輸電晶體TR之源極區域222連接於配線301。於該例中，源極區域222為N型半導體區域，故而配線301由P型多晶矽形成。各傳輸電晶體TR及配線301被絕緣層240覆蓋，且於絕緣層240上形成有半導體基板303。

#### 【0039】

再者，此處，既可認為半導體基板303與形成於該半導體基板303上之各要素之組合相當於本發明之「第2基板」，亦可認為僅半導體基板303相當於本發明之「第2基板」。關於第1基板10亦同樣地，既可認為成為基底之矽基板、與形成於該矽基板上之各要素之組合相當於本發明之「第1基板」，亦可認為僅矽基板相當於本發明之「第1基板」。

#### 【0040】

如上所述，於第2基板20形成有至少包含放大電晶體AMP之像素電晶體。於該例中，像素電晶體所包含之各電晶體為N通道型MOS(Metal Oxide Semiconductor，金屬氧化物半導體)電晶體，故而半導體基板303成為P型矽基板。

#### 【0041】

上述配線301經由貫通半導體基板303之接點Ct連接於形成在第2基板20之配線D1。於該例中，第2基板20係於半導體基板303上積層絕緣層245而構成。第2基板20具有絕緣層245作為層間絕緣膜51之一部分。絕緣層245設置於半導體基板303與下述半導體基板31之間隙。第2基板20係針對每4個感測器像素12具有1個讀出電路22。第2基板20係於半導體基板303之正面側(第3基板30側)之部分設置有讀出電路22之構成。第2基板20係使半導體基板303之背面朝向半導體基板11之正面側而貼合於第1基板10。亦即，第2基板20係以面對背(face-to-back)之方式貼合於第1基板10。第2基板20進而於與半導體基板303同一層內具有貫通半導體基板303之絕緣層53。第2基板20具有絕緣層53作為層間絕緣膜51之一部分。絕緣層53係以覆蓋貫通半導體基板303之接點Ct之側面之方式設置。

#### 【0042】

包含第1基板10及第2基板20之積層體係針對每個感測器像素12具有1個接點Ct。第1基板10與第2基板20係藉由接點Ct而相互電性連接。具體而言，接點Ct電性連接於浮動擴散區FD及下述之配線D1。

#### 【0043】

包含第1基板10及第2基板20之積層體進而具有設置於層間絕緣膜51內之貫通配線47、48(參照下述之圖12等)。上述積層體係針對每個感測器

像素12具有1條貫通配線47及1條貫通配線48。貫通配線47、48分別沿半導體基板303之法線方向延伸，且貫通半導體基板303而設置。第1基板10及第2基板20係藉由貫通配線47、48而相互電性連接。具體而言，貫通配線47電性連接於半導體基板11之P型半導體區域204、及第2基板20內之配線。貫通配線48電性連接於傳輸電晶體TR之閘極電極223及像素驅動線23。

#### 【0044】

上述接點Ct貫通絕緣層245，且連接於形成在絕緣層245上之配線層246所包含之配線D1。配線層246例如具有絕緣層247、以及設置於絕緣層247內之複數條像素驅動線23及複數條垂直信號線24等。配線層246進而於例如絕緣層247內具有複數個焊墊電極58。各焊墊電極58例如由Cu(銅)、Al(鋁)等金屬形成。各焊墊電極58露出於配線層246之正面。各焊墊電極58被用於第2基板20與第3基板30之電性連接、及第2基板20與第3基板30之貼合。複數個焊墊電極58例如針對每條像素驅動線23及垂直信號線24各設置有1個。此處，焊墊電極58之總數(或者焊墊電極58與焊墊電極64(於下文敘述)之接合之總數)少於第1基板10所包含之感測器像素12之總數。

#### 【0045】

上述配線D1經由接點Ct2連接於放大電晶體AMP之閘極電極311。再者，自源極區域222經由配線301及配線D1到達至閘極電極311之區域係作為上述FD發揮功能之區域。

#### 【0046】

亦即，該配線301整合第1基板10之各傳輸電晶體TR之源極區域

222(輸出端子側)。而且，該配線301將該整合之源極區域222以1個接點Ct連接於與各傳輸電晶體TR之源極區域222所共有之放大電晶體AMP之閘極電極311相連的第2基板20之配線D1。再者，於該例中，配線301係一體形成，但並不限定於此，例如，亦可為將由不同之材料形成之配線彼此接合之形態。例如，亦可為由不同之材料形成自各傳輸電晶體TR之源極區域222(輸出端子側，FD)沿縱向延伸之配線、及沿橫向延伸之共通之配線，且將其等接合而構成配線301之形態。

#### 【0047】

此處，傳輸電晶體TR之源極區域222(輸出端子側)對應於形成於第1基板10之複數個要素中之分別形成於每個光電二極體PD之「第1要素」。又，放大電晶體AMP之閘極電極311(閘極)對應於共通地連接複數個第1要素之「第2要素」。又，配線D1對應於與該複數個第1要素所共有之第2要素相連之配線、且形成於第2基板20之「第1配線」。又，配線D1亦對應於「形成於第2基板20之第2配線」。進而，配線301對應於以1個接點Ct連接於上述第1配線，且連接有複數個第1要素之「第2配線」。又，如上所述，配線301經由各傳輸電晶體TR之源極區域222而與各自對應之光電二極體PD連接(間接地連接)。亦即，可認為配線301亦為「形成於第1基板10且連接於第1光電轉換元件及第2光電轉換元件之第1配線」。再者，本發明中之「連接」不僅包含直接連接之形態，亦包含如上所述般間接地連接之形態。又，配線301連接於各傳輸電晶體TR之源極區域222。亦即，可認為配線301連接於與第1傳輸電晶體連接之第1浮動擴散區域、及與第2傳輸電晶體連接之第2浮動擴散區域。又，接點Ct對應於「以貫通第1基板10及第2基板20之方式形成且與第1配線及第2配線連接之第3配

線」。

#### 【0048】

第3基板30例如於半導體基板31上積層層間絕緣膜61而構成。半導體基板31由矽基板構成。第3基板30為於半導體基板31之正面側之部分設置有邏輯電路32之構成。第3基板30進而於例如層間絕緣膜61上具有配線層62。配線層62例如具有絕緣層63、及設置於絕緣層63內之複數個焊墊電極64。複數個焊墊電極64與邏輯電路32電性連接。各焊墊電極64例如由Cu(銅)形成。各焊墊電極64露出於配線層62之正面。各焊墊電極64被用於第2基板20與第3基板30之電性連接、及第2基板20與第3基板30之貼合。又，焊墊電極64亦可未必為複數個，即便為1個亦可與邏輯電路32電性連接。第2基板20及第3基板30係藉由焊墊電極58、64彼此之接合而相互電性連接。亦即，傳輸電晶體TR之間極電極223經由上述接點Ct、及焊墊電極58、64而電性連接於邏輯電路32。第3基板30係使半導體基板31之正面朝向半導體基板303之正面側而貼合於第2基板20。亦即，第3基板30係以面對面(face-to-face)之方式貼合於第2基板20。

#### 【0049】

如圖10所示，第2基板20之焊墊電極58與第3基板30之焊墊電極64之接合點503重疊於像素區域13。但是，並不限定於此，例如亦可為如圖11所示般之形態。於圖11之形態中，第2基板20之焊墊電極58與第3基板30之焊墊電極64之接合點503重疊於像素區域13之外側之區域。亦即，亦可為將第2基板20之焊墊電極58相對於像素區域13朝外側配置，且與第3基板30之焊墊電極64連接之形態。

#### 【0050】

圖12、圖13係表示攝像元件1之水平方向之剖面構成之一例。圖12、圖13之上側之圖係表示圖7之剖面Sec1處之剖面構成之一例的圖，圖12、圖13之下側之圖係表示圖7之剖面Sec2處之剖面構成之一例的圖。於圖12中，例示有2組2×2之4個感測器像素12於第2方向V2上排列之構成，於圖13中，例示有4組2×2之4個感測器像素12於第1方向V1及第2方向V2上排列之構成。再者，於圖12、圖13之上側之剖視圖中，將表示半導體基板11之表面構成之一例之圖重合於表示圖7之剖面Sec1處之剖面構成之一例之圖，並且省略絕緣層240。又，於圖12、圖13之下側之剖視圖中，將表示半導體基板303之表面構成之一例之圖重合於表示圖7之剖面Sec2處之剖面構成之一例之圖。

#### 【0051】

如圖12、圖13所示，複數條貫通配線54、複數條貫通配線48及複數條貫通配線47係於第1基板10之面內於第1方向V1(圖12之上下方向，圖13之左右方向)上呈帶狀地排列配置。再者，於圖12、圖13中，例示了複數條貫通配線54、複數條貫通配線48及複數條貫通配線47於第1方向V1上排列成2行地配置之情形。第1方向V1係與列行狀之配置之複數個感測器像素12之2個排列方向(例如列方向及行方向)中之一排列方向(例如行方向)平行。於共有讀出電路22之4個感測器像素12中，4個浮動擴散區FD例如介隔像素分離部203而相互接近地配置。於共有讀出電路22之4個感測器像素12中，4個傳輸電晶體TR之閘極電極223係以包圍4個浮動擴散區FD之方式配置，例如為藉由4個閘極電極223而成為圓環形狀之形狀。

#### 【0052】

存在於上述半導體基板303中之由上述接點Ct貫通之部分的絕緣層53

係包含沿第1方向V1延伸之複數個區塊。半導體基板303包含沿第1方向V1延伸、並且介隔上述絕緣層53而於與第1方向V1正交之第2方向V2上排列地配置之複數個島狀之區塊303A。於各區塊303A中，例如設置有複數組重置電晶體RST、放大電晶體AMP及選擇電晶體SEL。由4個感測器像素12所共有之1個讀出電路22例如包含位於與4個感測器像素12對向之區域內之重置電晶體RST、放大電晶體AMP及選擇電晶體SEL。由4個感測器像素12所共有之1個讀出電路22例如包含上述絕緣層53之左側相鄰之區塊303A內之放大電晶體AMP、以及上述絕緣層53之右側相鄰之區塊303A內之重置電晶體RST及選擇電晶體SEL。

#### 【0053】

圖14、圖15、圖16、圖17表示攝像元件1之水平面內之配線佈局之一例。於圖14～圖17中，例示了由4個感測器像素12所共有之1個讀出電路22設置於與4個感測器像素12對向之區域內之情形。圖14～圖17中所記載之配線例如於配線層246中設置於互不相同之層內。

#### 【0054】

相互鄰接之4個接點Ct例如如圖14所示般與配線D1電性連接。相互鄰接之4個接點Ct進而如例如圖14所示般，經由配線D1及接點Ct2而電性連接於絕緣層53之左側相鄰之區塊303A所包含之放大電晶體AMP之閘極、及絕緣層53之右側相鄰之區塊303A所包含之重置電晶體RST之閘極。

#### 【0055】

電源線VDD例如如圖15所示般，配置於與在第2方向V2上排列地配置之各讀出電路22對向之位置。電源線VDD例如如圖15所示般，經由接

點Ct2而電性連接於在第2方向V2上排列地配置之各讀出電路22之放大電晶體AMP之汲極及重置電晶體RST之汲極。2條像素驅動線23例如如圖15所示般，配置於與在第2方向V2上排列地配置之各讀出電路22對向之位置。一像素驅動線23例如如圖15所示般，為電性連接於在第2方向V2上排列地配置之各讀出電路22之重置電晶體RST之閘極的配線RSTG。另一像素驅動線23例如如圖15所示般，為電性連接於在第2方向V2上排列地配置之各讀出電路22之選擇電晶體SEL之閘極的配線SELG。於各讀出電路22中，放大電晶體AMP之源極與選擇電晶體SEL之汲極例如如圖15所示般經由配線25而相互電性連接。

#### 【0056】

2條電源線VSS例如如圖16所示般，配置於與在第2方向V2上排列地配置之各讀出電路22對向之位置。各電源線VSS例如如圖16所示般，於與在第2方向V2上排列地配置之各感測器像素12對向之位置，電性連接於複數條貫通配線47。4條像素驅動線23例如如圖16所示般，配置於與在第2方向V2上排列地配置之各讀出電路22對向之位置。4條像素驅動線23之各者例如如圖16所示般，為電性連接於與在第2方向V2上排列地配置之各讀出電路22對應之4個感測器像素12中之1個感測器像素12之貫通配線48的配線TRG。亦即，4條像素驅動線23(第1控制線)電性連接於在第2方向V2上排列地配置之各感測器像素12之傳輸電晶體TR之閘極電極223。於圖16中，為了區分各配線TRG，於各配線TRG之末尾標註有識別碼(1、2、3、4)。

#### 【0057】

垂直信號線24例如如圖17所示般，配置於與在第1方向V1上排列地

配置之各讀出電路22對向之位置。垂直信號線24(輸出線)例如如圖17所示般，電性連接於在第1方向V1上排列地配置之各讀出電路22之輸出端(放大電晶體AMP之源極)。

### 【0058】

其次，對本實施形態之攝像元件1之製造方法進行說明。首先，於作為矽基板之第1基板10內形成半導體區域及像素分離部203，並針對每個像素形成光電二極體PD及傳輸電晶體TR。如圖18所示，於藉由像素分離部203而劃分之P型半導體區域(P井)204之正面附近，形成N型汲極區域221及N型源極區域222。然後，於其等之間形成閘極電極223。更具體而言，於P型半導體區域204中之N型汲極區域221與N型源極區域222之間，設置有與存在於下方之光電二極體PD(圖18中未圖示)相連之開口。然後，以填埋該開口之方式形成閘極電極223。於該例中，閘極電極223與形成於半導體區域204之下方之光電二極體PD相連(參照圖7)。再者，圖7所示之區域205表示藉由像素分離部203而劃分之1個像素之區域。

### 【0059】

進而，於P型半導體區域204上形成用以將光電二極體PD與被供給基準電位(例如接地)之基準電位線相連之電極230。該電極230形成於每個像素，且與未圖示之光電二極體PD相連。

### 【0060】

於該例中，傳輸電晶體TR為N通道型MOS電晶體，其汲極區域221為N型半導體區域。因此，傳輸電晶體TR之汲極區域221係與覆蓋光電二極體PD之側面之P型半導體區域202相連。如根據圖2之電路圖亦可知，光電二極體PD之2個端子中之不與傳輸電晶體TR連接之端子(輸入側之端子)

係連接於基準電位線。因此，於該例中，光電二極體PD係經由上述電極230連接於基準電位線。因此，與由N型半導體區域形成之光電二極體PD連接之上述電極230係由P型多晶矽形成。

#### 【0061】

如上所述，於P型半導體區域204中，針對每個像素形成N型汲極區域221、N型源極區域222、閘極電極223及電極230之後，利用絕緣層240覆蓋其等。絕緣層240例如包含SiO<sub>2</sub>等氧化膜。

#### 【0062】

其次，如圖19所示，對絕緣層240進行蝕刻，而形成用以形成整合複數個傳輸電晶體TR之源極區域222之配線301a之配線槽241、及用以形成整合複數個電極230之配線301b之配線槽242。以下，於不區分配線301a與配線301b之情形時，有時簡稱為「配線301」。

#### 【0063】

如上所述，於該例中，由於傳輸電晶體TR之源極區域222為N型半導體區域，故而與其連接之配線301a係由P型多晶矽形成。另一方面，由於電極230為P型多晶矽，故而與其連接之配線301b係由N型多晶矽形成。

#### 【0064】

亦即，於傳輸電晶體TR為N型電晶體之情形時，整合複數個傳輸電晶體TR之輸出端子側之配線301a係由P型多晶矽形成。又，如上所述，於該情形時，與由N型半導體區域形成之光電二極體PD連接之電極230係由P型多晶矽形成。因此，整合複數個電極230之配線301b係由N型多晶矽形成。

#### 【0065】

其次，以填埋圖19中所形成之配線槽241之方式，將成為配線301a之材料之P型多晶矽成膜，並且以填埋配線槽242之方式，將成為配線301b之材料之N型多晶矽成膜。然後，其後藉由例如CMP(Chemical Mechanical Polishing，化學機械拋光)進行研磨而形成配線301a及配線301b(參照圖20)。

### 【0066】

於該例中，配線301a係針對每4個光電二極體PD(以4個光電二極體PD之集合為單位)，連接與該4個光電二極體PD一一對應之4個傳輸電晶體TR之源極區域222。換言之，配線301a係針對每4個光電二極體PD將與該4個光電二極體PD一一對應之4個傳輸電晶體TR之源極區域222整合。而且，配線301a係為了將該整合之源極區域222連接於與其等所共有之放大電晶體AMP之閘極電極311相連之第2基板20之配線D1，而以1個接點Ct與配線D1連接。於該例中，變為針對每4個源極區域222形成有1個接點Ct。又，於該例中，傳輸電晶體TR之源極區域222對應於「第1要素」，放大電晶體AMP之閘極電極311對應於「第2要素」，配線D1對應於「第1配線」或「形成於第2基板之第2配線」，配線301a對應於「第2配線」或「形成於第1基板且連接於第1光電轉換元件及第2光電轉換元件之第1配線」。再者，利用配線301a之整合單位之像素數並不限於4個，可任意地變更。

### 【0067】

又，於該例中，配線301b係針對每4個光電二極體PD，連接與該4個光電二極體PD一一對應之4個電極230。換言之，配線301b係針對每4個光電二極體PD，將與該4個光電二極體PD一一對應之4個電極230整合。而

且，配線301b係為了將該整合之電極230連接於與其等所共有之基準電位線相連之第2基板20之配線D1，而以1個接點Ct與配線D1連接。於該例中，變為針對每4個電極230形成有1個接點Ct。再者，與基準電位線相連之配線D1係和與上述放大電晶體AMP之閘極電極311相連之配線D1不同之配線(但是，均為形成於第2基板20之絕緣層245上之配線)。又，於該例中，電極230對應於「第1要素」，基準電位線對應於「第2要素」，配線D1對應於「第1配線」，配線301b對應於「第2配線」。再者，利用配線301b之整合單位之像素數並不限於4個，可任意地變更。又，如上所述，配線301b經由各電極230而與各自對應之光電二極體PD連接(間接地連接)。亦即，可認為配線301b亦對應於「形成於第1基板且連接於第1光電轉換元件及第2光電轉換元件之第1配線」。又，可認為上述配線D1亦對應於「形成於第2基板之第2配線」。

#### 【0068】

再者，於該例中，以基準電位線形成於第2基板20為前提，但並非限定於此，例如亦可形成於其他基板(第3基板30等)。總而言之，「第2要素」並不限定於形成在第2基板20之要素。

#### 【0069】

其次，如圖21所示，於配線301a及配線301b之上成膜絕緣層240之後，於其上貼合P型半導體基板303並使厚度變薄。

#### 【0070】

其次，如圖22所示，將半導體基板303中之與配線301對向之部分開口，並於半導體基板303上形成像素電晶體。再者，於圖12之例中，例示有放大電晶體AMP及選擇電晶體SEL，但未圖示之重置電晶體RST亦形成

於半導體基板303上。如圖12所示，於半導體基板303之正面附近形成有N型汲極區域312及N型源極區域313。然後，於其等之間形成閘極電極311，而形成放大電晶體AMP。

#### 【0071】

與上述同樣地，於半導體基板303之正面附近形成N型汲極區域321及N型源極區域322，且於其等之間形成閘極電極323，而形成選擇電晶體SEL。再者，未圖示之重置電晶體RST亦同樣地形成。然後，以覆蓋如上所述般形成之開口及像素電晶體(放大電晶體AMP、選擇電晶體SEL等)之方式形成(成膜)絕緣層245。

#### 【0072】

其次，如圖23所示，形成用以將配線301及第2基板20之各要素連接於配線D1之接點Ct、Ct2。於該例中，針對放大電晶體AMP之汲極區域312、配線301及選擇電晶體SEL之源極區域322之各者形成接點Ct，針對放大電晶體AMP之閘極電極311形成接點Ct2。

#### 【0073】

作為接點Ct、Ct2之形成方法，例如可考慮如下等方法，即，對絕緣層進行蝕刻，而形成用以形成接點Ct、Ct2之開口，於該開口之內表面形成用以電性絕緣之障壁層之後，填充接點Ct、Ct2之材料。於該例中，設置於半導體基板303之開口之絕緣層(覆蓋接點Ct之側面之絕緣層)成為上述絕緣層53。作為接點Ct、Ct2之材料，例如可列舉鎢等。障壁層例如包含Ti、TiN、Ta、TaN等。但是，接點Ct、Ct2之形成方法及材料並不限定於此，可為任意方法及材料，且可利用公知之各種技術。

#### 【0074】

其次，如圖24所示，將連接接點Ct、Ct2之配線D1形成於絕緣層245上。於該例中，配線D1包含銅(Cu)。再者，配線D1之形成方法及材料為任意，且可利用公知之各種技術。

#### 【0075】

其次，如圖25所示，於絕緣層245上逐漸形成上述配線層246。其後，貼合形成有周邊電路之第3基板30，形成每個像素之彩色濾光片及晶載透鏡，藉此可獲得如圖7所示般之構成。

#### 【0076】

其次，對本實施形態之攝像元件1之作用及效果進行說明。此處，例如假定不形成上述配線301(配線301a或配線301b)之構成。於該構成中，如圖26所示，各傳輸電晶體TR之源極區域222(輸出端子側)分別個別地經由接點Ct連接於與放大電晶體AMP之間極電極311相連之配線D1。若著眼於1個共有單位，則必須將與4個傳輸電晶體TR之源極區域222一一對應之4個接點Ct連接於與放大電晶體AMP之間極電極311相連之第2基板20之配線D1。因此，配線D1之接點數增加而面積變大。又，用以使接點Ct通過之半導體基板303之開口面積亦變大。

#### 【0077】

又，於上述構成(圖26所示之構成)中，各電極230亦分別個別地經由接點Ct連接於與基準電位線相連之配線D1。若著眼於1個共有單位，則必須將與4個電極230一一對應之4個接點Ct連接於與基準電位線相連之第2基板20之配線D1。因此，配線D1之接點數增加而面積變大。又，用以使接點Ct通過之半導體基板303之開口面積亦變大。

#### 【0078】

因此，於上述構成中，形成於第2基板20之配線D1所附帶之電容(寄生電容)變大，故而有對光電轉換之轉換效率產生影響之擔憂。例如有光電轉換之轉換效率下降之擔憂。

#### 【0079】

因此，於本實施形態中，設置有配線301，該配線301係以1個接點Ct連接於與傳輸電晶體TR之輸出端子側或電極230等複數個第1要素所共有之第2要素(放大電晶體AMP之閘極電極311或基準電位線)相連之配線、且形成在第2基板20之配線D1，並且連接有該複數個第1要素。

#### 【0080】

亦即，該配線301整合複數個第1要素，且以1個接點Ct連接於與該複數個第1要素所共有之第2要素相連之配線D1。藉此，為了將整合單位之複數個第1要素連接於配線D1而形成於該配線D1之接點Ct之數量為1個即可，故而可減少配線D1之接點數及面積。因此，可減少配線D1所附帶之電容，故而可提高光電轉換之轉換效率。

#### 【0081】

更具體而言，如圖27所示，於本實施形態之攝像元件1中，設置有用以將各傳輸電晶體TR之源極區域222(輸出端子側)以1個接點Ct連接於形成在第2基板20之配線D1的配線301a。上述配線D1係與各傳輸電晶體TR之源極區域222所共有之放大電晶體AMP之閘極電極311相連之配線。又，於本實施形態之攝像元件1中，亦設置有用以將各電極230以1個接點Ct連接於形成在第2基板20之配線D1之配線301b。上述配線D1係與共通地連接有各電極230之基準電位線相連之配線。

#### 【0082】

圖28係本實施形態之第1基板10之模式性俯視圖。藉由像素分離部203而劃分之複數個區域250之各者係對應於1個像素之區域。圖28所示之區域260表示與成為共有像素電晶體之單位之4個光電二極體PD一一對應之每4個傳輸電晶體TR的、源極區域222與配線301a之連接點261之集合。又，圖28所示之區域270表示與成為共有基準電位線之單位之4個光電二極體PD一一對應之每4個電極230的、電極230與配線301b之連接點271之集合。

### 【0083】

圖29係本實施形態之第2基板20之模式性俯視圖。如上所述，於第2基板20中，針對每4個光電二極體PD形成有該4個光電二極體PD所共有之像素電晶體。圖29所示之區域280表示形成有1個共有單位電路之像素電晶體之閘極電極之區域。更具體而言，表示形成有放大電晶體AMP之閘極電極311、選擇電晶體SEL之閘極電極323及重置電晶體RST之閘極電極333的區域。

### 【0084】

圖30係本實施形態中使第2基板20與第1基板10重合之狀態之模式性俯視圖。於圖30之例中，配線301a以4個光電二極體PD之集合為單位(集合之數量為任意)，連接與該集合所包含之4個光電二極體PD一一對應之4個傳輸電晶體TR之源極區域222。而且，配線301a係以1個接點Ct連接於與4個源極區域222所共有之放大電晶體AMP之閘極電極311相連之配線D1(未圖示)。亦即，配線301a係針對每4個光電二極體PD，整合與該4個光電二極體PD一一對應之4個傳輸電晶體TR之源極區域222。而且，以1個接點Ct連接於與其等所共有之放大電晶體AMP之閘極電極相連之配線

D1。

**【0085】**

藉此，為了將與整合單位之4個光電二極體PD一一對應之4個傳輸電晶體TR之源極區域222連接於配線D1而形成於該配線D1之接點之數量為1個即可。藉此，可減少配線D1之接點數及面積。因此，可減少配線D1所附帶之電容，故而可提高光電轉換之轉換效率。

**【0086】**

又，於圖30之例中，配線301b以4個光電二極體PD之集合為單位，連接與該集合所包含之4個光電二極體PD一一對應之4個電極230。而且，配線301b以1個接點Ct連接於與4個電極230所共有之基準電位線相連之配線D1(未圖示)。亦即，配線301b針對每4個光電二極體PD，將與該4個光電二極體PD一一對應之4個電極230整合，且以1個接點Ct連接於與其等所共有之基準電位線相連之配線D1。

**【0087】**

藉此，為了將與整合單位之4個光電二極體PD一一對應之4個電極230連接於配線D1而形成於該配線D1之接點之數量為1個即可，故而可減少配線D1之接點數及面積。因此，可減少配線D1所附帶之電容，故而可提高光電轉換之轉換效率。再者，以上，配線301(配線301a或配線301b)整合複數個第1要素，且以1個接點Ct連接於與該複數個第1要素所共有之第2要素相連之配線D1。但是，並不限定於此，接點Ct之數量亦可為2個以上。總而言之，配線301只要為以較整合單位數量少之數量之接點Ct連接於配線D1之形態即可，若為此種形態，則可減少配線D1之接點數及面積。

**【0088】**

再者，於該例中，成為由配線301a整合之單位之4個像素、與成為由配線301b整合之單位之4個像素不完全一致，而是其一部分(於該例中為2個像素)重複之形式，但並不限定於此。

**【0089】**

又，於本實施形態中，由於形成有光電二極體PD之第1基板10、與形成有像素電晶體之第2基板20分開地積層，故而可減少基板之面積(平面之空間)。更具體而言，藉由將第1基板10與第2基板20分開，而與將光電二極體PD及像素電晶體設置於同一基板之構成相比，可將光電二極體PD及像素電晶體各者之面積擴大。藉此，可提高光電轉換效率，並且減少電晶體雜訊。

**【0090】**

又，藉由將第1基板10與第2基板20分開，而與將光電二極體PD及像素電晶體設置於同一基板之構成相比，可使每單位面積之像素數增加，故而可提高解像度。

**【0091】**

進而，如上所述，於本實施形態中，關於基板間連接，將第1基板10與第2基板20於像素區域13內使用貫通電極(接點Ct或貫通配線47、48)連接，將第2基板20與第3基板30使用焊墊電極58、64進行接合。藉此，與對像素區域13之周緣之周邊區域設置貫通連接通孔(TSV(Through Si Via，矽穿孔))來連接各基板之構成相比，基板間連接所需要之面積較小即可，故而可減小晶片尺寸。或者，即便為相同之晶片面積亦可擴大像素區域13。再者，只要可於全部像素區域內完成基板間連接，則進一步發揮

效果。

#### 【0092】

又，於本實施形態中，於較第2基板20更靠光入射面側(於該例中為第2基板20之下層)設置有上述配線301(配線301a或配線301b)(例如參照圖17)。藉此，形成於第2基板20之半導體基板303中之與配線301對向之區域的開口為可使1個接點Ct通過之程度之大小即可。因此，根據本實施形態，可使形成於半導體基板303之開口變小。

#### 【0093】

再者，於以上所說明之本實施形態中，作為「第1要素」之一例，列舉傳輸電晶體TR之輸出端子側或電極230為例，作為「第2要素」之一例，列舉放大電晶體AMP之閘極電極311或基準電位線為例，但並非限定於其等。總而言之，只要第1要素為形成於第1基板10之複數個要素中之分別形成於每個光電二極體PD之要素，第2要素為形成於第2基板20之要素中之該複數個第1要素所共有之要素即可。

#### 【0094】

進而，於本實施形態中，配線301a及配線301b係沿縱向交替地配置之佈局(參照圖30)，但並不限定於此，配線301之佈局可根據設計條件等而任意地變更。例如，如圖31所示，配線301a及配線301b亦可為沿橫向交替地配置之佈局。圖32係該情形時之第1基板10之模式性俯視圖，圖33係該情形時之第2基板20之模式性俯視圖。於圖32、圖33中，對與上述實施形態共通之要素標註相同之符號。

#### 【0095】

< 3.第2實施形態 >

(攝像元件之構成例)

其次，對第2實施形態之攝像元件之構成之一例進行說明。再者，由於本實施形態之攝像元件之基本構成與上述第1實施形態之攝像元件1相同，故而僅對與上述第1實施形態之不同點進行說明。除不同點以外之構成係與上述第1實施形態相同。

#### 【0096】

於上述第1實施形態中，傳輸電晶體TR由N通道型MOS電晶體構成，但於本實施形態中，傳輸電晶體TR由P通道型MOS電晶體(P型電晶體之一例)構成。因此，形成於光電二極體PD上之半導體區域204成為N型半導體區域，形成於該半導體區域204之正面附近之傳輸電晶體TR之汲極區域221及源極區域222成為P型半導體區域。因此，整合各傳輸電晶體TR之源極區域222之配線301a係由N型多晶矽形成。

#### 【0097】

亦即，於傳輸電晶體TR為P型電晶體之情形時，用以將複數個傳輸電晶體TR之輸出端子側以1個接點連接於配線D1之配線301a係由N型多晶矽形成。

#### 【0098】

又，傳輸電晶體TR之N型汲極區域221與覆蓋光電二極體PD之側面之P型半導體區域相連，故而光電二極體PD連接於上述電極230。因此，於該例中，上述電極230係由N型多晶矽形成，故而整合各電極230之配線301b係由P型多晶矽形成。

#### 【0099】

亦即，於本實施形態中，連接於光電二極體PD之電極230係由N型多

晶矽形成，用以將複數個電極230以1個接點連接於配線D1之配線301b係由P型多晶矽形成。

#### 【0100】

即便為以上之本實施形態之構成，亦可獲得與上述第1實施形態相同之效果。即，為了將形成於第1基板10之傳輸電晶體TR之輸出端子側或電極230等複數個第1要素(整合單位之複數個第1要素)與配線D1相連而形成於該配線D1之接點Ct之數量為1個即可。因此，可減少配線D1之接點數及面積，故而可減少配線D1所附帶之電容。藉此，可提高光電轉換之轉換效率。

#### 【0101】

##### <4.第3實施形態>

(攝像元件之構成例)

其次，對第3實施形態之攝像元件之構成之一例進行說明。再者，本實施形態之攝像元件之基本構成係與上述第1實施形態之攝像元件1相同，故而僅對與上述第1實施形態之不同點進行說明。除不同點以外之構成係與上述第1實施形態相同。

#### 【0102】

於上述第1實施形態中，配線(配線301a或配線301b)係由多晶矽形成，但並不限定於此，例如配線301亦可包含鎢(W)而形成。藉此，與由多晶矽形成配線301之情形相比，可降低配線301之電阻。

#### 【0103】

又，即便為該構成，亦可獲得與上述第1實施形態相同之效果。即，為了將形成於第1基板10之傳輸電晶體TR之輸出端子側或電極230等複數

個第1要素(整合單位之複數個第1要素)與配線D1相連而形成於該配線D1之接點Ct之數量為1個即可。因此，可減少配線D1之接點數及面積，故而是可減少配線D1所附帶之電容。藉此，可提高光電轉換之轉換效率。

#### 【0104】

<5.第4實施形態>

(攝像元件之構成例)

其次，對第4實施形態之攝像元件之構成之一例進行說明。再者，本實施形態之攝像元件之基本構成係與上述第1實施形態之攝像元件1相同，故而僅對與上述第1實施形態之不同點進行說明。除不同點以外之構成與上述第1實施形態相同。

#### 【0105】

於本實施形態中，如圖34所示，配線301a及配線301b配置於形成在第2基板20(半導體基板303)之開口。此處，所謂「形成於第2基板20之開口」相當於形成在第2基板20之第1半導體區域(例如形成有放大電晶體AMP之區域)、與第2基板20之第2半導體區域(例如形成有選擇電晶體SEL之區域)之間之絕緣層245之區域內(絕緣區域內)。藉此，發揮可減小積層方向之高度之有利之效果。

#### 【0106】

又，即便為該構成，亦可獲得與上述第1實施形態相同之效果。即，為了將形成於第1基板10之傳輸電晶體TR之輸出端子側或電極230等複數個第1要素(整合單位之複數個第1要素)與配線D1相連而形成於該配線D1之接點Ct之數量為1個即可。因此，由於可減少配線D1之接點數及面積，故而是可減小配線D1所附帶之電容。藉此，可提高光電轉換之轉換效率。

**【0107】**

再者，本實施形態亦可應用於上述第2實施形態。例如，亦可為配線301a配置於形成在第2基板20之開口，傳輸電晶體TR為P型電晶體，配線301a由N型多晶矽形成。又，例如，亦可為配線301b配置於形成在第2基板20之開口，連接於光電二極體PD之電極230由N型多晶矽形成，配線301b由P型多晶矽形成。

**【0108】**

又，本實施形態亦可應用於上述第3實施形態。例如，亦可為配線301(配線301a或配線301b)配置於形成在第2基板20之開口，配線301包含鎢(W)而形成。

**【0109】**

< 6.第5實施形態 >

(攝像元件之構成例)

其次，對第5實施形態之攝像元件之構成之一例進行說明。再者，本實施形態之攝像元件之基本構成係與上述第1實施形態之攝像元件1相同，故而僅對與上述第1實施形態之不同點進行說明。除不同點以外之構成係與上述第1實施形態相同。

**【0110】**

於本實施形態中，配線301(配線301a或配線301b)配置於第2要素(放大電晶體AMP之閘極電極311或基準電位線)與配線D1之間。例如，如圖35所示，配線301a配置於形成在第2基板20之放大電晶體AMP之閘極電極311與配線D1之間。

**【0111】**

即便為該構成，亦可獲得與上述第1實施形態相同之效果。即，為了將形成於第1基板10之傳輸電晶體TR之輸出端子側或電極230等複數個第1要素(整合單位之複數個第1要素)與配線D1相連而形成於該配線D1之接點Ct之數量為1個即可。因此，由於可減少配線D1之接點數及面積，故而可減小配線D1所附帶之電容。藉此，可提高光電轉換之轉換效率。

#### 【0112】

再者，本實施形態亦可應用於上述第2實施形態。例如，亦可為配線301a配置於形成在第2基板20之開口，且配置於放大電晶體AMP之閘極電極311與配線D1之間，傳輸電晶體TR為P型電晶體，配線301a由N型多晶矽形成。又，例如，亦可為配線301b配置於基準電位線與配線D1之間，連接於光電二極體PD之電極230由N型多晶矽形成，配線301b由P型多晶矽形成。

#### 【0113】

又，本實施形態亦可應用於上述第3實施形態。例如，亦可為配線301a配置於放大電晶體AMP之閘極電極311與配線D1之間，配線301a包含鎢(W)而形成。又，例如，亦可為配線301b配置於基準電位線與配線D1之間，配線301b包含鎢(W)而形成。

#### 【0114】

<7.第6實施形態>

(攝像元件之構成例)

其次，對第6實施形態之攝像元件之構成之一例進行說明。再者，本實施形態之攝像元件之基本構成係與上述第1實施形態之攝像元件1相同，故而僅對與上述第1實施形態之不同點進行說明。除不同點以外之構成係

與上述第1實施形態相同。

#### 【0115】

於本實施形態中，如圖36所示，僅設置有配線301a。此處，不設置上述配線301b，各電極230分別經由個別之接點連接於配線D1。

#### 【0116】

即便為該構成，為了將形成於第1基板10之複數個傳輸電晶體TR之輸出端子側共通地連接於配線D1(與放大電晶體AMP之閘極電極311相連之配線D1)而形成於該配線D1之接點Ct之數量亦為1個即可。因此，可減少與放大電晶體AMP之閘極電極311相連之配線D1之接點數及面積。

#### 【0117】

又，例如，如圖37所示，亦可設為僅設置有配線301b之構成。此處，不設置上述配線301a，各傳輸電晶體TR之輸出端子側(於該例中為源極區域222)分別經由個別之接點連接於配線D1。

#### 【0118】

即便為該構成，為了將形成於第1基板10之複數個電極230共通地連接於配線D1(與基準電位線相連之配線D1)而形成於該配線D1之接點Ct之數量為1個即可。因此，可減少與基準電位線相連之配線D1之接點數及面積。

#### 【0119】

總而言之，既可設為設置有上述配線301a且未設置上述配線301b之構成，亦可與其相反地設為設置有上述配線301b且未設置上述配線301a之構成。

#### 【0120】

再者，本實施形態亦可應用於上述第2實施形態，亦可為傳輸電晶體TR為P型電晶體，配線301a由N型多晶矽形成。又，亦可為連接於光電二極體PD之電極230由N型多晶矽形成，配線301b由P型多晶矽形成。

#### 【0121】

又，本實施形態亦可應用於上述第3實施形態，亦可為配線301(配線301a或配線301b)包含鎢(W)而形成。

#### 【0122】

又，本實施形態亦可應用於上述第4實施形態。例如亦可為設置有上述配線301a且未設置上述配線301b之構成，且配線301a配置於形成在第2基板20之開口。又，例如，亦可為設置有上述配線301b且未設置上述配線301a之構成，且配線301b配置於形成在第2基板20之開口。

#### 【0123】

進而，本實施形態亦可應用於上述第5實施形態。例如，亦可為如下形態，即，為設置有上述配線301a且未設置上述配線301b之構成，配線301a配置於放大電晶體AMP之閘極電極311與配線D1之間。又，例如，亦可為如下形態，即，為設置有上述配線301b且未設置上述配線301a之構成，配線301b配置於基準電位線與配線D1之間。

#### 【0124】

總而言之，本實施形態可應用於上述第2實施形態～第5實施形態之各者。

#### 【0125】

< 8.第7實施形態 >

(電子機器之構成例)

上述各實施形態中所說明之攝像元件例如可應用於數位靜態攝影機、數位攝錄影機、照相手機等各種移動終端機器、印表機等電子機器。圖38係表示作為應用本發明之攝像元件之電子機器之一例的攝影機1000之構成例之圖。該攝影機1000係以能夠拍攝靜態圖像或動態圖像之攝錄影機為例。

#### 【0126】

如圖38所示，攝影機1000至少具備透鏡群1011、攝像元件1012及DSP(digital signal process，數位信號處理)電路1013。

#### 【0127】

透鏡群1011係擷取來自被攝體之入射光(影像光)並引導至攝像元件1012。於該例中，透鏡群1011相當於用以將入射光引導至攝像元件之「光學系統」之一例。

#### 【0128】

攝像元件1012將入射光以像素單位轉換為電信號，並作為像素信號供給至DSP電路1013。攝像元件1012應用上述各實施形態之攝像元件中之任一者。

#### 【0129】

DSP電路1013對自攝像元件1012供給之像素信號進行規定之圖像處理，將處理後之像素單位之像素信號之集合(1圖框之像素信號之集合)作為影像信號輸出。於該例中，DSP電路1013相當於對自攝像元件輸出之信號進行處理之「處理部」之一例。

#### 【0130】

自DSP電路1013輸出之影像信號於暫時性地記憶於圖框記憶體等之

後，記錄於DVD(Digital Versatile Disk，數位多功能光碟)或快閃記憶體等記錄媒體。或者，顯示於液晶面板或有機EL(Electro Luminescence，電致發光)面板等顯示裝置。

### 【0131】

#### <9.變化例>

以下，對上述攝像元件1之變化例進行說明。

### 【0132】

#### [變化例A]

於上述各實施形態中，共有單位之像素數為4個，但並不限定於此，共有單位之像素數可任意地變更。例如，如圖39及圖40所示，共有單位之像素數亦可為2個。亦即，亦可為第2基板20針對每2個感測器像素12具有讀出電路22之形態。於圖39中，表示圖2所記載之感測器像素12及讀出電路22之一變化例。於圖40中，表示圖3所記載之感測器像素12及讀出電路22之一變化例。

### 【0133】

又，例如，如圖41及圖42所示，共有單位之像素數亦可為1個。亦即，亦可為第2基板20針對每2個感測器像素12具有讀出電路22之形態。於圖41中，表示圖2所記載之感測器像素12及讀出電路22之一變化例。於圖42中，表示圖3所記載之感測器像素12及讀出電路22之一變化例。

### 【0134】

#### [變化例B]

圖43係表示上述攝像元件1之垂直方向之剖面構成之一變化例。於本變化例中，第2基板20與第3基板30之電性連接係於與第1基板10中之周邊

區域14對向之區域中進行。周邊區域14相當於第1基板10之邊框區域，設置於像素區域13之周緣。於本變化例中，第2基板20於與周邊區域14對向之區域中具有複數個焊墊電極58，第3基板30於與周邊區域14對向之區域中具有複數個焊墊電極64。第2基板20與第3基板30係藉由設置於與周邊區域14對向之區域之焊墊電極58、64彼此之接合而相互電性連接。

### 【0135】

如此，於本變化例中，第2基板20與第3基板30係藉由設置於與周邊區域14對向之區域之焊墊電極58、64彼此之接合而相互電性連接。藉此，和在與像素區域13對向之區域中將焊墊電極58、64彼此接合之情形相比，可減少阻礙每一像素之面積之微細化之擔憂。因此，能以與迄今為止相同之晶片尺寸，提供不會阻礙每一像素之面積之微細化的三層構造之攝像元件1。

### 【0136】

#### [變化例C]

圖44、圖45係表示上述攝像元件1之水平方向之剖面構成之一變化例。圖44、圖45之上側之圖係圖7之剖面Sec1處之剖面構成之一變化例，圖23之下側之圖係圖7之剖面Sec2處之剖面構成之一變化例。再者，於圖44、圖45之上側之剖視圖中，將表示圖7之半導體基板11之表面構成之一變化例的圖重合於表示圖7之剖面Sec1處之剖面構成之一變化例的圖，並且省略絕緣層240。又，於圖44、圖45之下側之剖視圖中，將表示半導體基板303之表面構成之一變化例之圖重合於表示圖7之剖面Sec2處之剖面構成之一變化例之圖。

### 【0137】

如圖44、圖45所示，複數個接點Ct、複數條貫通配線47及複數條貫通配線48(圖中之呈列行狀配置之複數個點)係於第1基板10之面內於第1方向V1(圖44、圖45之左右方向)上呈帶狀排列地配置。再者，於圖44、圖45中，例示了複數個接點Ct、複數條貫通配線47及複數條貫通配線48於第1方向V1上排列成2行地配置之情形。於共有讀出電路22之4個感測器像素12中，4個浮動擴散區FD例如介隔元件分離部43而相互接近地配置。於共有讀出電路22之4個感測器像素12中，4個傳輸閘極TG(TG1、TG2、TG3、TG4)以包圍4個浮動擴散區FD之方式配置，例如為藉由4個傳輸閘極TG而成為圓環形狀之形狀。

#### 【0138】

絕緣層53包含沿第1方向V1延伸之複數個區塊。半導體基板303包含沿第1方向V1延伸、並且介隔絕緣層53而於與第1方向V1正交之第2方向V2上排列地配置之複數個島狀之區塊303A。於各區塊303A中，例如設置有重置電晶體RST、放大電晶體AMP及選擇電晶體SEL。由4個感測器像素12所共有之1個讀出電路22例如並非與4個感測器像素12正對地配置，而是於第2方向V2上錯開地配置。

#### 【0139】

於圖44中，由4個感測器像素12所共有之1個讀出電路22包含於第2基板20中位於使與4個感測器像素12對向之區域於第2方向V2上偏移後之區域內之重置電晶體RST、放大電晶體AMP及選擇電晶體SEL。由4個感測器像素12所共有之1個讀出電路22例如包含1個區塊303A內之放大電晶體AMP、重置電晶體RST及選擇電晶體SEL。

#### 【0140】

於圖45中，由4個感測器像素12所共有之1個讀出電路22包含於第2基板20中位於使與4個感測器像素12對向之區域於第2方向V2上偏移後之區域內之重置電晶體RST、放大電晶體AMP、選擇電晶體SEL及FD傳輸電晶體FDG。由4個感測器像素12所共有之1個讀出電路22例如包含1個區塊303A內之放大電晶體AMP、重置電晶體RST、選擇電晶體SEL及FD傳輸電晶體FDG。

#### 【0141】

於本變化例中，由4個感測器像素12所共有之1個讀出電路22例如未與4個感測器像素12正對地配置，而是自與4個感測器像素12正對之位置於第2方向V2上錯開地配置。於如此設置之情形時，可縮短配線25，或者亦可省略配線25而利用共通之雜質區域構成放大電晶體AMP之源極及選擇電晶體SEL之汲極。其結果，可縮小讀出電路22之尺寸、或增大讀出電路22內之其他部位之尺寸。

#### 【0142】

[變化例D]

圖46係表示上述攝像元件1之水平方向之剖面構成之一變化例。於圖46中，表示圖12之剖面構成之一變化例。

#### 【0143】

於本變化例中，半導體基板303包含介隔絕緣層53而於第1方向V1及第2方向V2上排列地配置之複數個島狀之區塊303A。於各區塊303A中，例如設置有一組重置電晶體RST、放大電晶體AMP及選擇電晶體SEL。於如此設置之情形時，可藉由絕緣層53抑制相互鄰接之讀出電路22彼此之串擾，而可抑制重建圖像上之因解像度下降或混色所導致之畫質劣化。

**【0144】**

## [變化例E]

圖47係表示上述攝像元件1之水平方向之剖面構成之一變化例。於圖47中，表示圖46之剖面構成之一變化例。

**【0145】**

於本變化例中，由4個感測器像素12所共有之1個讀出電路22例如未與4個感測器像素12正對地配置，而是於第1方向V1上錯開地配置。於本變化例中，進而與變化例D同樣，半導體基板303包含介隔絕緣層53而於第1方向V1及第2方向V2上排列地配置之複數個島狀之區塊303A。於各區塊303A中，例如設置有一組重置電晶體RST、放大電晶體AMP及選擇電晶體SEL。於本變化例中，進而，複數條貫通配線47及複數個接點Ct亦於第2方向V2上排列。具體而言，複數條貫通配線47配置於共有某一讀出電路22之4個接點Ct、和共有與該讀出電路22於第2方向V2上鄰接之另一讀出電路22之4個貫通配線接點Ct之間。於如此設置之情形時，可藉由絕緣層53及貫通配線47抑制相互鄰接之讀出電路22彼此之串擾，而可抑制重建圖像上之因解像度下降或混色所導致之畫質劣化。

**【0146】**

## [變化例F]

圖48係表示上述攝像元件1之水平方向之剖面構成之一例。於圖48中，表示圖12之剖面構成之一變化例。

**【0147】**

於本變化例中，第1基板10係針對每個感測器像素12具有光電二極體PD及傳輸電晶體TR，針對每4個感測器像素12共有浮動擴散區FD。因

此，於本變化例中，針對每4個感測器像素12設置有1個接點Ct。

#### 【0148】

於呈列行狀配置之複數個感測器像素12中，為了方便起見，將藉由使與共有1個浮動擴散區FD之4個感測器像素12對應之單位區域於第1方向V1上錯開1個感測器像素12之量而獲得之區域所對應的4個感測器像素12稱為4個感測器像素12A。此時，於本變化例中，第1基板10係針對每4個感測器像素12A共有貫通配線47。因此，於本變化例中，針對每4個感測器像素12A設置有1個貫通配線47。

#### 【0149】

於本變化例中，第1基板10具有將光電二極體PD及傳輸電晶體TR按感測器像素12進行分離之像素分離部203。元件分離部43係自半導體基板11之法線方向觀察時，未完全包圍感測器像素12，而是於浮動擴散區FD(貫通配線54)之附近、及貫通配線47之附近具有間隙(未形成區域)。而且，藉由該間隙，可實現4個感測器像素12對1個貫通配線54之共有、或4個感測器像素12A對1個貫通配線47之共有。於本變化例中，第2基板20係針對共有浮動擴散區FD之每4個感測器像素12具有讀出電路22。

#### 【0150】

圖49係表示本變化例之攝像元件1之水平方向之剖面構成之一例。於圖49中，表示圖46之剖面構成之一變化例。於本變化例中，第1基板10針對每個感測器像素12具有光電二極體PD及傳輸電晶體TR，針對每4個感測器像素12共有浮動擴散區FD。進而，第1基板10具有將光電二極體PD及傳輸電晶體TR按感測器像素12進行分離之像素分離部203。

#### 【0151】

圖50係表示本變化例之攝像元件1之水平方向之剖面構成之一例。於圖50中，表示圖47之剖面構成之一變化例。於本變化例中，第1基板10係針對每個感測器像素12具有光電二極體PD及傳輸電晶體TR，針對每4個感測器像素12共有浮動擴散區FD。進而，第1基板10具有將光電二極體PD及傳輸電晶體TR按感測器像素12進行分離之像素分離部203。

### 【0152】

[變化例G]

圖51係表示變化例之攝像元件1之電路構成之一例。本變化例之攝像元件1係搭載有行並行ADC(Analog to Digital Converter，類比數位轉換器)之CMOS影像感測器。

### 【0153】

如圖51所示，本變化例之攝像元件1係除了將包含光電轉換元件之複數個感測器像素12呈列行狀(矩陣狀)二維配置所得之像素區域13以外，還具有垂直驅動電路33、行信號處理電路34、參考電壓供給部38、水平驅動電路35、水平輸出線37及系統控制電路36之構成。

### 【0154】

於該系統構成中，系統控制電路36基於主時脈MCK，產生成為垂直驅動電路33、行信號處理電路34、參考電壓供給部38及水平驅動電路35等之動作基準之時脈信號或控制信號等，並賦予給垂直驅動電路33、行信號處理電路34、參考電壓供給部38及水平驅動電路35等。

### 【0155】

又，垂直驅動電路33係與像素區域13之各感測器像素12一併形成於第1基板10，進而，亦形成於形成有讀出電路22之第2基板20。行信號處

理電路34、參考電壓供給部38、水平驅動電路35、水平輸出線37及系統控制電路36形成於第3基板30。

#### 【0156】

作為感測器像素12，雖然此處省略圖示，但例如可使用除了光電二極體PD以外，還具有將藉由光電二極體PD進行光電轉換所獲得之電荷傳輸至浮動擴散區FD之傳輸電晶體TR之構成者。又，作為讀出電路22，雖然此處省略圖示，但例如可使用具有控制浮動擴散區FD之電位之重置電晶體RST、輸出與浮動擴散區FD之電位對應之信號之放大電晶體AMP、及用以進行像素選擇之選擇電晶體SEL的三電晶體構成者。

#### 【0157】

於像素區域13中，二維配置有感測器像素12，並且相對於該m列n行之像素配置，針對每列配線有像素驅動線23，針對每行配線有垂直信號線24。複數條像素驅動線23各者之一端連接於與垂直驅動電路33之各列對應之各輸出端。垂直驅動電路33包含移位暫存器等，經由複數條像素驅動線23進行像素區域13之列位址或列掃描之控制。

#### 【0158】

行信號處理電路34例如具有設置於像素區域13之每個像素行、即每條垂直信號線24之ADC(Analog to Digital Converter，類比-數位轉換電路)34-1~34-m，將自像素區域13之各感測器像素12輸出至每行之類比信號轉換為數位信號並輸出。

#### 【0159】

參考電壓供給部38具有例如DAC(Digital to Analog，數位-類比轉換電路)38A作為產生隨著時間經過而位準呈傾斜狀變化之所謂之斜坡

(RAMP)波形之參考電壓Vref的構件。再者，作為產生斜坡波形之參考電壓Vref之構件，並不限定於DAC38A。

#### 【0160】

DAC38A係於利用自系統控制電路36賦予之控制信號CS1所進行之控制下，基於自該系統控制電路36賦予之時脈CK產生斜坡波形之參考電壓Vref並供給至行處理部15之ADC34-1~34-m。

#### 【0161】

再者，ADC34-1~34-m之各者係可選擇性地進行與正常圖框率模式及高速圖框率模式之各動作模式對應之AD(Analog to Digital，類比-數位)轉換動作之構成，該正常圖框率模式係於讀出全部感測器像素12之資訊之循序掃描方式下進行，該高速圖框率模式係與正常圖框率模式時相比，將感測器像素12之曝光時間設定為 $1/N$ ，而將圖框率提高至N倍、例如2倍。該動作模式之切換係藉由利用自系統控制電路36賦予之控制信號CS2、CS3進行之控制而執行。又，對於系統控制電路36，自外部之系統控制器(未圖示)賦予用以切換正常圖框率模式及高速圖框率模式之各動作模式之指示資訊。

#### 【0162】

ADC34-1~34-m全部為相同之構成，此處，列舉ADC34-m為例來進行說明。ADC34-m係具有比較器34A、作為計數構件之例如遞增/遞減計數器(圖中，標記為U/DCNT)34B、傳輸開關34C及記憶體裝置34D之構成。

#### 【0163】

比較器34A係將與自像素區域13之第n行之各感測器像素12輸出之信

號對應之垂直信號線24之信號電壓 $V_x$ 、和自參考電壓供給部38供給之斜坡波形之參考電壓 $V_{ref}$ 進行比較，例如於參考電壓 $V_{ref}$ 大於信號電壓 $V_x$ 時，輸出 $V_{co}$ 變為"H(High，高)"位準，於參考電壓 $V_{ref}$ 為信號電壓 $V_x$ 以下時，輸出 $V_{co}$ 變為"L(Low，低)"位準。

#### 【0164】

遞增/遞減計數器34B係非同步計數器，於利用自系統控制電路36賦予之控制信號CS2所進行之控制下，自系統控制電路36被與DAC18A同時賦予時脈CK，與該時脈CK同步地進行遞減(DOWN)計數或遞增(UP)計數，藉此計測自比較器34A中之比較動作之開始至比較動作之結束為止之比較期間。

#### 【0165】

具體而言，於正常圖框率模式下，於來自1個感測器像素12之信號之讀出動作中，藉由在第1次讀出動作時進行遞減計數而計測第1次讀出時之比較時間，於第2次讀出動作時藉由進行遞增計數而計測第2次讀出時之比較時間。

#### 【0166】

另一方面，於高速圖框率模式下，直接保持關於某一系列之感測器像素12之計數結果，繼而針對下一列之感測器像素12，自上一次之計數結果起於第1次讀出動作時進行遞減計數，藉此計測第1次讀出時之比較時間，於第2次讀出動作時進行遞增計數，藉此計測第2次讀出時之比較時間。

#### 【0167】

傳輸開關34C係於利用自系統控制電路36賦予之控制信號CS3所進行

之控制下，於正常圖框率模式下，在關於某一系列之感測器像素12之遞增/遞減計數器34B之計數動作完成之時點變為導通(關閉)狀態，將該遞增/遞減計數器34B之計數結果傳輸至記憶體裝置34D。

#### 【0168】

另一方面，於例如 $N=2$ 之高速圖框率下，在關於某一系列之感測器像素12之遞增/遞減計數器34B之計數動作完成之時點，保持斷開(打開)狀態，繼而在關於下一列之感測器像素12之遞增/遞減計數器34B之計數動作完成之時點變為導通狀態，而將關於該遞增/遞減計數器34B之垂直2像素之計數結果傳輸至記憶體裝置34D。

#### 【0169】

以此方式，自像素區域13之各感測器像素12經由垂直信號線24供給至每行之類比信號係藉由ADC34-1~34-m中之比較器34A及遞增/遞減計數器34B之各動作，而轉換為 $N$ 位元之數位信號，並儲存至記憶體裝置34D。

#### 【0170】

水平驅動電路35包含移位暫存器等，進行行信號處理電路34中之ADC34-1~34-m之行位址或行掃描之控制。於利用該水平驅動電路35所進行之控制下，藉由ADC34-1~34-m之各者進行AD轉換所得之 $N$ 位元之數位信號依序被讀出至水平輸出線37，並經由該水平輸出線37作為攝像資料輸出。

#### 【0171】

再者，雖然由於不與本發明直接關聯故而未特別地進行圖示，但除了上述構成要素以外亦可設置對經由水平輸出線37輸出之攝像資料實施各

種信號處理之電路等。

### 【0172】

於上述構成之本變化例之搭載有行並行ADC之攝像元件1中，可將遞增/遞減計數器34B之計數結果經由傳輸開關34C而選擇性地傳輸至記憶體裝置34D，故而可獨立地控制遞增/遞減計數器34B之計數動作、與該遞增/遞減計數器34B之計數結果之向水平輸出線37之讀出動作。

### 【0173】

#### [變化例H]

圖52表示積層3個基板(第1基板10、第2基板20、第3基板30)而構成圖51之攝像元件1之例。本變化例中，於第1基板10中，於中央部分形成有包含複數個感測器像素12之像素區域13，於像素區域13之周圍形成有垂直驅動電路33。又，於第2基板20中，於中央部分形成有包含複數個讀出電路22之讀出電路區域15，於讀出電路區域15之周圍形成有垂直驅動電路33。於第3基板30中，形成有行信號處理電路34、水平驅動電路35、系統控制電路36、水平輸出線37及參考電壓供給部38。藉此，與上述實施形態及其變化例同樣地，不會產生因將基板彼此電性連接之構造而導致晶片尺寸變大、或阻礙每一像素之面積之微細化的情況。其結果，能以與迄今為止相同之晶片尺寸，提供不會妨礙每一像素之面積之微細化之三層構造之攝像元件1。再者，垂直驅動電路33亦可僅形成於第1基板10，亦可僅形成於第2基板20。

### 【0174】

#### [變化例I]

圖53表示本變化例之攝像元件1之剖面構成之一變化例。於上述第1

實施形態及其變化例中，攝像元件1係積層3個基板(第1基板10、第2基板20、第3基板30)而構成。但是，於上述第1實施形態及其變化例中，攝像元件1亦可積層2個基板(第1基板10、第2基板20)而構成。此時，邏輯電路32例如如圖53所示般，分開地形成於第1基板10、及第2基板20。此處，於邏輯電路32中之設置於第1基板10側之電路32A中，設置有具有將由可耐高溫製程之材料(例如，高k(high-k))形成之高介電常數膜與金屬閘極電極積層而成之閘極構造之電晶體。另一方面，在設置於第2基板20側之電路32B中，於與源極電極及汲極電極相接之雜質擴散區域之表面形成有包含 $\text{CoSi}_2$ 或 $\text{NiSi}$ 等利用自對準矽化物(Self Aligned Silicide)製程所形成之矽化物之低電阻區域26。包含矽化物之低電阻區域由半導體基板之材料與金屬之化合物形成。藉此，於形成感測器像素12時，可使用熱氧化等高溫製程。又，於邏輯電路32中之設置於第2基板20側之電路32B中，於在與源極電極及汲極電極相接之雜質擴散區域之表面設置有包含矽化物之低電阻區域26之情形時，可降低接觸電阻。其結果，可使邏輯電路32中之運算速度高速化。

### 【0175】

圖54表示上述第1實施形態及其變化例之攝像元件1之剖面構成之一變化例。於上述第1實施形態及其變化例之第3基板30之邏輯電路32中，亦可於與源極電極及汲極電極相接之雜質擴散區域之表面，形成包含 $\text{CoSi}_2$ 或 $\text{NiSi}$ 等利用自對準矽化物(Self Aligned Silicide)製程所形成之矽化物之低電阻區域37。藉此，於形成感測器像素12時，可使用熱氧化等高溫製程。又，於邏輯電路32中，於在與源極電極及汲極電極相接之雜質擴散區域之表面設置有包含矽化物之低電阻區域37之情形時，可降低接觸

電阻。其結果，可使邏輯電路32中之運算速度高速化。

### 【0176】

< 10.應用例 >

圖55係表示具備上述攝像元件1之攝像系統2之概略構成之一例。

### 【0177】

攝像系統2例如為數位靜態攝影機或攝錄影機等攝像裝置、或者智慧型手機或平板型終端等移動終端裝置等電子機器。攝像系統2例如具備上述攝像元件1、DSP電路141、圖框記憶體142、顯示部143、記憶部144、操作部145及電源部146。於攝像系統2中，上述攝像元件1、DSP電路141、圖框記憶體142、顯示部143、記憶部144、操作部145及電源部146係經由匯流排線147而相互連接。

### 【0178】

上述攝像元件1輸出與入射光對應之圖像資料。DSP電路141係對自上述攝像元件1輸出之信號(圖像資料)進行處理之信號處理電路。圖框記憶體142係以圖框單位暫時性地保持藉由DSP電路141處理後之圖像資料。顯示部143例如包含液晶面板或有機EL(Electro Luminescence，電致發光)面板等面板型顯示裝置，顯示藉由上述攝像元件1拍攝之動態圖像或靜態圖像。記憶部144將藉由上述攝像元件1拍攝之動態圖像或靜態圖像之圖像資料記錄於半導體記憶體或硬碟等記錄媒體。操作部145按照使用者之操作，發出針對攝像系統2所具有之各種功能之操作指令。電源部146將成為上述攝像元件1、DSP電路141、圖框記憶體142、顯示部143、記憶部144及操作部145之動作電源之各種電源適當供給至該等供給對象。

### 【0179】

其次，對攝像系統2中之拍攝順序進行說明。

#### 【0180】

圖56表示攝像系統2中之拍攝動作之流程圖之一例。使用者藉由操縱操作部145而指示攝像開始(步驟S101)。於是，操作部145將拍攝指令發送至攝像元件1(步驟S102)。攝像元件1(具體而言為系統控制電路36)當接收到拍攝指令時，執行規定之攝像方式之攝像(步驟S103)。

#### 【0181】

攝像元件1將藉由攝像所獲得之圖像資料輸出至DSP電路141。此處，所謂圖像資料係基於暫時性地保持於浮動擴散區FD之電荷所產生之像素信號之與全部像素相應之資料。DSP電路141基於自攝像元件1輸入之圖像資料進行規定之信號處理(例如雜訊降低處理等)(步驟S104)。DSP電路141將已進行規定之信號處理之圖像資料保持於圖框記憶體142，圖框記憶體142使記憶部144記憶圖像資料(步驟S105)。以此方式，進行攝像系統2中之攝像。

#### 【0182】

於本應用例中，上述攝像元件1被應用於攝像系統2。藉此，可將攝像元件1小型化或高清晰化，故而可提供小型或高清晰之攝像系統2。

#### 【0183】

< 11.運用例 >

[運用例1]

本發明之技術(本技術)可運用於各種製品。例如，本發明之技術亦可以搭載於汽車、電動汽車、油電混合車、機車、腳踏車、個人行動車(personal mobility)、飛機、無人機(drone)、船舶、機器人等中之任一種

移動體之裝置之形式實現。

**【0184】**

圖57係表示作為可應用本發明之技術之移動體控制系統之一例之車輛控制系統之概略構成例的方塊圖。

**【0185】**

車輛控制系統12000具備經由通信網路12001而連接之複數個電子控制單元。於圖57所示之例中，車輛控制系統12000具備驅動系統控制單元12010、車身系統控制單元12020、車外資訊檢測單元12030、車內資訊檢測單元12040及綜合控制單元12050。又，作為綜合控制單元12050之功能構成，圖示有微電腦12051、聲音圖像輸出部12052及車載網路I/F(interface，介面)12053。

**【0186】**

驅動系統控制單元12010按照各種程式控制與車輛之驅動系統相關聯之裝置之動作。例如，驅動系統控制單元12010作為內燃機或驅動用馬達等用以產生車輛之驅動力之驅動力產生裝置、用以將驅動力傳遞至車輪之驅動力傳遞機構、調節車輛之舵角之轉向機構及產生車輛之制動力之制動裝置等之控制裝置發揮功能。

**【0187】**

車身系統控制單元12020按照各種程式控制車身所裝備之各種裝置之動作。例如，車身系統控制單元12020作為無鑰匙進入(keyless entry)系統、智慧型鑰匙(smart key)系統、電動窗(power window)裝置、或者頭燈、倒行燈(back lamp)、剎車燈、轉向燈或霧燈等各種燈之控制裝置發揮功能。於該情形時，可將自代替鑰匙之手持機發送之電波或各種開關之

信號輸入至車身系統控制單元12020。車身系統控制單元12020受理該等電波或信號之輸入，而控制車輛之門鎖裝置、電動窗裝置、燈等。

#### 【0188】

車外資訊檢測單元12030檢測搭載有車輛控制系統12000之車輛外部之資訊。例如，於車外資訊檢測單元12030連接有攝像部12031。車外資訊檢測單元12030使攝像部12031拍攝車外之圖像，並且接收所拍攝之圖像。車外資訊檢測單元12030亦可基於所接收到之圖像，進行人、車、障礙物、標識或路面上之文字等之物體檢測處理或距離檢測處理。

#### 【0189】

攝像部12031係接收光，並輸出與該光之受光量對應之電信號之光感測器。攝像部12031既可將電信號以圖像之形式輸出，亦可將電信號以測距之資訊之形式輸出。又，攝像部12031所接收之光既可為可見光，亦可為紅外線等不可見光。

#### 【0190】

車內資訊檢測單元12040檢測車內之資訊。於車內資訊檢測單元12040連接有例如檢測駕駛者之狀態之駕駛者狀態檢測部12041。駕駛者狀態檢測部12041包含例如拍攝駕駛者之攝影機，車內資訊檢測單元12040可基於自駕駛者狀態檢測部12041輸入之檢測資訊，算出駕駛者之疲勞程度或專注程度，亦可辨別駕駛者是否瞌睡。

#### 【0191】

微電腦12051可基於藉由車外資訊檢測單元12030或車內資訊檢測單元12040所獲取之車內外之資訊，算出驅動力產生裝置、轉向機構或制動裝置之控制目標值，並將控制指令輸出至驅動系統控制單元12010。例

如，微電腦12051可進行以實現包含車輛之碰撞避免或衝擊緩和、基於車間距離之追隨行駛、車速維持行駛、車輛之碰撞警告、或車輛之車道偏離警告等之ADAS(Advanced Driver Assistance System，先進駕駛輔助系統)之功能為目的之協調控制。

#### 【0192】

又，微電腦12051可藉由基於車外資訊檢測單元12030或車內資訊檢測單元12040所獲取之車輛周圍之資訊，控制驅動力產生裝置、轉向機構或制動裝置等，而進行以並非按照駕駛者之操作而是自主地行駛之自動駕駛等為目的之協調控制。

#### 【0193】

又，微電腦12051可基於車外資訊檢測單元12030所獲取之車外之資訊，將控制指令輸出至車身系統控制單元12020。例如，微電腦12051可進行根據車外資訊檢測單元12030所偵測到之先行車或對向車之位置控制頭燈而將遠光切換為近光等以謀求防眩為目的之協調控制。

#### 【0194】

聲音圖像輸出部12052將聲音及圖像中之至少一種輸出信號發送至能夠對車輛之搭乘者或車外於視覺上或聽覺上通知資訊之輸出裝置。於圖57之例中，作為輸出裝置，例示有音頻揚聲器(audio speaker)12061、顯示部12062及儀錶面板12063。顯示部12062例如亦可包含車載顯示器(onboard display)及抬頭顯示器(head-up display)中之至少一者。

#### 【0195】

圖58係表示攝像部12031之設置位置之例之圖。

#### 【0196】

於圖58中，車輛12100具有攝像部12101、12102、12103、12104及12105作為攝像部12031。

#### 【0197】

攝像部12101、12102、12103、12104及12105例如設置於車輛12100之前鼻(front nose)、側鏡、後保險桿(rear bumper)、後門及車廂內之前窗玻璃之上部等位置。前鼻所具備之攝像部12101及車廂內之前窗玻璃之上部所具備之攝像部12105主要獲取車輛12100前方之圖像。側鏡所具備之攝像部12102、12103主要獲取車輛12100側方之圖像。後保險桿或後門所具備之攝像部12104主要獲取車輛12100後方之圖像。藉由攝像部12101及12105所獲取之前方之圖像主要被用於先行車輛、步行者、障礙物、信號器、交通標識或行車線等之檢測。

#### 【0198】

再者，於圖58中表示攝像部12101至12104之拍攝範圍之一例。拍攝範圍12111表示設置於前鼻之攝像部12101之拍攝範圍，拍攝範圍12112、12113分別表示設置於側鏡之攝像部12102、12103之拍攝範圍，拍攝範圍12114表示設置於後保險桿或後門之攝像部12104之拍攝範圍。例如，藉由將攝像部12101至12104所拍攝之圖像資料重合，可獲得自上方觀察車輛12100時之俯瞰圖像。

#### 【0199】

攝像部12101至12104中之至少一者亦可具有獲取距離資訊之功能。例如，攝像部12101至12104中之至少一者亦可為包含複數個攝像元件之立體攝像機(stereo camera)，亦可為具有相位差檢測用像素之攝像元件。

#### 【0200】

例如，微電腦12051可藉由基於自攝像部12101至12104獲得之距離資訊，求出拍攝範圍12111至12114內之距各立體物之距離、及該距離之時間性變化(相對於車輛12100之相對速度)，而提取朝與車輛12100大致相同之方向以規定速度(例如，0 km/h以上)行駛之立體物、尤其是處於車輛12100之前進路上之最近之立體物作為先行車。進而，微電腦12051可設定於先行車之近前應預先確保之車間距離，並進行自動剎車控制(亦包含追隨停止控制)或自動加速控制(亦包含追隨發動控制)等。如此，可進行以不按照駕駛者之操作而是自主地行駛之自動駕駛等為目的之協調控制。

### 【0201】

例如，微電腦12051可基於自攝像部12101至12104獲得之距離資訊，將關於立體物之立體物資料分類為二輪車、普通車輛、大型車輛、步行者、電線桿等其他立體物來提取，並用於障礙物之自動避讓。例如，微電腦12051將車輛12100周邊之障礙物識別為車輛12100之驅動器能夠視認之障礙物及難以視認之障礙物。然後，微電腦12051判斷表示與各障礙物發生碰撞之危險程度之碰撞風險，於碰撞風險為設定值以上而存在碰撞可能性之狀況時，可藉由經由音頻揚聲器12061或顯示部12062將警報輸出至驅動器、或經由驅動系統控制單元12010進行強制減速或避讓轉向，而進行用以避免碰撞之駕駛支援。

### 【0202】

攝像部12101至12104中之至少一者亦可為檢測紅外線之紅外線攝影機。例如，微電腦12051可藉由判定攝像部12101至12104之攝像圖像中是否存在步行者而識別步行者。該步行者之識別係藉由例如提取作為紅外線攝影機之攝像部12101至12104之攝像圖像中之特徵點之程序、及對表示

物體之輪廓之一連串之特徵點進行圖案匹配處理而辨別是否為步行者之程序來進行。當微電腦12051判定為攝像部12101至12104之攝像圖像中存在步行者而識別步行者時，聲音圖像輸出部12052以將用於強調之方形輪廓線重疊顯示於該識別出之步行者之方式控制顯示部12062。又，聲音圖像輸出部12052亦可以將表示步行者之圖符等顯示於所期望之位置之方式控制顯示部12062。

### 【0203】

以上，對可應用本發明之技術之移動體控制系統之一例進行了說明。本發明之技術可應用於以上所說明之構成中之攝像部12031。具體而言，上述實施形態及其變化例之攝像元件1可應用於攝像部12031。藉由將本發明之技術應用於攝像部12031，而可獲得雜訊較少之高清晰之拍攝圖像，故而可於移動體控制系統中進行利用拍攝圖像之高精度之控制。

### 【0204】

[運用例2]

圖59係表示可應用本發明之技術(本技術)之內視鏡手術系統之概略構成之一例的圖。

### 【0205】

於圖59中，圖示有手術者(醫生)11131使用內視鏡手術系統11000對病床11133上之患者11132進行手術之情況。如圖所示，內視鏡手術系統11000包含內視鏡11100、氣腹管11111或能量處置器具11112等其他手術器具11110、支持內視鏡11100之支持臂裝置11120、及搭載有用以進行內視鏡下手術之各種裝置之手推車11200。

### 【0206】

內視鏡11100包含：鏡筒11101，其自前端起規定長度之區域被插入至患者11132之體腔內；及攝影機頭11102，其連接於鏡筒11101之基端。於圖示之例中，圖示有構成為具有硬性鏡筒11101之所謂之硬性鏡之內視鏡11100，但內視鏡11100亦可構成為具有軟性鏡筒之所謂之軟性鏡。

#### 【0207】

於鏡筒11101之前端設置有嵌入有物鏡之開口部。於內視鏡11100連接有光源裝置11203，由該光源裝置11203產生之光係由延設至鏡筒11101之內部之導光件引導至該鏡筒之前端為止，經由物鏡而朝向患者11132之體腔內之觀察對象照射。再者，內視鏡11100既可為直視鏡，亦可為斜視鏡或側視鏡。

#### 【0208】

於攝影機頭11102之內部設置有光學系統及攝像元件，來自觀察對象之反射光(觀察光)係藉由該光學系統而被聚光至該攝像元件。藉由該攝像元件將觀察光進行光電轉換，而產生與觀察光對應之電信號、即與觀察像對應之圖像信號。該圖像信號係作為原始(RAW)資料而被發送至攝影機控制單元(CCU：Camera Control Unit)11201。

#### 【0209】

CCU11201包含CPU(Central Processing Unit，中央處理單元)或GPU(Graphics Processing Unit，圖形處理單元)等，統括地控制內視鏡11100及顯示裝置11202之動作。進而，CCU11201自攝影機頭11102接收圖像信號，並對該圖像信號實施例如顯影處理(解馬賽克處理)等用以顯示基於該圖像信號之圖像之各種圖像處理。

#### 【0210】

顯示裝置11202藉由來自CCU11201之控制，顯示基於藉由該CCU11201實施圖像處理後之圖像信號之圖像。

#### 【0211】

光源裝置11203例如包含LED(Light Emitting Diode，發光二極體)等光源，將拍攝手術部位等時之照射光供給至內視鏡11100。

#### 【0212】

輸入裝置11204係針對內視鏡手術系統11000之輸入介面。使用者可經由輸入裝置11204對內視鏡手術系統11000進行各種資訊之輸入或指示輸入。例如，使用者輸入變更內視鏡11100之攝像條件(照射光之種類、倍率及焦點距離等)之意旨之指示等。

#### 【0213】

處置器具控制裝置11205控制用於組織之燒灼、切開或血管之封堵等之能量處置器具11112的驅動。為了使患者11132之體腔膨脹以確保內視鏡11100之視野及手術者之作業空間，氣腹裝置11206經由氣腹管11111將氣體送入至該體腔內。記錄器11207係可記錄與手術相關之各種資訊之裝置。印表機11208係能夠以文本、圖像或圖表等各種形式印刷與手術相關之各種資訊之裝置。

#### 【0214】

再者，對內視鏡11100供給拍攝手術部位時之照射光之光源裝置11203例如可包含含有LED、雷射光源或其等之組合之白色光源。於由RGB雷射光源之組合構成白色光源之情形時，可高精度地控制各顏色(各波長)之輸出強度及輸出時序，因此可於光源裝置11203中進行攝像圖像之白平衡之調整。又，於該情形時，亦可藉由分時地對觀察對象照射來自

RGB雷射光源各者之雷射光，並與該照射時序同步地控制攝影機頭11102之攝像元件之驅動，而分時地拍攝對應於RGB各者之圖像。根據該方法，即便於該攝像元件未設置彩色濾光片，亦可獲得彩色圖像。

#### 【0215】

又，光源裝置11203亦可以每規定時間變更所要輸出之光之強度之方式控制其驅動。與該光之強度之變更時序同步地控制攝影機頭11102之攝像元件之驅動並分時地獲取圖像，且將該圖像合成，藉此可產生不存在所謂之暗部缺失及高光溢出之高動態範圍之圖像。

#### 【0216】

又，光源裝置11203亦可構成為可供給對應於特殊光觀察之規定波長頻帶之光。於特殊光觀察中，例如進行所謂之窄頻帶光觀察(Narrow Band Imaging)，即，利用身體組織中之光吸收之波長依存性，照射與通常觀察時之照射光(即，白色光)相比頻帶較窄之光，藉此以高對比度拍攝黏膜表層之血管等規定之組織。或者，於特殊光觀察中，亦可進行螢光觀察，即，利用藉由照射激發光所產生之螢光來獲得圖像。於螢光觀察中，可進行如下操作等，即，對身體組織照射激發光並觀察來自該身體組織之螢光(自體螢光觀察)、或者將吲哚菁綠(ICG)等試劑局部注射至身體組織並且對該身體組織照射與該試劑之螢光波長對應之激發光而獲得螢光像。光源裝置11203可構成為能夠供給對應於此種特殊光觀察之窄頻帶光及/或激發光。

#### 【0217】

圖60係表示圖59所示之攝影機頭11102及CCU11201之功能構成之一例的方塊圖。

**【0218】**

攝影機頭11102具有透鏡單元11401、攝像部11402、驅動部11403、通信部11404及攝影機頭控制部11405。CCU11201具有通信部11411、圖像處理部11412及控制部11413。攝影機頭11102與CCU11201係藉由傳輸纜線11400而能夠相互通信地連接。

**【0219】**

透鏡單元11401係設置於與鏡筒11101之連接部之光學系統。自鏡筒11101之前端擷取之觀察光被引導至攝影機頭11102，並入射至該透鏡單元11401。透鏡單元11401係組合包含變焦透鏡及聚焦透鏡之複數個透鏡而構成。

**【0220】**

攝像部11402包含攝像元件。構成攝像部11402之攝像元件可為1個(所謂之單板式)，亦可為複數個(所謂之多板式)。於攝像部11402由多板式構成之情形時，例如亦可藉由各攝像元件產生與RGB各者對應之圖像信號，藉由將其等合成而獲得彩色圖像。或者，攝像部11402亦可構成為具有用以分別獲取與3D(Dimensional)顯示對應之右眼用及左眼用圖像信號之一對攝像元件。藉由進行3D顯示，手術者11131可更準確地掌握手術部位之生物組織之深度。再者，於攝像部11402由多板式構成之情形時，可對應於各攝像元件而使透鏡單元11401亦設置有複數個系統。

**【0221】**

又，攝像部11402亦可未必設置於攝影機頭11102。例如，攝像部11402亦可於鏡筒11101之內部設置於物鏡之正後方。

**【0222】**

驅動部11403包含致動器，藉由來自攝影機頭控制部11405之控制，使透鏡單元11401之變焦透鏡及聚焦透鏡沿著光軸移動規定距離。藉此，可適當調整攝像部11402之攝像圖像之倍率及焦點。

#### 【0223】

通信部11404包含用以與CCU11201之間收發各種資訊之通信裝置。通信部11404將自攝像部11402獲得之圖像信號作為原始(RAW)資料經由傳輸纜線11400而發送至CCU11201。

#### 【0224】

又，通信部11404自CCU11201接收用以控制攝影機頭11102之驅動之控制信號，並供給至攝影機頭控制部11405。該控制信號例如包含指定攝像圖像之圖框率之意旨之資訊、指定攝像時之曝光值之意旨之資訊、及/或指定攝像圖像之倍率及焦點之意旨之資訊等與攝像條件相關之資訊。

#### 【0225】

再者，上述圖框率、曝光值、倍率或焦點等攝像條件既可由使用者適當指定，亦可基於所獲取之圖像信號藉由CCU11201之控制部11413而自動地設定。於後者之情形時，於內視鏡11100搭載有所謂之AE(Auto Exposure，自動曝光)功能、AF(Auto Focus，自動對焦)功能及AWB(Auto White Balance，自動白平衡)功能。

#### 【0226】

攝影機頭控制部11405基於經由通信部11404所接收之來自CCU11201之控制信號，控制攝影機頭11102之驅動。

#### 【0227】

通信部11411包含用以與攝影機頭11102之間收發各種資訊之通信裝

置。通信部11411自攝影機頭11102接收經由傳輸纜線11400發送之圖像信號。

**【0228】**

又，通信部11411將用以控制攝影機頭11102之驅動之控制信號發送至攝影機頭11102。圖像信號或控制信號可藉由電通信或光通信等來發送。

**【0229】**

圖像處理部11412對作為自攝影機頭11102發送之原始(RAW)資料之圖像信號實施各種圖像處理。

**【0230】**

控制部11413進行關於內視鏡11100對手術部位等之拍攝、及藉由對手術部位等之拍攝所獲得之攝像圖像之顯示的各種控制。例如，控制部11413產生用以控制攝影機頭11102之驅動之控制信號。

**【0231】**

又，控制部11413基於藉由圖像處理部11412實施圖像處理後之圖像信號，使顯示裝置11202顯示映現有手術部位等之攝像圖像。此時，控制部11413亦可使用各種圖像識別技術識別攝像圖像內之各種物體。例如，控制部11413可藉由檢測攝像圖像中所包含之物體之邊緣之形狀或顏色等，而識別鉗子等手術器具、特定之生物部位、出血、能量處置器具11112之使用時之霧氣等。控制部11413亦可於使顯示裝置11202顯示攝像圖像時，使用其識別結果，將各種手術支援資訊重疊顯示於該手術部位之圖像。藉由重疊顯示手術支援資訊，並提示給手術者11131，可減輕手術者11131之負擔，或者使手術者11131確實地進行手術。

**【0232】**

連接攝影機頭11102及CCU11201之傳輸纜線11400係對應於電信號之通信之電信號纜線、對應於光通信之光纖、或其等之複合纜線。

**【0233】**

此處，於圖示之例中，使用傳輸纜線11400以有線之形式進行通信，但攝影機頭11102與CCU11201之間之通信亦可以無線之形式進行。

**【0234】**

以上，對可應用本發明之技術之內視鏡手術系統之一例進行了說明。本發明之技術可較佳地應用於以上所說明之構成中之設置於內視鏡11100之攝影機頭11102之攝像部11402。藉由將本發明之技術應用於攝像部11402，可將攝像部11402小型化或高清晰化，故而可提供小型或高清晰之內視鏡11100。

**【0235】**

以上，列舉實施形態及其變化例、應用例以及運用例對本發明進行了說明，但本發明並非限定於上述實施形態等，可於不脫離本發明之主旨之範圍內進行各種變更。又，亦可適當組合涵蓋不同實施形態及變化例之構成要素。

**【0236】**

又，本說明書中所記載之各實施形態中之效果僅為例示，並非限定者，亦可具有其他效果。

**【0237】**

再者，本發明亦可設為如下構成。

(1)

一種攝像元件，其具備：

第1基板，其形成有複數個光電轉換元件；

第2基板，其針對每個以2個以上之上述光電轉換元件為單位之組，形成有該組所共有之像素電晶體；及

第2配線，其係用以將形成於上述第1基板之複數個要素中之分別形成於每個上述光電轉換元件之複數個第1要素以1個接點連接於與該複數個第1要素所共有之第2要素相連之配線、且形成在上述第2基板之第1配線。

(2)

如(1)所記載之攝像元件，其中上述第2配線係

以2個以上之上述光電轉換元件之集合為單位，

連接有與該集合所包含之2個以上之上述光電轉換元件一一對應之複數個上述第1要素，且以1個接點連接於與該複數個上述第1要素所共有之上述第2要素相連之上述第1配線。

(3)

如(1)或(2)所記載之攝像元件，其中上述第2配線配置於較上述第2基板更靠光入射面側。

(4)

如(1)至(3)中任一項所記載之攝像元件，其中於上述第1基板，針對每個上述光電轉換元件，形成用以將自上述光電轉換元件輸出之電信號傳輸至上述像素電晶體之傳輸電晶體，

於上述第2基板，針對1個以上之上述組之每一個，形成至少包含將自該組所包含之2個以上之上述傳輸電晶體之各者傳輸之電信號放大並輸

出之1個放大電晶體的上述像素電晶體，

上述第1要素包含上述傳輸電晶體之輸出端子側，

上述第2要素包含上述放大電晶體之閘極。

(5)

如(4)所記載之攝像元件，其中上述傳輸電晶體之輸出端子側係暫時性地保持自上述光電轉換元件輸出之電信號之浮動擴散區。

(6)

如(4)或(5)所記載之攝像元件，其中上述傳輸電晶體為N型電晶體，上述第2配線由P型多晶矽形成。

(7)

如(6)所記載之攝像元件，其中上述第1要素包含連接於上述光電轉換元件之電極，

上述第2要素包含被供給基準電位之基準電位線，

上述電極由P型多晶矽形成，

用以將複數個上述電極以1個接點連接於與上述基準電位線相連之上述第1配線之上述第2配線係由N型多晶矽形成。

(8)

如(4)所記載之攝像元件，其中上述傳輸電晶體為P型電晶體，

上述第2配線由N型多晶矽形成。

(9)

如(8)所記載之攝像元件，其中上述第1要素包含連接於上述光電轉換元件之電極，

上述第2要素包含被供給基準電位之基準電位線，

上述電極由N型多晶矽形成，

用以將複數個上述電極以1個接點連接於與上述基準電位線相連之上  
述第1配線之上述第2配線係由P型多晶矽形成。

(10)

如(1)至(4)中任一項所記載之攝像元件，其中上述第1要素包含連接  
於上述光電轉換元件之電極，

上述第2要素包含被供給基準電位之基準電位線。

(11)

如(1)至(4)及(10)中任一項所記載之攝像元件，其中上述第2配線包  
含鎢而形成。

(12)

如(1)、(2)、(4)至(11)中任一項所記載之攝像元件，其中上述第2配  
線配置於形成在上述第2基板之第1半導體區域與上述第2基板之第2半導  
體區域之間的絕緣區域內。

(13)

如(1)、(2)、(4)至(11)中任一項所記載之攝像元件，其中上述第2配  
線配置於上述第2要素與上述第1配線之間。

(14)

一種電子機器，其具備：

攝像元件；

光學系統，其係用以將入射光引導至上述攝像元件；及

處理部，其處理自上述攝像元件輸出之信號；

上述攝像元件具備：

第1基板，其形成有複數個光電轉換元件；

第2基板，其針對每個以2個以上之上述光電轉換元件為單位之組，形成該組所共有之像素電晶體；及

第2配線，其係用以將形成於上述第1基板之複數個要素中之分別形成於每個上述光電轉換元件之複數個第1要素以1個接點連接於與該複數個第1要素所共有之第2要素相連的配線、且形成在上述第2基板之第1配線。

(15)

一種攝像元件，其具備：

第1基板，其形成有第1光電轉換元件及第2光電轉換元件；

第1配線，其形成於上述第1基板，且連接於上述第1光電轉換元件及上述第2光電轉換元件；

第2基板，其形成有連接於上述第1光電轉換元件及上述第2光電轉換元件之像素電晶體；

第2配線，其形成於上述第2基板；以及

第3配線，其以貫通上述第1基板及上述第2基板之方式形成，且與上述第1配線及上述第2配線連接。

(16)

如(15)所記載之攝像元件，其中上述像素電晶體具有放大電晶體、重置電晶體及選擇電晶體中之至少任一者。

(17)

如(15)或(16)所記載之攝像元件，其中上述第1基板具有連接於上述第1光電轉換元件之第1傳輸電晶體、及連接於上述第2光電轉換元件之第

2傳輸電晶體。

(18)

如(17)所記載之攝像元件，其中上述第1配線連接於與上述第1傳輸電晶體連接之第1浮動擴散區域、及與上述第2傳輸電晶體連接之第2浮動擴散區域。

(19)

如(18)所記載之攝像元件，其具備第3基板，該第3基板積層於上述第2基板，且具有處理藉由上述第1光電轉換元件或上述第2光電轉換元件所產生之信號之邏輯電路。

(20)

一種電子機器，其具備：

攝像元件；

光學系統，其係用以將入射光引導至上述攝像元件；及

處理部，其處理自上述攝像元件輸出之信號；且

上述攝像元件具備：

第1基板，其形成有第1光電轉換元件及第2光電轉換元件；

第1配線，其形成於上述第1基板，且連接於上述第1光電轉換元件及上述第2光電轉換元件；

第2基板，其形成有連接於上述第1光電轉換元件及上述第2光電轉換元件之像素電晶體；

第2配線，其形成於上述第2基板；及

第3配線，其以貫通上述第1基板及上述第2基板之方式形成，且與上述第1配線及上述第2配線連接。

**【符號說明】****【0238】**

- 1: 攝像元件
- 2: 攝像系統
- 10: 第1基板
- 11: 半導體基板
- 12: 感測器像素
- 13: 像素區域
- 15: 讀出電路區域
- 20: 第2基板
- 22: 讀出電路
- 23: 像素驅動線
- 24: 垂直信號線
- 25: 配線
- 26: 低電阻區域
- 30: 第3基板
- 31: 半導體基板
- 32: 邏輯電路
- 32A: 電路
- 32B: 電路
- 33: 垂直驅動電路
- 34: 行信號處理電路
- 34-1 ~ 34-m: ADC

- 34A: 比較器
- 34B: 遞增/遞減計數器
- 34C: 傳輸開關
- 34D: 記憶體裝置
- 35: 水平驅動電路
- 36: 系統控制電路
- 37: 水平輸出線
- 38: 參考電壓供給部
- 38A: DAC
- 47: 貫通配線
- 48: 貫通配線
- 51: 層間絕緣膜
- 53: 絕緣層
- 58: 焊墊電極
- 61: 層間絕緣膜
- 62: 配線層
- 64: 焊墊電極
- 141: DSP電路
- 142: 圖框記憶體
- 143: 顯示部
- 144: 記憶部
- 145: 操作部
- 146: 電源部

- 147: 匯流排線
- 202: 半導體區域
- 203: 像素分離部
- 204: 半導體區域
- 205: 區域
- 211: 絕緣膜
- 212: 彩色濾光片
- 213: 平坦化膜
- 214: 晶載透鏡
- 221: 汲極區域
- 222: 源極區域
- 223: 閘極電極
- 230: 電極
- 240: 絕緣層
- 241: 配線槽
- 242: 配線槽
- 245: 絕緣層
- 246: 配線層
- 247: 絕緣層
- 250: 區域
- 260: 區域
- 261: 連接點
- 270: 區域

271: 連接點  
280: 區域  
301: 配線  
301a: 配線  
301b: 配線  
303: 半導體基板  
303A: 區塊  
311: 閘極電極  
312: 汲極區域  
313: 源極區域  
321: 汲極區域  
322: 源極區域  
323: 閘極電極  
333: 閘極電極  
501: 面  
502: 面  
503: 接合點  
1000: 攝影機  
1011: 透鏡群  
1012: 攝像元件  
1013: DSP電路  
11000: 內視鏡手術系統  
11100: 內視鏡

- 11101: 鏡筒
- 11102: 攝影機頭
- 11110: 手術器具
- 11111: 氣腹管
- 11112: 能量處置器具
- 11120: 支持臂裝置
- 11131: 手術者(醫生)
- 11132: 患者
- 11133: 病床
- 11200: 手推車
- 11201: 攝影機控制單元(CCU)
- 11202: 顯示裝置
- 11203: 光源裝置
- 11204: 輸入裝置
- 11205: 處置器具控制裝置
- 11206: 氣腹裝置
- 11207: 記錄器
- 11208: 印表機
- 11400: 傳輸纜線
- 11401: 透鏡單元
- 11402: 攝像部
- 11403: 驅動部
- 11404: 通信部

- 11405: 攝影機頭控制部
- 11411: 通信部
- 11412: 圖像處理部
- 11413: 控制部
- 12000: 車輛控制系統
- 12001: 通信網路
- 12010: 驅動系統控制單元
- 12020: 車身系統控制單元
- 12030: 車外資訊檢測單元
- 12031: 攝像部
- 12040: 車內資訊檢測單元
- 12041: 駕駛者狀態檢測部
- 12050: 綜合控制單元
- 12051: 微電腦
- 12052: 聲音圖像輸出部
- 12053: 車載網路I/F
- 12061: 音頻揚聲器
- 12062: 顯示部
- 12063: 儀錶面板
- 12100: 車輛
- 12101: 攝像部
- 12102: 攝像部
- 12103: 攝像部

12104: 攝像部

12105: 攝像部

12111: 拍攝範圍

12112: 拍攝範圍

12113: 拍攝範圍

12114: 拍攝範圍

AMP: 放大電晶體

CK: 時脈

CS1: 控制信號

CS2: 控制信號

CS3: 控制信號

Ct: 接點

Ct2: 接點

D1: 配線

FD: 浮動擴散區

FDG: FD傳輸電晶體

MCK: 主時脈

PD: 光電二極體

RST: 重置電晶體

RSTG: 配線

Sec1: 剖面

Sec2: 剖面

SEL: 選擇電晶體

SELG: 配線

TR: 傳輸電晶體

TRG: 配線

VDD: 電源線

Vout: 輸出電壓

Vref: 參考電壓

VSS: 電源線

## 【發明申請專利範圍】

### 【請求項1】

一種攝像元件，其具備：

第1基板，其形成有複數個光電轉換元件；

第2基板，其針對每個以2個以上之上述光電轉換元件為單位之組，形成有該組所共有之像素電晶體；及

第2配線，其係經由1個接點而電性連接於形成在上述第2基板的第1配線，並且連接有複數個第1要素，上述第1配線係與形成於上述第1基板之複數個要素中之該複數個第1要素所共有之第2要素相連之配線，該複數個第1要素之各個係針對各個上述光電轉換元件而形成；

其中上述第2配線配置於形成在上述第2基板之第1半導體區域與上述第2基板之第2半導體區域之間的絕緣區域內。

### 【請求項2】

一種攝像元件，其具備：

第1基板，其形成有複數個光電轉換元件；

第2基板，其針對每個以2個以上之上述光電轉換元件為單位之組，形成有該組所共有之像素電晶體；及

第2配線，其係經由1個接點而電性連接於形成在上述第2基板的第1配線，並且連接有複數個第1要素，上述第1配線係與形成於上述第1基板之複數個要素中之該複數個第1要素所共有之第2要素相連之配線，該複數個第1要素之各個係針對各個上述光電轉換元件而形成；

其中上述第2配線配置於上述第2要素與上述第1配線之間。

### 【請求項3】

如請求項1或2之任一攝像元件，其中於上述第1基板，針對每個上述光電轉換元件，形成有用以將自上述光電轉換元件輸出之電信號傳輸至上述像素電晶體之傳輸電晶體，

於上述第2基板，針對1個以上之上述組之每一個，形成至少包含將自該組所包含之2個以上之上述傳輸電晶體之各者傳輸之電信號放大並輸出之1個放大電晶體的上述像素電晶體，

上述第1要素包含上述傳輸電晶體之輸出端子側，

上述第2要素包含上述放大電晶體之閘極。

#### 【請求項4】

如請求項3之攝像元件，其中上述傳輸電晶體之輸出端子側係暫時性地保持自上述光電轉換元件輸出之電信號之浮動擴散區。

#### 【請求項5】

如請求項3之攝像元件，其中上述傳輸電晶體為N型電晶體，

上述第2配線由P型多晶矽形成。

#### 【請求項6】

如請求項5之攝像元件，其中

上述第1要素包含：連接於上述光電轉換元件之電極，

上述第2要素包含：被供給基準電位之基準電位線，

上述電極由P型多晶矽形成，

用以將複數個上述電極以1個接點連接於與上述基準電位線相連之上述第1配線之上述第2配線係由N型多晶矽形成。

#### 【請求項7】

如請求項3之攝像元件，其中上述傳輸電晶體為P型電晶體，

上述第2配線由N型多晶矽形成。

**【請求項8】**

如請求項7之攝像元件，其中

上述第1要素包含：連接於上述光電轉換元件之電極，

上述第2要素包含：被供給基準電位之基準電位線，

上述電極由N型多晶矽形成，

用以將複數個上述電極以1個接點連接於與上述基準電位線相連之上  
述第1配線之上述第2配線係由P型多晶矽形成。

**【請求項9】**

如請求項1或2之任一攝像元件，其中上述第2配線包含鎢而形成。

**【請求項10】**

如請求項1或2之攝像元件，其中

上述第1基板形成有第1光電轉換元件及第2光電轉換元件；

上述第2配線及上述像素電晶體連接於上述第1光電轉換元件及上述  
第2光電轉換元件；且

上述1個接點以貫通上述第1基板及上述第2基板之方式形成，且與上  
述第1配線及上述第2配線連接。

**【請求項11】**

如請求項10之攝像元件，其中上述像素電晶體具有放大電晶體、重  
置電晶體及選擇電晶體中之至少任一者。

**【請求項12】**

如請求項10之攝像元件，其中上述第1基板具有連接於上述第1光電  
轉換元件之第1傳輸電晶體、及連接於上述第2光電轉換元件之第2傳輸電

晶體。

**【請求項13】**

如請求項12之攝像元件，其中上述第1配線連接於與上述第1傳輸電晶體連接之第1浮動擴散區域、及與上述第2傳輸電晶體連接之第2浮動擴散區域。

**【請求項14】**

如請求項13之攝像元件，其具備第3基板，該第3基板積層於上述第2基板，且具有處理藉由上述第1光電轉換元件或上述第2光電轉換元件所產生之信號之邏輯電路。

**【請求項15】**

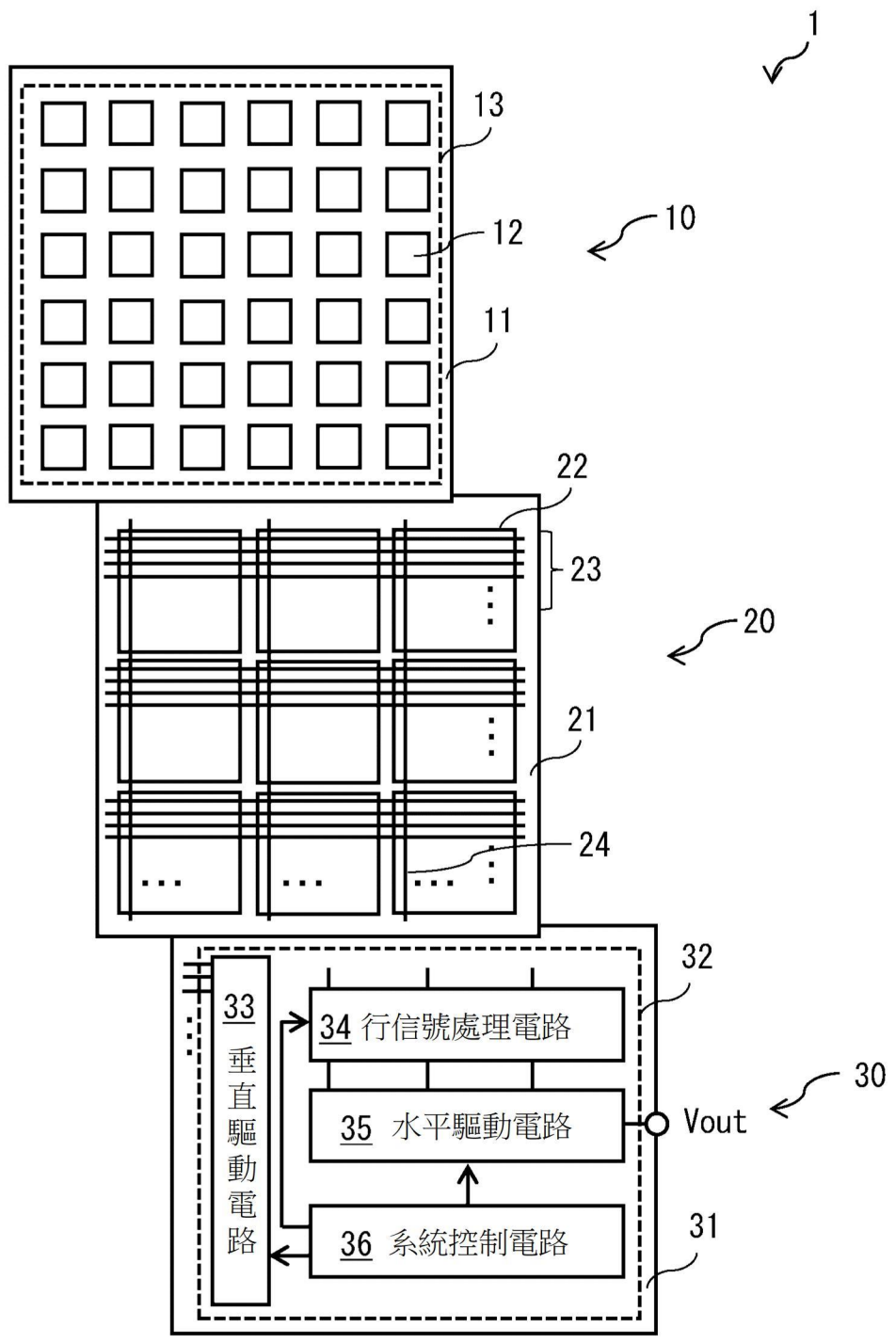
一種電子機器，其具備：

如請求項1至14之任一攝像元件；

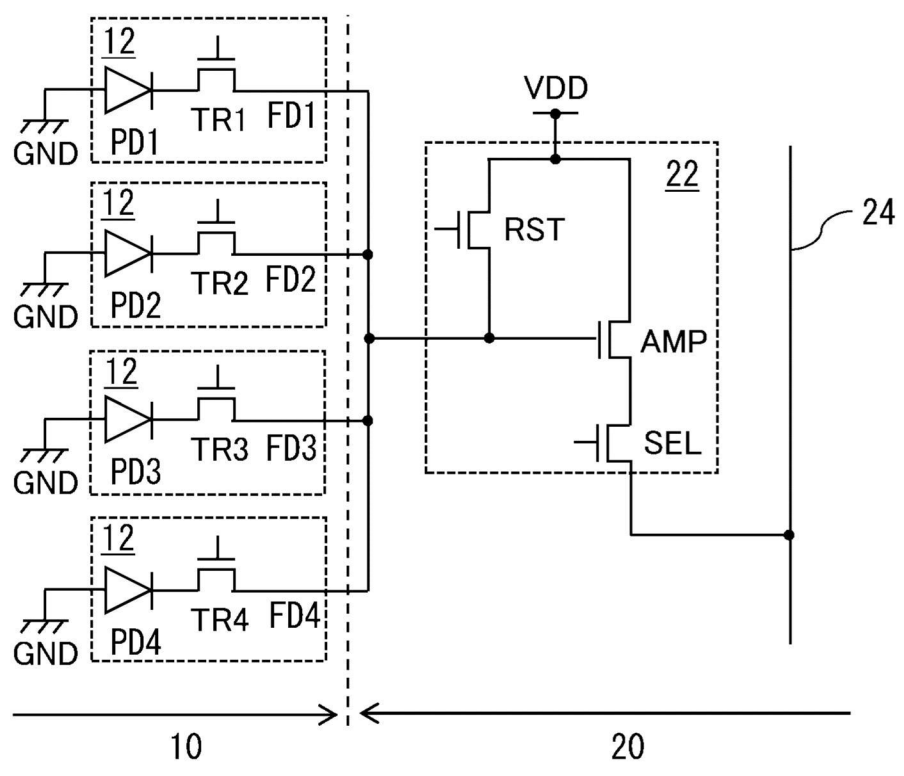
光學系統，其係用以將入射光引導至上述攝像元件；及

處理部，其處理自上述攝像元件輸出之信號。

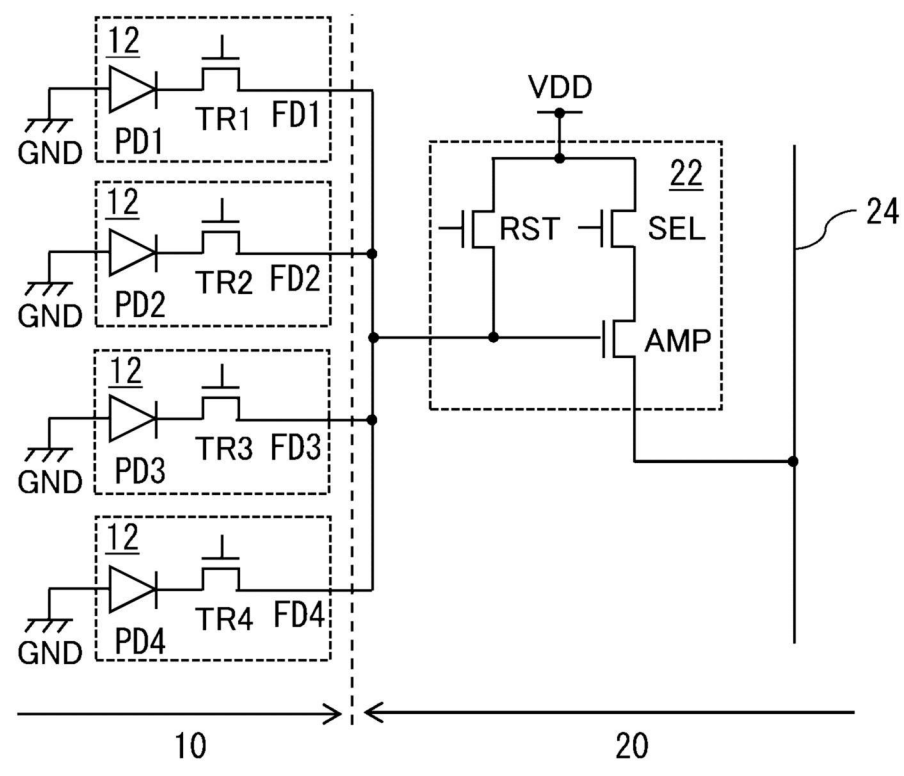
【發明圖式】



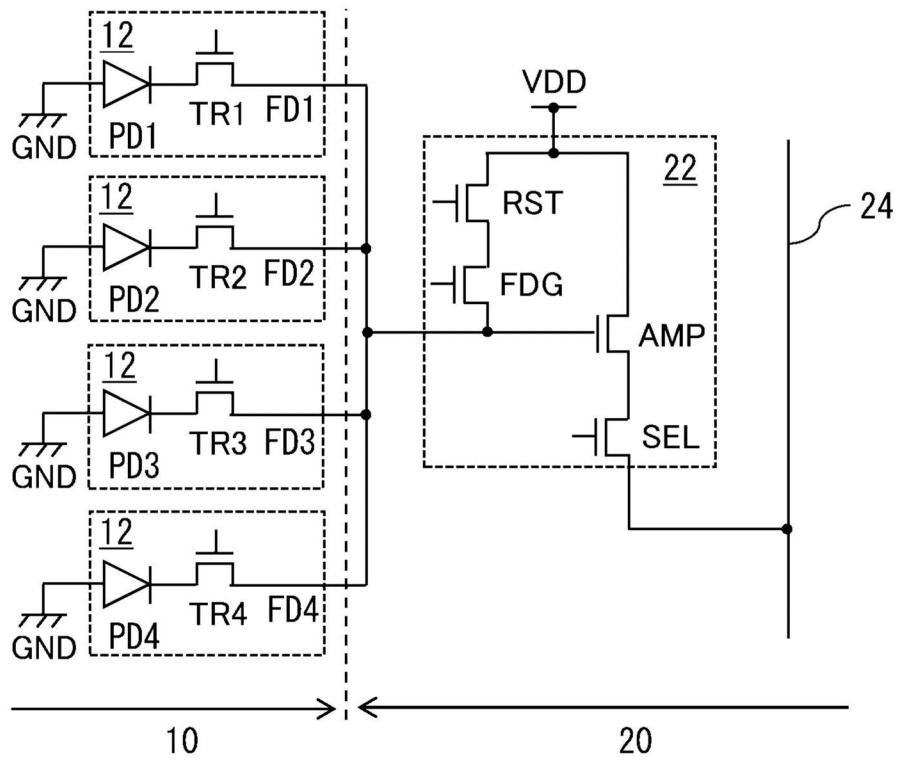
【圖1】



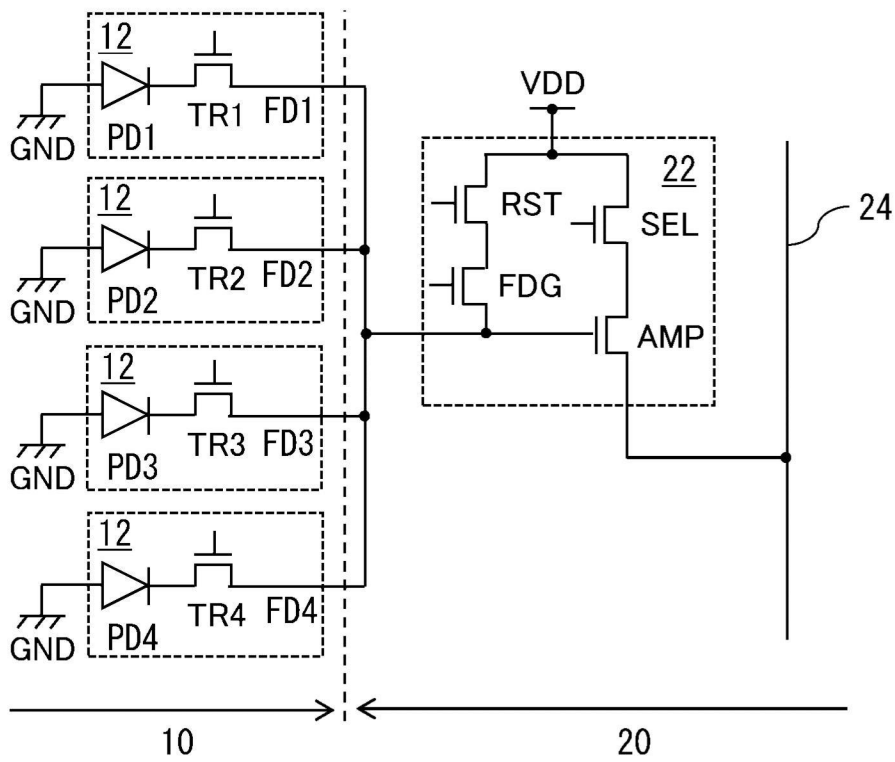
【圖2】



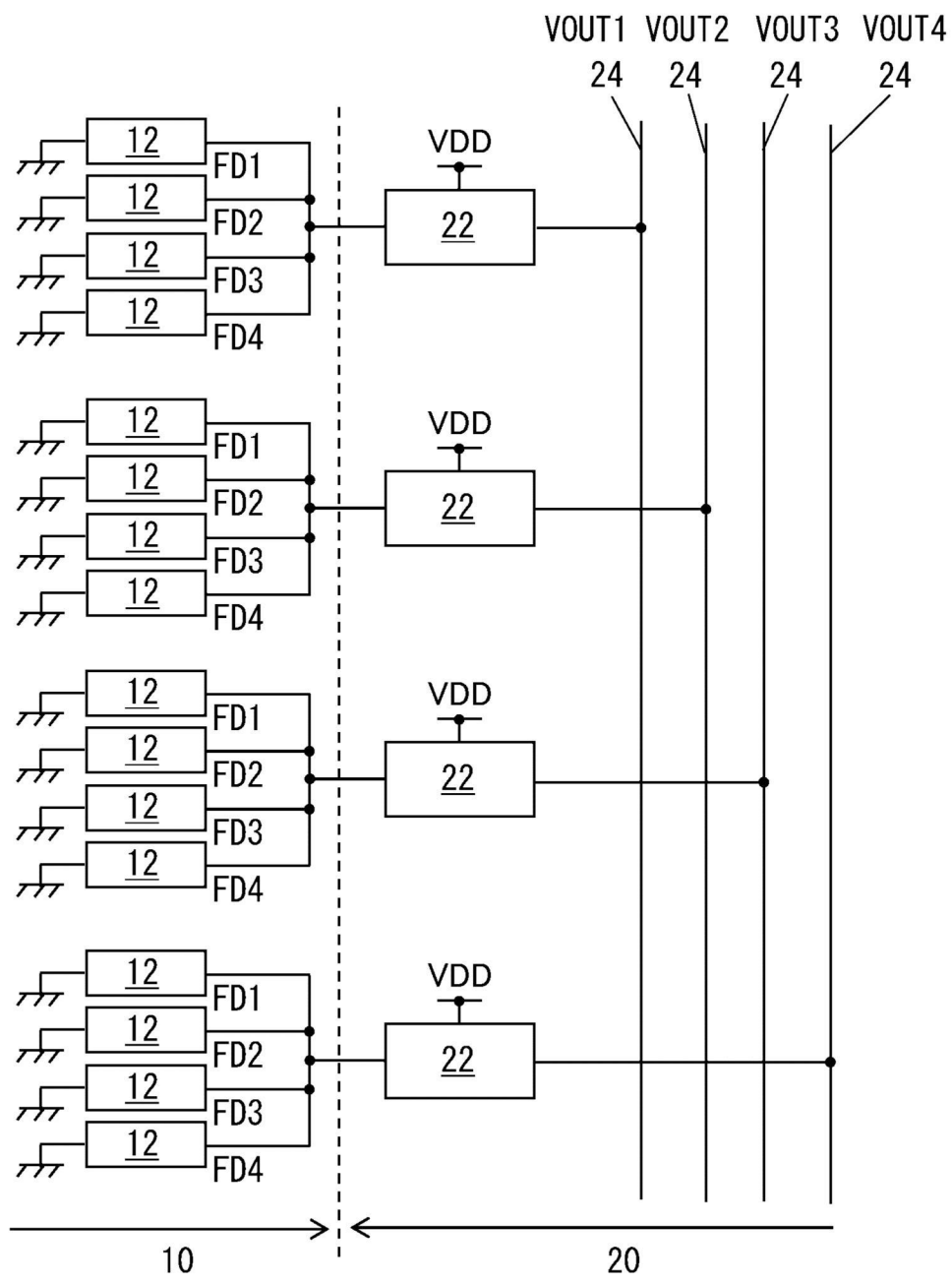
【圖3】



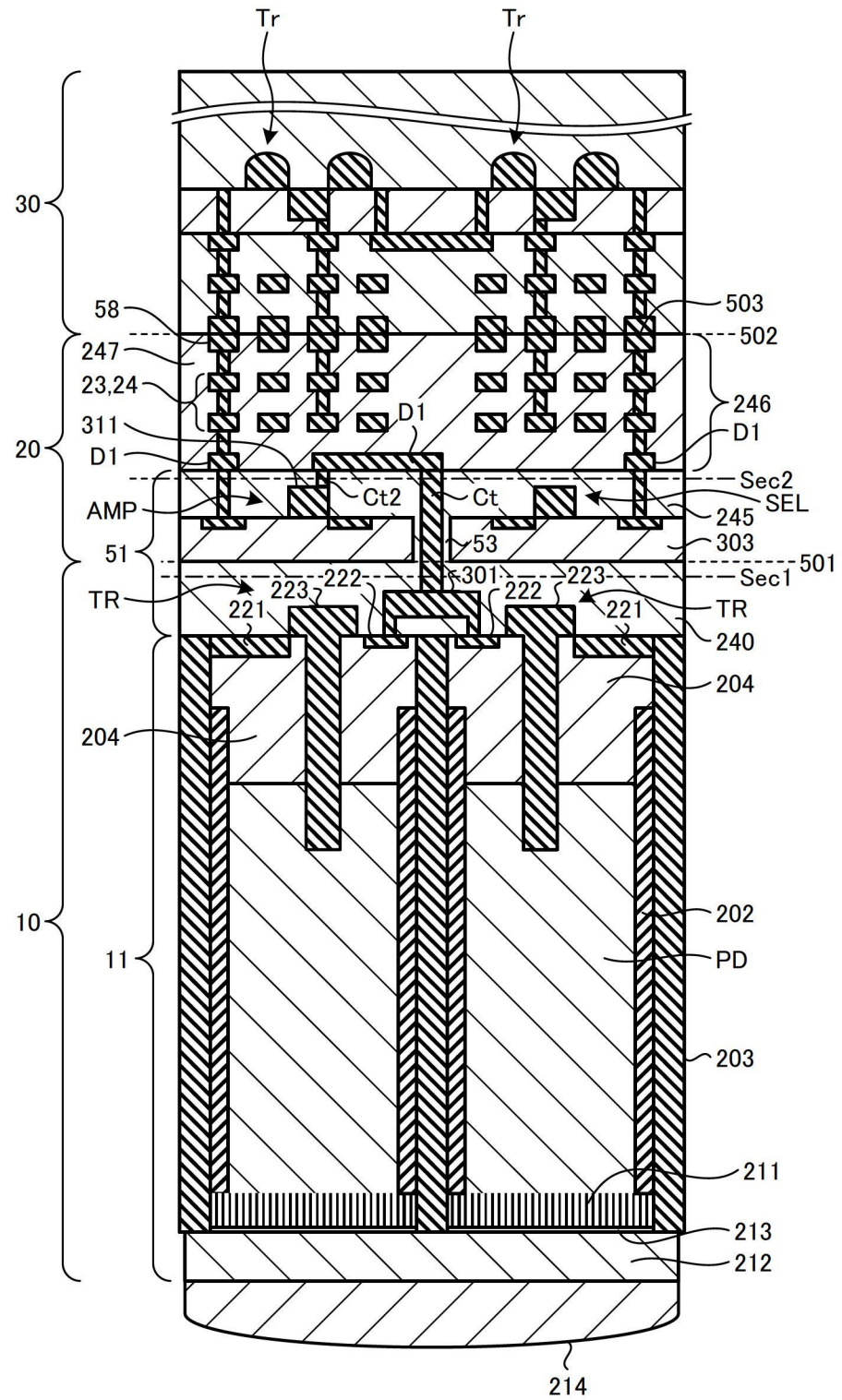
【圖4】



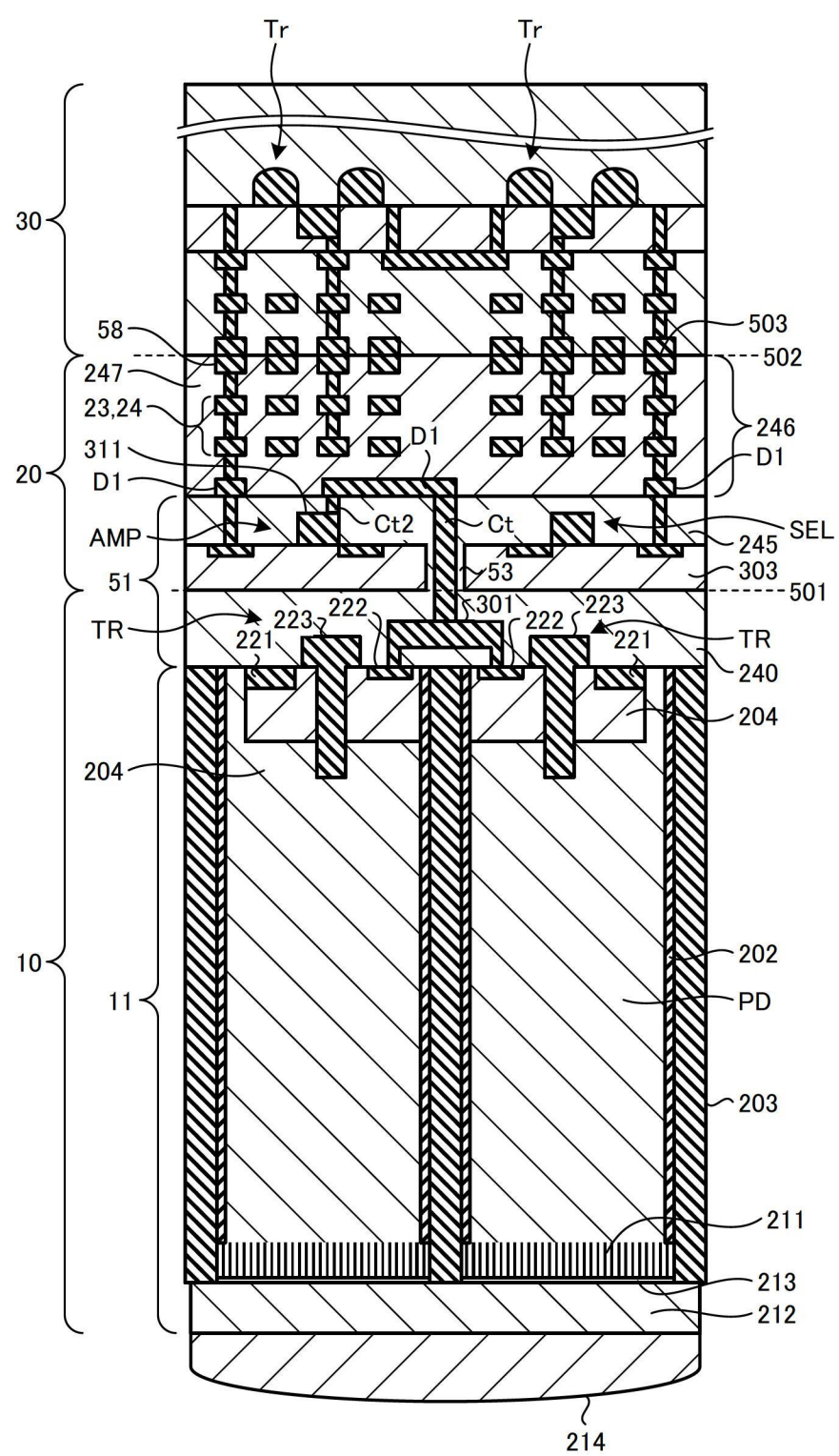
【圖5】



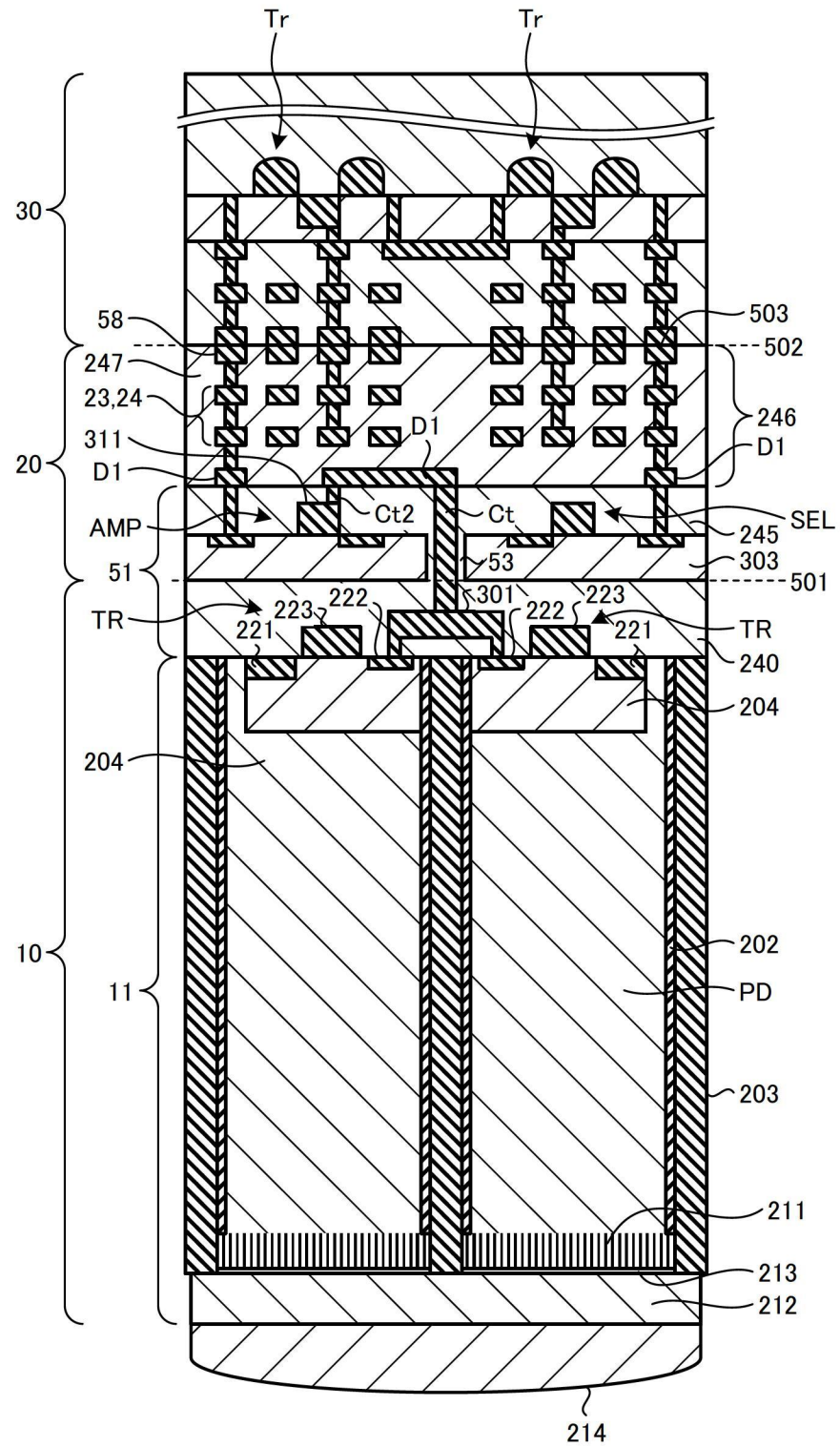
【圖6】



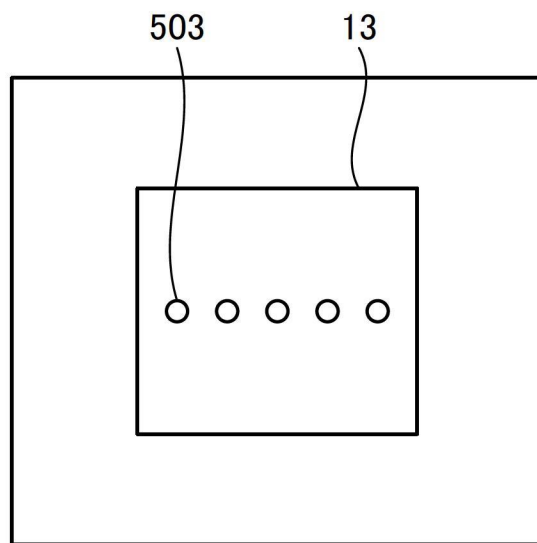
【圖7】



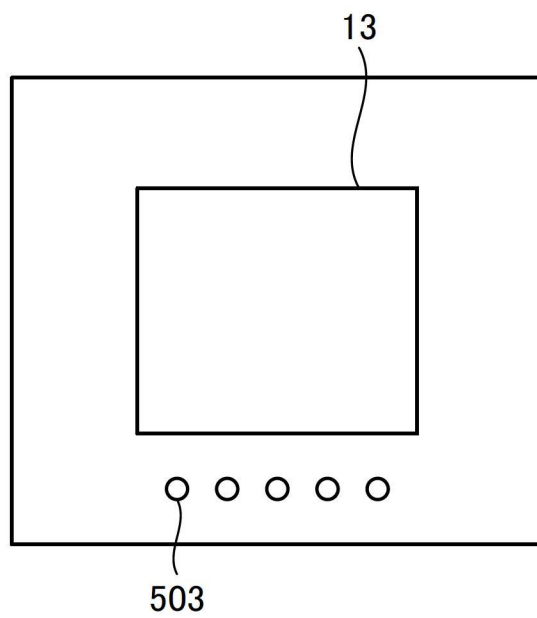
【圖8】



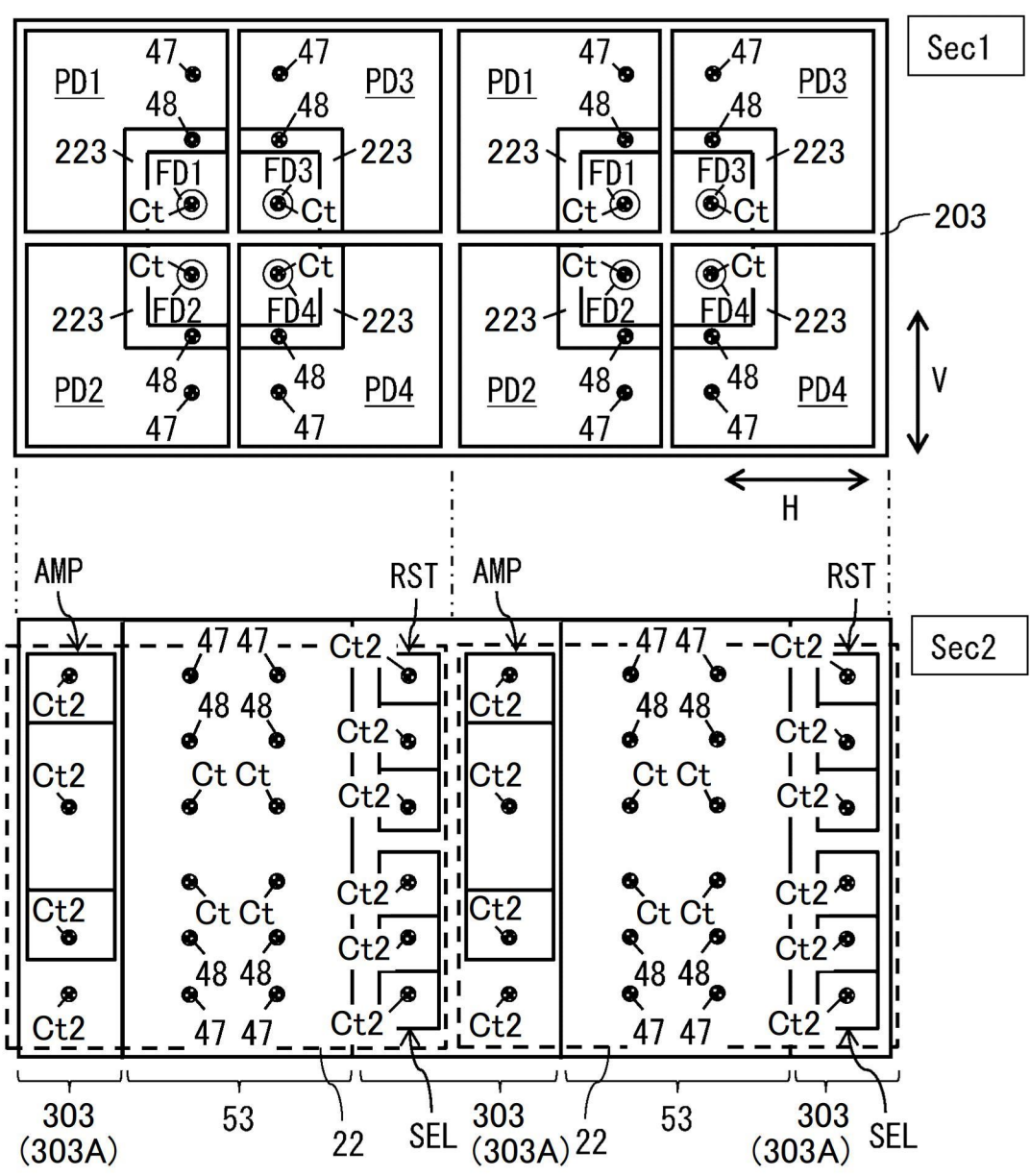
【圖9】



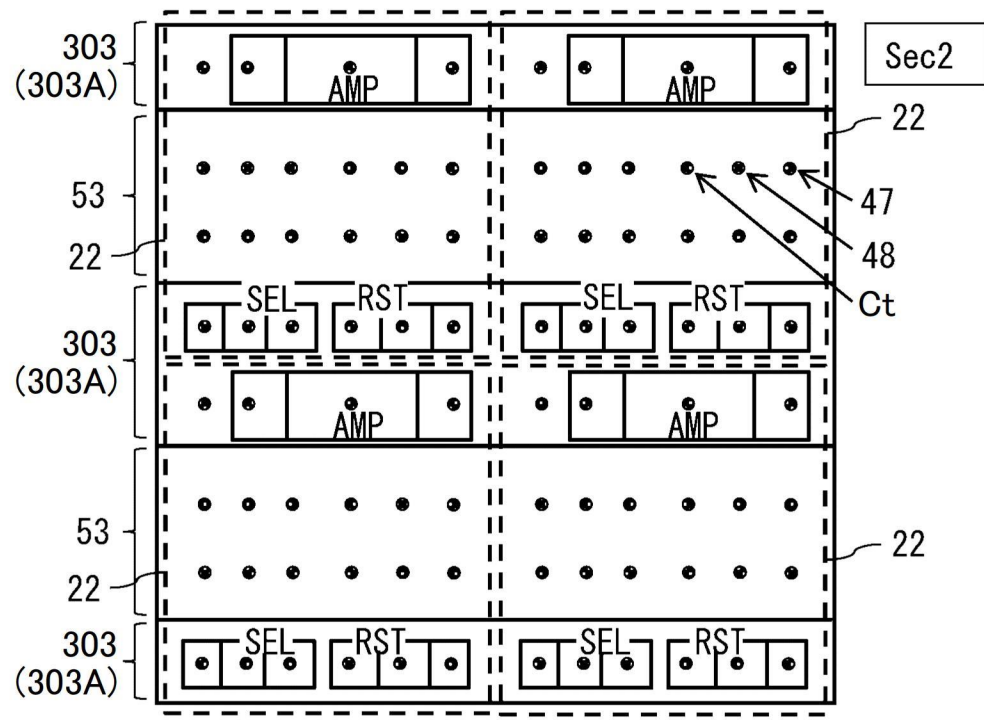
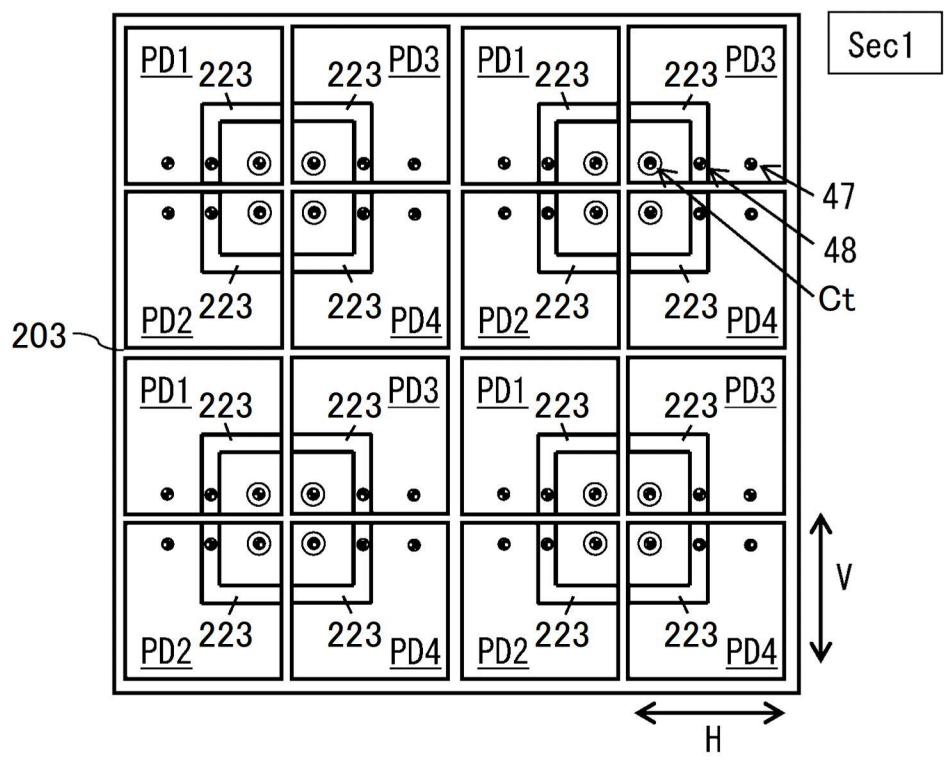
【圖10】



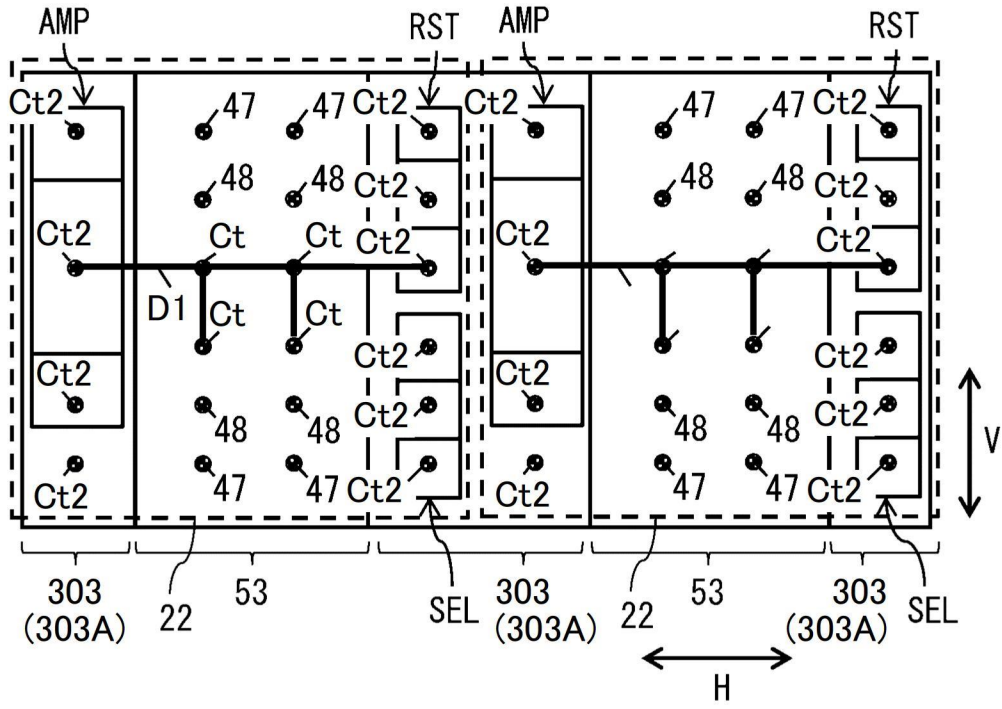
【圖11】



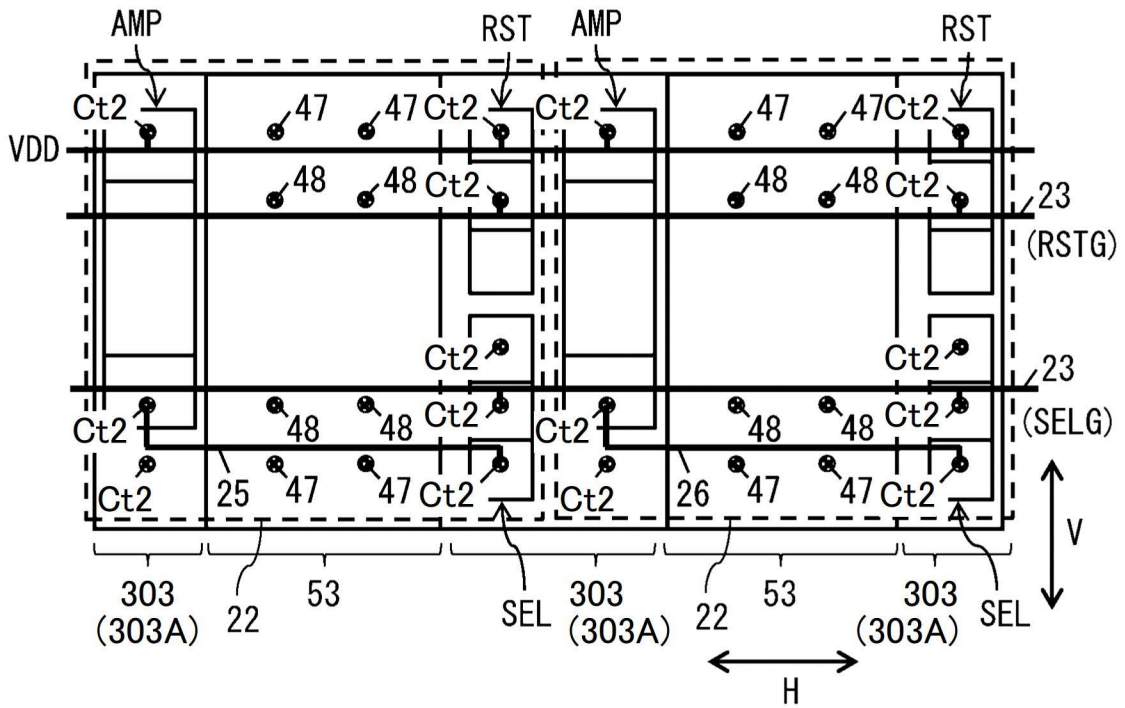
【圖12】



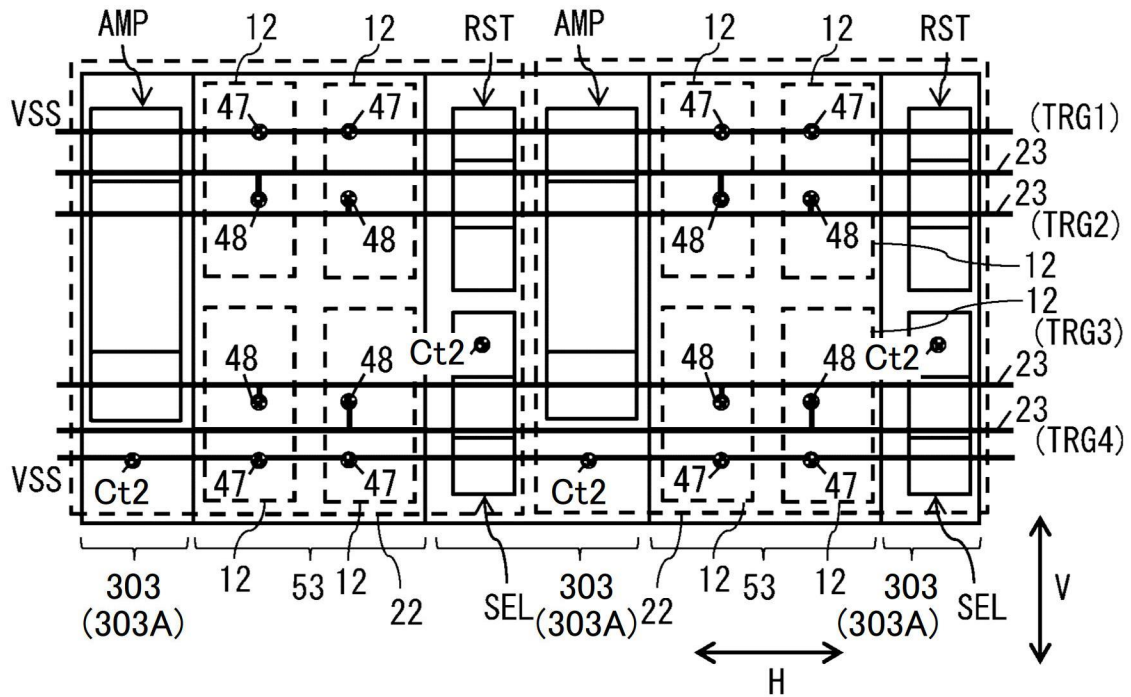
【圖13】



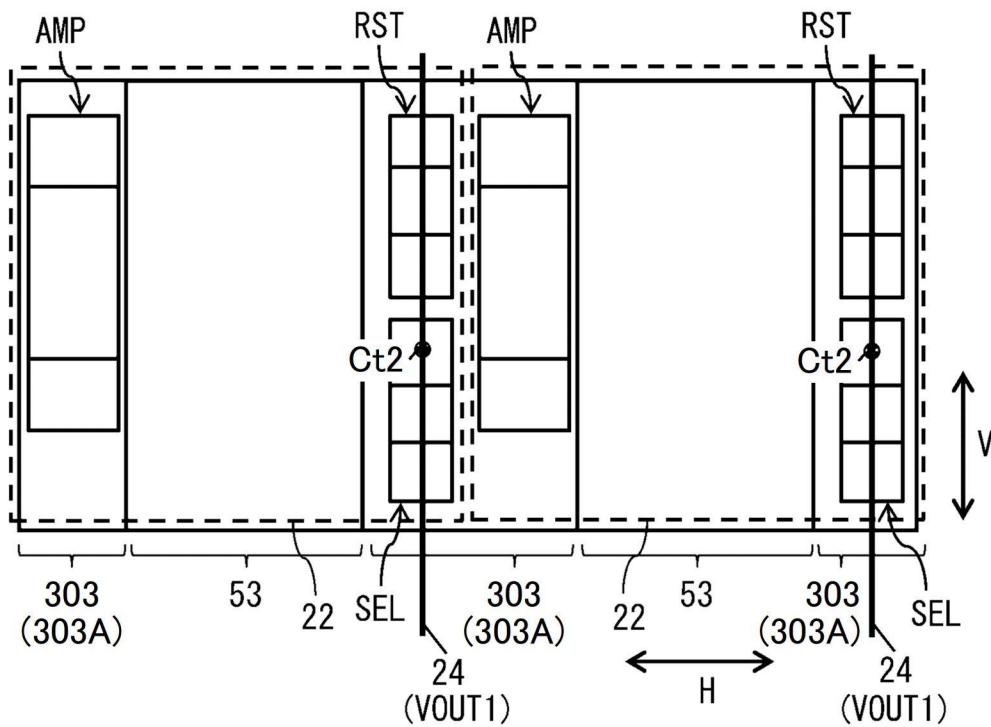
【圖14】



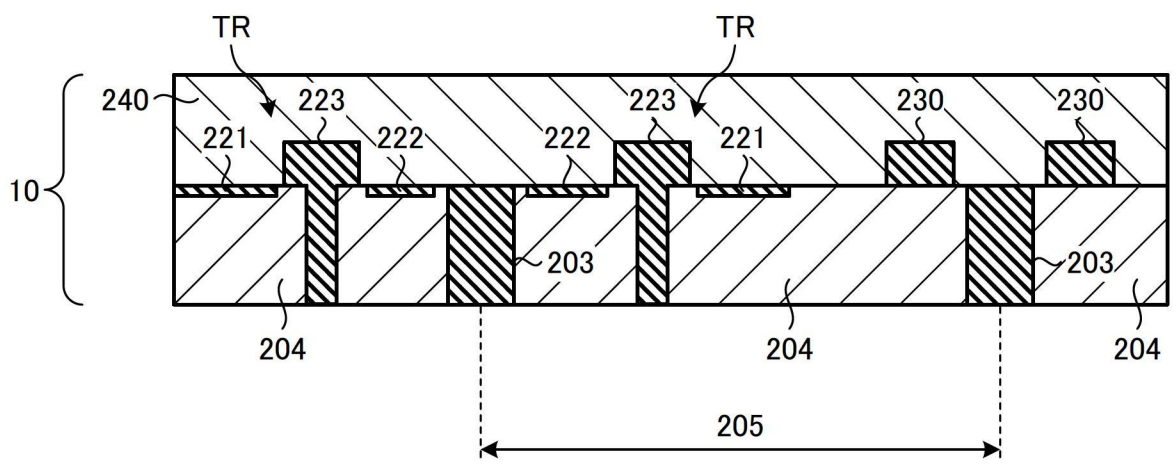
【圖15】



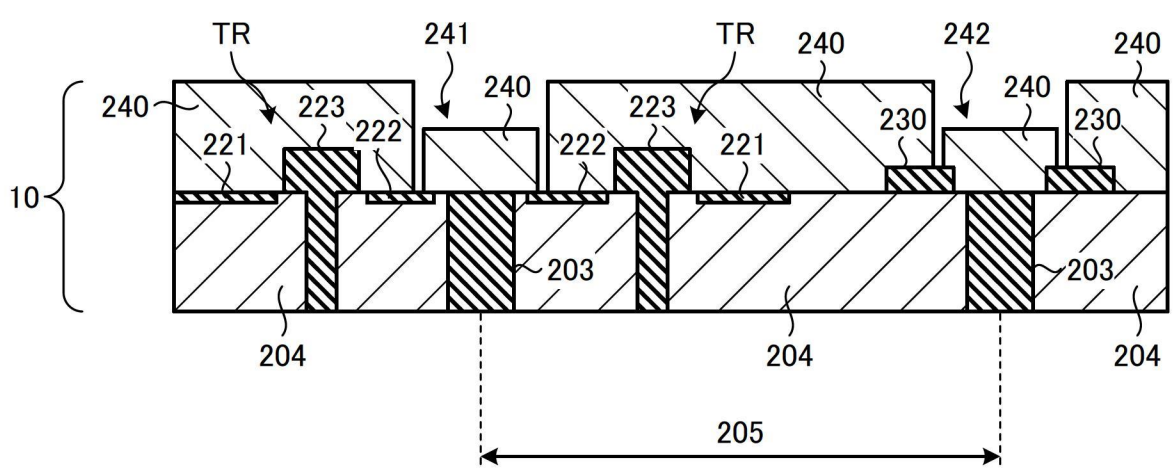
【圖16】



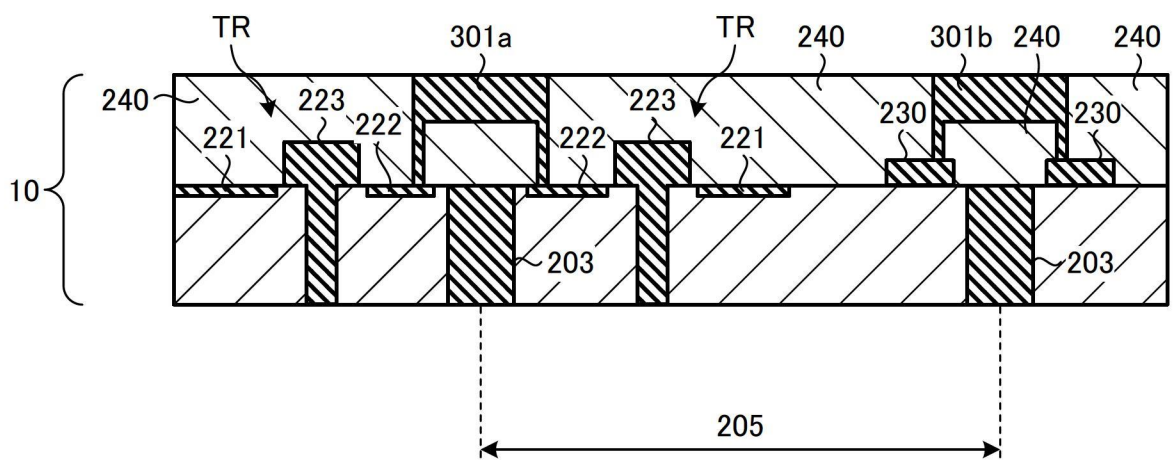
【圖17】



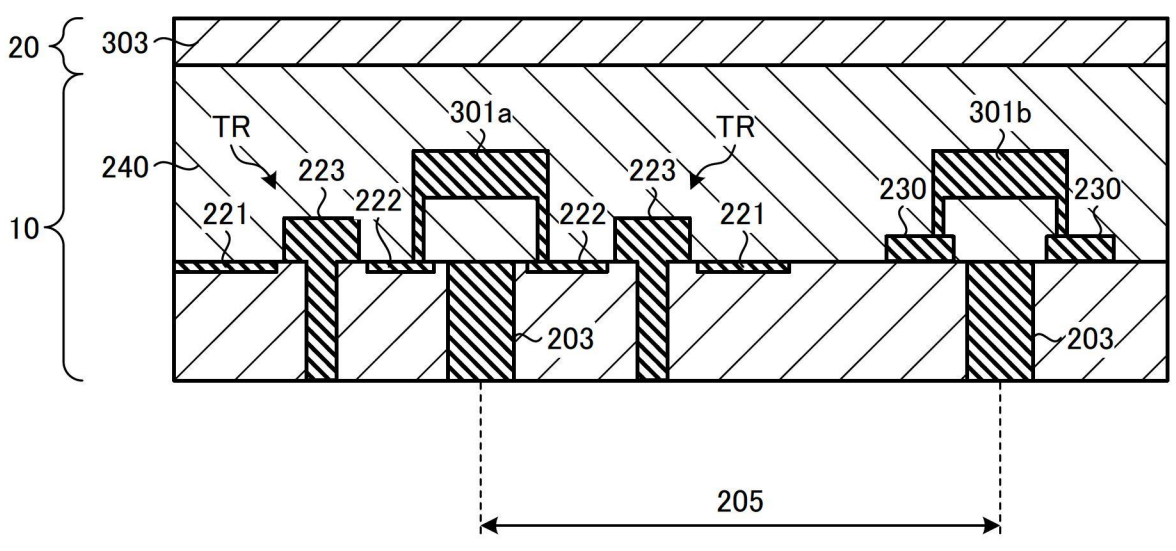
【圖18】



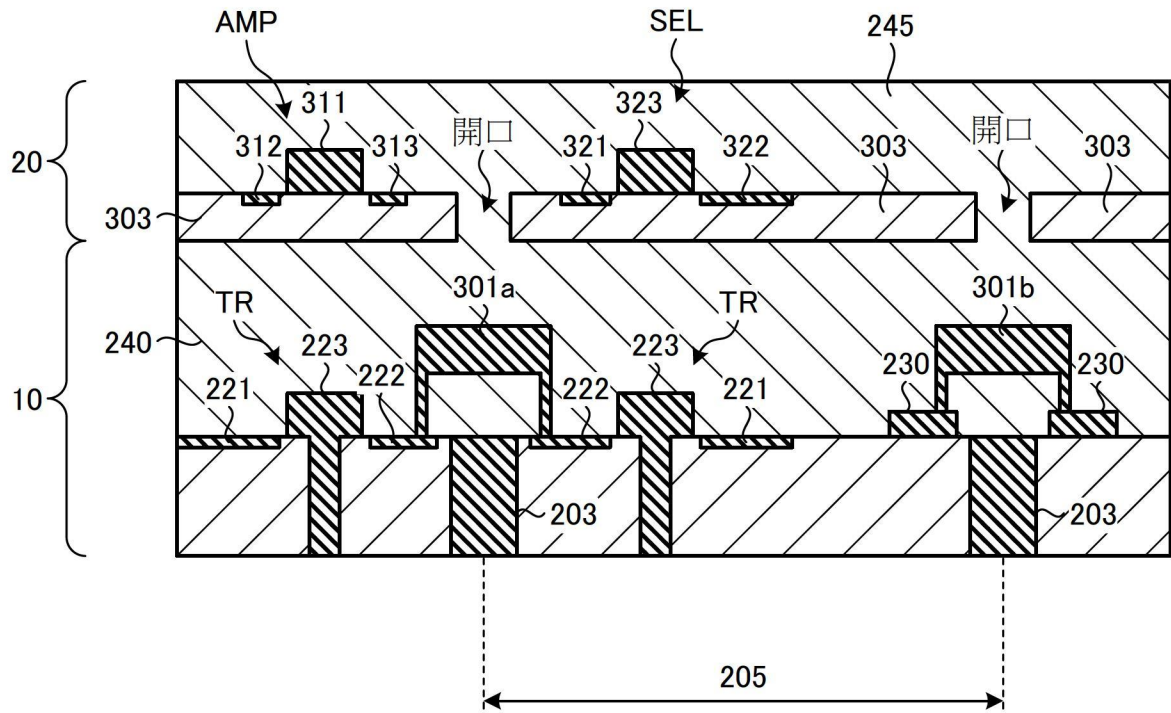
【圖19】



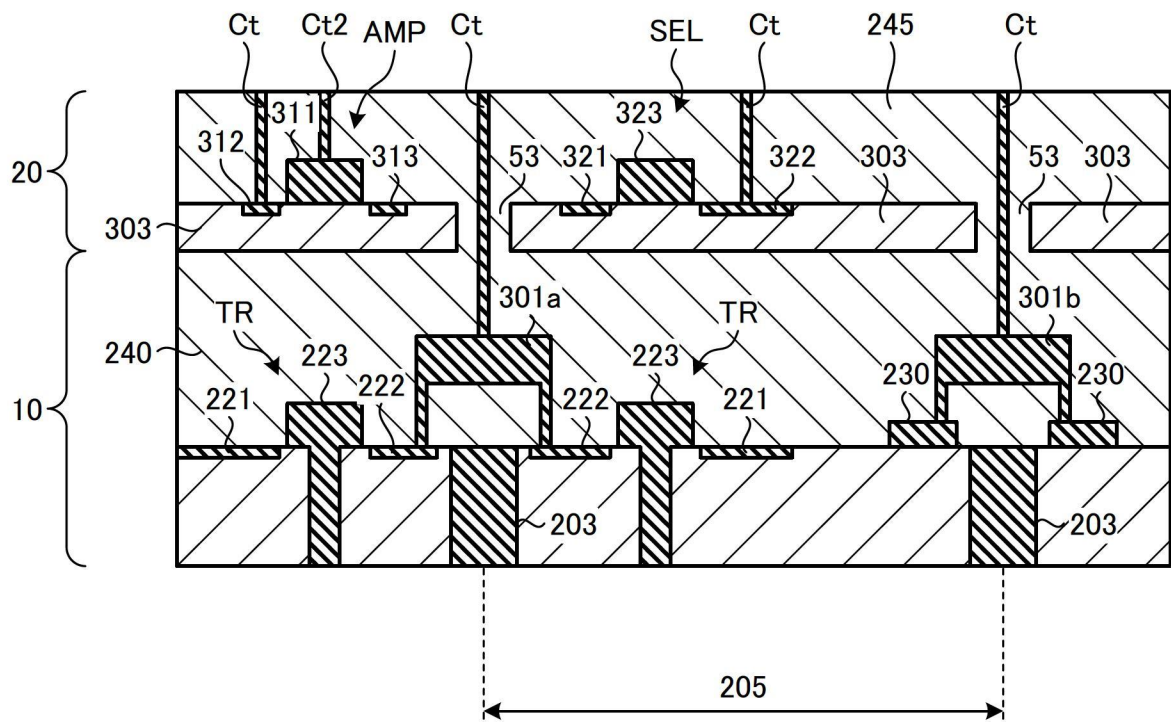
【圖20】



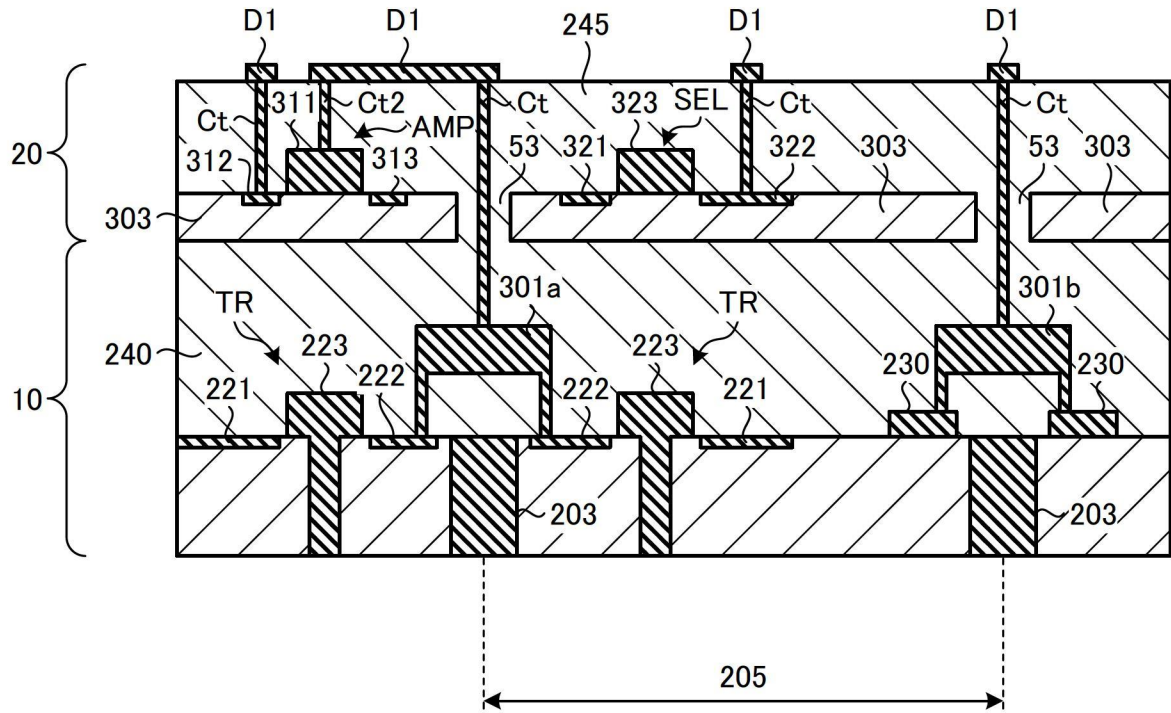
【圖21】



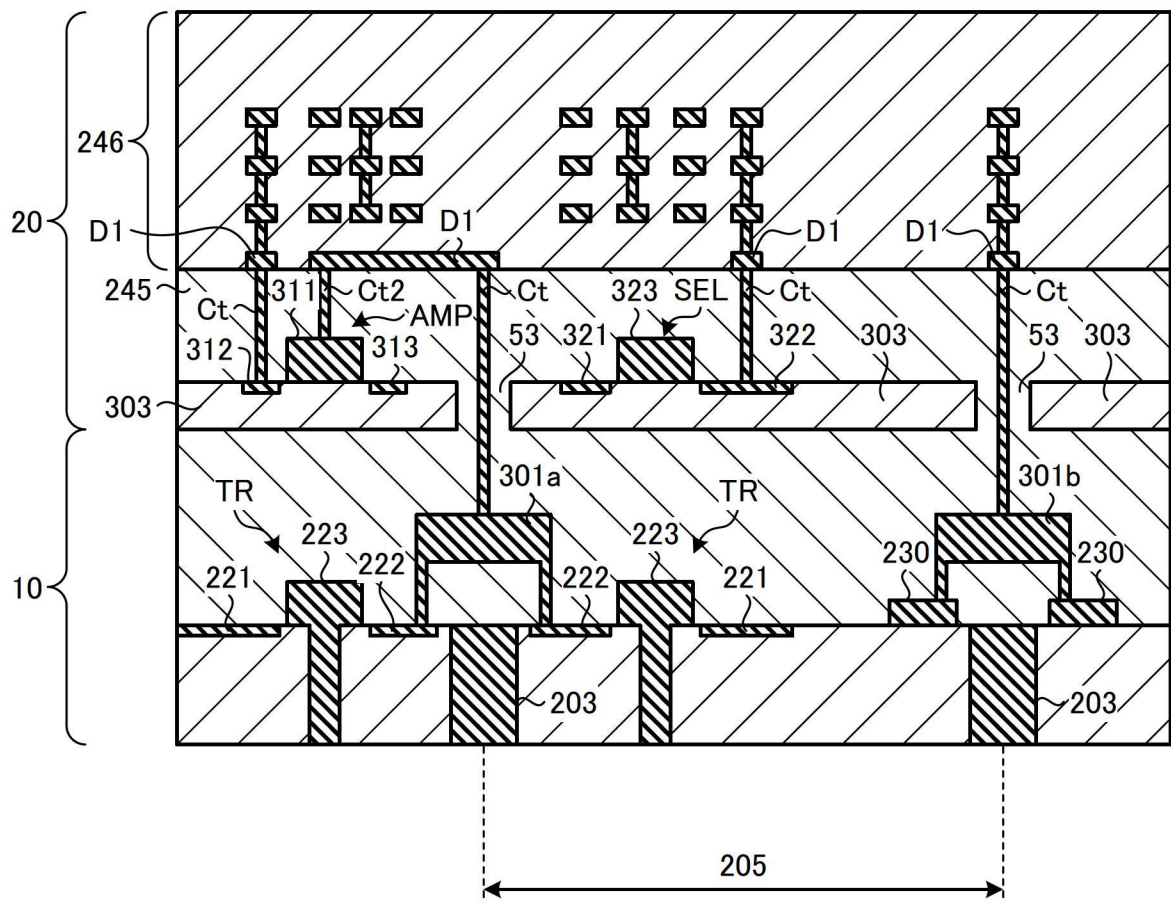
【圖22】



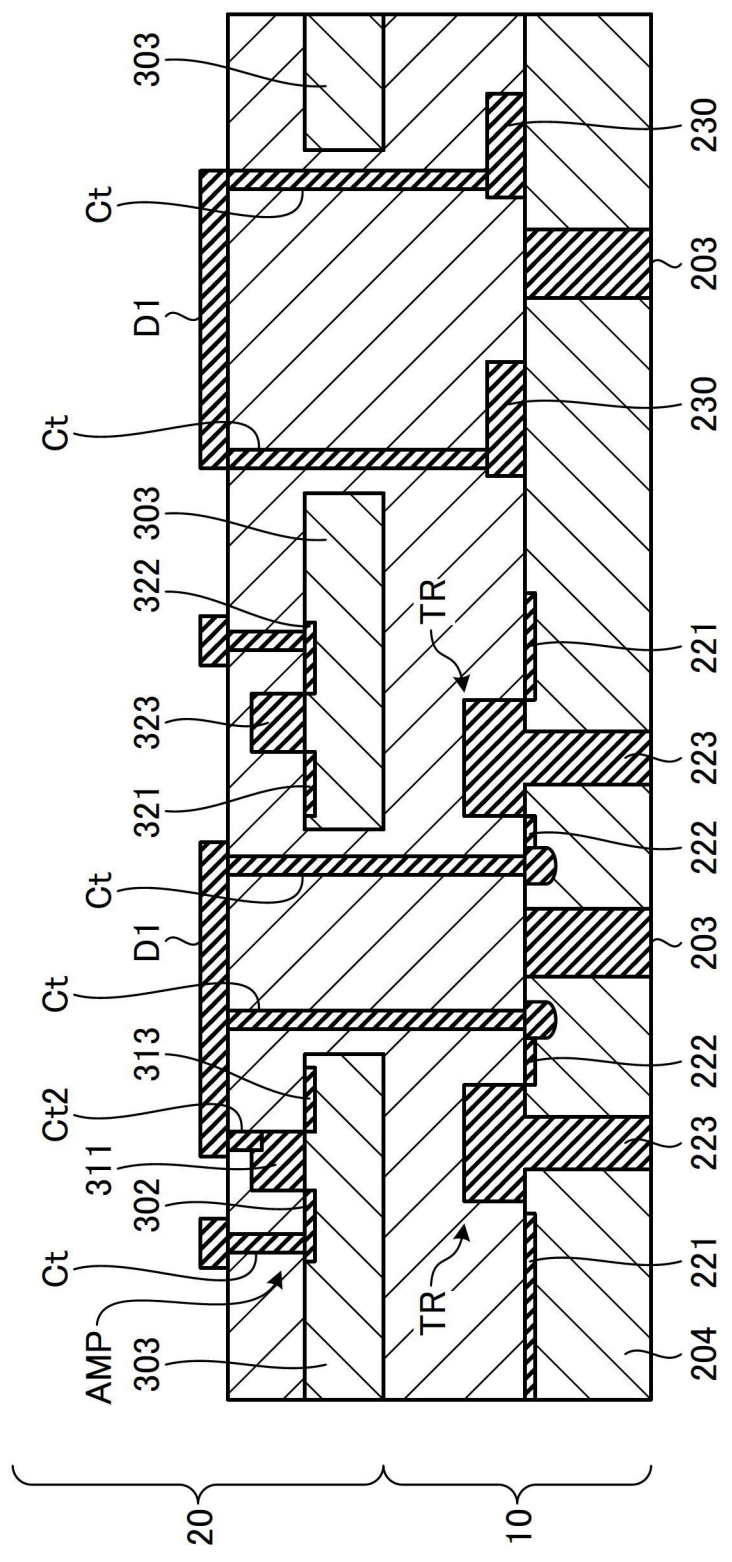
【圖23】



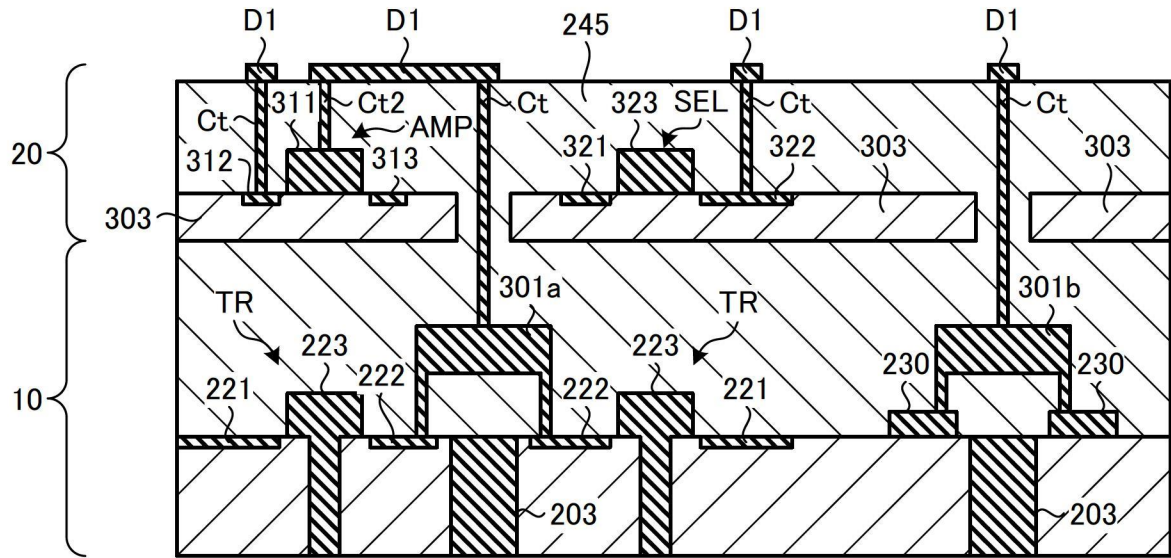
【圖24】



【圖25】

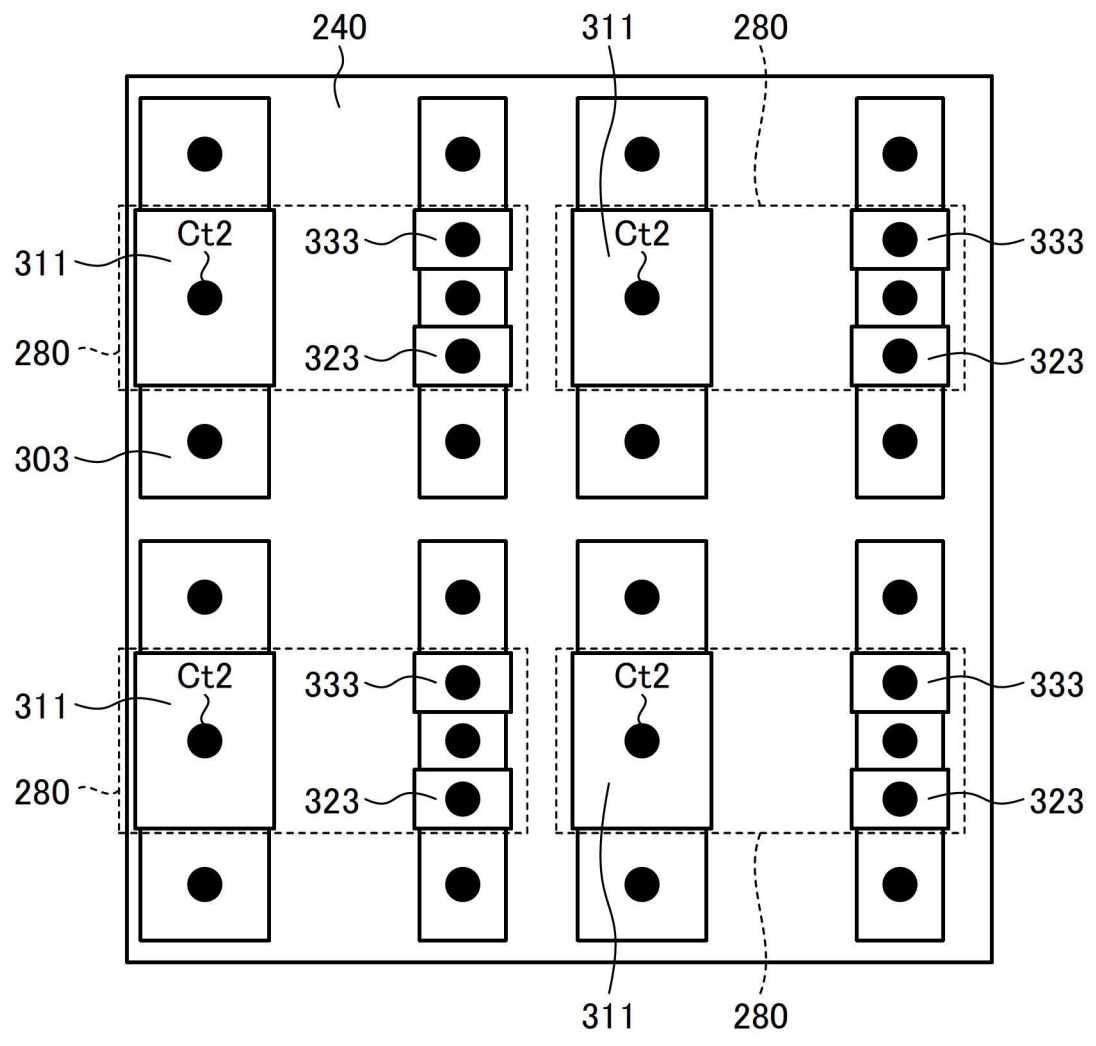


【圖26】

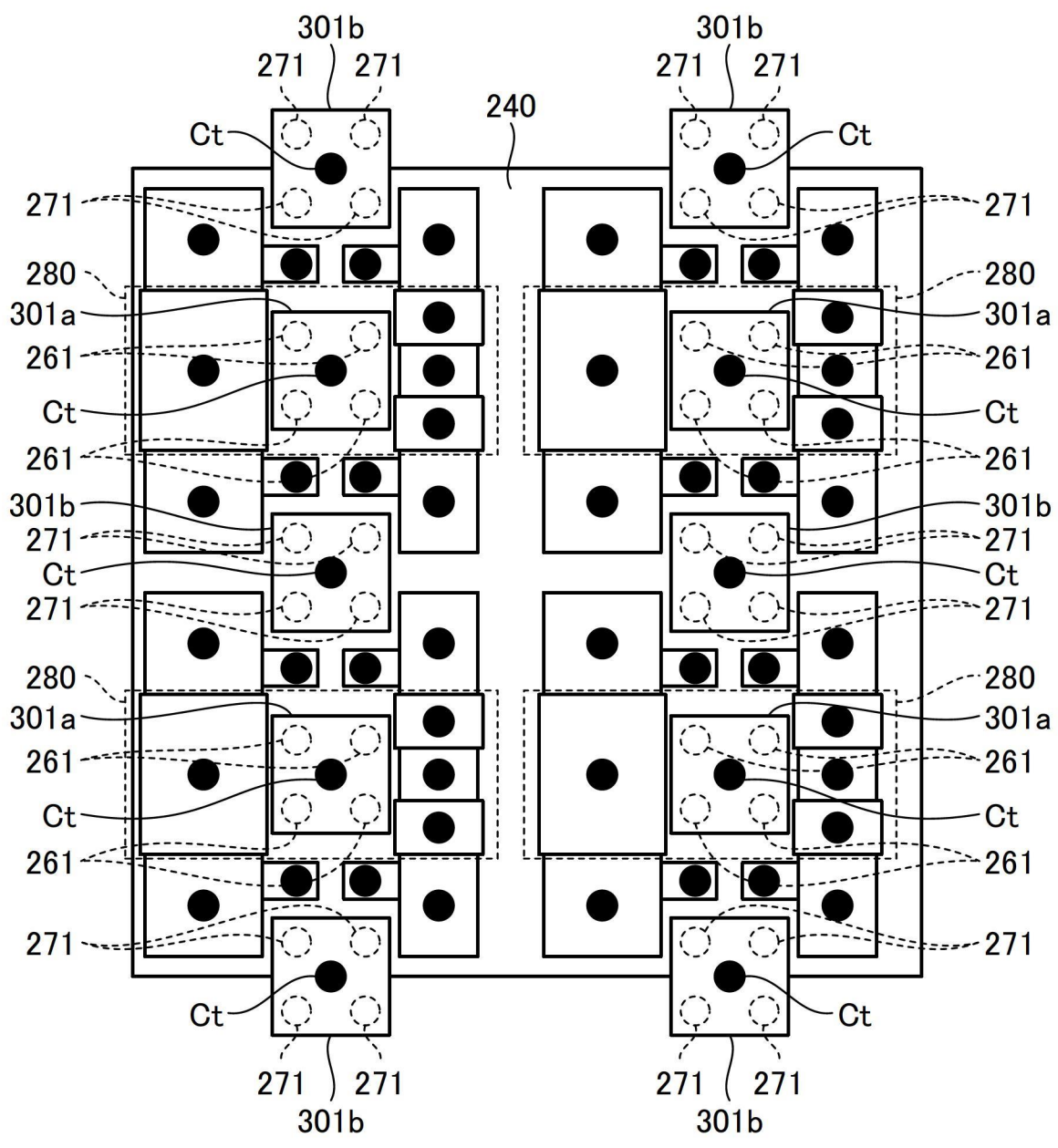


【圖27】

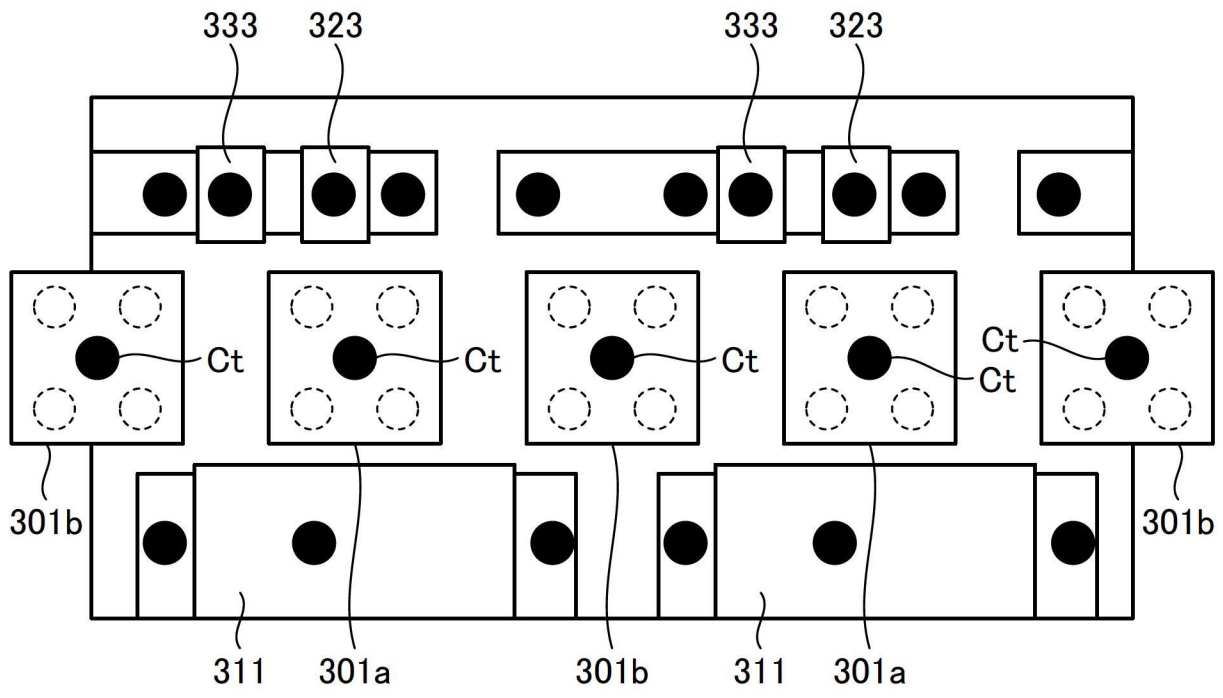




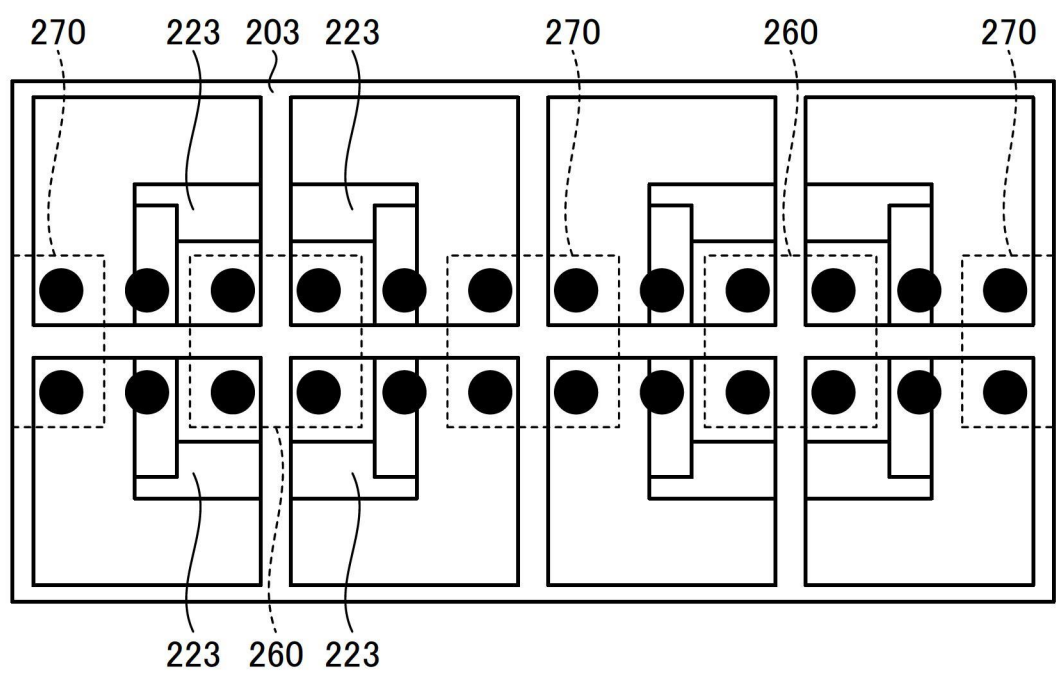
【圖29】



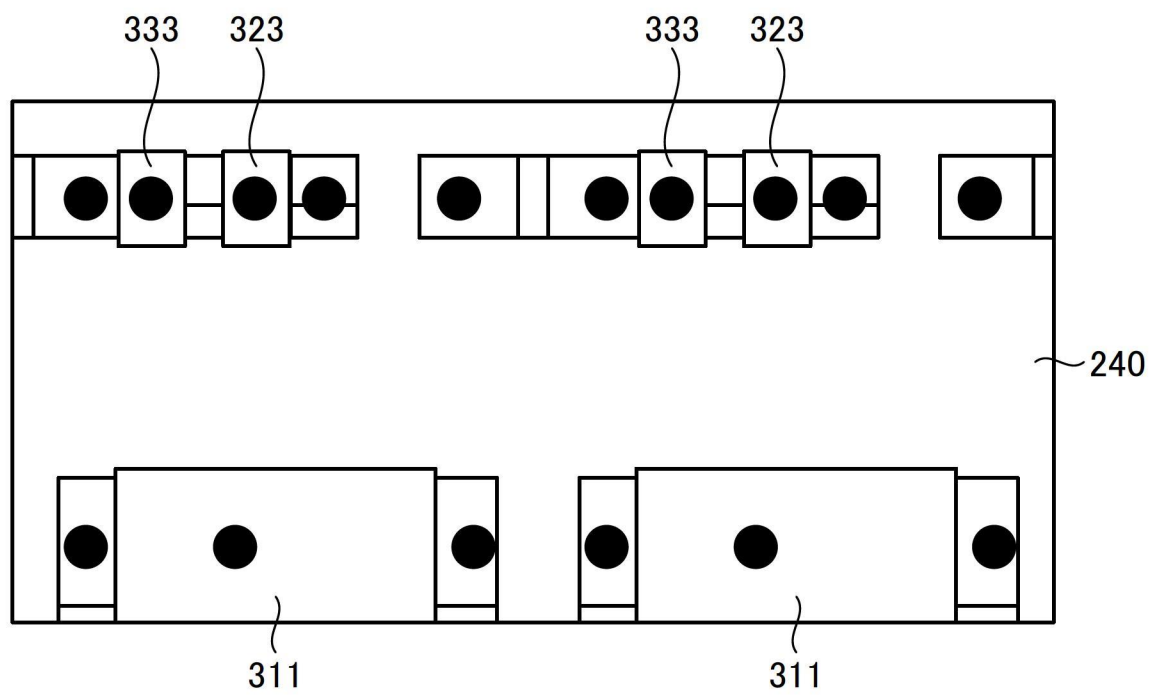
【圖30】



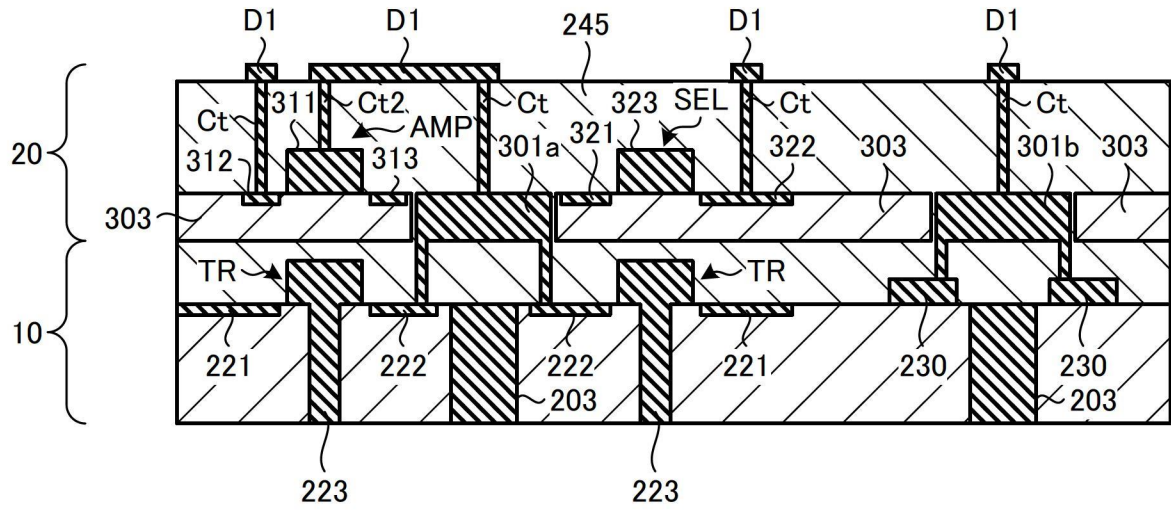
【圖31】



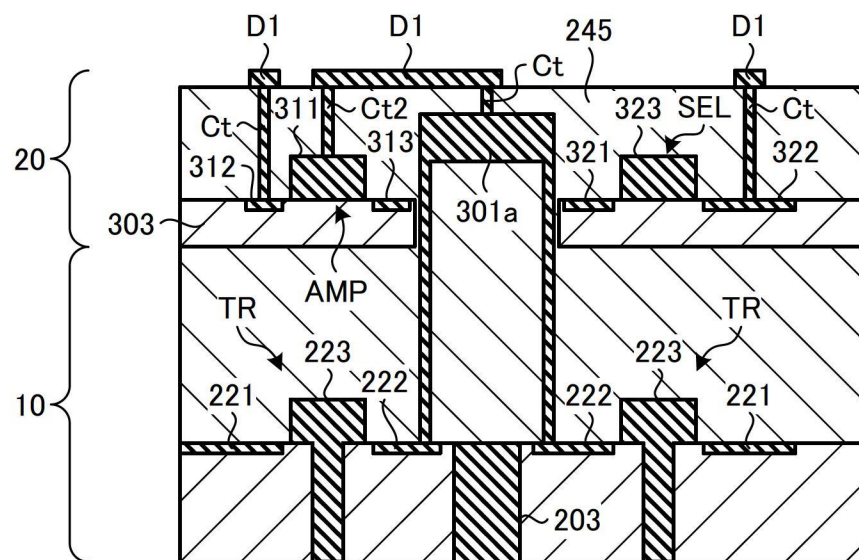
【圖32】



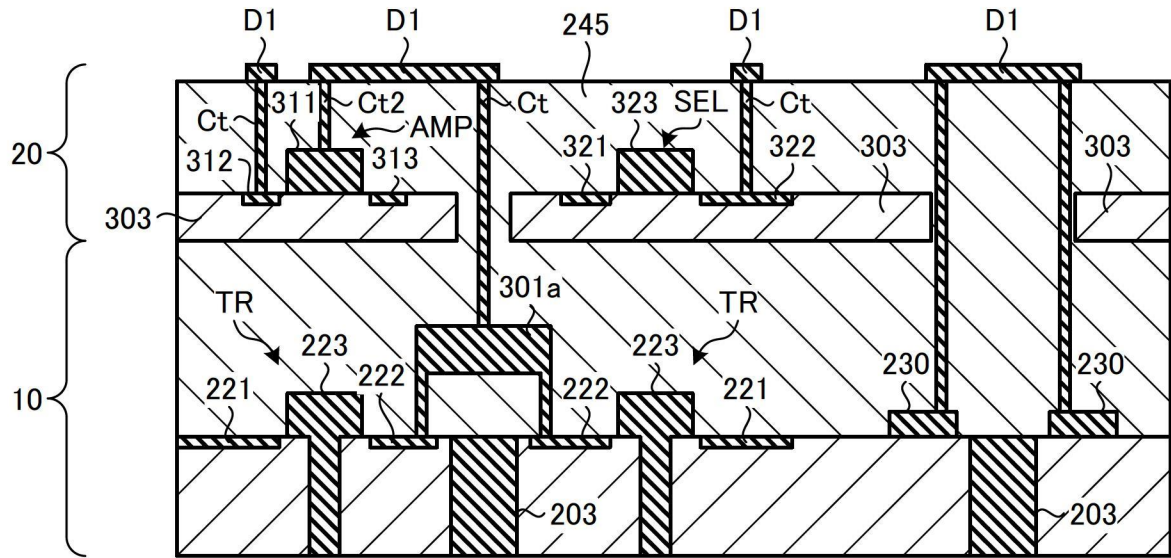
【圖33】



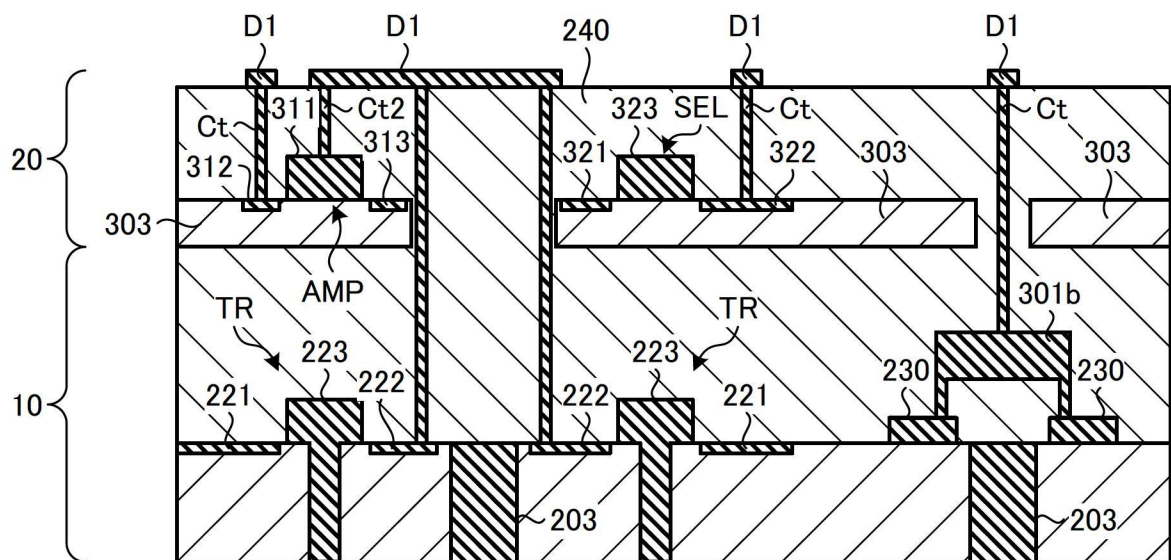
【圖34】



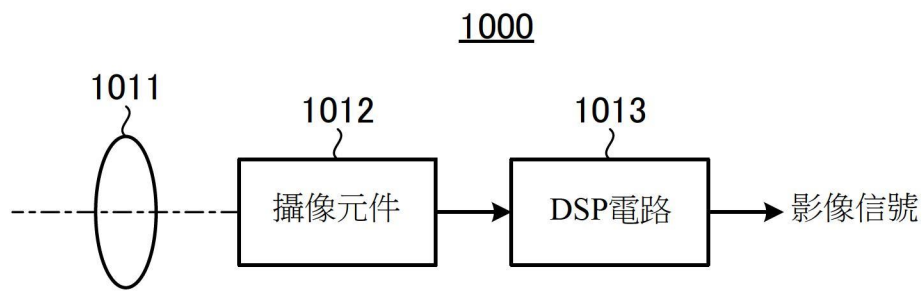
【圖35】



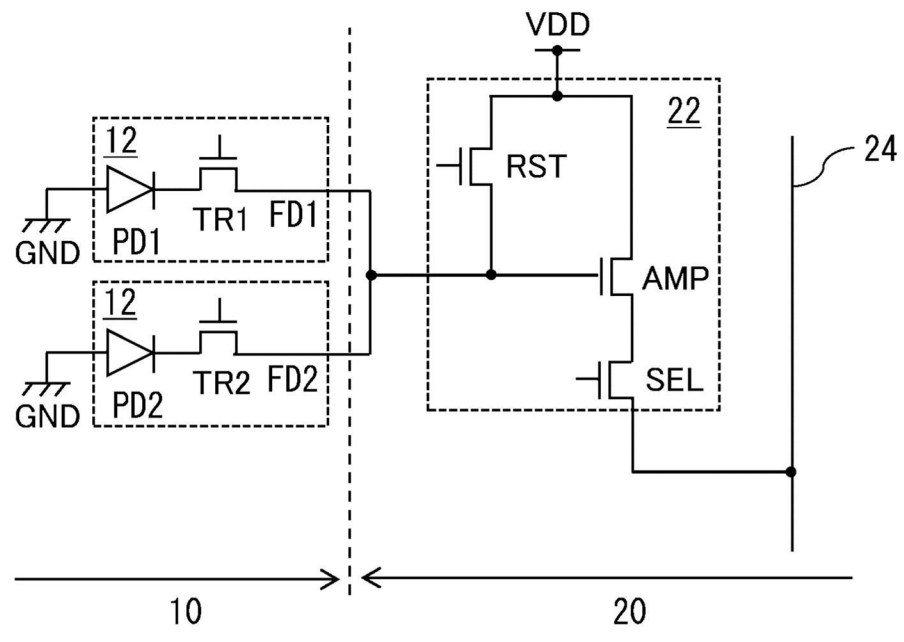
【圖36】



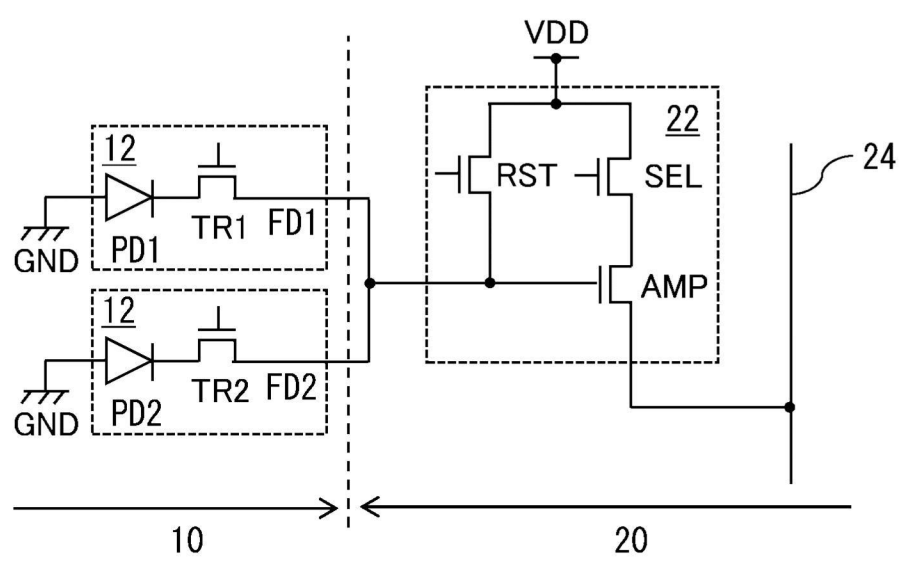
【圖37】



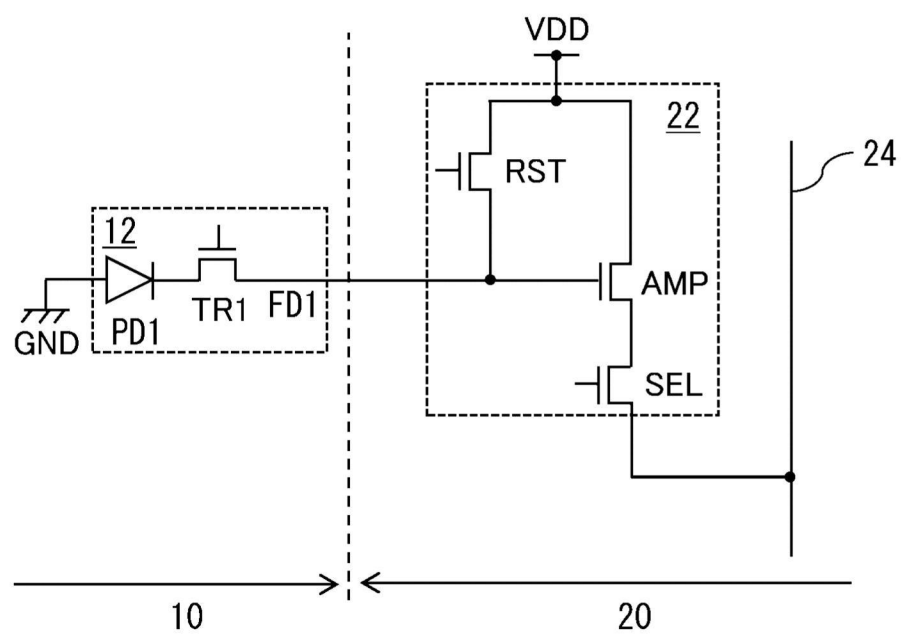
【圖38】



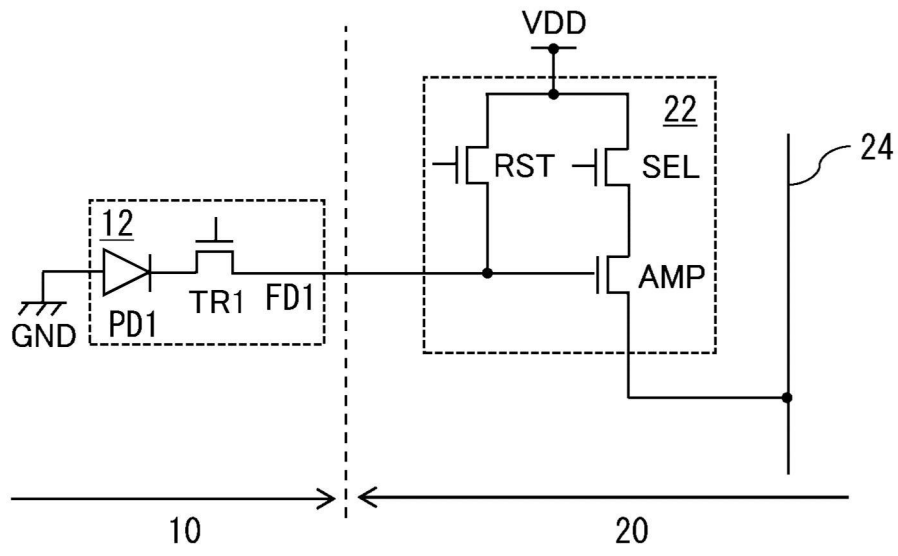
【圖39】



【圖40】

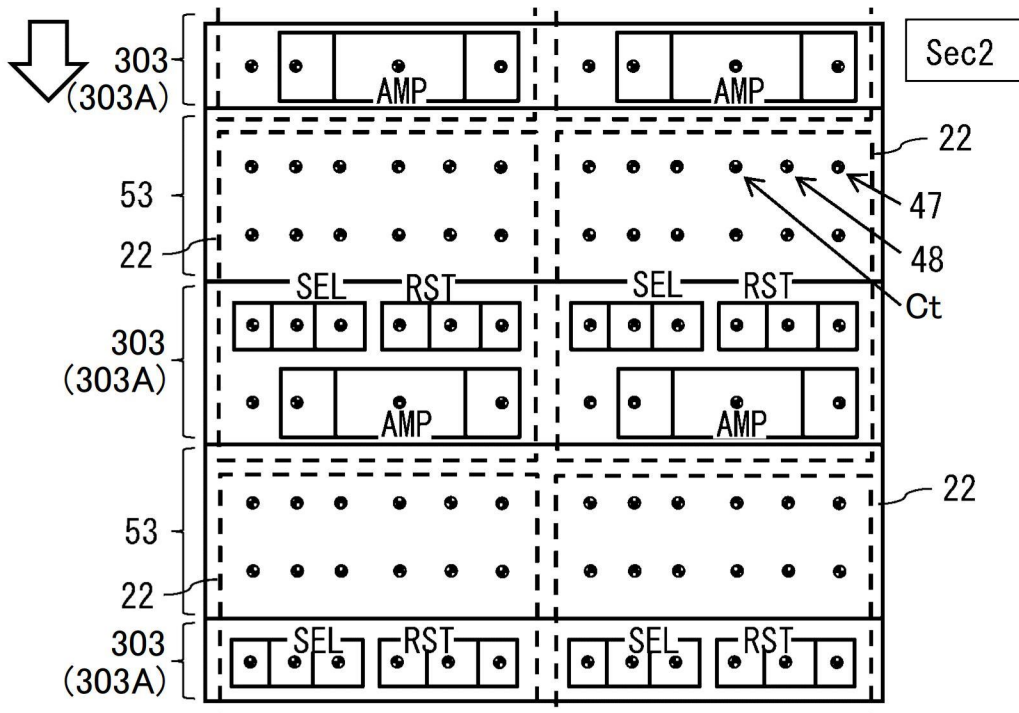
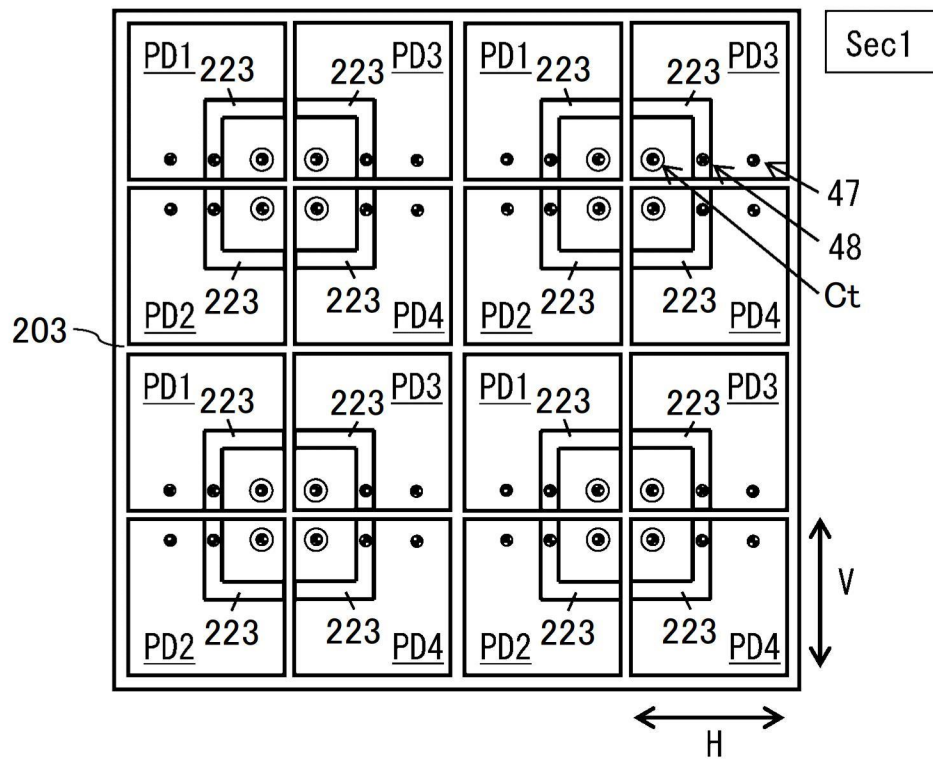


【圖41】

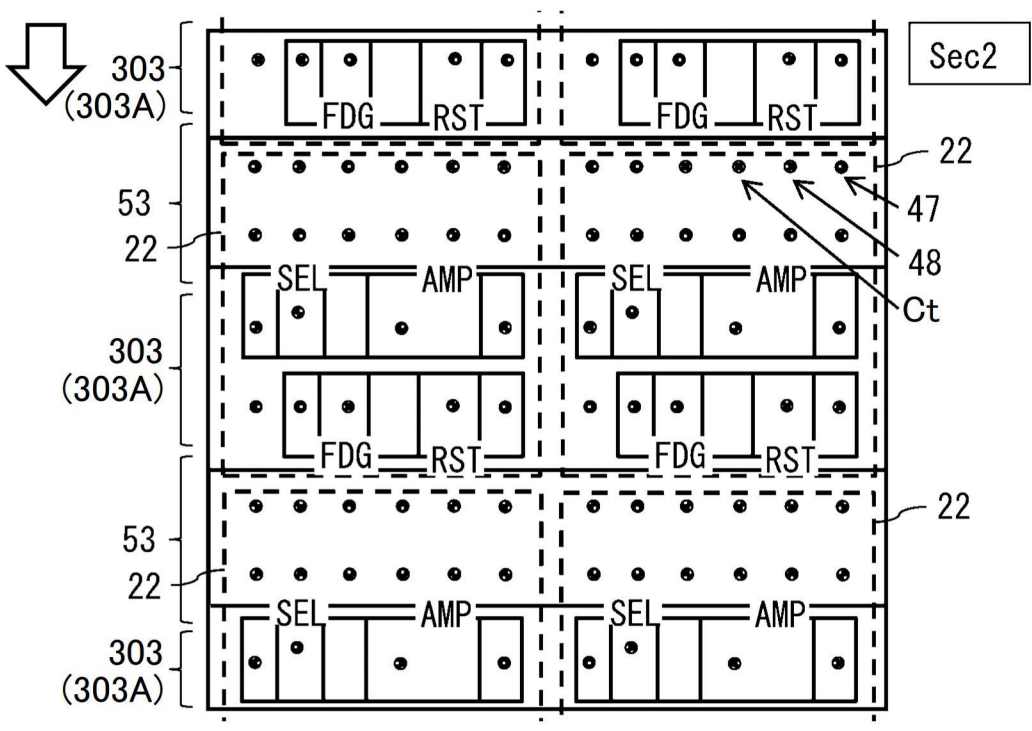
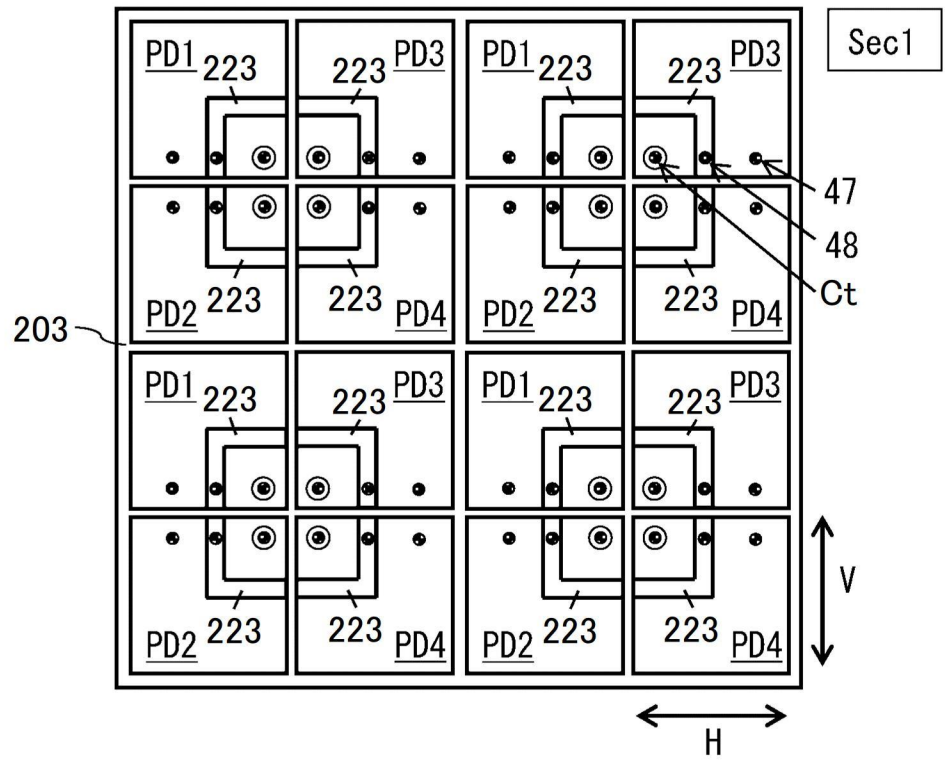


【圖42】

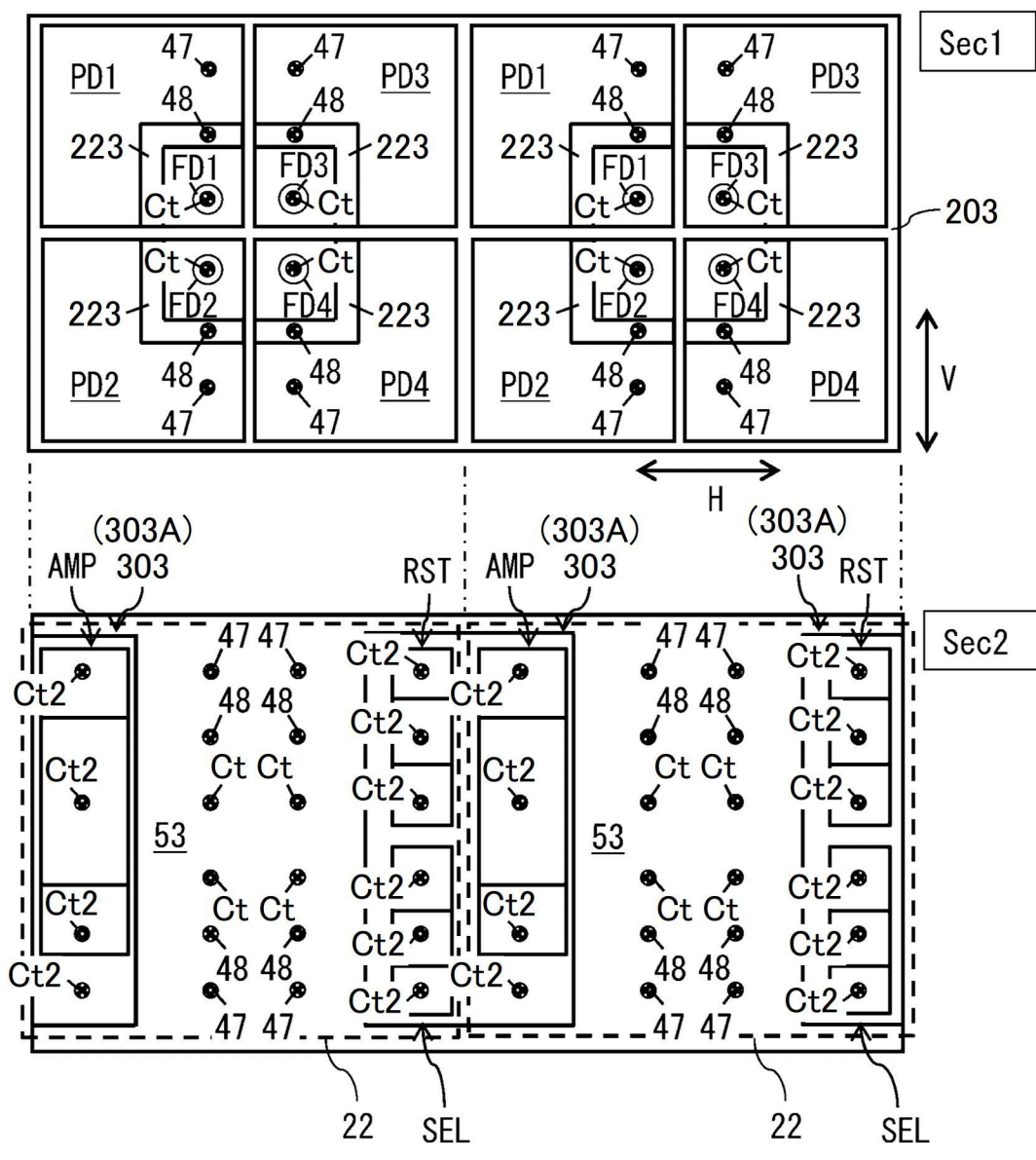




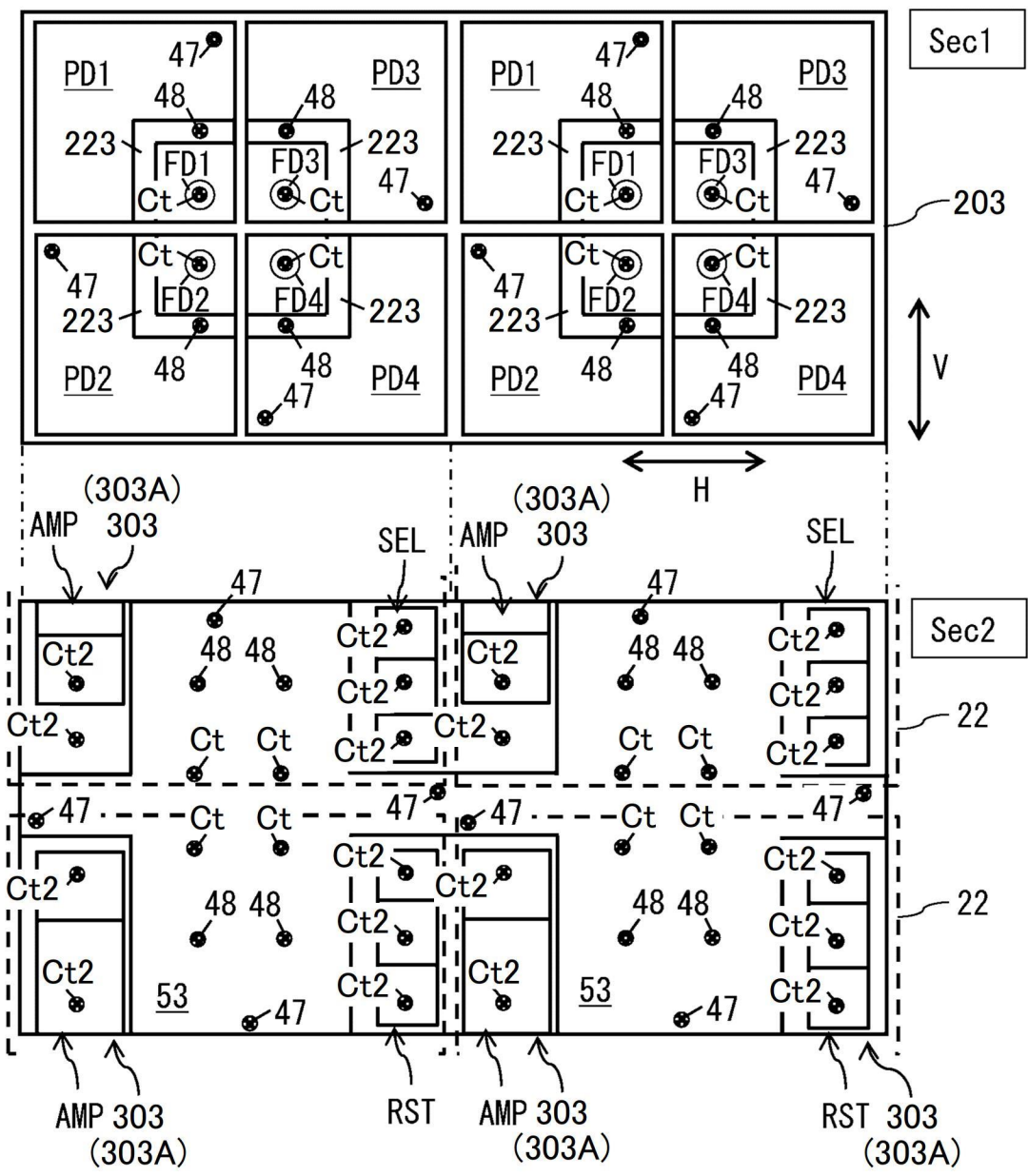
【圖44】



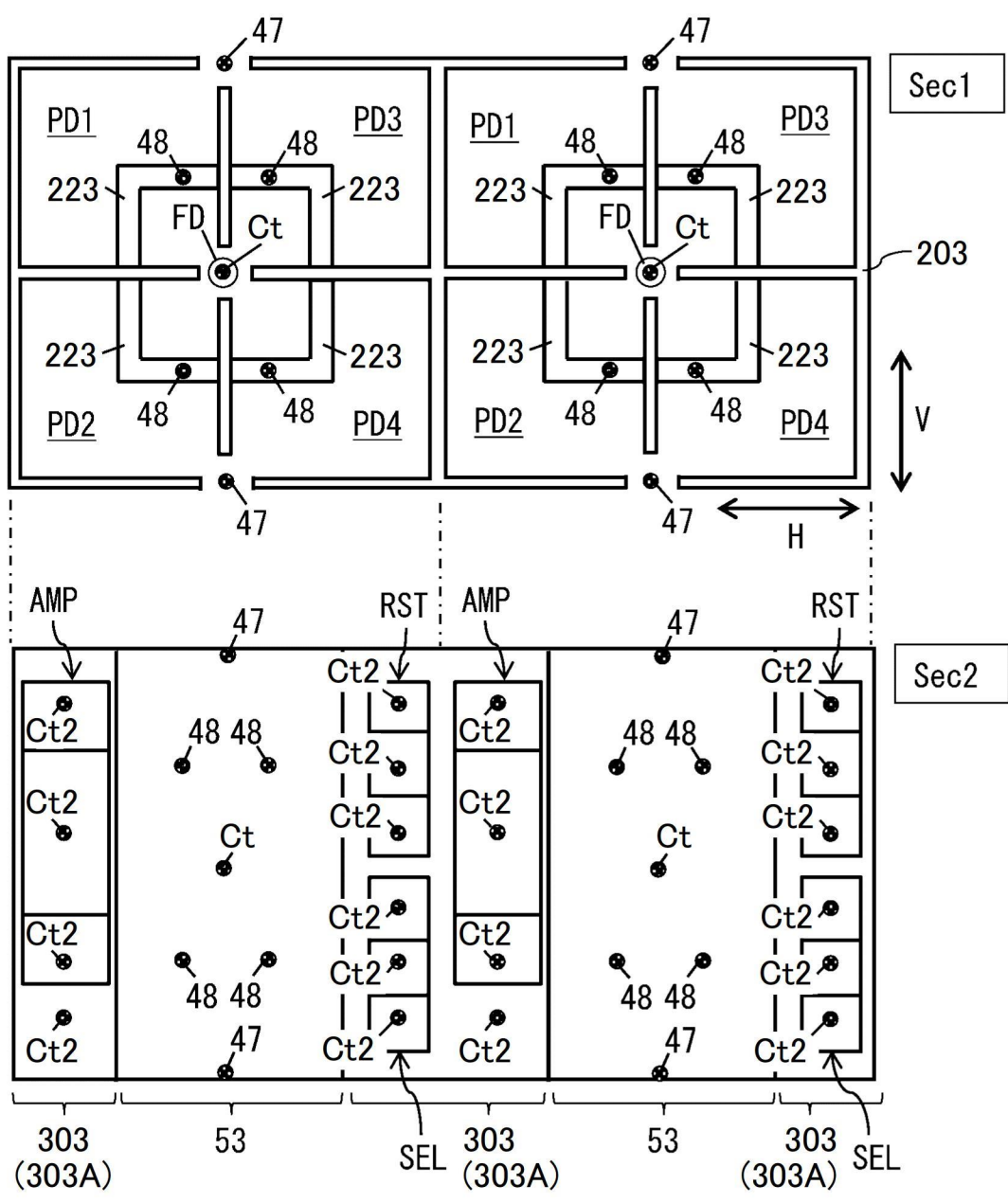
【圖45】



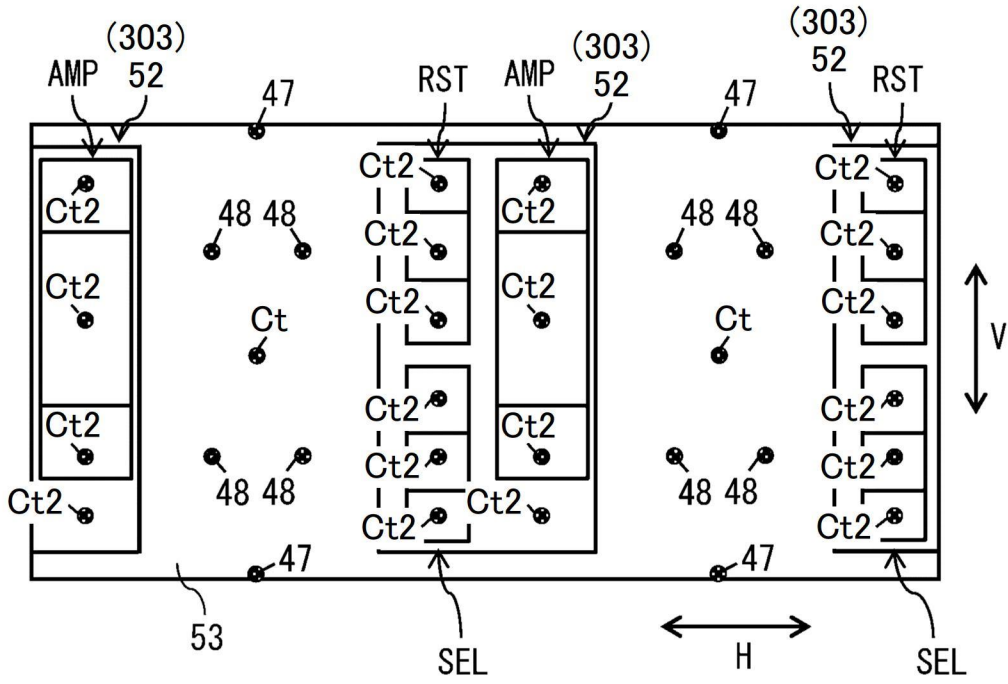
【圖46】



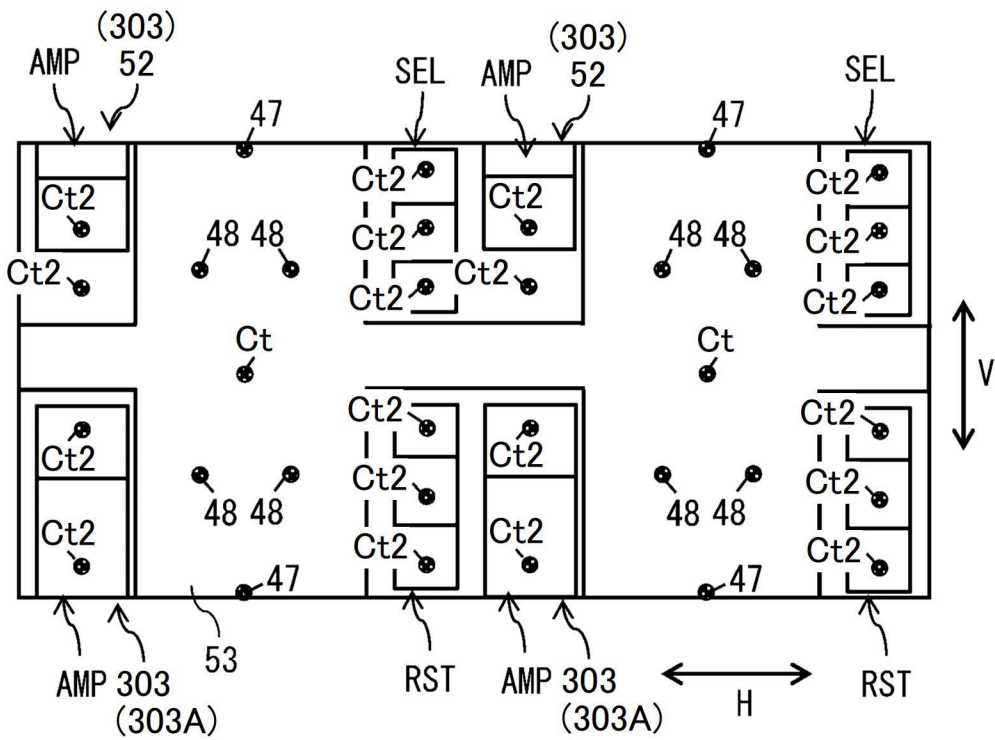
【圖47】



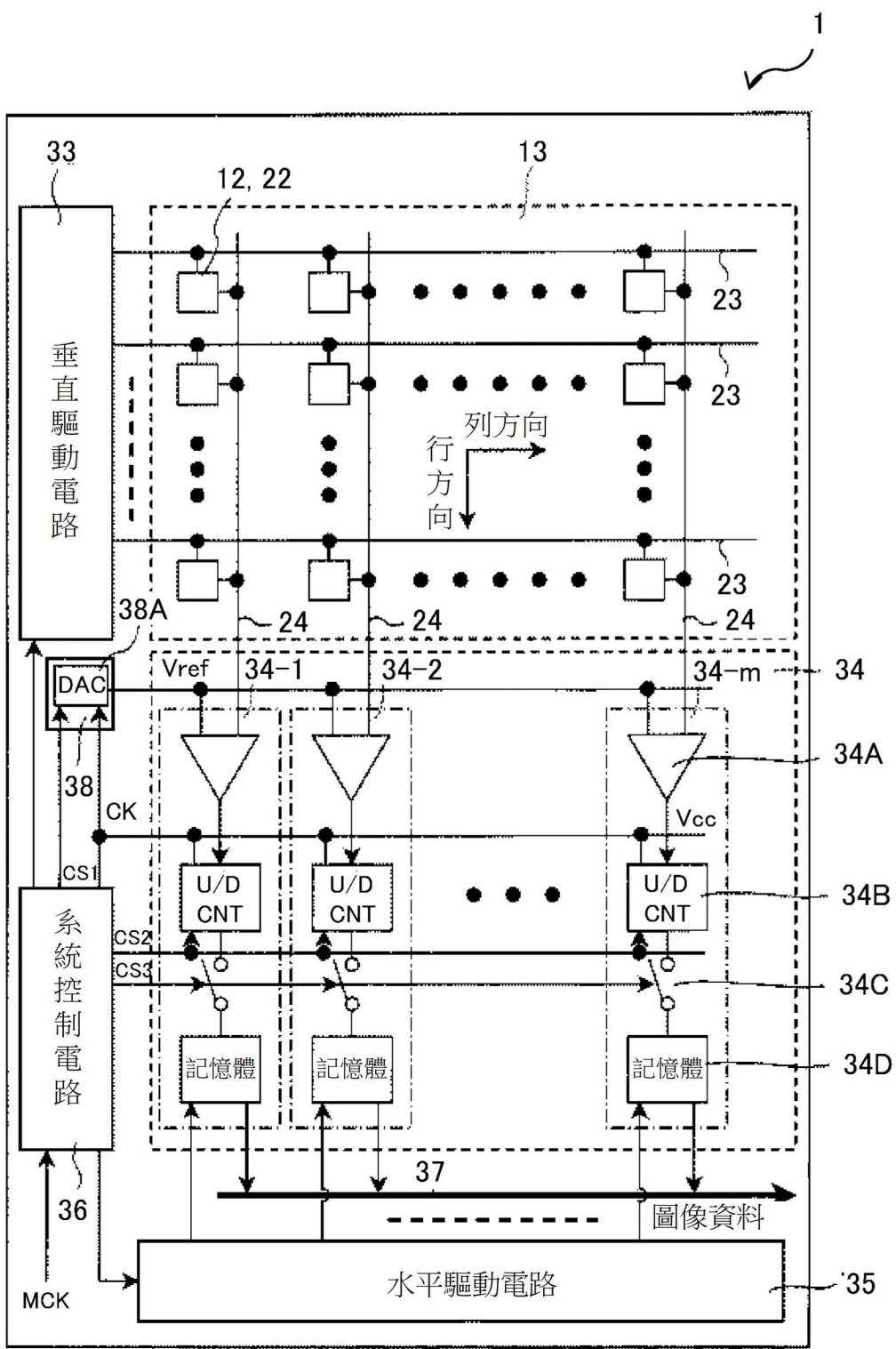
【圖48】



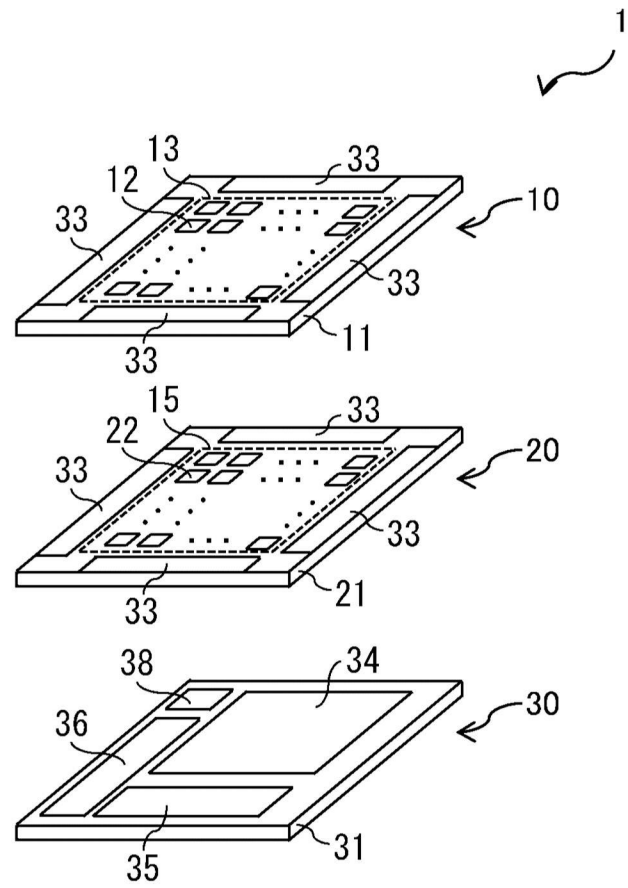
【圖49】



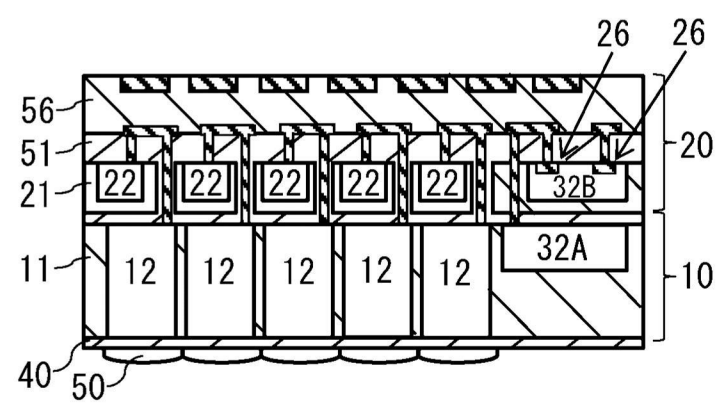
【圖50】



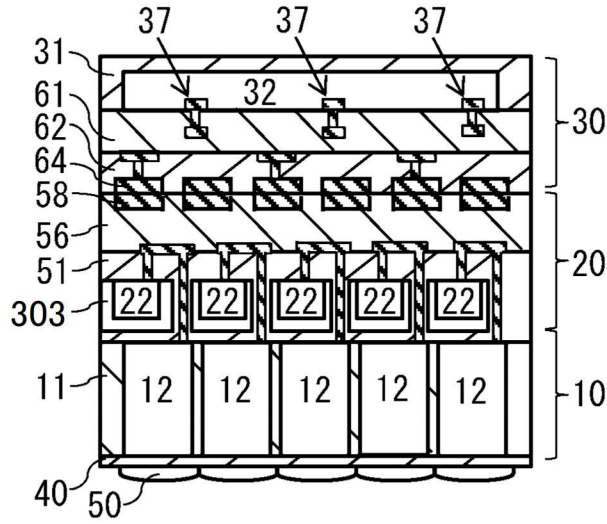
【圖51】



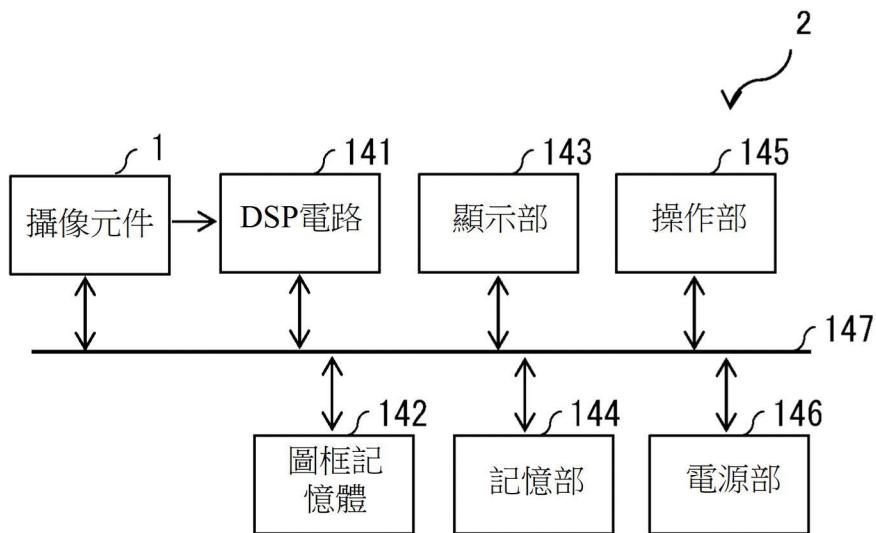
【圖52】



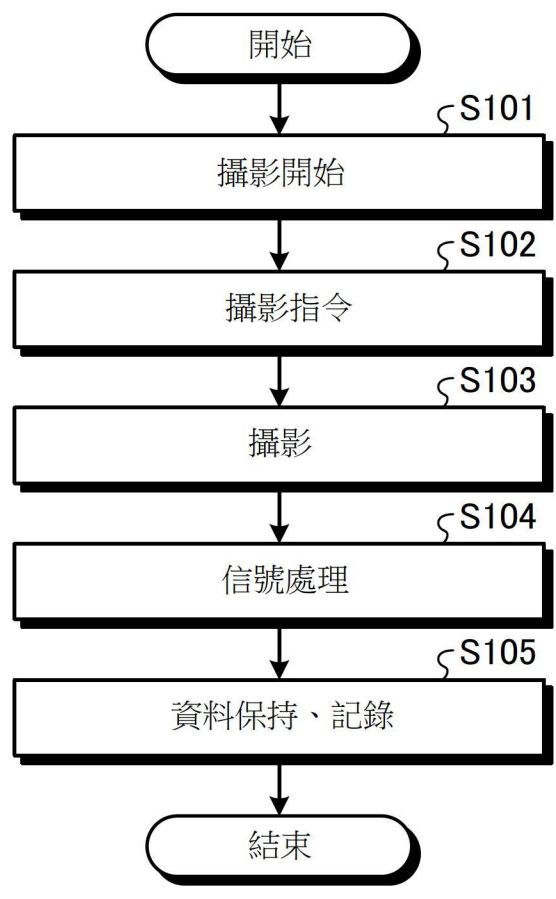
【圖53】



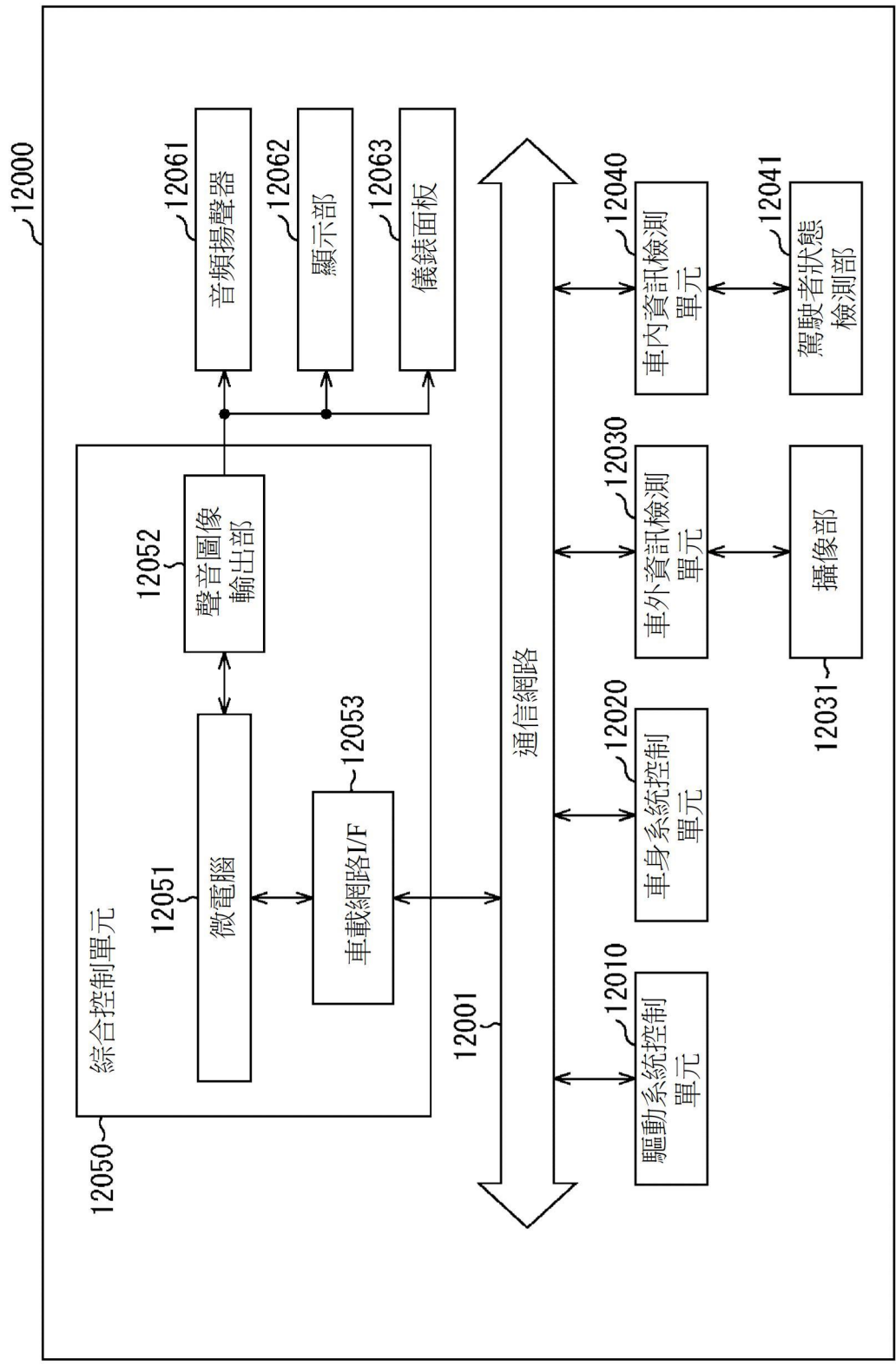
【圖54】



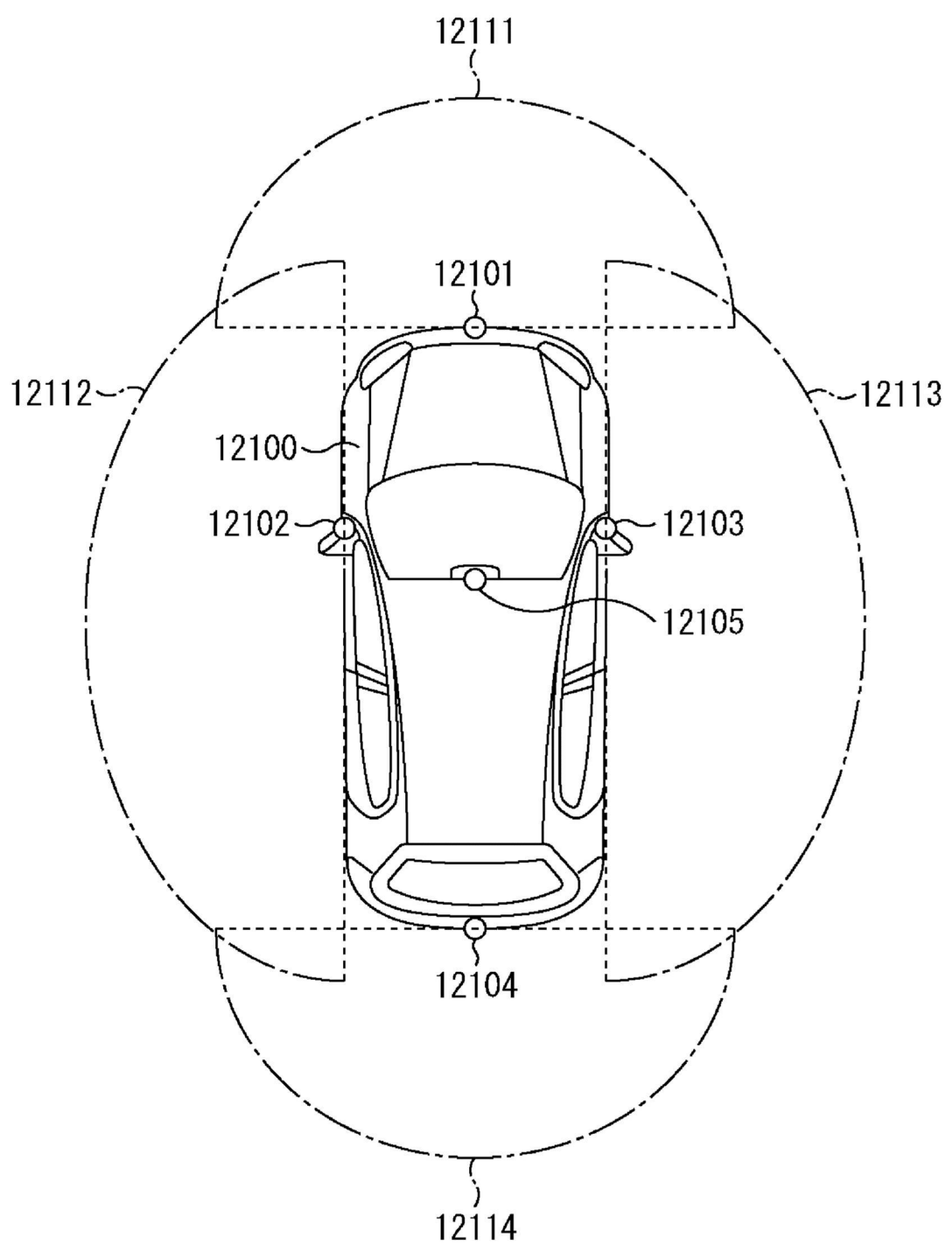
【圖55】



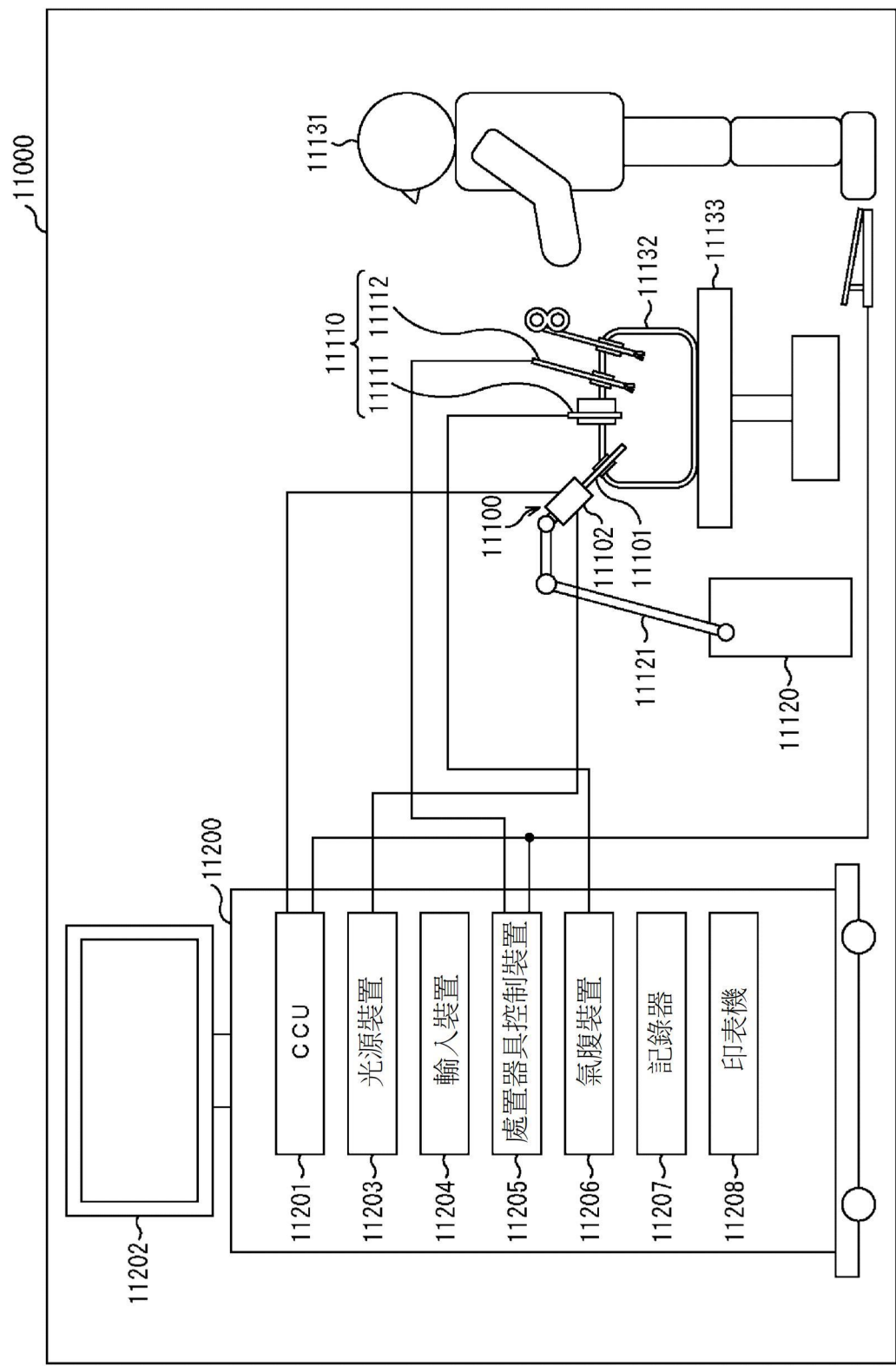
【圖56】



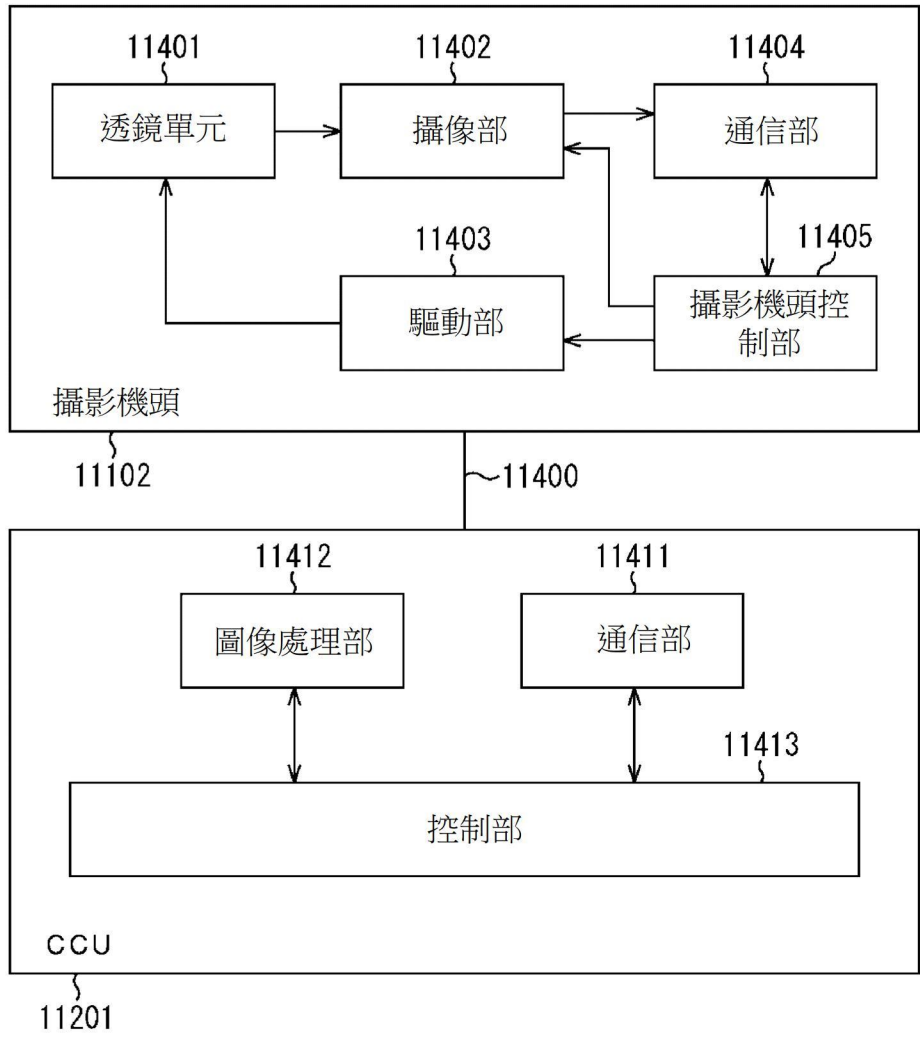
【圖57】



【圖58】



【圖59】



【圖60】