



[12] 发明专利申请公开说明书

[21] 申请号 01811059.2

[43] 公开日 2003 年 8 月 13 日

[11] 公开号 CN 1436400A

[22] 申请日 2001.3.29 [21] 申请号 01811059.2

[30] 优先权

[32] 2000. 4. 12 [33] US [31] 09/547,748

[86] 国际申请 PCT/US01/10381 2001.3.29

[87] 国际公布 WO01/76346 英 2001.10.18

[85] 进入国家阶段日期 2002.12.12

[71] 申请人 英特尔公司

地址 美国加利福尼亚州

[72] 发明人 M·巴泽斯

[74] 专利代理机构 中国专利代理(香港)有限公司

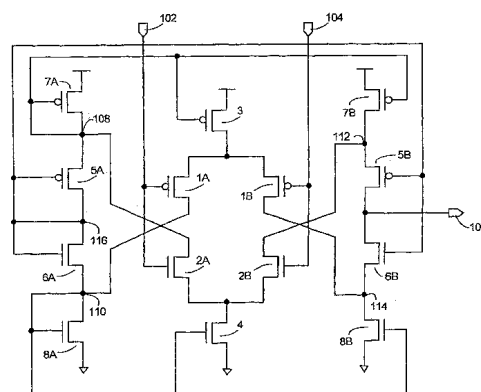
代理人 邹光新 陈 霁

权利要求书 8 页 说明书 3 页 附图 1 页

[54] 发明名称 一个高增益、很宽共模范围、自偏置运算放大器

[57] 摘要

一个高增益、很宽共模范围、自偏置运算放大器，包括由偏置晶体管和电流镜偏置的互补差动晶体管，并且还包括共射共基放大器晶体管来提供一个高放大器输出阻抗，在其中，偏置晶体管、电流镜和共射共基放大器晶体管全部都经过负反馈被自偏置。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种放大器, 包括:
 - 包括第一和第二晶体管的第一差动对;
 - 对第一差动对提供偏置电流的第一偏置晶体管;
- 5 包括第一和第二晶体管的第一电流镜, 用来分别地吸收来自第一差动对的第一和第二晶体管中的电流;
 - 包括第一和第二晶体管的第二差动对;
 - 吸收来自第二差动对的电流的第二偏置晶体管; 和
 - 包括第一和第二晶体管的第二电流镜, 用来分别地把电流供给第
- 10 二差动对的第一和第二晶体管;
 - 其中, 第二电流镜的第二晶体管被耦合来在它的饱和区中被自偏置, 并且被耦合来对第二电流镜的第一晶体管和第一偏置晶体管进行偏置。
2. 如权利要求 1所述的方法, 还包括:
 - 15 具有第一输入电压的第一输入节点; 和
 - 具有第二输入电压的第二输入节点; 其中, 第二电流镜的第二晶体管具有彼此相连的栅极和漏极, 并且第二电流镜的第一晶体管和第一偏置晶体管使栅极连接到第二电流镜的第二晶体管栅极上;
 - 第一差动对的第一和第二晶体管是第一载流子类型的单极晶体
- 20 管;
 - 第二差动对的第一和第二晶体管是与第一载流子类型互补的第二载流子类型的单极晶体管;
 - 第一和第二差动对的第一晶体管使栅极耦合到第一输入节点来响应第一输入电压; 和
- 25 第一和第二差动对的第二晶体管使栅极耦合到第二输入节点来响应第二输入电压。
3. 如权利要求 1所述的放大器, 其中:
 - 第二电流镜的第二晶体管具有彼此相连的栅极和漏极, 并且第二电流镜的第一晶体管和第一偏置晶体管使栅极连接到第二电流镜的第
- 30 二晶体管栅极上; 和
 - 第一电流镜的第二晶体管具有彼此相连的栅极和漏极, 并且其中第一电流镜的第一晶体管和第一偏置晶体管使栅极连接到第一电流镜

的第二晶体管的栅极。

4. 如权利要求 3所述的放大器, 还包括:

具有第一输入电压的第一输入节点; 和

5 具有第二输入电压的第二输入节点; 其中, 第一差动对的第一和第二晶体管、第一偏置晶体管以及第二电流镜的第一和第二晶体管是第一载流子类型的单极晶体管;

第二差动对的第一和第二晶体管、第二偏置晶体管以及第一电流镜的第一和第二晶体管是与第一载流子类型互补的第二载流子类型的单极晶体管;

10 第一和第二差动对的第一晶体管使栅极耦合到第一输入节点来响应第一输入电压; 和

第一和第二差动对的第二晶体管使栅极耦合到第二输入节点来响应第二输入电压。

5. 如权利要求 3所述的放大器, 还包括:

15 第一共射共基放大器晶体管, 耦合到第一差动对的第一晶体管以便形成一个叠加共射共基放大器对;

第二共射共基放大器晶体管, 耦合到第一差动对的第二晶体管以便形成一个叠加共射共基放大器对;

20 第三共射共基放大器晶体管, 耦合到第二差动对的第一晶体管以便形成一个叠加共射共基放大器对; 和

第四共射共基放大器晶体管, 耦合到第二差动对的第二晶体管以便形成一个叠加共射共基放大器对; 其中,

第四共射共基放大器具有彼此相连的栅极和漏极;

第二共射共基放大器具有彼此相连的栅极和漏极; 和,

25 第一、第二、第三和第四共射共基放大器晶体管使它们的栅极彼此相连。

6. 如权利要求 5所述的放大器, 还包括:

具有第一输入电压的第一输入节点;

30 具有第二输入电压的第二输入节点; 和具有输出电压的一个输出节点; 其中,

第一差动对的第一和第二晶体管、第一偏置晶体管、第二电流镜的第一和第二晶体管以及第三和第四共射共基放大器晶体管是第一载

流子类型的单极晶体管;

第二差动对的第一和第二晶体管、第二偏置晶体管、第一电流镜的第一和第二晶体管以及第一和第二共射共基放大器晶体管是与第一载流子类型互补的第二载流子类型的单极晶体管;

- 5 第一和第二差动对的第一晶体管使栅极耦合到第一输入节点来响应第一输入电压;

第一和第二差动对的第二晶体管使栅极耦合到第二输入节点来响应第二输入电压; 和

- 10 第一和第三共射共基放大器晶体管使漏极耦合到输出节点来提供输出电压, 其中, 输出电压是第一和第二输入电压的一个放大差值。

7. 一种放大器, 包括:

包括第一和第二晶体管的第一差动对;

对第一差动对提供偏置电流的第一偏置晶体管;

- 15 包括第一和第二晶体管的第一电流镜, 用来分别地吸收来自第一差动对的第一和第二晶体管中的漏极电流;

包括第一和第二晶体管的第二差动对;

吸收来自第二差动对的电流的第二偏置晶体管; 和

包括第一和第二晶体管的第二电流镜, 用来分别地把电流供给第二差动对的第一和第二晶体管;

- 20 其中, 第二电流镜的第二晶体管使栅极和漏极彼此相连来在它的饱和区中被偏置, 并且第二电流镜的第一晶体管和第一偏置晶体管使栅极耦合到第二电流镜的第二晶体管的栅极来在它们的饱和区中被偏置。

8. 如权利要求 7所述的放大器, 还包括:

- 25 具有第一输入电压的第一输入节点; 和

具有第二输入电压的第二输入节点; 其中

第一差动对的第一和第二晶体管是第一载流子类型的单极晶体管;

- 30 第二差动对的第一和第二晶体管是与第一载流子类型互补的第二载流子类型的单极晶体管;

第一和第二差动对的第一晶体管使栅极耦合到第一输入节点来响应第一输入电压; 和

第一和第二差动对的第二晶体管使栅极耦合到第二输入节点来响应第二输入电压。

9. 如权利要求 7所述的放大器, 其中:

5 第一电流镜的第二晶体管具有彼此相连的栅极和漏极来在它的饱和区中被偏置, 并且其中第一电流镜的第一晶体管和第一偏置晶体管使栅极耦合到第一电流镜的第二晶体管的栅极来在它们的饱和区中被偏置。

10. 如权利要求 9所述的放大器, 还包括:

10 具有第一输入电压的第一输入节点; 和
具有第二输入电压的第二输入节点; 其中,
第一差动对的第一和第二晶体管、第一偏置晶体管以及第二电流镜的第一和第二晶体管是第一载流子类型的单极晶体管;

15 第二差动对的第一和第二晶体管、第二偏置晶体管以及第一电流镜的第一和第二晶体管是与第一载流子类型互补的第二载流子类型的单极晶体管;

第一和第二差动对的第一晶体管使栅极耦合到第一输入节点来响应第一输入电压; 和

第一和第二差动对的第二晶体管使栅极耦合到第二输入节点来响应第二输入电压。

20 11. 如权利要求 9所述的放大器, 还包括:

第一共射共基放大器晶体管, 耦合到第一差动对的第一晶体管以便形成一个叠加共射共基放大器对;

第二共射共基放大器晶体管, 耦合到第一差动对的第二晶体管以便形成一个叠加共射共基放大器对;

25 第三共射共基放大器晶体管, 耦合到第二差动对的第一晶体管以便形成一个叠加共射共基放大器对; 和

第四共射共基放大器晶体管, 耦合到第二差动对的第二晶体管以便形成一个叠加共射共基放大器对, 其中,

30 第四共射共基放大器具有彼此相连的栅极和漏极以便被自偏置;

第二共射共基放大器具有彼此相连的栅极和漏极以便被自偏置;

和

第一、第二、第三和第四共射共基放大器晶体管使它们的栅极彼

此相连以便被自偏置。

12. 如权利要求 11所述的放大器, 还包括:

具有第一输入电压的第一输入节点;

具有第二输入电压的第二输入节点; 和

5 具有输出电压的一个输出节点; 其中,

第一差动对的第一和第二晶体管、第一偏置晶体管、第二电流镜的第一和第二晶体管以及第三和第四共射共基放大器晶体管是第一载流子类型的单极晶体管;

10 第二差动对的第一和第二晶体管、第二偏置晶体管、第一电流镜的第一和第二晶体管以及第一和第二共射共基放大器晶体管是与第一载流子类型互补的第二载流子类型的单极晶体管;

第一和第二差动对的第一晶体管使栅极耦合到第一输入节点来响应第一输入电压;

15 第一和第二差动对的第二晶体管使栅极耦合到第二输入节点来响应第二输入电压; 和

第一和第三共射共基放大器晶体管使漏极耦合到输出节点来提供输出电压, 其中, 输出电压是第一和第二输入电压的一个放大差值。

13. 一种放大器, 包括:

第一差动晶体管对;

20 把偏置电流供给第一差动晶体管对的第一晶体管;

包括第一和第二晶体管的第一电流镜, 用来吸收来自第一差动晶体管对的偏置电流;

第一共射共基放大器晶体管, 耦合到第一差动晶体管对以便形成一个叠加共射共基放大器对;

25 第二共射共基放大器晶体管, 耦合到第一差动对以便形成一个叠加共射共基放大器对;

第二差动晶体管对;

第二偏置晶体管, 用来吸收来自第二差动晶体管对的偏置电流;

30 包括第一和第二晶体管的第二电流镜, 用来把偏置电流供给第二差动晶体管对;

第三共射共基放大器晶体管, 耦合到第二差动晶体管对以便形成一个叠加共射共基放大器对; 和

第四共射共基放大器晶体管，耦合到第二差动对以便形成一个叠加共射共基放大器对；其中，

第二和第四共射共基放大器晶体管被耦合来在饱和时被偏置，并且被耦合来偏置所述第一和第三共射共基放大器；

5 第一电流镜的第二晶体管被耦合来在饱和时被偏置，并且被耦合来偏置第一电流镜的第一晶体管和第一偏置晶体管； 和

第二电流镜的第二晶体管被耦合来在饱和时被偏置，并且被耦合来偏置第二电流镜的第一晶体管和第一偏置晶体管。

14. 如权利要求 13所述的放大器，其中：

10 包括第一和第二晶体管的第一差动对；

包括第一和第二晶体管的第二差动对；

第一差动对的第一和第二晶体管、第一偏置晶体管、第二电流镜的第一和第二晶体管以及第三和第四共射共基放大器晶体管具有第一载流子类型的单极晶体管； 和

15 第二差动对的第一和第二晶体管、第二偏置晶体管、第一电流镜的第一和第二晶体管以及第一和第二共射共基放大器晶体管是与第一载流子类型互补的第二载流子类型的场效应晶体管。

15. 一个运算放大器，提供一个输出电压作为第一和第二输入电压差值的放大输出，所述运算放大器包括：

20 在第一输入电压处的第一输入节点；

在第二输入电压处的第二输入节点；

第一 pFET，包括一个源极、一个漏极和一个栅极，耦合到第一输入节点来响应第一输入电压；

25 第一 nFET，包括一个栅极和一个漏极，耦合到第一 pFET的漏极以便吸收来自第一 pFET中的电流；

第二 nFET，包括一个源极、一个漏极和一个栅极，耦合到第二输入节点来响应第二输入电压；

30 第二 pFET，包括一个栅极和一个漏极，耦合到第二 nFET的漏极来把电流供给第二 nFET，其中，第二 pFET的栅极和漏极被彼此相连以便大体上具有相同的电压； 和

第三 pFET，包括一个栅极和一个漏极，耦合到第一 pFET的源极以便把电流供给第一 pFET，其中，第三 pFET和第二 pFET的栅极被彼

此相连以便大体上具有相同的电压。

16. 如权利要求 15所述的运算放大器, 还包括:

第三 nFET, 包括一个源极、一个漏极和一个栅极, 耦合到第三输入节点来响应第一输入电压;

5 第四 pFET, 包括一个栅极, 其中, 第四 pFET和第二 pFET的栅极被彼此相连以便大体上具有相同的电压; 并且包括一个漏极, 耦合到第三 nFET漏极来把电流供给第三 nFET;

第五 pFET, 包括耦合到第二输入节点来响应第二输入电压的一个栅极, 耦合到第三 pFET的漏极来吸收来自第三 pFET中的电流的一个源极, 以及一个漏极;

10 第四 nFET, 包括一个栅极和一个漏极, 其中, 第四 nFET的栅极和漏极被彼此相连以便大体上具有相同的电压, 其中, 第四 nFET和第一 nFET的栅极被彼此相连以便大体上具有相同的电压, 并且第四 nFET的漏极被耦合到第五 pFET的漏极以便吸收来自第五 pFET中的电流和

15 第五 nFET, 包括一个栅极, 其中, 第五 nFET和第四 nFET的栅极被彼此相连以便大体上具有相同的电压; 并且包括耦合到第二 nFET源极的一个漏极, 并且第三 nFET用来吸收来自第二 nFET和第三 nFET中的电流。

20 17. 如权利要求 16所述的运算放大器, 还包括:

第六 pFET, 包括耦合到第二 pFET漏极去的一个源极, 一个栅极和一个漏极, 其中, 第六 pFET的栅极和漏极被彼此相连以便大体上具有相同的电压;

25 第六 nFET, 包括一个栅极和一个漏极, 它们彼此相连以便具有大体上相同的电压, 其中, 第六 nFET和第六 pFET的栅极被彼此相连以便大体上具有相同的电压, 并且包括一个漏极, 耦合到第六 pFET漏极去以便吸收来自第六 pFET中的电流; 和一个源极, 耦合到第四 nFET的漏极以便把电流供给第四 nFET;

30 第七 pFET, 包括一个源极, 耦合到第四 pFET的漏极以便吸收来自第四 pFET中的电流; 包括一个栅极, 其中, 第七 pFET和第六 pFET的栅极彼此相连以便大体上具有相同的电压; 并且包括耦合到输出节点的一个漏极; 和

第七 nFET, 包括一个栅极, 其中, 第七 nFET和第六 pFET的栅极彼此相连以便大体上具有相同的电压; 和包括一个漏极, 耦合到第七 pFET的漏极来吸收来自第七 pFET中的电流; 和一个源极, 耦合到第一 nFET的漏极来把电流供给第一 nFET。

5

一个高增益、很宽共模范围、自偏置运算放大器

发明领域

5 本发明的实施例涉及模拟电路，并且更特别地涉及运算放大器。

发明背景

许多现有技术的 CMOS (互补金属氧化物半导体) 运算放大器依赖外部偏置以便在饱和区中对在运算放大器中担任电流源 (或有源负载) 的各个 FET (场效应晶体管) 进行偏置。可是，外部偏置可能对加工技术、电源电压以及温度很敏感。此外，因为运算放大器的总增益和输出电阻二者可能都很高并难以精确模拟，所以零差动输入电压的输出节点电压很难预知。一般来说，这些节点电压对于零差动输入电压应该为或者接近 $V_{cc}/2$ ，在此， V_{cc} 是电源电压。

其它现有技术运算放大器已经利用具有负反馈的自偏置的各种方法，所以输出节点电压名义上地在 $V_{cc}/2$ 处。可是，对于一些现有技术运算放大器，外部偏置没有被完全消除，另外一些运算放大器，用作电流源的一些或所有的 FET 在它们的线性区域中被偏置，而不是在它们的饱和区中被偏置，这导致较小的电压增益。本发明要克服这些问题。

附图说明

图 1 是本发明实施例的一个电路。

最佳实施方式

图 1 是一个自偏置运算放大器的电路，并且是本申请的发明者所发明的序列号为 XXXXXX、申请日为 XXXX 标题为 "A High Gain, Very Wide Common Mode Range, Self - Biased Operational Amplifier" (一个高增益、很宽共模范围、自偏置运算放大器) 的美国专利申请的主题，并且被受让给本申请相同的受让人。图 1 的运算放大器可以被认为是一个跨导放大器，其中，响应于输入节点 102 和 104 处的一个差动电压，一个小信号电流被提供给一个负载。图 1 中的负载可以被采用作为与晶体管 6B 平行的晶体管 5B 的输出电阻。图 1 的运算放大器是自偏置，因为不需要外部偏置。

晶体管 1A 和 1B 是源极彼此相连的晶体管第一差动对的 pMOSFET

(p沟道金属氧化物半导体场效应晶体管)，而晶体管 2A和 2B是源极彼此相连的第二差动对的 nMOSFET。两个差动对彼此互补，因为它们包括具有互补载流子类型的晶体管，即，晶体管 1A和 1B是 P载流子类型而晶体管 2A和 2B是 n载流子类型。晶体管 1A和 2A的栅极被连接到输入节点 102，而晶体管 1B和 2B的栅极被连接到输入节点 104。

晶体管 3发出偏置电流给差动对 1A和 1B。晶体管 8A和 8B包括一个电流镜。晶体管 8A吸收来自晶体管 1A和 6A中的偏置电流，并且晶体管 8B吸收来自晶体管 1B和 6B中的偏置电流。由晶体管 3发出的偏置电流在幅度上相等被晶体管 1A和 1B吸收的偏置电流和。当节点 102和 104之间的差动电压为零时，晶体管 8A和 8B吸收相等的偏置电流。

同样地，晶体管 7A和 7B包括一个电流镜。晶体管 7A发出偏置电流给晶体管 2A和 5A，而晶体管 7B发出偏置电流给晶体管 2B和 5B。晶体管 4吸收来自差动对 2A和 2B中的偏置电流。被晶体管 4吸收的偏置电流在幅度上等于被晶体管 2A和 2B发出的偏置电流和。当节点 102和 104之间的差动电压为零时，晶体管 7A和 7B发出相等的偏置电流。

晶体管 7A的栅极被连接到它的漏极，而且连接到晶体管 3和 7B的栅极。因为晶体管 7A的栅极被连接到它的漏极，所以只要它的栅源电压 V_{GS} 负于 V_{TP} (pMOSFET门限电压) 则它在它的饱和区中被偏置。因此，在 V_{TP} 的裕度之内，晶体管 3和 7B也在它们的饱和区中被偏置。同样地，晶体管 8A的栅极被连接到它的漏极，而且还被连接到晶体管 4和 8B的栅极。因为晶体管 8A的栅极被连接到它的漏极，所以只要它的栅源电压 V_{GS} 比 V_{TN} (nMOSFET门限电压) 正，则它在它的饱和区中被偏置。因此，在 V_{TN} 的裕度之内，晶体管 4和 8B也在它们的饱和区中被偏置。

晶体管 2B和 5B被安排作为一个叠加共射共基放大器对 (folded-cascode pair)。晶体管 5B是一个 pMOSFET，所以叠加共射共基放大器对 2B和 5B由具有互补载流子类型的晶体管组成。共射共基放大器晶体管 5B提供阻抗转换。也就是说，节点 112处的阻抗比节点 106处的阻抗小很多。同样地，晶体管 1B和 6B被安排作为具有互补载

流子类型的一个叠加共射共基放大器对，在此，节点 114处的阻抗比节点 106处的阻抗小许多。共射共基放大器晶体管 5B和 6B的使用提供一个高的输出阻抗，它帮助提供一个高的放大器增益，因为增益由输入跨导和输出阻抗的乘积来确定。

5 晶体管 5A和 2A，和晶体管 6A和 1A被安排作为具有互补载流子类型的叠加共射共基放大器对。晶体管 5A的栅极与其漏极相连，并且晶体管 6A的栅极与其漏极相连，因此，晶体管 5A和 6A偏置在它们的饱和区。在同一电势上的晶体管 5A和 6A的栅极和漏极被连接到晶体管 5B和 6B的栅极，从而偏置晶体管5B和6B。

10 图 1放大器的互补配置提供了一个非常宽的共模操作范围，原因如下。如果共模输入电压低到使致晶体管 2A和 2B位于切断状态，那么晶体管 1A和 1B将仍然开启并且将继续实行放大。反过来，如果共模输入电压高到使致晶体管 1A和 1B位于切断状态，那么晶体管 2A和 2B将仍然开启并且将继续实行放大。用这种方式，图 1的放大器将
15 提供在一个宽共模输入电压范围上的放大系数。

图 1放大器的自偏置配置引起稳定各个偏压的负反馈环路。在处理参数或操作条件中的把偏压偏离它们标称值的那些变化导致偏压中的一个偏移使得自动修正。

此外，图 1实施例的自偏置配置也有助于它的差动增益，这可以被如下渐进地证明。假定输入节点 102达到高(HIGH)而输入节点 104
20 达到低(LOW)。小信号电流由晶体管 2A和 1A分别从节点 108和 110被引出，并且小信号电流由晶体管 2B和 1B分别引入节点 112和 114。随着小信号电流被引入节点 112和 114，更多电流将被发到晶体管 5B中，并且更少的电流将从晶体管 6B中被吸收，结果，节点 106
25 将达到高(HIGH)。另外，因为小信号电流从节点 108和 110中被引出，所以这些节点达到低(LOW)。因为晶体管 3和 7B的栅极被连接到节点 108，所以它们传导更强，从而引起节点 106处的电压甚至达到更高。此外，因为晶体管 4和 8B的栅极被连接到节点 110，这些晶体管传导更弱，从而也引起节点 106处的电压仍然达到甚至更高。

30 在不偏离本发明的范围内可以对所述实施例进行各种修改。

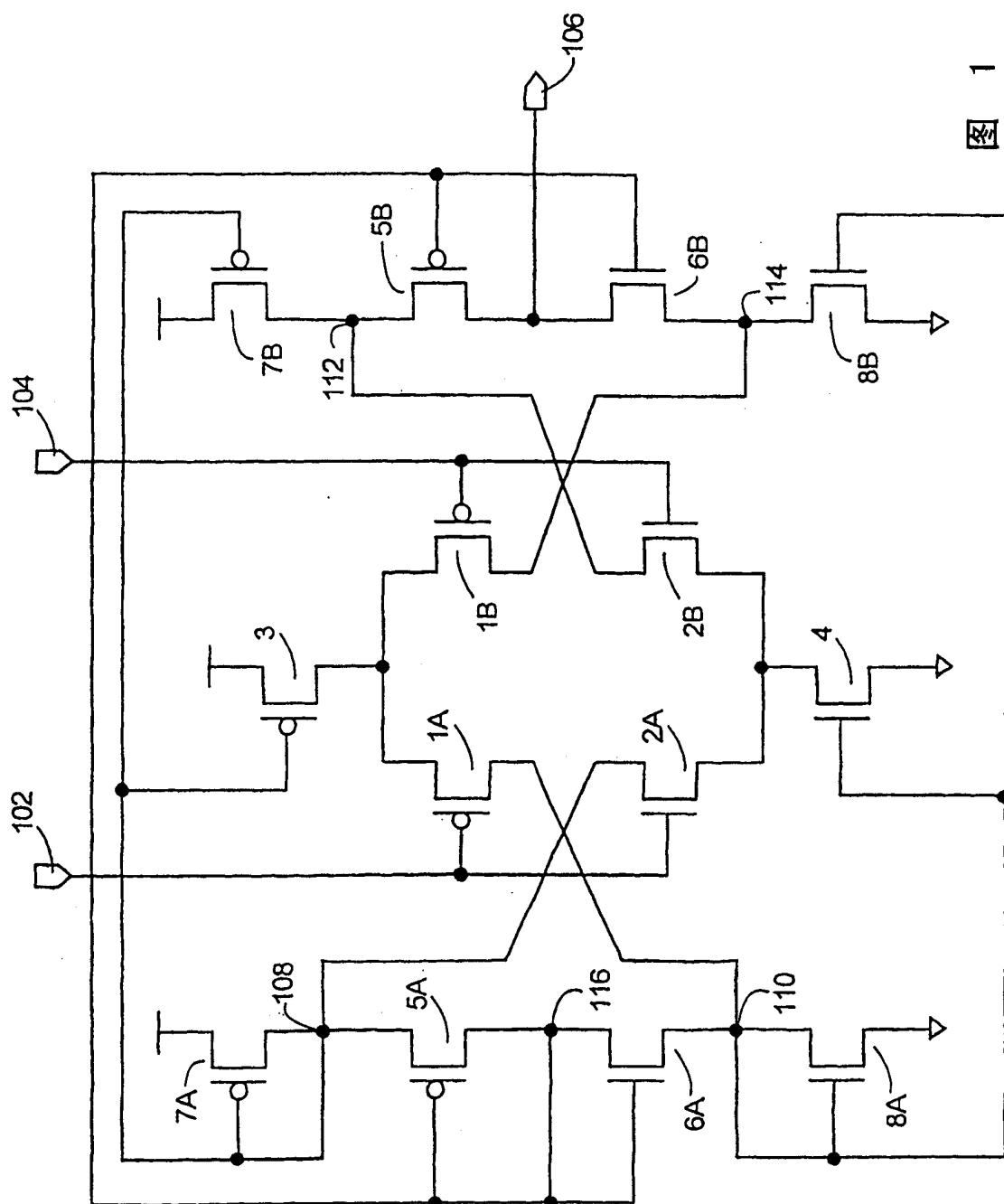


图 1