

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04N 5/00 (2006.01)

H04N 5/335 (2006.01)



[12] 发明专利说明书

专利号 ZL 02157061.2

[45] 授权公告日 2007 年 2 月 14 日

[11] 授权公告号 CN 1301004C

[22] 申请日 2002.12.24 [21] 申请号 02157061.2

[30] 优先权

[32] 2002. 2. 4 [33] JP [31] 027277/2002

[73] 专利权人 富士通株式会社

地址 日本神奈川

[72] 发明人 国分政利

[56] 参考文献

US5122649A 1992. 6. 16

US5136358A 1992. 8. 4

EP1049171A 2000. 11. 2

US6201573B1 2001. 3. 13

审查员 戴惠英

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

代理人 李德山

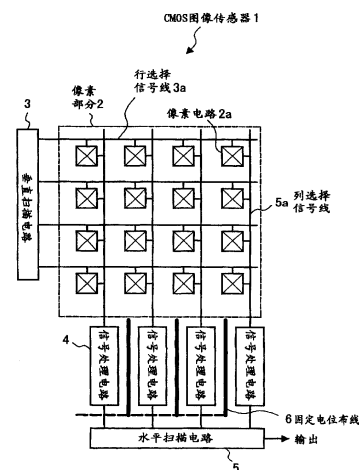
权利要求书 2 页 说明书 16 页 附图 8 页

[54] 发明名称

互补金属氧化物半导体图像传感器

[57] 摘要

本发明涉及一种得到清晰图像的低功率互补金属氧化物半导体图像传感器，其中在相邻像素之间不会发生干扰而不用改变电路中的像素元件。像矩阵那样排列的像素电路的每一个借助于一个光电转换元件把入射光转换成电信号。在水平方向上从彼此相邻的像素电路输出的图像信号输入到在每列中的一个信号处理电路、经受预定信号处理，及由一个水平扫描电路按顺序切换和输出。排列信号处理电路，并且在相邻信号处理电路之间布置彼此平行的固定电位布线的每一根。因此，相邻信号处理电路由一根固定电位布线电气屏蔽。



1. 一种通过按顺序输出在根据 X-Y 寻址象矩阵那样布置的像素区域的每一个中检测的图像信号来获得图像的 CMOS 图像传感器,该传感器包括:

多个像素电路,象矩阵那样布置,并且每个包括一个光电转换元件以进行入射光的光电转换以便输出与一个像素相对应的图像信号;

多个信号处理电路,按等于在水平方向上排列的像素电路的数量排列,并且连接到在垂直方向上排列的所有像素电路上,用来对于来自在垂直方向排列的所有像素电路中的每一个的图像信号进行预定信号处理;

一个水平扫描电路,用来按顺序切换和输出来自多个信号处理电路的图像信号;

彼此平行的固定电位布线,并且每个布置在排列的多个信号处理电路的两个之间,

其中固定电位布线总是形成在其中形成用来传输图像信号的多个信号处理电路中的信号传输布线的相同布线层中; 以及

其中所述 CMOS 图像传感器进一步包括仅在其上排列多个像素电路的一个区域上带有一个开口的一根用来遮光的布线,以便防止入射光照射除该区域之外的一部分,其中固定电位布线连接到用来遮光的布线上。

2. 根据权利要求 1 所述的 CMOS 图像传感器,其中如果在多个信号处理电路中的每一个中的信号传输布线彼此平行地排列在相同布线层中,则固定电位布线也布置在信号传输布线的任意两个之间。

3. 根据权利要求 1 所述的 CMOS 图像传感器,其中把固定电位布线设置到 GND 电位。

4. 根据权利要求 1 所述的 CMOS 图像传感器,其中把用来遮光的布线设置到 GND 电位。

5. 根据权利要求 1 所述的 CMOS 图像传感器,其中如果供给由

多个像素电路的每一个和水平扫描电路共享的共用电源电压，则把固定电位布线设置到共用电源电压。

6. 根据权利要求1所述的CMOS图像传感器，其中通过在形成的半导体芯片中布置的布线焊盘部分处分离的独立电压供给布线，给固定电位布线提供电压。

7. 根据权利要求1所述的CMOS图像传感器，其中固定电位布线供有来自布置在形成的半导体芯片外部的独立电压源的电压。

8. 根据权利要求1所述的CMOS图像传感器，其中多个信号处理电路的每一个包括一个相关双取样电路。

9. 根据权利要求8所述的CMOS图像传感器，其中如果相关双取样电路的每一个包括一个用来从连接到相关双取样电路上的多个像素电路的每一个取样图像信号的电容性元件，则平行于连接到电容性元件两端的信号传输布线布置固定电位布线。

10. 根据权利要求8所述的CMOS图像传感器，其中如果相关双取样电路供有专用基准电压，则把固定电位布线设置到基准电压。

互补金属氧化物半导体图像传感器

技术领域

本发明涉及一种通过按顺序输出在根据 X-Y 寻址象矩阵那样布置的像素区域的每一个中检测的图像信号来获得图像的互补金属氧化物半导体 (CMOS) 图像传感器。

背景技术

随着数字静止图像摄像机和数字视频摄像机的普及、对于蜂窝电话添加摄像机功能等，在最近几年对于固体成像器件的需要一直在提高。在当今，电荷耦合器件 (CCD) 已经最广泛地作为固体成像器件普及。然而，这些 CCD 具有需要多个电源电路、一个高驱动电压、及高功率消耗的缺陷。因此，注意力最近已经转到 CMOS 图像传感器，CMOS 图像传感器能通过用来生产互补型金属氧化物半导体的过程生产，它能在较低电压下操作，仅消耗少量功率，及其生产单位成本较低。

在 CMOS 图像传感器中，其每一个获得与一个像素相对应的图像的像素电路象矩阵那样布置。它们通过借助于一个垂直扫描移位寄存器和水平扫描移位寄存器按顺序选择来自每个像素电路的输出，输出与整个图像相对应的图像信号。

图 7 表示在常规 CMOS 图像传感器中像素电路的结构。

表示在图 7 中的像素电路 70 包括一个光电二极管 D71 作为光电转换元件，并且具有一种有源像素传感器 (APS) 结构，其中布置一个复位晶体管 M71、源极跟随放大器 M72、及每个由例如一个 n 沟道 MOS 场效应晶体管 (MOSFET) 形成的行选择晶体管 M73。

光电二极管 D71 的阳极侧接地，而阴极侧连接到在复位晶体管 M71 上的一个源极上和源极跟随放大器 M72 上的一个栅极上。在复位晶体管 M71 上的一个漏极和在源极跟随放大器 M72 上的一个漏

极连接到其中供给复位电压 VR 的一根电源线 L71 上。在复位晶体管 M71 上的一个栅极连接到其中供给复位信号 RST 的一根复位信号线 L72 上。

在源极跟随放大器 M72 上的一个源极连接到在行选择晶体管 M73 上的一个漏极上。在行选择晶体管 M73 上的一个栅极连接到其中供给一个用来在行方向上选择像素电路 70 的行选择信号 SLCT 的一根行选择信号线 L73 上。在行选择晶体管 M73 上的一个源极连接到一根用来在列方向上选择像素电路 70 的列选择信号线 L74 上。

现在将简要地描述在像素电路 70 中的操作。首先，当复位晶体管 M71 由于复位信号 RST 的预定计时进入通(ON)状态时，光电二极管 D71 由复位电压 VR 充电。其次，当光照到它上时，光电二极管 D71 开始放电并且其电位从复位电压 VR 下降。在预定时间段过去之后，一个行选择信号 SLCT 输入到在行选择晶体管 M73 上的栅极上。当行选择晶体管 M73 变成通状态时，得到源极跟随放大器 M72 的源极电压作为经列选择信号线 L74 的信号电压。

列选择信号线 L74 经一个放大器/噪声抵消电路(未表示)例如连接到列选择晶体管(未表示)上的一个漏极上。在 CMOS 图像传感器中，布置在水平方向上的像素电路 70 的每一个由一个行选择信号 SLCT 选择，把每个连接到列选择信号线 L74 上的列选择晶体管按顺序置于通状态，并且按顺序输出与一个像素相对应的图像信号。

顺便说明，对于具有以上 APS 结构的 CMOS 图像传感器，在把一个复信号 RST 置于断(OFF)状态时在复位晶体管 M71 的源极处产生的复位噪声降级输出的图像信号。由于例如用于复位晶体管 M71 的阈值电压 VT 的变化，像素电路 70 在复位噪声方面彼此不同。按常规，相关双取样(CDS)电路已经用来减小这种复位噪声。

一个 CDS 电路布置在连接到每个列选择信号线 L74 上的放大器/噪声抵消电路中的每个列中。在这个 CDS 电路与每个像素电路 70 之间的关系如下。从像素电路 70 输出的一个信号电压首先由 CDS 电路取样。然后把在像素电路 70 中的光电二极管 D71 复位到复位电压 VR，

并且在复位时从像素电路 70 输出的电压由 CDS 电路取样。然后计算在复位时输出的电压与信号电压之差。这抵消复位噪声，并且只能提取图像信号。

顺便说明，对于 CMOS 图像传感器，电路的集成水平由于对高分辨率的需要变高。然而，高集成水平将导致在信号布线之间的狭窄空间。结果，由于寄生电容在相邻信号布线上传输的信号之间发生干扰。如果这种干扰较显著，则不能获得清晰的图像。

如上所述，用来减小复位噪声的 CDS 电路布置在每列中。图 8 用来示意描述如何把 CDS 电路布置在常规 CMOS 图像传感器中的电路中。

如图 8 中表示的那样，CDS 电路 80 在水平方向以与在水平方向上按 n 列彼此平行布置的列选择信号线 74 的相同方式排列。每个 CDS 电路 80 的输入侧经每根列选择信号线 74 连接到每个像素电路 70 的输出部分上，而输出侧连接到例如在每列选择晶体管(未表示)的一个漏极上。

通常每个 CDS 电路 80 具有相同的布线图案。因此，如果 CDS 电路 80 以这种方式彼此平行布置，则用来传输从与在相邻 CDS 电路 80 中的信号传输布线平行布置的像素电路 70 输出的信号的信号传输布线的一部分增大。因此，如果高集成水平导致在 CDS 电路 80 之间的狭窄空间，则来自在水平方向上彼此相邻的像素的图像信号由于在信号传输布线之间的寄生电容而干扰。例如，如果在获得的图像上有一个较强亮度区域和一个较暗亮度区域，则在这些区域之间的边界不可能清晰地显示。

按常规，在相邻图像信号之间的干扰通过增大用于包括在 CDS 电路 80 中的取样的电容性元件的电容而控制。可选择地，干扰通过增大用于布置在 CDS 电路 80 中的放大器的操作电流而控制。然而，对于这些方法，CDS 电路的尺寸变大，并且功率消耗增大。

发明内容

在上述背景情况下形成本发明。本发明的一个目的在于，提供一种能够获得清晰图像的低功率 CMOS 图像传感器，其中在相邻像素之

间不会出现干扰而不用改变在电路中的元件。

为了实现以上目的，提供一种通过按顺序输出在根据 X-Y 寻址象矩阵那样布置的像素区域的每一个中检测的图像信号来获得图像的 CMOS 图像传感器，该传感器包括：多个像素电路，象矩阵那样布置，并且每个包括一个光电转换元件以进行入射光的光电转换以便输出与一个像素相对应的图像信号；多个信号处理电路，按等于在水平方向上排列的像素电路的数量排列，并且连接到在垂直方向上排列的所有像素电路上，用来对于来自在垂直方向排列的所有像素电路中的每一个的图像信号进行预定信号处理；一个水平扫描电路，用来按顺序切换和输出来自多个信号处理电路的图像信号；及彼此平行的固定电位布线，并且每个布置在排列的多个信号处理电路的两个之间，其中固定电位布线总是形成在其中形成用来传输图像信号的多个信号处理电路中的信号传输布线的相同布线层中。其中所述 CMOS 图像传感器进一步包括仅在其上排列多个像素电路的一个区域上带有一个开口的一根用来遮光的布线，以便防止入射光照射除该区域之外的一部分，其中固定电位布线连接到用来遮光的布线上。

由通过例子结合表明本发明最佳实施例的附图所作的如下描述，本发明的以上和其它目的、特征及优点成为显然的。

附图说明

图 1 是用来描述构成本发明基础原理的示图。

图 2 是表示根据本发明一个实施例的 CMOS 图像传感器的整体结构的示图。

图 3 是表示在本发明的一个实施例中的放大器/噪声抵消电路的结构示图。

图 4 是平面图，表示在根据本发明的实施例的 CMOS 图像传感器中的位置，其中布置固定电位布线。

图 5 是剖视图，表示如何形成固定电位布线的第一个例子。

图 6 是剖视图，表示如何形成固定电位布线的第二个例子。

图 7 是表示在常规 CMOS 图像传感器中的像素电路的结构示图。

图。

图 8 是用来示意描述如何把 CDS 电路布置在常规 CMOS 图像传感器中的电路中的示图。

具体实施方式

现在参照附图将描述本发明的实施例。

图 1 用来描述构成本发明基础的原理。本发明的概况通过使用图 1 给出。

表示在图 1 中的 CMOS 图像传感器 1 包括：一个像素部分 2，其中象矩阵那样排列像素电路 2a；一个垂直扫描电路 3，用来选择来自像素电路 2a 的一行的输出；信号处理电路 4，用来对于从在每列中的像素电路 2a 输出的图像信号进行预定信号处理；及一个水平扫描电路 5，用来切换和输出来自每个信号处理电路 4 的图像信号。具有恒定电位的固定电位布线的每一根布置在信号处理电路 4 之间。在图 1 中在像素部分 2 中像素电路 2a 按四行和四列排列，但在实际中更多的像素电路 2a 将排列在那里。

在像素部分 2 中，一根行选择信号线 3a 连接到像素电路 2a 的每个水平行上，而一根列选择信号线 5a 连接到像素电路 2a 的每个垂直列上。每个像素电路 2a 包括用来进行入射光的光电转换的一个光电转换元件，并且把与一个像素相对应的图像信号输出到与其连接的列选择信号线 5a。垂直扫描电路 3 通过把一个行选择信号输出到任一根行选择信号线 3a 上选择来自像素电路 2a 的一行的输出。输出到列选择信号线 5a 的图像信号经在每列中的信号处理电路 4 输入到水平扫描电路 5。水平扫描电路 5 按顺序选择和输出来自每列的图像信号。

在列选择信号线 5a 上的所有信号处理电路 4 具有相同的电路结构，对输入图像信号进行预定信号处理，及把它们输出到水平扫描电路 5。例如，放大器电路、噪声抵消电路等作为信号处理电路 4 布置。例如，CDS 电路作为这些噪声抵消电路布置。

在 CMOS 图像传感器 1 中，从像素部分 2 到水平扫描电路 5 布

置在列中的列选择信号线 5a 彼此平行。布置在列中的信号处理电路 4 也彼此平行。信号处理电路 4 包括用来传输图像信号的信号传输布线。这些信号传输布线总是包括用来在列方向上传输图像信号的一个或多个信号传输布线。

在具有高分辨率的最新 CMOS 图像传感器 1 中，像素电路 2a 的集成水平较高，并且在相邻信号处理电路 4 之间的空间非常狭窄。因此，由于在相邻信号处理电路 4 中在列方向上布置的信号传输布线之间的布线电容，在不同列中传输的图像将干扰。

在本发明中，具有恒定电位的固定电位布线 6 彼此平行地布置。每根固定电位布线 6 布置在相邻信号处理电路 4 之间以彼此电气屏蔽。这防止在不同列中的图像信号干扰，并且能得到在像素之间没有干扰的清晰图像。

顺便说明，在具有其中形成 CMOS 图像传感器 1 的多层结构的半导体芯片上，最好在用来在列方向上传输来自像素电路 2a 的图像信号的信号处理电路 4 中的信号传输布线和用来屏蔽在每列中的信号传输布线的固定电位布线 6 应该总是形成在相同布线层上。例如，如果在每个信号处理电路 4 中的信号传输布线形成在多个布线层上，那么固定电位布线 6 这样形成，使得它们与在每个布线层上的信号传输布线相对应。这更可靠地防止在不同列中在图像信号之间的干扰。

实际上，用来传输图像信号的信号传输布线交错地布置在每个信号处理电路 4 中。因此，如果在每个信号处理电路 4 中的信号传输布线在相同布线层上彼此平行地形成，则在它们之间的布线电容将影响传输的图像信号。在这种情况下，最好一根固定电位布线 6 也应该形成在彼此平行布置的信号传输布线之间。

况且，可以包括 CDS 电路作为信号处理电路 4。通常这些 CDS 电路包括一个用来从像素电路 2a 取样图像信号的电容性元件。如果在相邻列中的 CDS 电路之间的空间狭窄，则干扰对于在该电容性元件周围的信号传输布线上的图像信号有较大影响。因此，特别希望，固定电位布线应该与在 CDS 电路中连接到电容性元件两端的信号传输布

线、和在这些信号传输布线之间的相邻 CDS 电路中连接到电容性元件两端的信号传输布线平行地布置。

固定电位布线 6 的电位能设置成例如在电路中的 GND 电位或供给到电路的电源电位。在这种情况下，用来供给 GND 电位或电源电位的存在布线应该用来尽可能地连接固定电位布线 6。这不仅使在半导体芯片上的布线布局或在添加的固定电位布线 6 的多层结构附属物中的变化最小，而且防止电路尺寸增大。

对于 CMOS 图像传感器 1，通常不仅布置例如黑色的颜色滤波器，而且布置例如用来遮光的、仅在像素部分 2 上有一个开口的铝布线，以便防止光照射除像素部分 2 之外的部分。在多种情况下，信号处理电路 4 也布置在用来遮光的这种布线下。通常把用来遮光的这种布线用作在电路中的 GND 布线。因此，通过把每个布置在信号处理电路 4 之间的固定电位布线 6 连接到布置在它们上方用来遮光的布线上，能使固定电位布线 6 的电位恒定，而不用显著改变布线布局。

从布局判断，有其中用来把在电路中共享的电源电压供给到像素电路 2a 和像素电路 2a 周围的水平扫描电路 5 等的布线也能容易地连接到固定电位布线 6 上的多种情况。

相反，通过独立地布置用来把电压供给固定电位布线 6 的布线，固定电位布线 6 的电位能保持恒定，而与例如 GND 电位或在电路中的电源电位的变化无关。在这种情况下，用来把电压供给到固定电位布线 6 的布线应该在其中把电压供给到芯片的布线焊盘 (wiring pad) 处分离。可选择地，用来把恒定电压供给到固定电位布线 6 的电源电路可以独立地布置在芯片外。结果，由固定电位布线 6 能得到稳定的屏蔽效果。

有其中把用于取样操作的独立基准电压供给到 CDS 电路的情形。在这些情况下，通过把固定电位布线 6 连接到用来供这种基准电压的布线上，能保持固定电位布线 6 的电位恒定，而与共用电源电位或 GND 电位的变化无关。

如上所述，对于根据本发明的 CMOS 图像传感器 1，每个布置在

相邻信号处理电路 4 之间的固定电位布线 6 防止在相邻信号处理电路 4 中传输的图像信号干扰。结果，能得到清晰的图像。

现在，将描述本发明的一个具体实施例。图 2 表示根据本发明一个实施例的 CMOS 图像传感器的整体结构。

表示在图 2 中的 CMOS 图像传感器 11 包括：一个像素部分 12，其中象矩阵那样排列像素电路 12a；一个垂直扫描移位寄存器/复位控制电路 13，用来例如规定在垂直方向的像素电路 12a；一个放大器/噪声抵消电路 14，用来进行放大从在每列中的像素电路 12a 输出的图像信号的处理，并且减小包括在它们中的噪声；及一个水平扫描移位寄存器 15，用来在水平方向上通过列选择晶体管 M1 规定来自像素电路 12a 的输出。况且，一个放大器 15b 连接到一根接收从每个列选择晶体管 M1 输出的信号的输出总线 15a 上。

在图 2 中的放大器/噪声抵消电路 14 表示成一个功能块，但在实际中，对于排列的像素电路 12a 的每列有一个放大器/噪声抵消电路 14。况且，有每根布置在相邻列中的放大器/噪声抵消电路 14 之间的固定电位布线。这些固定电位布线以后说明。像素电路 12a 在图 2 中的像素部分 12 中按四行和四列排列，但在实际中更多个像素电路 12a 将排列在那里。

每个像素电路 12a 包括一个光电二极管 D1 作为光电转换元件，并且具有一种有源像素传感器(APS)结构，其中布置一个复位晶体管 M2、源极跟随放大器 M3、及每个由例如一个 n 沟道 MOSFET 形成的行选择晶体管 M4。

光电二极管 D1 的阳极侧接地，而阴极侧连接到在复位晶体管 M2 上的一个源极上和在源极跟随放大器 M3 上的一个栅极上。在源极跟随放大器 M3 上的一个源极连接到在行选择晶体管 M4 上的一个漏极上。

用来复位光电二极管 D1 的复位信号线 L1 和用来在行方向上选择像素电路 12a 的行选择信号线 L2 平行于来自垂直扫描移位寄存器/复位控制电路 13 的每行延伸。复位信号线 L1 连接到在复位晶体管

M2 上的一个栅极上。行选择信号线 L2 连接到在行选择晶体管 M4 上的栅极上。在复位晶体管 M2 上的一个漏极和在源极跟随放大器 M3 上的一个漏极连接到一根复位电压供给线 L3 上。

在行选择晶体管 M4 上的一个源极连接到用来在列方向上选择像素电路 12a 的一根列选择信号线 L4 上。在每列中的列选择信号线 L4 经放大器/噪声抵消电路 14 连接到列选择晶体管 M1 上的一个漏极。放大器/噪声抵消电路 14 的结构以后在图 3 中描述。

在每个列选择晶体管 M1 上的一个源极连接到输出总线 15a 上。列选择信号按顺序从水平扫描移位寄存器 15 按预定计时输入到在每个列选择晶体管 M1 上的一个栅极。结果，对其中在放大器/噪声抵消电路 14 中进行放大处理和噪声减小处理的图像信号按顺序输出到输出总线 15a，并且经放大器 15b 发送到一个外部系统。

现在，将描述像素电路 12a 的操作。

首先，当经复位信号线 L1 供给一个复位信号 RST，并且复位晶体管 M2 按预定计时进入通状态时，光电二极管 D1 由复位电压 VR 充电。其次，当来自外部的光照射光电二极管 D1 时，在光电二极管 D1 中累积电荷。累积的信号电荷将减小复位晶体管 M2 的源极的电位和源极跟随放大器 M3 的栅极的电位。

信号电荷的累积以这种方式开始。在一个预定时间段过去之后，一个行选择信号 SLCT 从行选择信号线 L2 输入到在行选择晶体管 M4 上的栅极。然后从源极跟随放大器 M3 输出的电压作为一个图像信号输出到列选择信号线 L4。此后，复位晶体管 M2 由于输入的一个复位信号 RST 进入通状态，并且复位在光电二极管 D1 中累积的信号电荷。

图 3 表示放大器/噪声抵消电路 14 的结构。

在图 3 中，与一个像素相对应的像素电路 12a 和在经列选择信号线 L4 连接到该像素电路 12a 上的列中的放大器/噪声抵消电路 14 的结构作为一个例子表示。放大器/噪声抵消电路 14 包括一个用来抵消包括在图像信号中的固定图案的噪声的 CDS 电路。

如图 3 中所示，一个用来控制从列选择信号线 L4 输入的图像信

号的样本和保持开关 14a 布置在放大器/噪声抵消电路 14 中。一个用来输出恒定电流 I 的恒流源 14b 连接到其中样本和保持开关 14a 和列选择信号线 L4 连接的点上。一个用来保持信号的样本和保持电容器 C1 连接到样本和保持开关 14a 的输出侧上。一个用来供给基准电压 VREF 的基准电压源 14c 连接到样本和保持电容器 C1 的另一侧上。

其中样本和保持开关 14a 与样本和保持电容器 C1 连接的点连接到一个放大器 14d 的一个输入端上。一个 CDS 电容器 C2 连接到放大器 14d 的一个输出端上，而 CDS 电容器 C2 的另一侧连接到一个放大器 14e 的一个输入端上。

其中样本和保持电容器 C1 与基准电压源 14c 连接的点经一个箝位开关 14f 连接到其中 CDS 电容器 C2 与放大器 14e 连接的点上。通过接通或断开箝位开关 14f，能把在 CDS 电容器 C2 的放大器 14e 侧的端电位固定在从基准电压源 14c 供给的基准电压 VREF，或者与基准电压 VREF 隔离。放大器 14e 的一个输出端经列选择晶体管 M1 连接到输出总线 15a 上。

在像素电路 12a 中，当输入到复位晶体管 M2 的一个复位信号 RST 进入断状态时，将产生复位噪声。有用于复位晶体管 M2 的阈值电压 V_T 的变化，从而在每个像素电路 12a 中产生的复位噪声不恒定。包括在放大器/噪声抵消电路 14 中的 CDS 电路用来可靠地从输出信号除去这样的复位噪声。该 CDS 电路通过取样来自包括复位噪声的像素电路 12a 的图像信号、通过再次取样在复位时输出的电压、及通过得到差分信号，除去复位噪声。

通过把放大器/噪声抵消电路 14 与在像素电路 12a 中的操作相联系，描述放大器/噪声抵消电路 14 的操作。

首先，把一个行选择信号 SLCT 输入到在像素电路 12a 中的行选择晶体管 M4 上的栅极。与此同时或在此之后，输入一个复位信号 RST 使行选择晶体管 M4 保持在通状态，以把复位晶体管 M2 置于通状态。结果，把光电二极管 D1 复位到复位电压 VR，并且把复位电压 VR 输出到列选择信号 L4。在一个水平消隐周期期间进行以上操作。

其次，在完成通过复位电压 VR 的复位之后，停止复位信号 RST 的输入。结果，开始通过光电二极管 D1 的积分。在这时，把与由光电二极管 D1 累积的电荷量相对应的源极跟随放大器 M3 的电压变化输出到列选择信号线 L4，作为图像信号的电压。

然后把箝位开关 14f 及样本和保持开关 14a 置于通状态。结果，把图像信号的电压施加到其中样本和保持电容器 C1 与放大器 14d 连接的点上，并且与积分时间相对应的图像信号作为电荷在样本和保持电容器 C1 与 CDS 电容器 C2 中累积。在这时累积的信号包括复位噪声。在一定时间段过去之后，把箝位开关 14f 及样本和保持开关 14a 置于断状态以保持取样的图像信号。

为了在样本和保持电容器 C1 中仅累积复位噪声，再次输入一个复位信号 RST 以把复位晶体管 M2 置于通状态。结果，把光电二极管 D1 复位到复位电压 VR，并且把复位电压 VR 输出到列选择信号线 L4。在这种情况下，把样本和保持开关 14a 置于通状态，然后把复位信号 RST 置于断状态，及然后在一个预定时间段之后也把样本和保持开关 14a 置于断状态。

作为这种操作的结果，在其中 CDS 电容器 C2 与放大器 14e 连接的点处，将产生是在基准电压 VREF 与从其仅除去复位噪声的图像信号之差的电压。因此，然后通过把列选择晶体管 M1 和箝位开关 14f 与来自水平扫描移位寄存器 15 的列选择信号同步置于通状态，把除去复位噪声的图像信号发送到输出总线 15a。

现在，将描述在相邻放大器/噪声抵消电路 14 之间的固定电位布线的排列。在这个实施例中，通过把一根固定电位布线连接到布置在光照射的电路区域的表面上用来遮光的铝布线上，得到作为恒定电位的 GND 电位。

图 4 是平面图，表示在其中布置固定电位布线的 CMOS 图像传感器 11 中的位置。

图 4 表示其上形成 CMOS 图像传感器 11、从光照射芯片的方向看到的半导体芯片的整体。在图 4 中画斜线的区域是用来遮光的铝布

线 21。用来遮光的铝布线 21 这样形成，使它覆盖半导体芯片的整体，并且它仅在中部带有一个开口。其中象矩阵那样排列像素电路 12a 的像素部分 12 形成在与检测照射像素部分 12 的光的开口相对应的半导体芯片上的一个区域中。实际上，一个颜色滤波器形成在用来遮光的铝布线 21 上，但它在图 4 中省略。在像素部分 12 上的颜色滤波器的一个区域发射与每个像素电路 12a 相对应的 RGB 颜色的每一种。在用来遮光的铝布线 21 上的颜色滤波器的区域例如具有单色黑色或通过混合 RGB 颜色得到的黑色，从而它不发射光。

其中形成放大器/噪声抵消电路 14 的单元 141 形成在由用来遮光的铝布线 21 遮光的一个区域中。在其中形成放大器/噪声抵消电路 14 的列中的所有单元 141 具有相同的结构，并且在水平方向上相对于像素电路 12a 的排列彼此平行地布置。况且，一根固定电位铝布线 16 布置在其中形成放大器/噪声抵消电路 14 的相邻列中的单元 141 之间。在每列中的固定电位布线 16 通过一个接触孔 16a 连接到用来遮光的铝布线 21 上。

现在，通过表示以上半导体芯片的一部分，将描述其中形成在用来传输图像信号的放大器/噪声抵消电路 14 中的信号传输布线和固定电位布线 16 的位置的一个例子。图 5 是剖视图，表示如何形成固定电位布线 16 的一个第一例子。

图 5 是沿图 4 的线 X-X 得到的放大部分剖视图。如图 5 中所示，其中形成 CMOS 图像传感器 11 的半导体芯片具有多层结构。信号传输布线 18 形成在一根电源布线 22 上方，其间有一个绝缘层 23。用来遮光的铝布线 21 形成在信号传输布线 18 上方，其间有一个绝缘层 24。一个例如黑色的颜色滤波器 25 布置在用来遮光的铝布线 21 的上方。在该半导体芯片上由电路共享的电源电压 VDD 施加到电源布线 22 上。电源布线 22 布置在例如行方向(在图 5 中的水平方向)上。用来遮光的铝布线 21 在这些电路中给出 GND 电位。

在每列中的放大器/噪声抵消电路 14 形成在图 5 中的一个区域 17 中。就是说，在图 5 中表示的例子的每个区域 17 中，用来在列方向上

传输图像信号的一根信号传输布线 18 形成在每列中的放大器/噪声抵消电路 14 中。

在图 5 中的信号传输布线 18 与连接在行选择晶体管 M4 上的源极及样本和保持开关 14a 的列选择信号线 L4 的一部分、连接样本和保持开关 14a 及样本和保持电容器 C1 的布线及连接样本和保持开关 14a 及放大器 14d 的布线、连接样本和保持电容器 C1 及基准电压源 14c 的布线、连接放大器 14d 和 CDS 电容器 C2 的布线、连接 CDS 电容器 C2 和放大器 14e 的布线、或连接放大器 14e 和表示在图 3 中表示的放大器/噪声抵消电路 14 的结构中的列选择晶体管 M1 的布线的一部分相对应。

固定电位布线 16 形成在列中的信号传输布线 18 之间。固定电位布线 16 和信号传输布线 18 形成在相同的布线层中。固定电位布线 16 布置在列方向上，使它平行于相邻信号传输布线 18。而且，每根固定电位布线 16 通过接触孔 16a 连接到用来遮光的铝布线 21 上，并且保持在 GND 电位。

通过采用以上结构，相邻信号传输布线 18 由固定电位布线 16 电屏蔽。这防止通过相邻信号传输布线 18 传输的图像信号彼此干扰。因此能得到清晰的图像而不增大由 CMOS 图像传感器 11 消耗的功率，或不改变例如在 CMOS 图像传感器 11 中的电容性元件。

为了保持每根固定电位布线 16 的电位恒定，使用在 GND 电位下用来遮光的铝布线 21。就是说，借助于通过接触孔 16a 连接固定电位布线 16 和用来遮光的铝布线 21，能把恒定电位施加到固定电位布线 16 上而不用改变半导体芯片的多层结构。结果，能防止通过形成固定电位布线 16 引起的制造成本的升高，并且能使半导体芯片的体积增大最小化。

如上所述，在每列中的放大器/噪声抵消电路 14 包括一个 CDS 电路。如果在相邻列中在 CDS 电路之间的空间狭窄，则在布置在 CDS 电路中的电容性元件周围的布线上对图像信号的干扰的影响特别大。如果指的是表示在图 3 中的放大器/噪声抵消电路 14 的结构，则连接

到样本和保持电容器 C1 及 CDS 电容器 C2 的每一个的两端上的布线，是电容性元件，可以形成在列方向上。在这些区域中，最好固定电位布线 16 应该形成在相邻列中的布线之间。这将使防止在相邻像素之间的信号干扰的效果最大。

在图 5 中表示的例子中，在列方向上延伸的一根信号传输布线 18 布置在其中形成在一个列中的放大器/噪声抵消电路 14 的每个区域 17 中。如果多根信号传输布线 18 在每个区域 17 中排列在相同的布线层中，那么固定电位布线 16 应该在区域 17 之间的相同布线层中以相同方式形成。在这种情况下，固定电位布线 16 也可以形成在排列的信号传输布线 18 之间。

况且，在图 5 中表示的例子中，在 GND 电位下用来遮光的铝布线 21 用来保持固定电位布线 16 的电位恒定。如果电源布线 22 靠近固定电位布线 16 形成，如在图 5 中表示的例子中那样，则固定电位布线 16 可以连接到电源布线 22 上以得到恒定电位。

图 6 是剖视图，表示如何形成固定电位布线的第二个例子。

图 6 是半导体芯片的部分剖视图，表示在其中形成放大器/噪声抵消电路 14 的一个区域 37 周围的一部分。这与图 5 相同。这种半导体芯片的多层结构如下。一根电源布线 42、绝缘层 43 和 44、及一根用来遮光的铝布线 41 从底部按顺序形成。这与图 5 相同。况且，一个黑色颜色滤波器 45 布置在用来遮光的铝布线 41 上方。

信号传输布线 38 形成在其中形成在列中的放大器/噪声抵消电路 14 的每个区域 37 中在绝缘层 43 与 44 之间。在这种情况下，两根信号传输布线 38 在每列中的区域 37 中在相同布线层中彼此平行地形成。

固定电位布线 36 不仅形成在其中形成在每列中的放大器/噪声抵消电路 14 的区域 37 之间，而且也形成在排列在每个区域 37 中的信号传输布线 38 之间。这不仅在列之间而且在列中的放大器/噪声抵消电路 14 中的布线之间防止图像信号干扰。结果，能得到较高质量的图像。

在图 6 中，每根固定电位布线 36 通过一个接触孔 36a 连接到电源布线 42 上，以得到电源电压 VDD 作为恒定电位。电源电压 VDD

在该半导体芯片中共享,从而有靠近其中形成放大器/噪声抵消电路 14 的区域 37 也形成电源布线 42 的多种情形。在这些情况下,电源布线 42 和固定电位布线 36 应该通过接触孔 36a 连接。通过这样做,能把恒定电位施加到固定电位布线 36 上,而不用改变半导体芯片的多层结构。这与表示在图 5 中的例子相同。

在表示在图 5 和 6 中的以上例子中,信号传输布线仅形成在其中形成放大器/噪声抵消电路 14 的区域中的一个布线层中,但在实际中,有其中存在一个在多个布线层中形成信号传输布线的区域。在这些情况下,固定电位布线应该平行于信号传输布线形成,使它们与其中形成在每个布线层中的信号传输布线的位置相对应。

况且,在表示在图 5 和 6 中的以上例子中,分别连接到固定电位布线 16 和 36 上用来遮光的铝布线 21 和电源布线 42 是用来供给在半导体芯片中共享的电压的布线,从而其电位可以根据半导体芯片中的状态而改变。在这种情况下,固定电位布线 16 和 36 的电位也根据这些布线的电位变化而变化。因此,固定电位布线 16 和 36 的电位变化可以分别影响与固定电位布线 16 和 36 分别相邻的信号传输布线 18 和 38,并且传输的图像信号可能包括噪声。

为了防止固定电位布线 16 和 36 的这种电位变化,恒定电压应该经布置在半导体芯片上的布线焊盘处分离的独立专用布线供给到固定电位布线 16 和 36 上。可替换地,恒定电压应该从布置在半导体芯片外部的独立电压源供给到固定电位布线 16 和 36。在这种情况下,供给到放大器/噪声抵消电路 14 的基准电压 V_{REF} 也可以供给到固定电位布线 16 和 36。

如在上文中已经描述的那样,对于根据本发明的 CMOS 图像传感器,信号处理电路彼此平行地布置,并且彼此平行的固定电位布线的每一根布置在信号处理电路的两个之间。结果,相邻信号处理电路由一根固定电位布线电气屏蔽。这防止在相邻信号处理电路中传输的图像信号彼此干扰。因此,能得到清晰图像而不增大功率消耗或改变在电路中的元件。

上文仅认为是本发明的原理的说明。而且，由于对于熟悉本专业的技术人员容易想到多种修改和变更，所以不希望把本发明限制为表示和描述的准确结构和用途，并因而，所有适当的修改和等效改动应该认为落在附属权利要求书和其等效物中的本发明范围内。

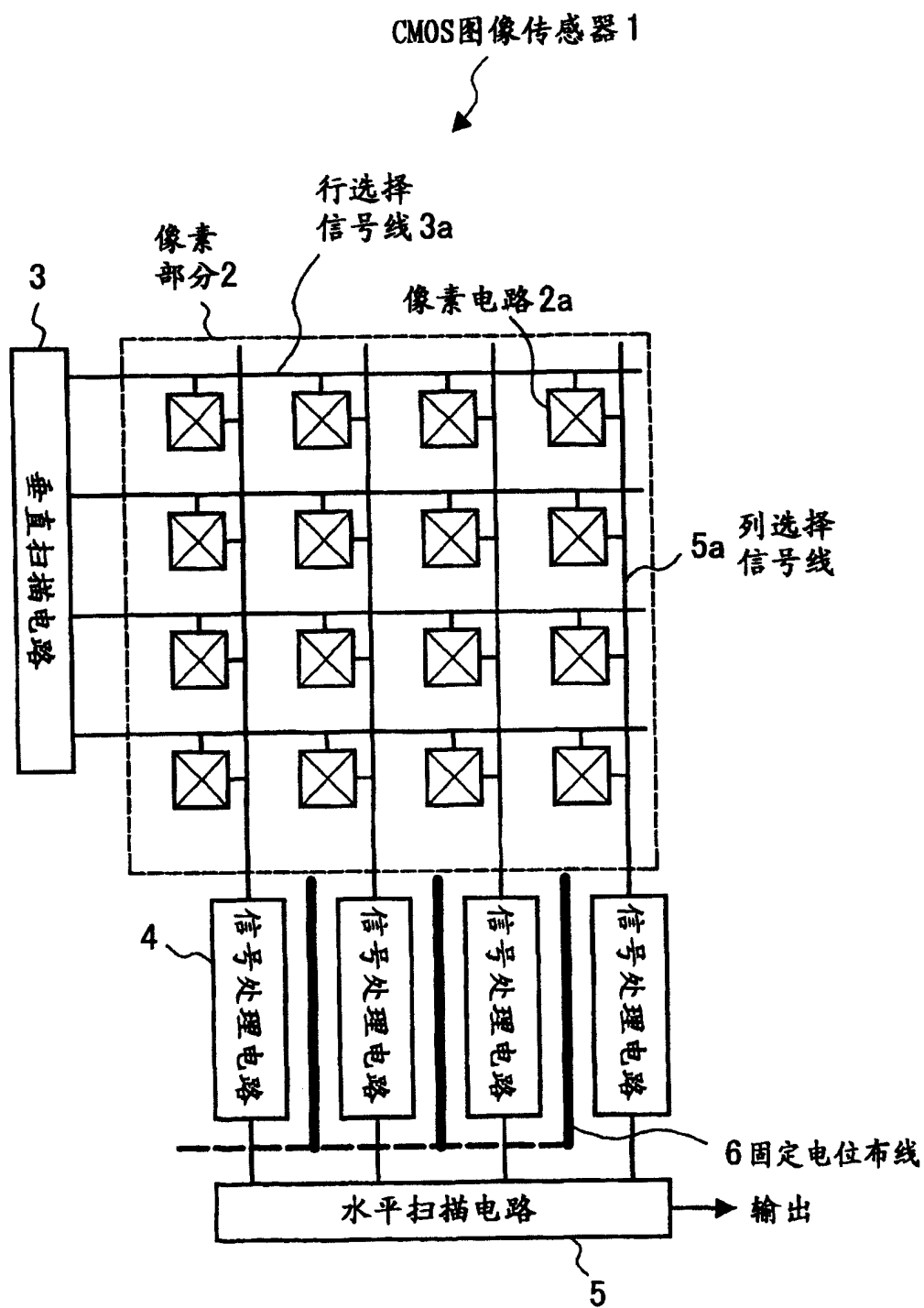


图 1

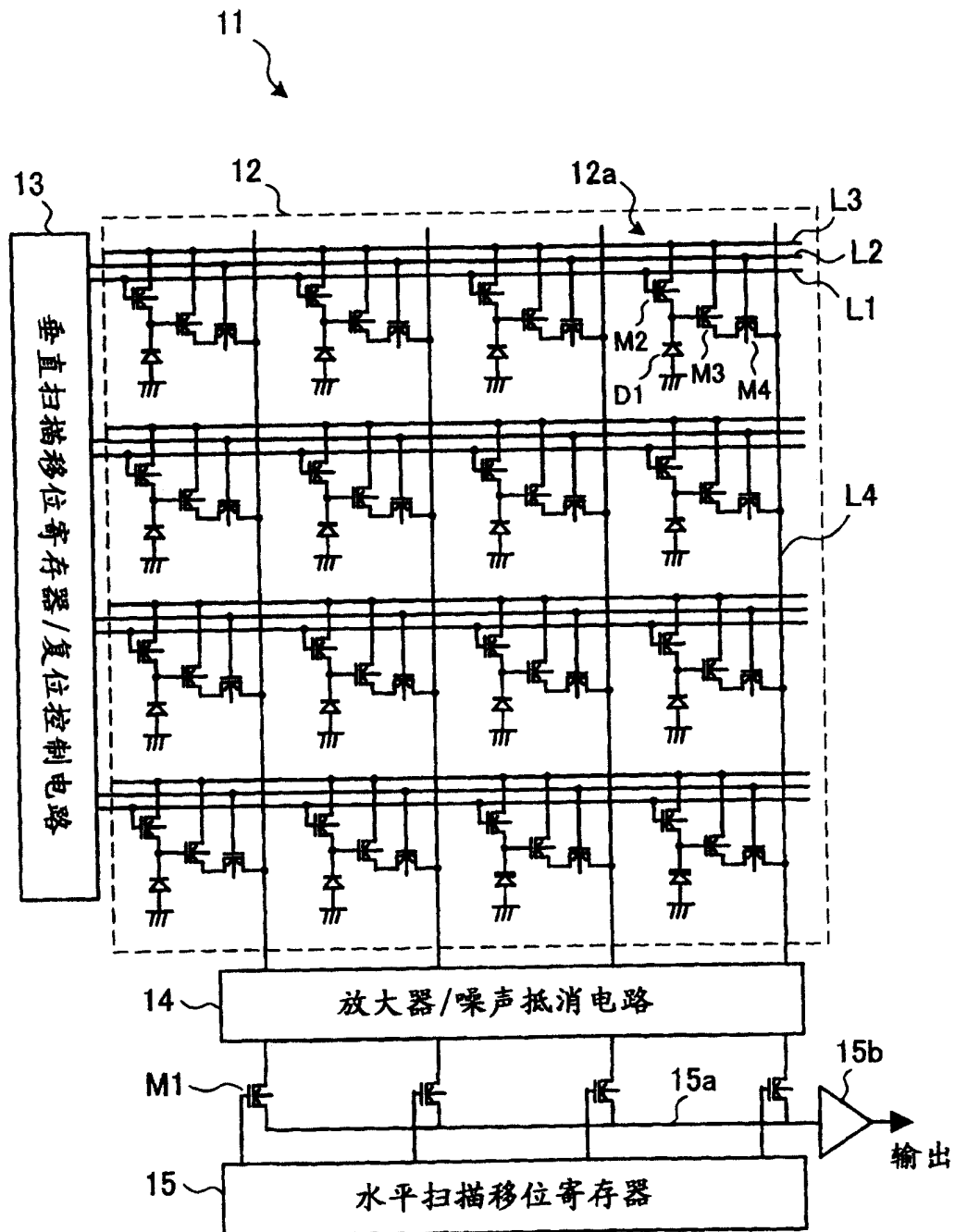


图2

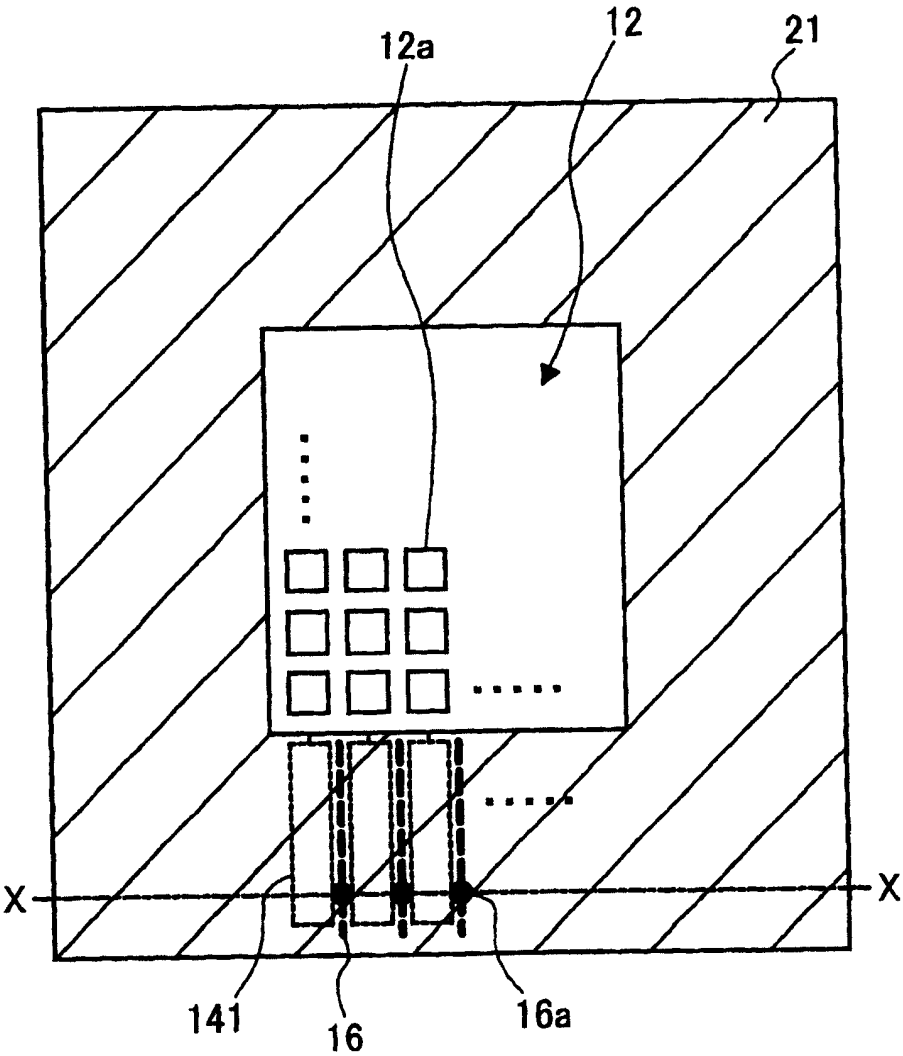


图 4

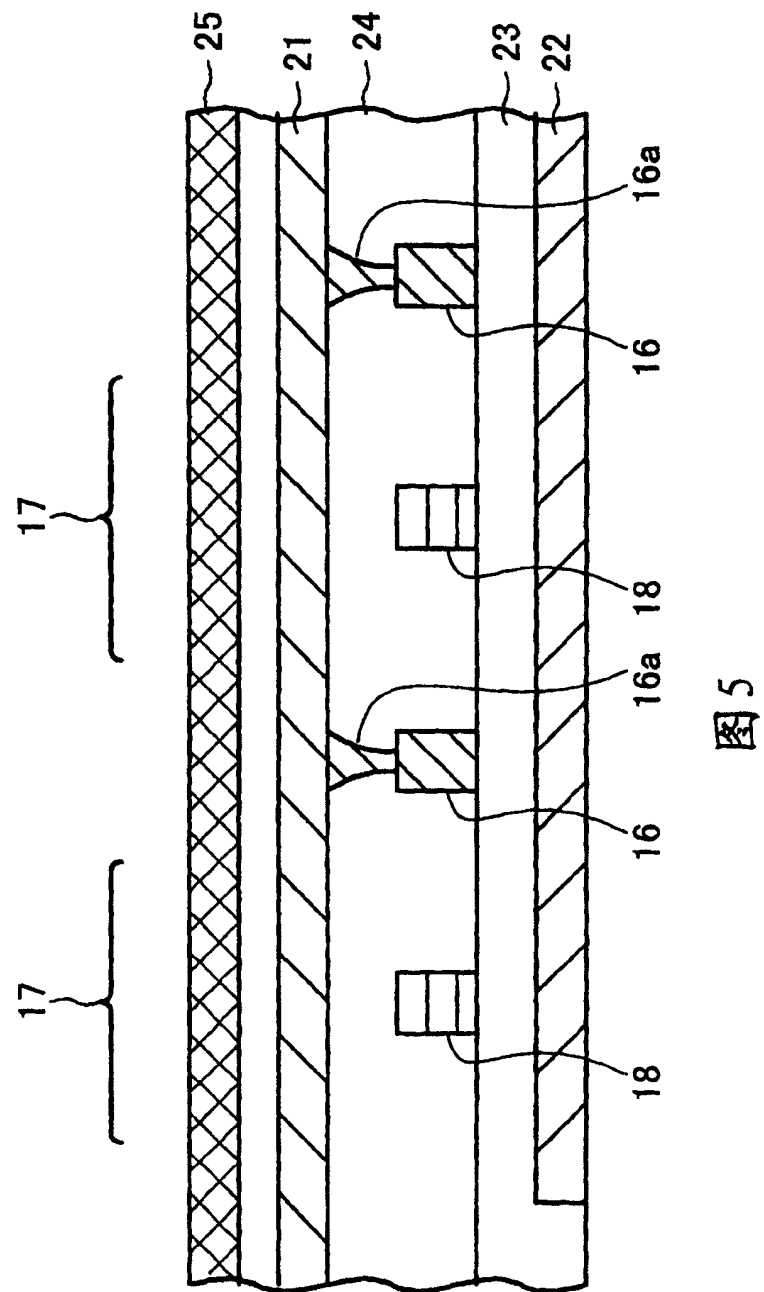


图 5

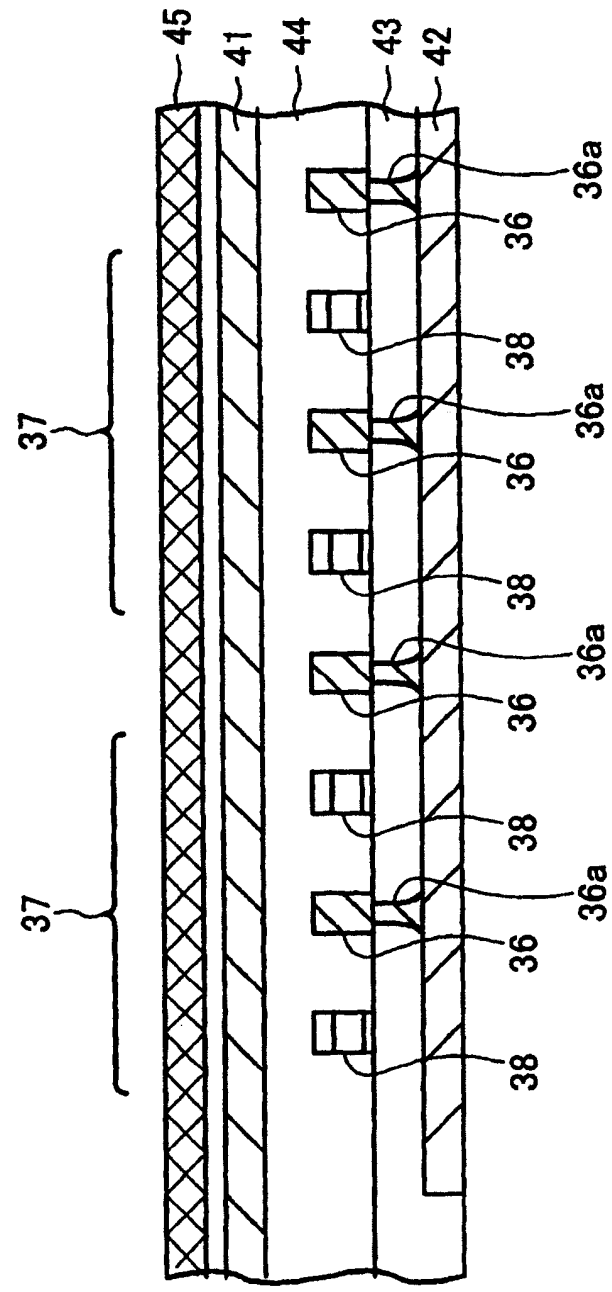


图 6

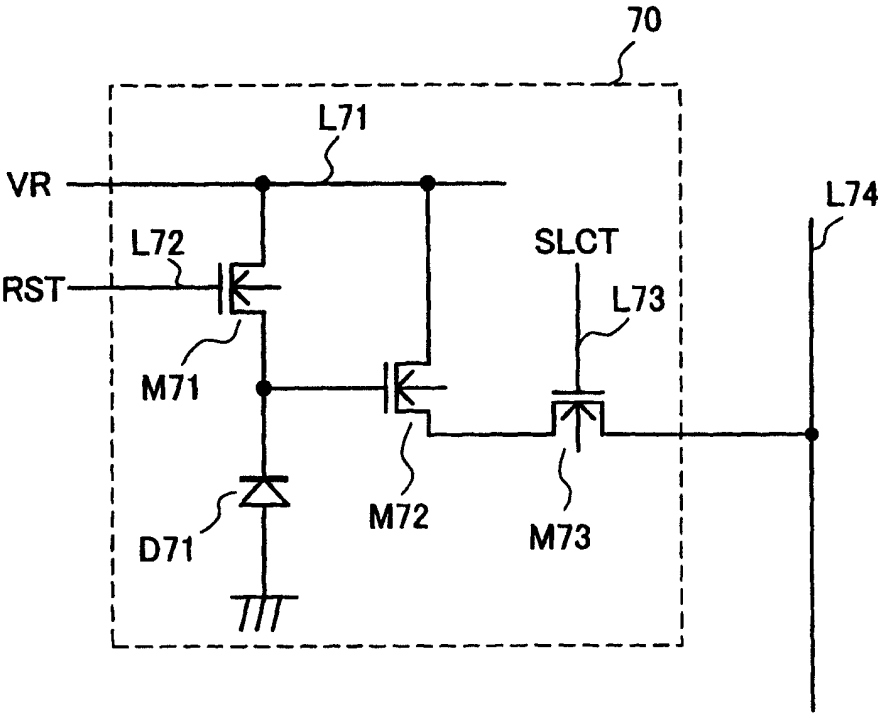


图7
现有技术

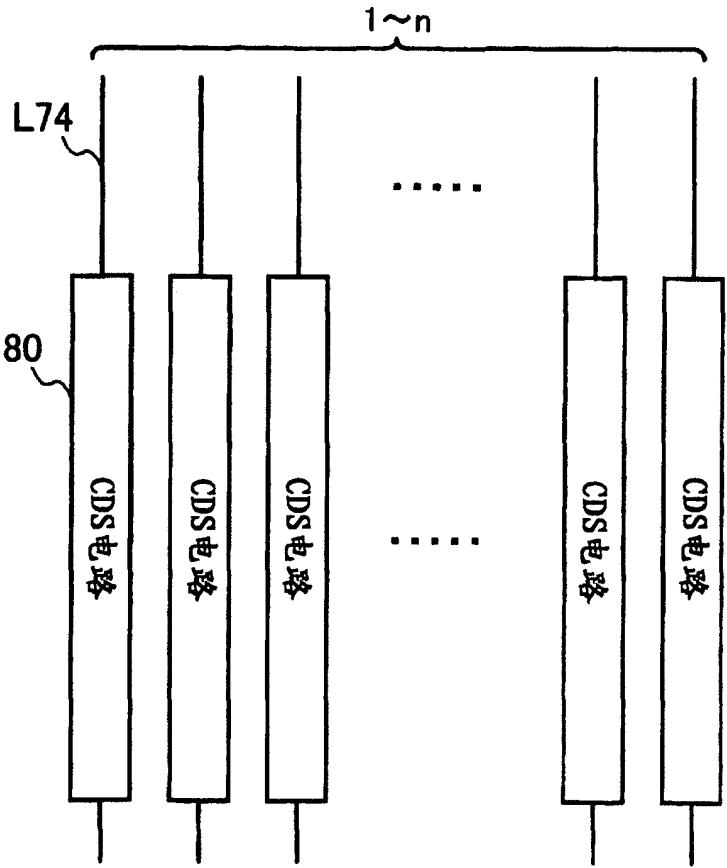


图 8
现有技术