



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0128477
(43) 공개일자 2013년11월26일

(51) 국제특허분류(Int. Cl.)
H01B 1/16 (2006.01) *H01B 5/14* (2006.01)
(21) 출원번호 10-2013-7027956(분할)
(22) 출원일자(국제) 2004년10월13일
 심사청구일자 空
(62) 원출원 특허 10-2006-7009215
 원출원일자(국제) 2004년10월13일
 심사청구일자 2009년10월13일
(85) 번역문제출일자 2013년10월23일
(86) 국제출원번호 PCT/US2004/034692
(87) 국제공개번호 WO 2005/038989
 국제공개일자 2005년04월28일
(30) 우선권주장
 60/511,249 2003년10월14일 미국(US)

(71) 출원인
 지비씨 메탈즈, 엘엘씨
 미국 일리노이주 62024 이스트 앤튼 노쓰 샘록 스트리트 427
(72) 별명자
 천 주차인 에프.
 미국 코네티컷주 06514 햅든 매터 스트리트 365
 #36
 래지역 니콜 에이.
 미국 뉴욕주 12309 닐스카유나 베이커 애브뉴
 1456
 (뒷면에 계속)
(74) 대리인
 장훈

전체 청구항 수 : 총 1 항

(54) 발명의 명칭 **프레팅 및 휘스커 저항 피복 시스템 및 방법**

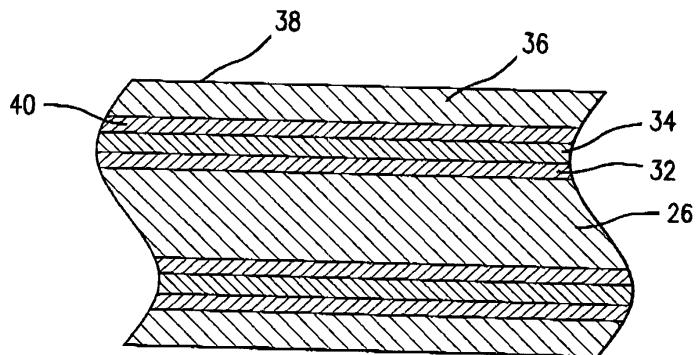
(57) 요 약

다층의 조밀하게 이격되어 있는 리드(10) 및 주석 휘스커로 이루어진 피복된 전기 전도성 기판(26)은 잠재적인 단락을 구성한다. 이러한 기판(26)은 리드프레임, 말단 펀 및 희로 트레이스를 포함한다. 전기 전도성 기판(26)은 주석 휘스커에 의해 브릿징할 수 있는 거리(14)에 의해 분리된 복수의 리드(16), 하나 이상의 표면을 피복시키는 은 또는 은계 합금층(28) 및 은 층을 직접 피복시키는 미립 주석 또는 주석계 합금층(30)을 갖는다.

대안으로 피복된 전기 전도성 기판(26)은 프레팅 마모로부터의 과편이 산화될 수 있으며 커넥터 조립품에서와 같이 전기 저항을 증가시키는 경우, 다수의 용도를 갖는다. 이러한 전기 전도성 기판(26)은 기판에 적층되어 있는 차단층(32)을 갖는다. 후속적으로 적층된 층은 주석과 금속간 화합물을 형성하기에 효과적인 차단층(32) 위에 적층되어 있는 희생층(34), 저저항 산화물 금속층(40), 및 주석 또는 주석계 합금의 층(36)을 포함한다.

차단층(32)은 바람직하게는 니켈 또는 니켈 기재의 합금이며, 저저항 산화물 금속층(40)은 바람직하게는 은 또는 은계 합금이다(도 4 참조).

대 표 도 - 도4



(72) 발명자

제픈 존 이.

미국 미주리주 63303 세인트 찰스 디캠프 팜 트레
일 2724

로빈슨 피터 더블류.

미국 일리노이주 62034 글렌 카본 울폐 크릭 코트
14

칸 어비드 에이.

미국 미주리주 63011 엘리스빌 살렘 웨이 900

특허청구의 범위

청구항 1

복수의 층(32, 34, 40, 36)으로 피복되어 있는 전기 전도성 소재로서, 상기 소재가, 전기 전도성 기판(26), 상기 기판(26) 위에 적층되어 있는, 상기 기판(26)의 구성성분들이 상기 복수의 층(32, 34, 40, 36)으로 확산되는 것을 억제하는 데 효과적인 차단층(32), 상기 차단층(32) 위에 적층되어 있는, 주석과 금속간 화합물을 형성하기에 효과적인 희생층(34), 상기 희생층(34) 위에 적층되어 있는 저저항 산화물 금속층(40), 및 상기 저저항 산화물 금속층(40) 위에 직접 적층되어 있는 주석 또는 주석계 합금의 층(36)을 포함하는, 복수의 층으로 피복되어 있는 전기 전도성 소재.

명세서

기술분야

[0001]

발명의 배경

[0002]

(1) 발명의 분야

[0003]

본 발명은 전기 전도성 기판을 피복하기 위한 시스템 및 방법, 보다 특히 전기 전도성 기판을 피복하기 위한 다층 시스템 및 방법에 관한 것이다.

배경기술

[0004]

(2) 관련 기술에 대한 설명

[0005]

본원 전체에 걸쳐서, 합금을 한정하는 "계(base)"란 용어는 합금이 적격 원소를 50중량% 이상 포함함을 의미하는 것으로, 예를 들면, "구리계(copper-base)"란 구리 50중량% 이상을 포함함을 의미한다. 구리 및 구리계 합금(이후로는 일반적으로 "구리"라고 칭함)은 통상 커넥터, 전기 하니스, 인쇄 회로판, 볼 그리드 어레이, 리드프레임, 멀티칩 모듈 등을 위해 전기 및 전자 산업에서 사용되고 있다. 구리가 탁월한 전기 전도도를 제공하지만, 승온, 수분 또는 화학약품에 노출되는 경우, 용이하게 산화 및 변색되는 것으로 공지되어 있다. 구리의 산화 및 변색으로 인해 일반적으로 전기 접촉 저항이 높아지므로, 전기 장치의 성능이 저하된다. 또한, 구리의 산화 및 변색은 납땜의 습윤성을 감소시키며, 일반적으로 문제가 있는 납땜을 발생시킨다.

[0006]

구리의 산화 및 변색을 감소시키는 한 가지 방법은 주석 또는 주석계 합금 피막(이후로는 일반적으로 "주석"이라고 함)을 구리 기판 위에 도포시키는 것이다. 주석 피막은 산화를 방지 또는 감소시키는 차단재로서 작용하며, 따라서 기판의 전기 성능을 유지시킨다. 그러나, 전도성 기판 위에 피막층으로서 주석을 사용하는 것과 관련된 많은 문제점이 있다. 주석 피막은 승온에서는 신속하게, 실온(보통 25°C)에서는 보다 점진적으로 구리 기판으로 내부 확산해 구리계 주석 금속간 화합물(Copper-tin intermetallic compounds)(IMC)을 형성한다. 이러한 IMC는 주석 피막층의 두께를 감소시키며 접촉 저항의 증가와 납땜능의 저하를 유발한다.

[0007]

예시적인 열 왕복 운동(excursion)은 중합체 속에서 와이어 결합 또는 캡슐화 중에 수초 동안에 250°C를 포함하며, 재유동 중에 수초 동안에 300°C를 포함하며, 마찰력을 감소시키기 위해 주석 두께의 제어 감소용으로 8내지 168시간 동안 150°C를 포함한다.

[0008]

IMC 형성의 효과를 감소시키고 낮은 접촉 저항을 유지시키기 위해 수행되는 한 가지 방법은 보다 두꺼운 주석 피막을 사용하는 것이다. 이러한 방법은 부품의 비용을 증가시킬 뿐만 아니라 몇 가지 기능적인 문제점을 야기한다. 주석 피막이 전기 커넥터에 사용되는 경우, 소프트 주석의 보다 두꺼운 피막은 마찰력을 증가시켜 삽입력의 증가를 유도하여 커넥터를 끊고 뽑은 것이 물리적으로 곤란하게 된다. 전자 장치의 경우, 전자 장치가 보다 얇아지고 소형화되는 경향이 있기 때문에, 두꺼운 주석 또는 주석 합금 피막도 역시 바람직하지 못하다. 게다가, 주석 피막이 전자 장치의 리드선에 사용되는 경우, 두꺼운 주석 피막은 리드선의 평면성 및 미세 라인 윤

꽉에 문제를 야기할 수 있다.

[0009] IMC 형성의 효과를 감소시키기 위해 수행되는 또 다른 방법은 구리 기판과 주석 피막 사이의 전이 차단층을 사용하여 IMC의 성장을 억제하는 것이다. 예를 들면, 미국 특허 제4,441,118호에는, 니켈 15 내지 30%를 포함하는 구리 니켈 합금 기판을 사용한 낮은 IMC 성장률이 보고되어 있다.

[0010] 또 다른 예에서, 문헌[참조: P. J. Kay and C. A. Mackay, in *Transactions of the Institute of Metal Finishing*, Volume 51, 1979, at page 169]에는, 전이 차단층으로서 각종 금속의 사용이 논의되어 있다. 한 가지 예에서, 이 공보에는 1 마이크로미터의 두께를 갖는 은 차단층이 기재되어 있다. 그러나, 이러한 예는 은 전이 차단층이 구리와 주석 사이의 확산률을 실질적으로 감소시키지 않기 때문에 바람직하지 못한 것으로 보인다. 샤크버그(Schatzberg)의 미국 특허 제4,756,467호에는, 구리 기판, 은 박층, 은-주석 합금층 및 최외 주석 층을 갖는 납땜 가능한 커넥터가 기재되어 있다. 은-주석 합금층은 확산 어닐링에 의해 형성된다. 후루카와 일렉트릭 캄파니 리미티드(Furukawa Electric Co. Ltd.)의 일본 특허 제2670348호(공보 제02-301573호)에는, 니켈 또는 코발트인 차단층으로 피복된 후, 은 층으로 피복된 다음, 주석 또는 주석 합금으로 이루어진 용융 고화층으로 피복되어 있는 구리 기판이 기재되어 있다.

[0011] 미국 특허원 제09/657,794호의 연속 출원으로서 2004년 8월 31일에 출원된 통상 소유권이 부여된 미국 특허원 제10/930,316호에는, 구리 기판과 주석 피막층 사이에 배치되어 있는 주석 변색 방지층이 기재되어 있다. 변색 방지층으로서 기재되어 있는 금속 중에는, 아연, 크롬, 인듐, 인, 망간, 봉소, 탈륨, 칼슘, 은, 금, 백금, 팔라듐 및 이들의 조합물 및 합금이다.

[0012] 기타 차단층은 피스터(Fister) 등에게 공동 소유권이 부여된 미국 특허 제5,780,172호와 미국 특허 제5,916,695호에 기재되어 있다.

[0013] 전도성 기판용 피막층으로서의 주석의 사용과 관련된 또 다른 문제점은 주석이 프레팅 부식되기 쉽다는 점이다. 프레팅 부식은 두개의 매이팅(mating) 접촉 표면 사이에 상대 운동(프레팅)으로부터 야기되는 접촉 표면의 산화이다. 프레팅에 의해 야기된 산화로 접촉 저항이 허용되지 않게 증가할 수 있다. 은과 같은 특정한 금속은 프레팅 부식에 대한 우수한 저항을 갖는 것으로 공지되어 있다. 그러나, 은은 이산화황의 존재로 인해 대기중에서 변색되는 경향이 있어서 은 표면에 황화은의 형성을 야기한다. 변색은 심미적으로 만족스럽지 않으며 기능적인 전기 접촉 특성을 저하시킬 수 있다.

[0014] 전도성 기판에 아연, 인듐, 안티몬 또는 카드뮴과 같은 기타 피막층 뿐만 아니라, 주석 피막층의 사용과 관련된 또 다른 문제점은 주석이 휘스커링되기 쉽다는 점이다. 휘스커링은 주석이 에이징되고, 주석내에 또는 주석/IMC 계면에서 응력이 형성됨에 따라 발생한다. 휘스커링은 또한 도금 공정으로부터 야기되는 내부 응력으로 인해 발생하기도 한다. 응력을 완화시키기 위해, 주석 단결정은 휘스커 등의 표면으로부터 핵형성된다. 각각의 휘스커는 내부 응력이 진정될 때까지 계속 성장한다. 휘스커링은 인접한 전기 접촉 표면의 단락을 포함하는 수많은 상이한 문제점을 야기할 수 있다. 소량의 납(Pb)으로 주석 피막을 합금하는 것은 휘스커 성장을 감소시키는 통상의 수단이다. 그러나, 건강 및 환경상의 이유로, 수많은 산업계는 납의 사용을 감소 또는 배제하고자 노력하고 있다.

발명의 내용

해결하려는 과제

[0015] 따라서, 낮은 마찰 계수 및 감소된 휘스커 성장능의 추가의 특성 중의 하나 또는 전부와 결합하여, 프레팅 및 열 노출 후, 낮은 접촉 저항 및 우수한 납땜능을 유지할 수 있는 피복 시스템을 개발할 것이 요망되고 있다.

과제의 해결 수단

[0016] 발명의 간단한 요약

[0017] 본 발명의 제1 양태에 따라, 다층의 조밀하게 이격되어 있는 특징이 있으며 주석 휘스커가 잠재적인 단락을 구성하는 경우, 특정한 용도를 갖는 피복된 전기 전도성 기판이 제공된다. 이러한 기판은 리드프레임, 말단 핀, 및 인쇄된 회로판 및 가요성 회로에서와 같은 회로 트레이스를 포함하며, 그 특징은 리드(leads), 라인 및 회로 트레이스를 포함한다. 전기 전도성 기판은 주석 휘스커로 브릿지될 수 있는 거리에 의해 분리된 복수의 리드, 복수의 리드 중의 하나 이상으로 이루어진 하나 이상의 표면을 피복시키는 은 또는 은계 합금층, 및 당해 은 층

을 직접 피복시키는 미립 주석 또는 주석계 합금층을 갖는다.

[0018] 본 발명의 제2 양태에 따르면, 커넥터 조립품에서와 같이 프레팅 마모로부터의 파편이 산화할 수 있으며 전기 전도도를 증가시키는 경우, 특정 용도를 갖는 피복된 전기 전도성 기판이 제공된다. 전기 전도성 기판은 복수의 후속적으로 적층된 층으로의 기판의 소자들의 확산을 억제하는 것이 효과적인 기판상에 적층된 차단층을 갖는다. 후속적으로 적층된 층은 주석과 금속간 화합물을 형성하기에 효과적인 차단층 위에 적층되어 있는 희생 층, 당해 희생층 위에 적층되어 있는 저저항 산화물을 형성할 수 있는 금속(이후로는 "저저항 산화물 금속층"이라고 함), 및 저저항 산화물 금속층에 직접 적층되어 있는 주석 또는 주석 기재의 합금으로 이루어진 최외층을 포함한다.

[0019] 제2 양태에 있어서, 차단층은 바람직하게는 니켈 또는 니켈 기재의 합금이며, 저저항 산화물 금속층은 바람직하게는 은 또는 은 기재의 합금이다.

[0020] 가열되는 경우, 제2 양태의 피복된 기판은 구리 또는 구리 기재의 합금 기판을 갖는 특수 구조, 구리 및 주석을 포함하는 금속 또는 혼합물로부터 형성된 삽입층, 및 구리의 주석 금속간 화합물 함유 상 및 은 풍부 상의 혼합물인 최외층을 형성한다.

발명의 효과

[0021] 이러한 은 풍부 상은 특히 프레팅 마모 파편의 산화로 인해 저항 증가를 최소화하는 것이 특히 유리한 것으로 생각된다.

[0022] 본 발명의 하나 이상의 양태의 상세한 사항은 아래에 첨부되는 도면 및 상세한 설명에 기재된다. 본 발명의 기타의 특징, 목적 및 이점은 상세한 설명, 도면 및 청구의 범위로부터 명백할 것이다.

도면의 간단한 설명

[0023] 도면의 간단한 설명

본 발명은 유사한 소자들이 비슷하게 넘버링된 첨부되는 도면과 함께 다음의 상세한 설명으로부터 보다 충분히 이해될 것이다.

도 1은 본 발명의 제1 양태에 따르는 캡슐화 및 피복 전의 리드프레임의 상부 평면도이고,

도 2는 캡슐화 다음에 본 발명의 제1 양태에 따르는 피복 이전에 도 1의 리드프레임의 측면 평면도이고,

도 3은 본 발명의 제1 양태에 따르는 캡슐화 및 피복 이후에 도 1의 리드프레임의 횡단면도이고,

도 4는 본 발명의 제2 양태에 따라 피복된 전도성 스트립의 횡단면도이고,

도 5는 커넥터 조립품으로 형성된 이후의 도 4의 전도성 스트립의 횡단면도이고,

도 6은 프레팅 파편의 영향을 예시하는 도 5의 커넥터 조립품의 일부분의 확대된 횡단면도이고,

도 7은 본 발명의 제1 양태의 제조 공정의 계통도이고,

도 8은 본 발명의 제2 양태의 제조 공정의 계통도이고,

도 9는 층 조합이 상이한 피복 기판의 층들 사이에의 내부 확산을 도시한 것이고,

도 10은 1주일 동안 150°C로 가열한 후의 본 발명의 피복 기판 표면의 사진이고,

도 11은 도 10의 피복 기판의 횡단면 사진이다.

발명을 실시하기 위한 구체적인 내용

[0024] 상세한 설명

[0025] 도 1을 참조하면, 리드프레임은 구리 또는 구리계 합금 등의 전기 전도성 금속으로부터 형성된 복수의 리드(10)을 갖는다. 복수의 리드(10) 각각은 내부 리드 말단(12)에서 종료하여 다이 패들(14)이 차지한 중앙 구멍의 경계를 짓는다. 전형적으로 내부 리드 말단(12)과 다이 패들(14)은 은과 같은 귀금속 박층으로 피복되어 있어서 첨부착력과 와이어 결합력을 향상시킨다. 은인 경우, 이러한 박층의 전형적인 두께는 3 내지 6 μm 이며, 전착에 의해 적층된다. 이때, 통상 반도체 첨으로 일컬어지는 하나 이상의 집적 회로(IC) 장치(16)는 저온 금속

납땜 또는 열전도성 중합체 접착제의 사용을 통해서와 같이 다이 패들(14)에 부착된다. 얇은 금속 와이어(18) 또는 전도성 금속 박의 얇은 스트립은 접착 회로 장치(16)의 전기적으로 활성인 면의 회로를 내부 리드 말단(12)에 전기적으로 상호 접속시킨다. 이때 성형 수지는 일반적으로 파선(20)으로 구별되는 돌출부를 따라 다이 패들(14), 접착 회로 장치(16), 내부 리드 말단(12) 및 납 중앙부(21)를 캡슐화한다.

[0026] 도 2는 성형 수지(22)로부터 연장되는 리드(10)를 나타내는 조립품의 측면 평면도이다. 성형 수지로부터 연장되는 리드의 외부 부분(23)은 전형적으로 인쇄 회로판에의 트레이스과 같은 외부 회로도에 납땜된다. 전기 전도도를 최대로 하기 위해, 철-니켈 및 철-니켈-코발트 합금 등의 구리 비함유 리드가 사용되더라도 리드는 전형적으로 구리 또는 구리 합금으로부터 형성된다. 구리 및 구리 합금은 용이하게 산화되며 표면에의 산화물의 형성은 납땜을 저지한다.

[0027] 산화물 형성을 억제하기 위해, 구리 리드에 변색 저항층을 적층시키는 것이 통상적이다. 변색 방지층을 위한 한 가지 용이하게 납땜 가능한 물질은 주석 또는 주석계 합금이다. 실은 이상의 온도에 노출되는 경우, 구리와 주석 사이에 화산이 발생한다. 층 표면에 구리-주석 금속간 화합물이 형성되면, 변색 방지 특성 및 납땜능이 모두 감소된다. 화산 속도를 감소시키고 금속간 화합물 형성 속도를 감소시키기 위해, 변색 방지층과 기판 사이에 니켈 등의 차단층을 적층시키는 것이 공지되어 있다.

[0028] 주석 휘스커링은 내부 응력이 얇은 주석 필라멘트의 성장에 의해 완화되는, 주석의 특성을 언급한다. 도 1을 다시 참조하면, 리드(10)는 조밀하게 스페이스를 두고 있으며, 주석 휘스커는 전기 단락을 발생시키는 인접한 리드 사이에 캡(24)을 브릿지할 수 있다. 전형적으로, 1mm 이하의 리드 사이의 캡 거리는 주석 휘스커에 의해 브릿지되는 위험이 있다. 주석 휘스커링을 방지하기 위한 수많은 해결책이 제안되어 왔으나, 이러한 방법들은 한계가 있다. 납과 같은 또 다른 금속으로 주석을 합금시킴으로써 휘스커링을 감소시키는 방법이 공지되어 있으나, 납은 독성이 있다. 휘스커링을 감소시키기 위해, 주석을 용융 온도 이상으로 가열하는 재유동과 같은 공지된 방법이 공지되어 있다. 용융 주석의 유량을 조절하기가 어려우며, 리드 사이의 브리징은 재유동 동안에 흔히 발생한다.

[0029] 본 발명의 제1 양태에 따라, 도 3을 참조하면, 주석 휘스커링은, 은 또는 은계(silver-base) 합금(28)의 층으로 피복되어 있는 기판(26)으로부터 리드(10)를 형성한 후, 은 또는 은계 합금의 층에 직접 적층되어 있는 미립 주석(30)의 층을 형성함으로써 감소된다. "직접" 적층이란, 다른 물질로 된 층을 삽입하지 않고, 인접하게 적층됨을 의미한다. 기판(26)이 구리 또는 구리계 합금 이외의 금속으로부터 형성되는 경우, 구리 층 0.025 내지 0.51 μm (1 내지 20 μin) 정도 두께의 주석은 은(28) 층의 적층 이전에 기판 위에 적층될 수 있다. 은(28) 층은 은계 합금일 수 있고, 주석 층은 주석계 합금일 수 있다.

[0030] 두개의 금속 사이의 계면은 금속 자체보다 강도가 낮은 경향이 있다. 따라서, 성형 수지에 의해 캡슐화된 리드(10)의 부분이 은과 주석 층으로 피복되지 않으며, 이러한 층들이 성형 수지로부터 외부으로 연장되는 리드의 부분만을 피복시키는 것이 바람직하다. 은(28) 층의 두께는 0.025 내지 3.05 μm (1 내지 120 μin)이다. 두께가 0.025 μm (1 μin) 미만이면, 주석 휘스커링은 적절하게 저지되지 않는다. 두께가 3.05 μm (120 μin) 초과이면, 비용면에서 금지된다. 바람직한 은 두께는 0.05 내지 1.02 μm (2 내지 40 μin)이며, 가장 바람직한 은 두께는 0.13 내지 0.51 μm (5 내지 20 μin)이다.

[0031] 주석(30) 층의 두께는 0.00025 내지 10.2 μm (0.01 내지 400 μin)이다. 주석 두께가 0.00025 μm (0.01 μin) 미만이면, 변색 저항 및 납땜능은 저하된다. 주석 두께가 10.2 μm (400 μin)를 초과하면, 인접한 리드 사이의 브릿징이 발생할 수 있다. 바람직한 주석 두께는 0.51 내지 3.8 μm (20 내지 150 μin)이며, 가장 바람직한 주석 두께는 0.51 내지 2.03 μm (20 내지 80 μin)이다.

[0032] 주석은 다음의 재유동을 성취되는 조질의 입자와는 달리, 전착에 의해 성취되는 미립이다. 전형적으로, 재유동 후 공칭 입자 크기가 밀리미터의 차수인 경우와 달리, 평균 입자 크기는 0.1 내지 100 μm , 바람직하게는 0.5 내지 5 μm 이다. 미립 구조는 일반적으로 연성이 높아서 리드를 피막층의 파쇄 없이 보다 작은 반경으로 구부리질 수 있게 한다. 미립 주석은 휘스커 형성이 보다 쉬운 것으로 생각되지만, 은의 기저층은 이 양태에서 미립 주석의 사용을 가능하게 한다.

[0033] 이러한 제1 양태가 조밀하게 이격되어 있는 리드를 갖는 리드프레임을 고려하여 기재되었지만, 말단 핀, 인쇄 회로판, 및 라인과 회로 트레이스 등의 기타 조밀하게 이격되어 있는 특징을 갖는 플렉스 회로와 같은 기타 구조물은 또한 본 발명의 휘스커 비함유 피막으로부터 유리하다.

[0034] 본 발명의 제2 양태는 커넥터 조립품으로부터 유도된다. 리드프레임과는 달리, 대부분의 커넥터 조립품은 인접

한 커넥터가 통상 주석 휴스커에 의한 단락을 피하기에 충분히 이격되어 있기 때문에, 주석 휴스커에 의해 영향 받지 않는다. 또한, 커넥터가 리드프레임의 리드처럼 조밀하게 고정되지 않으므로, 재유동은 주석 피막내에서의 내부 응력을 감소시키는 데 사용된다. 추가로, 주석과 구리 사이의 확산은 흔히 유리 주석의 두께를 감소시키는 데 바람직하므로, 마찰력이 감소되고, 소켓에 탐침을 삽입하는 데 필요한 힘이 감소된다.

[0035] 커넥터 조립품은 프레팅 파편으로 인해 저항이 증가된다. 프레팅 마모는 작은 진폭의 진동성 상대 운동을 갖는 두개의 표면 사이에 발생하는 현상이다. 프레팅 마모로 접촉 표면으로부터 소립자가 제거된다. 이러한 소립자는 후속적으로 산화되며 산화된 파편은 커넥터 조립품의 계면에 축적된다. 주석 산화물의 실온 저항이 약 $1 \Omega \cdot \text{m}$ 초과인 반면, 주석의 실온 저항이 약 $0.12 \Omega \cdot \text{m}$ 이므로, 프레팅 마모의 결과로 커넥터 조립품 전기 특성이 저하된다.

[0036] 프레팅 마모는 본 발명의 제2 양태에 따라 커넥터 조립품을 형성함에 의해 감소된다. 도 4를 참조하면, 기판 (26)은 기타의 전기 전도성 금속을 사용할 수 있지만, 전형적으로 구리 또는 구리계 합금이다. 이러한 기타의 전기 전도성 금속 중의 하나를 사용하는 경우, 박막 구리층은 위에서 언급한 바와 같이 기판 위에 적층된다. 박막 구리층은 또한 후속적인 층의 적층 및 접착을 촉진시키기 위해 순수한 구리 표면을 제공하도록 구리계 합금 기판 위에 적층될 수 있다.

[0037] 구리 또는 구리계 합금 기판 또는 박막 구리층에 차단층(32)이 적층된다. 차단층은 구리 및 기판을 구성하는 다른 소자들의 화간을 억제하는 임의의 금속일 수 있으며, 바람직하게는 니켈, 코발트, 철, 망간, 크롬, 몰리브덴 또는 이들의 합금 등의 전이 금속이다. 차단층의 두께는 0.051 내지 $2.03\mu\text{m}$ (2 내지 $80\mu\text{in}$)이다. 차단층 두께가 $0.051\mu\text{m}$ ($2\mu\text{in}$) 미만이면, 확산을 억제하는 데 효과적이지 않을 수 있다. 차단층 두께가 $2.03\mu\text{m}$ ($80\mu\text{in}$)을 초과하면, 커넥터 조립품의 전기 및 기계적 특성에 악영향을 미칠 수 있다. 바람직하게는, 차단층 두께는 0.1 내지 $1.02\mu\text{m}$ (4 내지 $40\mu\text{in}$)이다. 보다 바람직하게는, 차단층의 두께는 0.1 내지 $0.51\mu\text{m}$ (4 내지 $20\mu\text{in}$)이다.

[0038] 차단층(32)에는 희생층(34)이 적층된다. 희생층(34)은 합금과 금속간 화합물을 형성하기 위해 은 및 주석 둘다와 결합되는 금속이다. 마찰력을 감소시키기 위해서는, 최외층(36)의 유리 주석 두께가 감소된다. 이 두께 감소는 희생층이 상대적으로 단단한 금속간 화합물을 형성하기 위해 최외층의 내부 부분과 결합되도록 조립품을 가열함으로써 성취될 수 있다. 희생층용의 바람직한 물질은 두께가 0.051 내지 $1.52\mu\text{m}$ (2 내지 $60\mu\text{in}$)인 구리 또는 구리계 합금이다. 희생층의 두께는 희생층이 소모되는 경우, 적어도 $0.051\mu\text{m}$ ($2\mu\text{in}$) 정도로 얇은 유리 주석층이 바람직하게는 최외층(36)의 외부 표면(38)에 유지되도록 선택된다. 최외층이 처음에 $1.02\mu\text{m}$ (40 내지 $80\mu\text{in}$)의 주석인 경우, 구리 희생층의 가장 바람직한 두께는 $0.13\mu\text{m}$ (5 내지 $20\mu\text{in}$)이다.

[0039] 희생층(34)과 최외층(36) 사이에는 저저항 산화물 금속층(40)이 적층된다. 이러한 저저항 산화물 금속층은 주석 산화물의 저항보다 작은 저항을 갖는 산화물을 커넥터 조립품의 예기되는 작동 온도에서 형성하는 금속이다. 은 또는 은계 합금이 저저항 산화물 금속층(40)으로 바람직하다. 주석 산화물의 실온 저항이 약 $1 \Omega \cdot \text{m}$ 초과인 반면, 은 산화물의 실온 저항은 약 $0.14 \Omega \cdot \text{m}$ 이다. 프레팅 파편의 소자로서 은 산화물을 포함함으로써, 커넥터 조립품의 저항에 대한 프레팅 마모의 영향은 상당히 감소된다. 이러한 저저항 산화물 금속층의 두께는 0.025 내지 $3.05\mu\text{m}$ (1 내지 $120\mu\text{in}$)이다. 두께가 $1\mu\text{in}$ 미만인 경우, 은 산화물은 커넥터 조립품 저항에 영향을 미치기에 불충분하다. 두께가 $3.05\mu\text{m}$ ($120\mu\text{in}$)을 초과하는 경우, 비용면에서 금지된다. 바람직하게는 저저항 산화물 금속층의 두께는 0.05 내지 $1.02\mu\text{m}$ (2 내지 $40\mu\text{in}$), 가장 바람직하게는 $0.13\mu\text{m}$ (5 내지 $20\mu\text{in}$)이다.

[0040] 도 4의 전도성 스트립은 도 5의 횡단면도에서 도시한 바와 같은 커넥터 조립품로 형성된다. 커넥터 조립품은 소켓(42)과 탐침(44)을 포함한다. 소켓은 통상, 지점(46)에 전기 접촉을 유지하기 위해 양의 전력을 인가하기에 효과적인 소켓에서 내부 응력을 부여하는 형태를 갖는 탐침과 접접촉되기에 효과적인 형태로 구부러진다.

[0041] 도 6은 도 5에서 과형 원으로 구별된 접접촉의 확대도이다. 진동으로 인해, 지점(46)은 제1 접점(48)과 제2 접점(50) 사이에서 진동한다. 이러한 프레팅은 금속 산화물 형태의 프레팅 파편(52)을 발생시킨다. 프레팅 파편의 부분(54)은 진동 트랙에 피복되며 지점(46)과 탐침(44) 사이에 전류에 영향을 준다.

[0042] 저저항 산화물 금속층은 주석 산화물의 저항($1 \Omega \cdot \text{m}$ 초과)보다 낮은 저항을 갖는 산화물을 형성하는 임의의 금속이거나, 금, 백금 및 팔라듐과 같은 산화물을 형성하는 경향이 낮은 은보다 귀한 금속이다. 표 1은 수많은 기본 금속의 산화물을 나타내며, 저저항 산화물 금속층으로서 사용하기 위해 이의 적합성을 기재한다. c 표 1에서, "0"은 적합성을 나타내며, "X"는 적합하지 않음을 나타낸다. 은의 대체물로서, 인듐, 철, 니오븀, 레늄,

루테늄, 바나듐, 금, 백금, 팔라듐 및 아연뿐만 아니라, 이들 네 가지 금속의 혼합물이 적합하다.

표 1

[0043]	기본 금속	산화물	실온 저항($\Omega \cdot \text{m}$)	적합성
허용 저항치	카드뮴	CdO	3.90E-05	X- 독성
	인듐	In ₂ O ₃	1.00E-03	0
	철	Fe ₃ O ₄	1.00E-04	0
	니오븀	Nb ₂ O ₃	8.60E-04	0
	레늄	ReO ₃	2.00E-05	0
	루테늄	Ru ₂ O	3.52E-07	0
	은	AgO	0.14	0
	우라늄	UO ₂	3.80E-02	X- 독성
	바나듐	V ₂ O ₃	5.50E-05	0
	아연	ZnO	1.50E-02	0
허용불가 저항치	비스무트	Bi ₂ O ₃	1.00E+07	
	코발트	CoO	1.00E+06	
	구리	Cu ₂ O	2.00E+05	
	유로퓸	EuO	1.00E+06	
	망간	MnO	1.00E+06	
	니켈	NiO	1.00E+11	
	규소	SiO ₂	1.00E+12	
	나트륨	Na ₂ O ₂	2.50E+02	
	탄탈륨	Ta ₂ O ₅	1.00E+03	

[0044] 도 7은 주석 휘스커링이 관련되어 있고 주석 재유동이 내부 응력을 낮추기 위한 옵션이 아닌 경우의 용도에 사용하기 위해 도 3에서 도시한 괴복 기판의 제조를 위한 방법의 계통도이다. 이러한 용도는 리드프레임, 조밀하게 이격되어 있는 말단 핀(핀 그리드 어레이 전자 패키지에서 발견된 바와 같음), 및 인쇄 회로판 또는 가요성 회로에의 조밀하게 이격되어 있는 회로 트레이스를 포함한다. 도 7을 참조하면, 제1의 세 가지 공정 단계는 리드프레임 및 몇몇 양태에서 말단 핀에 대해 특유하다. 나머지 세 가지 단계는 위의 제품 라인 모두에 대해 포함적이다.

[0045] 리드프레임은 기판, 전형적으로 구리 또는 구리계 합금으로부터 화학적으로 에칭되거나 스텬핑된다. 리드프레임은 중앙부에 적층된 다이 패들과 당해 다이 패들의 측면에 하나 이상, 및 전형적으로는 네 가지 모두로부터 외부로 연장되는 복수의 리드를 포함한다. 이어서, 리드프레임은 미국 코네티컷주 워터베리에 소재하는 후바드-홀(Hubbard-Hall)로부터 입수 가능한 후바드-홀 E-9354 전기크리너와 같은 알칼리성 전기크리너용의, 예를 들면, 통상의 탈지제에 의해 탈지되고 세정된다. 알칼리성 혼합물은 아노드성/캐소드성 전기 세정과 함께 기판에 전류하는 대부분의 불순물을 제거하기 위해 산소 또는 수소 기포를 발생시킨다. 전기 세정은 전형적으로 전류 밀도 범위 약 93 내지 465a/dm(10 내지 50asf)에서 약 1분 동안 약 20 내지 55°C에서 수행된다.

[0046] 이어서, 다이 패들과 리드의 내부 부분은 납땜능 및 와이어 결합능을 향상시키는 금속(예: 은)으로 3 내지 6μm의 두께로 괴복된다(56). 리드의 최내 부분, 즉 와이어 결합 또는 테이프 오토메이트 결합(TAB)에 사용되는 부품만이 은으로 괴복되는 것이 바람직하다. 이는 후속적인 캡슐화 단계(58) 동안에, 성형 수지가 구리 기판에 직접 접촉되어 접착 과정을 단일 계면 및 수분 배출구를 제공하는 것이 바람직하기 때문이다. 성형 수지가 구리 기판에 접촉되는 은 층에 접촉되는 경우, 두 가지의 계면 배열이 덜 바람직하다. 은 괴막(56)은 전착, 무전해 도금(electroless deposition), 침지 괴복, 화학 증착 또는 플라즈마 증착 등의 임의의 적합한 공정에 의한 것일 수 있다.

[0047] 이어서, IC 장치는 저온 납땜을 사용한 납땜, 예를 들면, 금/주석 공융, 또는, 예를 들면, 금속 충전된 애폭시 와의 접착제 결합 등의 종래의 다이 부착 방법(60)에 의해 다이 패들에 결합된다. 와이어 결합은 리드프레임의

내부 납 부분에 IC 장치를 전기 상호 접속하기 위해 직경이 작은 와이어 또는 금속 박의 얇은 스트립을 사용한다. 다이 부착 및 와이어 결합 이후에, 다이 패들, IC 장치, 와이어 결합재 및 리드 프레임의 내부 리드 부분은 에폭시 등의 열경화성 성형 수지내에 캡슐화된다. 이어서, 리드의 외부 부분은 인쇄 회로판 또는 기타 외부 회로에 결합시키기 위해 목적하는 형태로 구부러진다.

[0048] 이어서, 외부 리드 부분은 임의의 적합한 공정, 예를 들면, 전기 도금법, 무전해 도금법, 침지 도금법, 물리적 증착법, 화학적 증착법, 플라즈마 증착법 또는 금속 분무법 등의 임의의 적합한 공정에 의해 은 또는 은 합금층으로 피복된다. 은은 0.025 내지 $3.05\mu\text{m}$ (1 내지 $120\mu\text{in}$)의 두께로 인가되며, 0.051 내지 $0.51\mu\text{m}$ (2 내지 $20\mu\text{in}$)의 두께가 가장 바람직하다.

[0049] 은 층의 바람직한 적층법은 시안화은 31 내지 $56\text{g}/\text{L}$, 시안화칼륨 50 내지 $78\text{g}/\text{L}$, 탄산칼륨 및 증백제 15 내지 $90\text{g}/\text{L}$ 를 포함하는 수용액으로부터 전기 도금하는 것이다. 전기 도금은 $46.5\text{~}139\text{A}/\text{dm}^2$ (5 내지 15ASF)의 전류 밀도에서 20 내지 28°C 의 온도에서 수행된다. 대안으로, 은 층은 미국 코네티컷주 워터베리에 소재하는 맥더미드 인코포레이트((MacDermid Inc.)가 제조한 맥더미드 스텐링 은(MacDermid SterlingTM silver)과 같은 시안화물 비합유 침지 도금법을 사용하여 적층될 수 있다.

[0050] 이어서, 주석층은 0.00015 내지 $10.2\mu\text{m}$ (0.006 내지 $400\mu\text{in}$)의 두께로, 바람직하게는 0.5 내지 $2.03\mu\text{m}$ (20 내지 $80\mu\text{in}$)의 두께로 Ag 피복 외부 리드에 피복(64)된다. 주석층의 바람직한 적층법은 미국 펜실베니아주 필라델피아에 소재하는 롬 앤드 하스 캄파니(Rohm and Haas Company)가 제조한 롬 앤드 하스 솔더론(Rohm and Haas SolderonTM) ST200 또는 맥더미드 스텐텍(MacDermid StanTekTM) AMAT와 같은 무광택 주석용의 메탄 셀폰산을 기본으로 한 주석 도금 용액을 포함하는 용액으로부터 전기 도금하는 것이다. 이러한 전해액을 위한 전형적인 작동 조건은 온도가 25 내지 35°C 이고 전류 밀도가 $46.5\text{~}465\text{A}/\text{dm}^2$ (5 내지 50ASF)이다.

[0051] 이어서, 주석 피복된 외부 리드는, 예를 들면, 주석/납 합금 납땜 또는 적절한 납 비합유 납땜을 사용하여 납땜 함으로써 인쇄 회로판 또는 기타의 외부 회로에 결합된다(66). 납땜 및 납땜법은 주석 용융층의 부재하여 주석 층에 용해시키기 위해 납땜할 수 있도록 선택된다. 주석층의 용융은 리드 사이에 액체 납땜의 브릿징을 방지하기 위해 억제된다.

[0052] 도 8은 전기 저항에 대한 프레팅 마모의 산화 과정의 영향이 전기 커넥터 조립품에서와 같이 관련되어 있는 경우의 용도에 사용하기 위한 도 4에서 도시된 피복 기판의 제조방법의 계통도이다. 도 7을 다시 참조하면, 기판이 구리가 아니거나, 기판이 고합금 함량(예: 2중량% 이상)을 갖는 구리 함금인 경우, 후속적인 층의 적층 이전에 기판 표면에 얇은 구리층을 적층(68)시키는 것이 바람직하다. 얇은 구리층은 후속적인 층의 적층에 대한 상이한 금속의 영향을 최소화하여 수많은 상이한 기판 물질을 위한 보다 조밀한 제품 성능을 유도한다.

[0053] 구리층은 최소 두께가 $0.13\mu\text{m}$ (5 μin)이고, 전형적인 두께는 0.51 내지 $1.02\mu\text{m}$ (20 내지 $40\mu\text{in}$)이다. 구리층과 아래에 언급한 후속적인 층이 임의의 적합한 방법으로 적층될 수 있지만, 구리층의 바람직한 적층법(68)은 구리 이온 20 내지 $70\text{g}/\text{L}$ 및 황산 50 내지 $200\text{g}/\text{L}$ 를 포함하는 수용액으로부터 전기 도금에 의한 것이다. 작동 조건은 전류 밀도 186 내지 $929\text{A}/\text{dm}^2$ (20 내지 100ASF)에서 온도가 40 내지 60°C 이다.

[0054] 이후에, 차단층이 적층된다(70). 적합한 차단층은 두께가 0.05 내지 $1.02\mu\text{m}$ (2 내지 $40\mu\text{in}$), 바람직하게는 0.1 내지 $0.51\mu\text{m}$ (4 내지 $20\mu\text{in}$)로 적층되어 있는 니켈, 코발트, 크롬, 몰리브덴, 철, 망간 및 이들의 혼합물을 포함한다. 니켈층의 바람직한 적층법(70)은 명목상 니켈 셀파메이트 $300\text{g}/\text{L}$, 니켈 클로라이드 $6\text{g}/\text{L}$, 봉산 $30\text{g}/\text{L}$ 을 포함하는 수용액으로부터 전기 도금하는 것이다. 작동 조건은 온도가 28 내지 60°C 이고, pH가 3.5 내지 4.2이고, 전류 밀도가 18.5 내지 $279\text{A}/\text{dm}^2$ (2 내지 30ASF)이다.

[0055] 이어서, 예를 들면, 구리로 이루어진 회생층은 표면에 본질적으로 순수한 주석(이후로는 유리 주석이라고 함)의 층을 유지하면서, 구리/주석 금속간 화합물, 예를 들면, Cu_3Sn , Cu_6Sn_5 및 $(\text{Cu} \text{ 합금})_x\text{Sn}_y$ 를 형성하기 위해 조절된 열 왕복 운동 동안에 주석 일부분과 결합되기에 효과적인 두께로 적층된다(72). 유리 주석층은 0.051 내지 $3.05\mu\text{m}$ (2 내지 $120\mu\text{in}$)의 두께로 적층되어 납땜 가능한 변색 저항층을 제공한다. 금속간 층은 소프트 유리 주석의 두께를 감소시킴으로써 마찰력을 감소시키기에 유용한다. 감소된 마찰력은 커넥터 조립품에 필요한 삽입력을 감소시킨다.

[0056] 회생층을 적층시킨 후(72), 은과 같은 저저항 산화물을 형성하는 금속이 적층된다(74). 회생층은 0.025 내지 $3.05\mu\text{m}$ (1 내지 $120\mu\text{in}$), 바람직하게는 0.13 내지 $0.51\mu\text{m}$ (5 내지 $20\mu\text{in}$)의 두께로 적층된다. 은의 회생층을 적층시키는 바람직한 방법은 은 시안화물을 포함하는 수용액으로부터 전기 도금하거나 위에서 언급한 바와 같은

시안화물 비합유 용액으로부터 침지 도금한다. 은 이외에, 인듐, 철, 니오븀, 레늄, 루테늄, 바나듐, 금, 백금, 팔라듐 및 아연 뿐만 아니라 이들 금속의 혼합물이 표 1에서 위에서 설명한 바와 같이 사용될 수 있다.

[0057] 희생층을 적층(74)시킨 후, 기판 중의 어느 하나의 용융 온도보다 용융 온도가 낮은 금속의 최외층, 차단층, 희생층 및 저저항 산화물 금속층이 적층된다(76). 주석 또는 주석계 합금이 최외층으로 바람직하다. 대부분의 용도에서, 낮은 독성 우려 때문에 피하여진다. 그러나, 주석 기계 합금 함유 낮은 몇몇 용도의 경우에 적합할 수 있다. 최외층은 위에서 언급한 방법 중의 어느 하나에 의해 또는 HALT(Hot Air Leveled Tin)(고온 공기 수준의 주석) 공정 및 기계적 와이프와 같은 주석 적층 특수방법에 의해 적층된다(76). 최외층은 언급한 바와 같이 빛나는 또는 무광택인 마감질을 할 수 있다. 무광택 마감질은 이러한 유형의 마감질을 준비하기 위해 당해 분야에서 공지되어 있는 주석으로부터 주석을 도금함으로써 제조될 수 있다. 적합한 전해액은 위에서 언급한 바와 같은 솔더론(Solderon) ST200 및 스탠텍(StanTekTM) AMAT를 포함한다.

[0058] 이어서, 주석은, 예를 들면, 이를 재유동시키기 위해 이의 융점(232°C) 이상의 온도로 가열함으로써 재유동시킨다(78). 바람직한 열 프로파일은 공기중에서 또는 질소와 같은 보호 대기하에서 수초(1 내지 10초) 동안 300°C이다. 이어서, 용융 주석은 광택 외관을 제공하도록 금냉시킨다.

[0059] 피복 기판을 유동시키기 전 또는 후에는 커넥터 조립품의 부분과 같은 바람직한 소자로 형성된다(80). 피복 기판은 또한 금속간 화합물의 양을 증가시키고, 유리 주석을 전형적으로 0.051 내지 0.51 μ m(2 내지 20 μ in)의 목 적하는 두께로 감소시키기 위해 주석의 용융 온도 이하의 온도에서 공기 또는 질소하에서 가열될 수 있다. 이러한 가열은 1 내지 168시간 동안 150°C 내지 200°C의 온도에서 수행될 수 있다.

[0060] 본 발명의 향상된 피복의 메카니즘은 도 9A 내지 도 9D를 참조하여 이해할 수 있다. 도 9A는 선행 기술로부터 공지된 주석 피복 기판(26)을 도시한다. 기판(26)은 구리(34)의 희생층 및 최외 주석층(36)으로 피복되어 있다. 1주일 동안 150°C와 같은 승온에 노출시킨 후, 희생층(34)과 최외층(36) 사이에 상호 확산 및 결합이 발생하여 최외층의 표면(84)에 대해 위쪽으로 연장되는 기판(26)에 인접한 Cu₃Sn 금속간 층(82)을 형성한다. 승온에 노출시킨 후, 최외층은 Cu₃Sn 금속간 화합물과 Cu₆Sn₅ 금속간 화합물의 혼합물(86)이다. 이러한 두개의 구리계 금속간 화합물은 산화되기 쉬워서 변색 및 저항 증가가 일어난다.

[0061] 도 9B는 본 발명에 따르면, 기판(26)이 희생층(34), 은 층(28) 및 최외 주석 피복층(36)으로 피복된 후, 1주일 동안 150°C로 가열되는 경우, 최외층이 Cu₃Sn 금속간 화합물(90) 및 은 풍부 상(92)을 포함하는 은 화합물인 반면, 기판(26)이 구리와 주석의 혼합물인 삽입층(88)으로 피복되어 있음을 도시한다. 은 풍부란, 당해 상이 은 50원자% 초과를 포함함을 의미한다. Cu₃SnAg_x 금속간 화합물은 삽입력을 감소시키고 프레팅 마모성을 감소시키기 위해 단단한 표면을 제공한다. 은 풍부상은 내변색성을 제공하며 프레팅 마모 과편 부식으로 인해 저항의 증가가 감소한다.

[0062] 도 9C는 본 발명에 따르면, 기판(26)이 차단층(32), 희생층(34), 은 층(28) 및 최외 주석 피막(36)으로 피복된 다음, 1주일 동안 150°C로 가열되는 경우, 기판(26)은 니켈, 구리 및 주석의 혼합물인 삽입층(96)으로 피복됨을 나타낸다. 입접한 층(96)은 니켈, 구리, 은 및 주석의 혼합물인 제2 층(98)이다. 최외층은 Cu₆Sn₅ 금속간 화합물, 과량의 주석 및 혼적량의 은인 제1 소자과 은 풍부 상(92)인 제2 소자의 혼합물이다.

[0063] 도 10은 1주일 동안 150°C로 가열한 후, 도 9C의 피복 기판의 최외 표면(84)의 2000배 확대한 현미경 사진이다. 표면은 현미경 사진에서 어두운 영역으로서 나타나는 구리-은-주석 상(98)과 현미경 사진에서 밝은 영역으로서 나타나는 은-풍부 상(92)의 혼합물이다. 도 11은 도 9C 및 도 10의 피복 구조의 20,000배 확대한 현미경 사진이다.

[0064] 도 9D는 기판(26)이 차단층(32), 은 층(28) 및 주석(36)의 최외 피막층으로 피복되어 1주일 동안 150°C로 가열되는 경우, 기판(26)은 니켈, 구리 및 주석과 혼적량의 은의 혼합물인 제1 삽입층(100)으로 피복되어 있음을 나타낸다. 제1 삽입층(100)은 구리, 니켈, 주석 및 은의 혼합물인 제2 층(102)으로 피복되어 있다. 이러한 제2 층(102)은 주로 은 풍부 상(92)인 최외층의 표면으로 연장된다.

[0065] 본 발명의 피막 시스템의 이점은 다음 예로부터 명백해질 것이다. 다음 예는 본 발명의 범위를 설명하고자 하는 것이지 이를 제한하려는 것은 아니다.

[0066] 실시예

[0067] 실시예 1 - 주석 휘스커링

[0068] 시편(coupon) 51mm × 12.7mm × 0.25mm(2인치 × 0.5인치 × 0.010인치)의 두께를 구리 합금 C194의 스트립으로부터 절단한다. 구리 합금 C194는 조성이 철 2.1 내지 2.6중량%, 아연 0.05 내지 0.20중량%, 인 0.015 내지 0.15중량%이며 잔여량은 구리이다. 시편은 1분 동안 캐소드성 전류 밀도 139A/dm(15ASF)을 사용하여 50°C에서 통상의 알칼리성 크리너 속에서 세정한다.

[0069] 표 2를 참조하면, 니켈층이 적층되는 경우, 적층은 전기 도금에 의한 것이다. Ni 도금 용액은 pH 약 3.5 내지 4.2에서 53°C에서 Ni 세파메이트로서 Ni 약 60 내지 75g/1, NiCl₂ 약 6 내지 8g/1 및 붕산 약 38 내지 53g/1를 포함하는 수용액이다. Ni 도금 조건은 약 60초 동안 279A/dm(30ASF)이다.

[0070] 구리층이 적층되는 경우, 적층은 약 40초 동안 전류 밀도 372A/dm(40ASF)를 사용하여 40 내지 60°C에서 Cu 약 20 내지 70g/1 및 H₂SO₄ 약 50 내지 200g/1를 함유하는 수용액으로부터 전착시키는 것이다.

[0071] 은 층이 적층되는 경우, 적층은 시안화은 31 내지 56g/1, 시안화칼륨 50 내지 78g/1, 탄산칼륨 15 내지 90g/1 및 증백제를 포함하는 수용액 속에서 제조된다. 작동 조건은 온도가 20 내지 28°C이고 전류 밀도가 46 내지 139A/dm(5 내지 15ASF)이다.

[0072] 주석은 무광택 주석 침전물의 경우 맥더미드 스텐텍 AMAT 용액으로부터 전기도금하고 밝은 주석 침전물의 경우 맥더미드 스텐텍 스텔라이트(Stelite) 100 용액으로부터 전기도금함으로써 적층된다. 도금 조건은 25 내지 40 °C에서 약 50 내지 400초 동안 279A/dm(30ASF)이다.

[0073] 촉진된 주석 휘스커 시험은 반경이 76mm(3")인 원형 홈에서 샘플을 구부리고 제한함으로써 샘플상에서 수행된다. 이러한 방식으로, 일정한 굽힘 응력은 휘스커의 형성을 유도하기 위해 주석 피막에 인가된다. 예시적인 압축된 면(요면) 및 대조 샘플은 주석 휘스커의 형성을 관찰하기 위해 500배의 광학 현미경으로 정기적으로 검사한다.

표 2

샘플	주석 마감재	삽입층, 두께(μ in) (μ in)			주석 두께 (μ in)	화커스 수/mm ² 및 최장 화스커 길이(μ in)						
		Ni	Ca	Ag		#	10일 #	10일 μ m	60일 #	60일 μ m	120일 #	120일 μ m
1	무광택	-0-	(20-40)	-0-	(250-500)	25	19	56	28	138	36	295
2	무광택	-0-	(20-40)	-0-	(75-130)	33	28	298	175	310	87	496
3	무광택	-0-	(20-40)	(5-10)	(75-130)	-0-	-0-	-0-	-0-	-0-	-0-	45
4	무광택	-0-	(20-40)	0.51-1.02	0.13-0.25	1.9-3.3	-0-	-0-	-0-	-0-	-0-	512
5	무광택	-0-	(20-40)	-0-	(40-80)	108	36	389	45	361	130	512
17	무광택	(5-20)	-0-	0.13-0.51	0.51-1.02	0.13-0.25	1.02-2.03	-0-	-0-	-0-	-0-	5
19	무광택	(5-20)	(7-18)	0.13-0.51	0.18-0.46	(5-10)	(40-80)	-0-	-0-	-0-	-0-	4
20	광택	-0-	(20-40)	-0-	(40-80)	8	7	33	7	30	9	231
21	광택	-0-	(20-40)	0.51-1.02	0.13-0.25	1.02-2.03	-0-	-0-	-0-	-0-	-0-	28

[0074]

표 2로부터 나타낸 바와 같이, 주석 피막층에 직접 접촉되는 은 층의 내포물은 무광택 주석 최외 피막 및 밝은 주석 최외 피막 둘 다에 대한 주석 휘스커의 형성을 실질적으로 제거한다. 무광택 주석의 경우, 샘플 2를 샘플 3과 비교하고 샘플 4를 샘플 5와 비교한다. 비교하기 위해, 샘플 1은 통상의 두께의 주석 제품이다. 밝은 주석 최외 피막의 경우, 샘플 20과 샘플 21을 비교한다.

[0076]

실시예 2 - 접촉 저항에 대한 프레팅 마모 영향

[0077]

크기가 152mm × 31.8mm × 0.13mm(6인치 × 1.25인치 × 0.005인치)인 시편을 표 3에서 주시한 바와 같이 구리 합금 C194 및 C7025, 세공한 모놀리식 주석 및 세공한 모놀리식 은으로부터 제조한다. C7025는 조성이 니켈 2.2 내지 4.2중량%, 규소 0.25 내지 1.2중량% 및 Mg 0.05 내지 0.3중량%이고, 잔여량은 구리이다.

[0078]

구리 합금 시편은, 은 층이 맥더미드 스터링 은 용액을 사용하여 침지법으로 적층되고 주석이 SnSO_4 와 같은 주석 이온 20 내지 80g/l, 황산 50 내지 200g/l 및 유기 첨가제를 포함하는 설페이트 용액으로부터 적층되는 것을 제

외하고는, 실시예 1에서와 같은 삽입층 및 무광택 주석으로 피복된다.

[0079] 접촉 저항에 대한 프레팅 마모의 영향은 시험하고자 하는 접촉 표면을 따라 사이클 길이가 20 μm 인 20,000 사이클 이하의 5Hz에서 6.4mm(1/4") 직경 범프를 이동시킴으로써 측정된다. 수직력(normal force) 100g을 범프에 적용하고, 접촉 저항 데이터를 범프가 작동하는 동안에 수집한다. 기록된 수치는 특정 접촉 저항을 성취하기 위해 필요한 사이클의 수이다. 높은 수의 사이클은 프레팅에 대한 저항이 우수함을 나타낸다.

표 3

[0080]	샘플	기판	삽입층	표면층	표면층 두께 (μm 인치)	접촉 저항 10mΩ에 대한 사이클	접촉 저항 10mΩ에 대한 사이클
1	C194	Ni/Cu	무광택 주석	0.51 μm (20)	61	3269	
2	C194	Ni/Cu/0.13 μm (5 μin) Ag	무광택 주석	0.51 μm (20)	79	4400	
3	C194	없음	무광택 주석	1.02 μm (40)	116	2269	
4	C194	0.13 μm (5 μin) Ag	무광택 주석	1.07 μm (42)	490	>5000*	
5	세공한 주석	없음	없음	N/A	253	6530	
6	세공한 은	없음	없음	N/A	>20,000	>20,000	

[0081] *시험은 5000 사이클 후 종료됨

[0082] 본 발명의 샘플 2와 샘플 1을 비교하면 은 층 0.13 μm (5 μin)의 첨가가 접촉 저항 10mΩ에 도달하는 데 필요한 사이클 수의 약 30% 증가 및 접촉 저항 10mΩ에 도달하는 데 필요한 사이클 수의 약 35% 증가에 의해 기판의 프레팅 마모 유도된 저항을 감소시키는 데 유효하다.

[0083] 본 발명의 샘플 4와 샘플 3을 비교하면 은 층 0.13 μm (5 μin)의 첨가가 접촉 저항 10mΩ에 도달하는 데 필요한 사이클 수의 약 322% 증가 및 접촉 저항 10mΩ에 도달하는 데 필요한 사이클 수의 약 120% 증가의 초과에 의해 기판의 프레팅 마모 유도된 저항을 감소시키는 데 유효하다.

[0084] 모놀리식 세공한 Ag(샘플 6)은 피복된 구리 기판을 갖는 샘플 중의 어느 하나보다 성능이 우수하지만, 비용 및 변색으로 인해 전기 커넥터를 형성하기가 실질적이지 못하다. 모놀리식 세공한 Sn(샘플 5)은 대개 유리 Sn의 풍부 또는 암연으로부터 야기되는 경도의 증가로 인해 상당히 우수한 프레팅 저항을 갖지만, 강도의 부족으로 인해 커넥터로서 실질적이지 못하다.

[0085] 실시예 3 - 마찰 계수

[0086] 치수가 152mm × 31.8mm × 0.13mm(6인치 × 1.25인치 × 0.005인치)인 구리 합금 C194 시편을 이전의 실시예에서와 같이 삽입층 및 무광택 주석으로 피복시킨다. 재유동된 주석 표면은 공기중에서 350°C로 샘플을 가열하고 물 속에서 급냉시킴으로써 수득된다.

[0087] 마찰 계수는 6.4mm(1/4인치)의 직경 범프가 주석 피복된 평탄한 표면을 따라 10개의 사이클 동안에 3mm/sce에서 활주하는 경우, 수직력에 대한 저항력의 비율(R/N)로서 측정한다. 수직력은 사하중(dead weight)으로서 적재되고 윤활제는 주석 피복된 표면과 범프 사이에 도포되지 않는다. 저항력은 범프가 샘플의 평탄한 표면에 대해 활주함에 따라 측정한다. 보고된 값은 10개의 사이클 모두의 평균이다. 낮은 R/N은 마찰력이 낮음을 나타낸다. 결과는 표 4에 기재한다.

표 4

[0088]	샘플	삽입층-두께(μin)	주석 형태	주석 두께(μin)	R/N 0 내지 60mm
	Cu	Ag			100g 250g

1	0.51 1.02(20-40)	내지 내지	-0-	무광택	1.02 2.03(40-80)	내지 내지	0.55	0.55
2	0.51 1.02(20-40)	내지 0.13(2-5)	0.051 내지	무광택	1.02 2.03(40-80)	내지 내지	0.58	0.53
3	0.51 1.02(20-40)	내지 0.25(5-10)	0.13 내지	무광택	1.02 2.03(40-80)	내지 내지	0.48	0.45
4	0.51 1.02(20-40)	내지 0.51(10-20)	0.25 내지	무광택	1.02 2.03(40-80)	내지 내지	0.47	0.46
5	-0-	-0-	-0-	재유동	1.02(40)	0.48	0.47	
6	-0-	-0-	0.13(5)	재유동	1.02(40)	0.30	0.22	

[0089] R/N이 감소함에 따라, 탐침을 소켓으로 삽입하기 위해 필요한 삽입력이 감소한다. 샘플 3과 샘플 1 및 샘플 2를 비교하면 은 5 μm 의 첨가로 무광택 주석 외층용의 약 14% 감소(R/N)가 제공됨을 나타낸다. 샘플 3과 샘플 4를 비교하면 은 두께의 증가로 뚜렷한 이점이 없으며 비용이 높아짐을 나타낸다.

[0090] 샘플 5와 샘플 6을 비교하면 약 45%의 R/N 감소의 보다 명백한 이점이 외부 페막층으로서의 재유동 주석에 의해 성취됨을 나타낸다.

[0091] 실시예 4 - 층 사이의 상호 확산

표 5 내지 표 8은 본 발명에 따라 회복된 기판의 최외 표면에 은 풍부 상의 형성을 입증하기 위해 도 9A 내지 도 9D에서 도시한 구조물의 측정된 조성을 기재한다. 1주 동안 150°C로 가열하기 전, 두께(μm)를 XRF(x선 형광)로 측정한다. 가열 후 조성과 원자%는 EDX(에너지 분산 x선)로 측정한다.

표 5

(도 9A)

도 9A로부터의 참조 번호	조성	두께(μm)(μin)		도 9A로부터의 참조 번호	조성	원자%
26	C194	측정하지 않음		26	C194	측정되지 않음
34	구리	0.51 1.02(20-40)		82	구리 주석	75% 25%
36	주석	1.02 2.03(40-80)		86	구리 주석	56% 44%

표 6

(도 9B)

도 9B로부터의 참조 번호	조성	두께(μm)(μin)		도 9B로부터의 참조 번호	조성	원자%
26	C194	측정하지 않음		26	C194	측정되지 않음
34	구리	0.51 1.02(20-40)		88	구리 주석	79% 21%
28	은	0.13 0.25(5-10)		90	구리 주석 은	74% 23% 3%
36	주석	0.02 2.03(40-80)		92	은 주석 구리	56% 25% 19%\$

표 7

(도 9C)

도 9C로부터의 참조 번호	조성	두께(μ m)(μ i n)		도 9C로부터의 참조 번호	조성	원자%
26	C194	측정하지 않음		26	C194	측정되지 않음
32	니켈	0.13 내지 0.51(5-20)		96	구리 니켈 주석	42% 32% 26%
34	구리	0.18 내지 0.46(7-18)		98	구리 주석 니켈 은	50% 41% 7% 2%
28	은	0.13 내지 0.25(5-10)		94	주석 구리 은	77% 17% 6%
36	주석	0.02 내지 2.03(40-80)		92	은 주석 구리	56% 31% 13%

표 8

(도 9D)

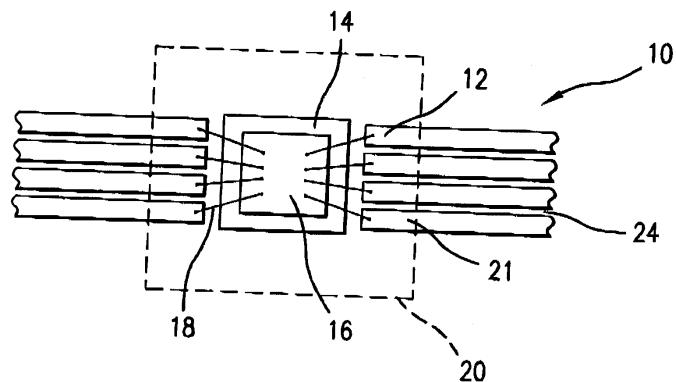
도 9C로부터의 참조 번호	조성	두께(μ m)(μ i n)		도 9C로부터의 참조 번호	조성	원자%
26	C194	측정하지 않음		26	C194	측정되지 않음
32	니켈	0.13 내지 0.51(5-20)		100	주석 니켈 구리 은	41% 34% 24% 1%
28	은	0.13 내지 0.25(5-10)		102	주석 은 구리 니켈	35% 27% 23% 15%
36	주석	1.02 내지 2.03(40-80)		92	은 주석 구리	64% 26% 10%

[0097] EDX 분석 결과 X선 빔 전개 및 투과 깊이로 인해 약간의 비율로 변할 수 있음을 주목한다. 그러나, 비교용으로, 위의 결과는 샘플 사이에서 구별하는 데 유용하다.

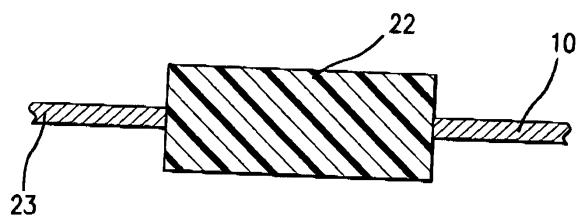
[0098] 본 발명이 이의 예시적인 양태와 관련하여 나타내고 기재했지만, 청구의 범위에서 서술된 본 발명의 정신 및 범주에서 이탈하지 않는 한, 이의 형태 및 상세한 사항에서 이전의 및 다양한 기타의 변화, 생략 및 추가가 이루어질 수 있는 것으로 인식되어야 한다.

도면

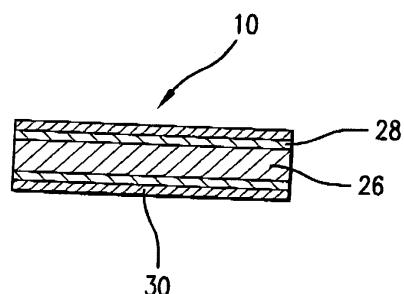
도면1



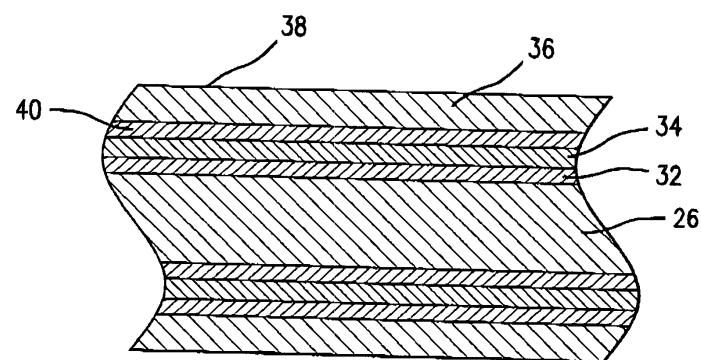
도면2



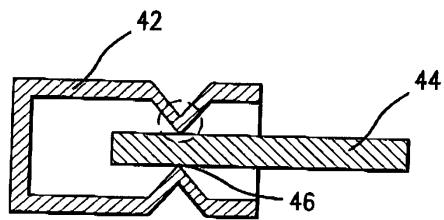
도면3



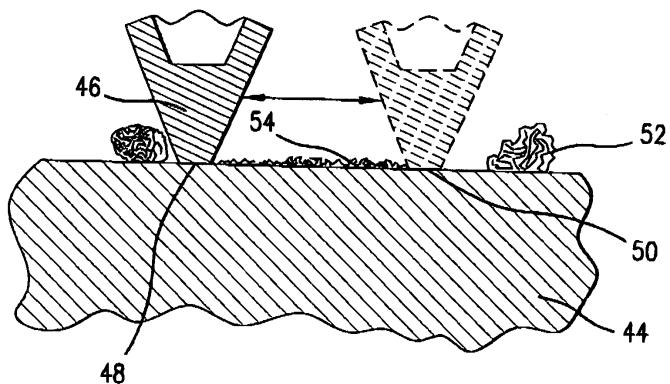
도면4



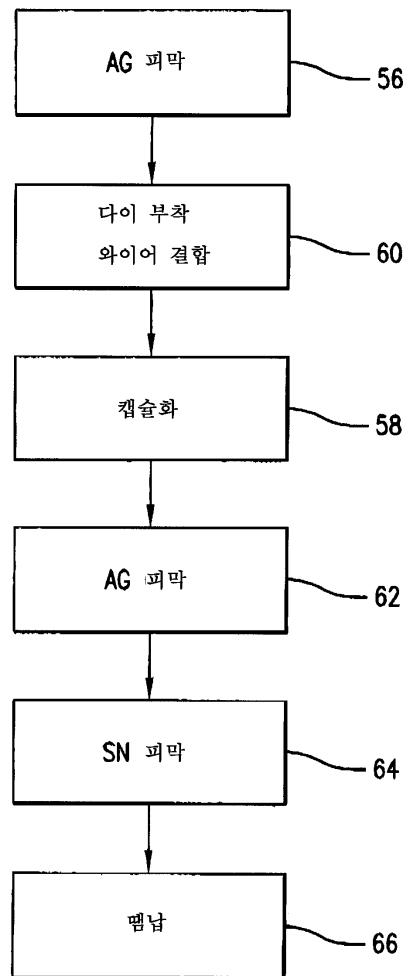
도면5



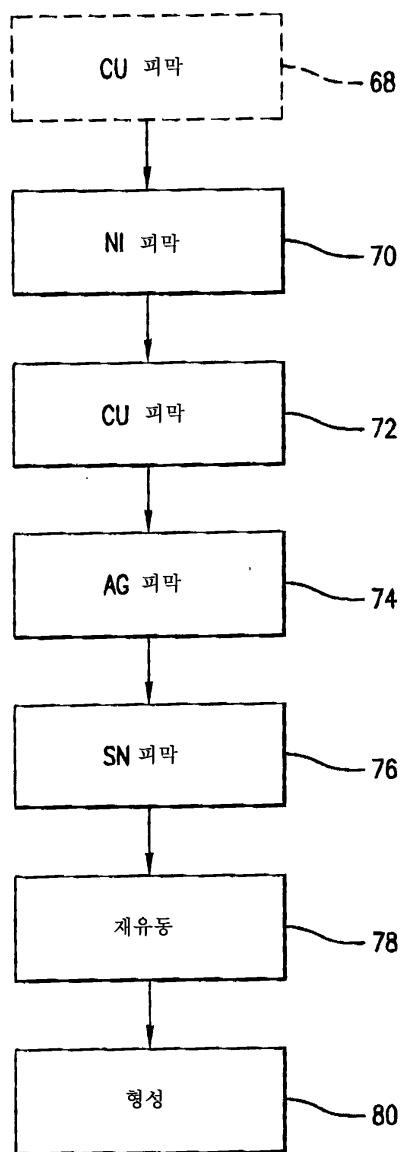
도면6



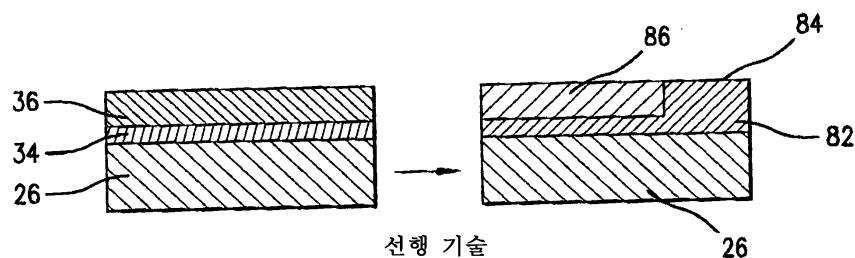
도면7



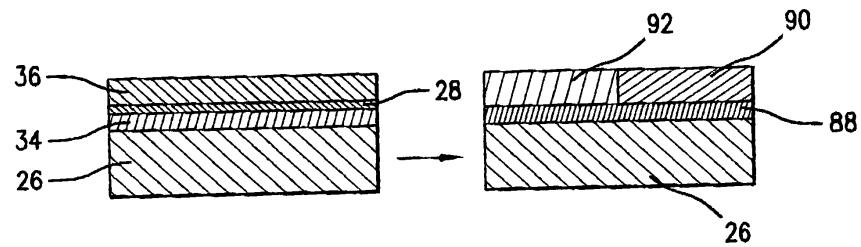
도면8



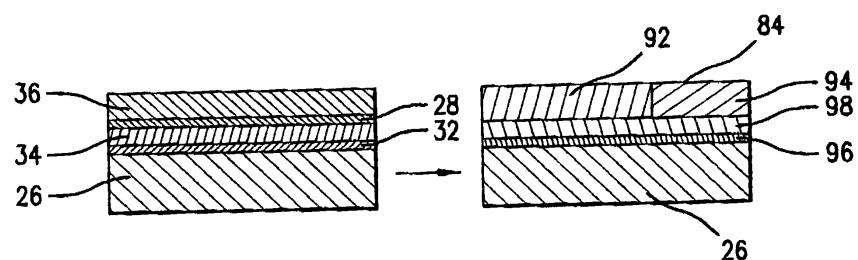
도면9a



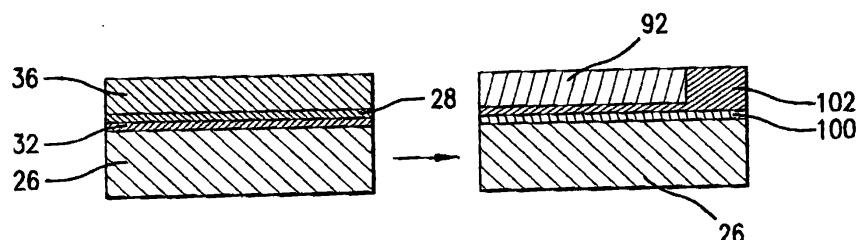
도면9b



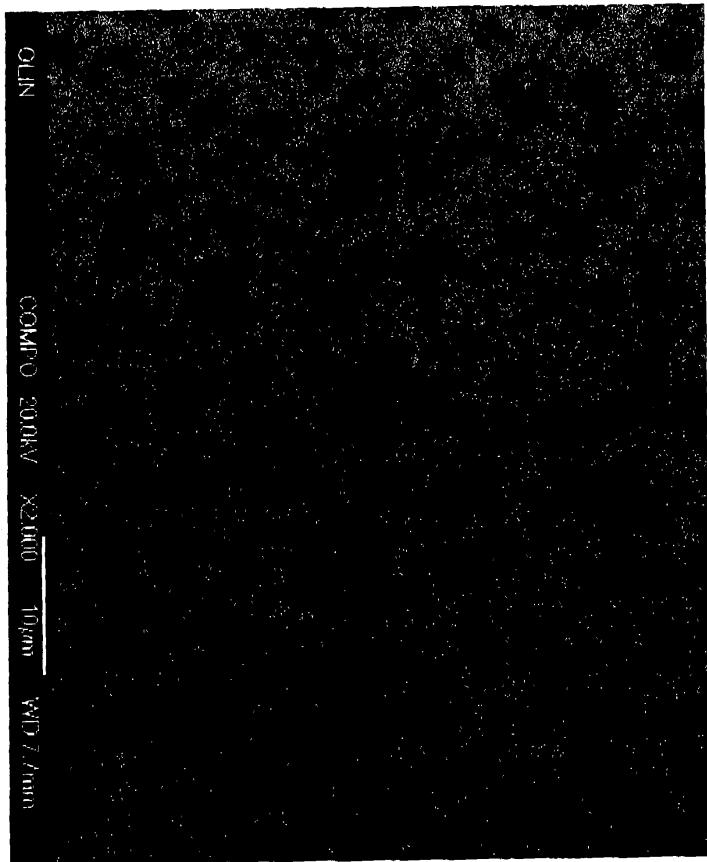
도면9c



도면9d



도면10



도면11

