

①9



SCHWEIZERISCHE EIDGENOSSENSCHAFT
EIDGENÖSSISCHES INSTITUT FÜR GEISTIGES EIGENTUM

①1 CH 691 639 A5

⑤1 Int. Cl.⁷: G 06 F 001/30
G 06 F 001/24

Erfindungspatent für die Schweiz und Liechtenstein

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

①2 PATENTSCHRIFT A5

②1 Gesuchsnummer: 02618/96

②2 Anmeldungsdatum: 25.10.1996

③0 Priorität: 30.10.1995 AT 1780/95

②4 Patent erteilt: 31.08.2001

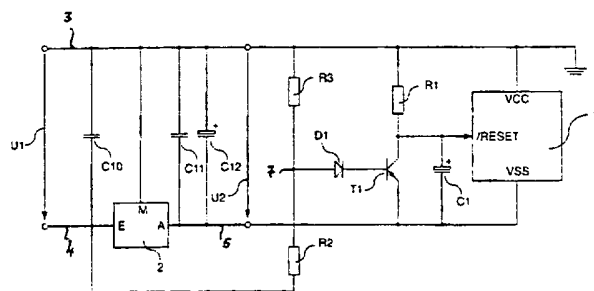
④5 Patentschrift veröffentlicht: 31.08.2001

⑦3 Inhaber:
Vaillant GmbH, Riedstrasse 8,
8953 Dietikon (CH)

⑦2 Erfinder:
Jochen Grabe, Jung-Stilling-Strasse 63,
42499 Hückeswagen (DE)

⑤4 Unterspannungs- und Power-on-Resetschaltung.

⑤7 Unterspannungs- und Power-on-Resetschaltung für einen Mikroprozessor mit einer Spannungsstabilisierung (2), die an eine unregelmässige Spannungsversorgung (U_1) angeschlossen ist. Um einen einfachen Aufbau zu ermöglichen, ist vorgesehen, dass die einen gleichnamigen Pole der unregelmässigen Spannungsquelle (U_1) und der Ausgangsspannung (U_2) der Spannungsstabilisierung (2) an Masse geschaltet sind und an den Reset-eingang des Mikroprozessors (1) und den einen Versorgungsspannungseingang des Mikroprozessors (1) ein Kondensator (C_1) angeschlossen ist, zu dem ein Transistor (T_1) parallel geschaltet ist, der von einem an die unregelmässige Spannungsquelle (U_1) angeschlossenem Spannungsteiler (R_2 , R_3) gesteuert ist.



Beschreibung

Die Erfindung bezieht sich auf eine Unterspannungs- und Power-on-Resetschaltung gemäss dem ersten Teil des Patentanspruches.

Bei Mikroprozessorschaltungen muss bei einem Einbruch der Versorgungsspannung sichergestellt sein, dass unter einer bestimmten Spannungsschwelle ein Hardwarereset ausgelöst wird, um einen definierten Prozessorzustand herzustellen und ein korrektes Wiederanlaufen des Betriebes bei Spannungswiederkehr zu ermöglichen.

Bei bekannten derartigen Schaltungen wird hierzu die Versorgungsspannung des Mikroprozessors, die meist 5 V beträgt, überwacht. Dies erfordert eine relativ aufwändige Spannungsüberwachungsschaltung mit geringen Toleranzen.

Ziel der Erfindung ist es, diesen Nachteil zu vermeiden und eine Resetschaltung der eingangs erwähnten Art vorzuschlagen, die sich durch einen einfachen Aufbau auszeichnet und bei der relativ grosse Toleranzen zugelassen werden können.

Erfindungsgemäss wird dies bei einer Resetschaltung der eingangs erwähnten Art durch die Merkmale des Patentanspruches erreicht.

Durch die vorgeschlagenen Massnahmen ist es möglich, relativ grosse Toleranzen in Kauf zu nehmen, da die unstabilisierte Spannung der Spannungsversorgung überwacht wird, die hier wesentlich höher als die stabilisierte Spannung ist. Dies ermöglicht es, die Schaltschwelle der erfindungsgemässen Resetschaltung auf einen deutlich unterhalb der Nennspannung der Spannungsquelle liegenden Wert festzulegen.

Die zeitliche Mindestdauer des Resetimpulses wird durch die Ladekurve des Kondensators und der Schalthysterese des Reseteinganges bestimmt. Beim Einschalten der Versorgungsspannung liegt am Reseteingang so lange ein Resetsignal an, bis die Kondensatorspannung die Schaltschwelle des Reset-Einganges überschreitet (Power-on-Signal).

Durch die Merkmale des Patentanspruches ergibt sich der Vorteil, dass die Resetschaltung sehr einfach ausgebildet werden kann, wobei die Basis des parallel zum Kondensator geschalteten Transistors direkt an den Mittelanschluss des Spannungsteilers angeschlossen werden kann. Dabei haben die Versorgungsspannung und das Potenzial am Reseteingang bei aktivem Resetsignal in Bezug auf das Massepotential das gleiche Vorzeichen.

Die Erfindung wird nun anhand der Zeichnung näher erläutert. Dabei zeigen Fig. 1 und 2 zwei verschiedene Ausführungsformen einer erfindungsgemässen Resetschaltung.

Gleiche Bezugszeichen bedeuten in beiden Figuren gleiche Einzelheiten.

Bei beiden Ausführungsformen ist eine Spannungsquelle U_1 , die eine unregelmässige Gleichspannung mit geringer Welligkeit liefert und deren Spannung z.B. zwischen 16 und 26 V beträgt, mit einer Spannungsstabilisierungsschaltung 2 verbunden, die eine geregelte Spannung U_2 von z.B. 5 V an ihrem Ausgang A liefert. Der eine Pol der Spannungsquelle U_1 ist über eine Leitung 3 mit einem gleichnamigen Pol M der Spannungsstabilisierungsschaltung 2 so-

wie einem Mikroprozessor 1 verbunden, wobei an diese Leitung 3 auch noch weitere Bauteile der Schaltung angeschlossen sind.

Der zweite Pol der Spannungsquelle U_1 ist über eine Leitung 4 mit einem Eingang E der Spannungsstabilisierungsschaltung 2 verbunden, an welche Leitung 4 ein mit seinem zweiten Pol an der Leitung 3 angeschlossener Kondensator C10 und ein Spannungsteiler R_3 , R_2 angeschlossen ist, der weiter an der Leitung 3 angeschlossen ist und daher parallel zur Spannungsquelle U_1 geschaltet ist.

An dem Ausgang A der Spannungsstabilisierungsschaltung 2 ist eine Leitung 5 angeschlossen, die mit dem Mikroprozessor 1 verbunden ist und an der weitere Bauteile der Schaltung angeschlossen sind.

An die Leitung 3 und 5 sind Kondensatoren C11 und C12 angeschlossen, die somit parallel zueinander und zur geregelten Spannung U_2 geschaltet sind, die an dem Ausgang A der Spannungsstabilisierungsschaltung 2 anliegt.

An die Spannungsstabilisierungsschaltung 2 ist ein Mikroprozessor 1 angeschlossen, zu dessen Spannungseingängen Vcc und Vss mit den Leitungen 3 und 5 verbunden sind. An diese Leitungen 3 und 5 ist eine Serienschaltung, bestehend aus einem Widerstand R_1 und einem Kondensator C_1 , angeschlossen, sodass diese Serienschaltung parallel zu den Spannungseingängen Vcc und Vss des Mikroprozessors 1 geschaltet ist. Dabei ist eine Kollektor-Emitterstrecke eines Transistors T_1 parallel zum Kondensator C_1 geschaltet und mit dem Verbindungspunkt 6 der Serienschaltung R_1 , C_1 und der Leitung 3 verbunden.

Bei der Ausführungsform nach der Fig. 1 sind die +Pole der Spannungsquelle U_1 und der Stabilisierungsschaltung 2 mit Masse verbunden und die Basis des Transistors T_1 ist über eine Diode D_1 mit dem Verbindungspunkt 7 eines aus Widerständen (-) bestehenden Spannungsteilers (R_2 , R_3) verbunden.

Der Transistor T_1 wird bei einer Basis-Emitter-Spannung $U_{BE} > U_{BEmin} \sim 0,6$ V leitend und entlädt den Kondensator C_1 . Dies geschieht, wenn die Spannung U_1 der Spannungsquelle U_1 den Wert:

$$U_{1min} = \frac{(R_2 + R_3)}{R_2} (U_2 - U_{BEmin} - U_{Df})$$

unterschreitet, wobei U_{BE} die Basis-Emitter-Spannung des Transistors T_1 und U_{Df} die Diodenflussspannung der Diode D_1 bedeuten.

Die Spannung U_{1min} muss betragsmässig so weit über der geregelten Spannung U_2 der Spannungsstabilisierungsschaltung 2 liegen, dass die Stabilisierungsschaltung 2 die Spannung U_2 stabil halten kann und diese somit als Referenzspannung dienen kann. Die mindestens benötigte Differenzspannung zwischen der geregelten Spannung U_2 und der zulässigen minimalen Spannung U_1 der Spannungsquelle U_1 entspricht den Spannungsverlusten der Stabilisierungsschaltung 2 und beträgt üblicherweise ca. 1 bis 2 V.

Die zeitliche Mindestdauer des Resetimpulses wird durch die Ladekurve des Kondensators C_1 und

die Schalthysterese zwischen dem minimalen HIGH-Pegel ($U_{HIGHmin}$) und dem maximalen LOW-Pegel (U_{LOWmax}) des Reseteinganges des Mikroprozessors 1 bestimmt. Die minimale Dauer t_{min} wird erreicht, wenn der Kondensator C_1 den maximalen LOW-Pegel entladen ist, und zu diesem Zeitpunkt die Spannung U_1 sprungförmig so weit ansteigt, dass der Transistor T_1 sperrt und errechnet sich wie folgt:

$$t_{min} = R_1 \cdot C_1 \cdot \ln \frac{U_{LOWmax} - U_2}{U_{HIGHmin} - U_2}$$

wobei der Widerstand R_1 der Parallelschaltung dieses Widerstandes mit einem internen Pull-up-Widerstandes des Reseteinganges entspricht.

Bei der Ausführungsform nach der Fig. 2 sind die -Pole der Spannungsquelle U_1 und der Spannungsstabilisierschaltung 2 mit Masse verbunden und die Basis des Transistors T_1 mit einem weiteren aus zwei Widerständen R_4 , R_5 bestehenden Spannungsteiler verbunden, der an die Leitung 3 und über einen weiteren Transistor T_2 an die Leitung 5 angeschlossen ist, sodass der Emitter des Transistors t_2 mit dem Ausgang A der Stabilisierschaltung 2 verbunden ist. Die Basis des Transistors T_2 ist über die Diode D_1 an den Verbindungspunkt 7 des Spannungsteilers R_2 , R_3 angeschlossen.

Die Mindestspannung der Spannungsquelle U_1 , bei der die Resetschaltung nach der Fig. 2 ein Resetsignal an den Mikroprozessor 1 liefert, errechnet sich in gleicher Weise wie bei der Ausführungsform nach der Fig. 1, desgleichen die Minstdauer des Resetimpulses.

Patentanspruch

Unterspannungs- und Power-on-Reset-Schaltung mit einer Spannungsstabilisierschaltung (2), die an eine unregelmäßige Spannungsversorgung (U_1) angeschlossen ist, für einen Mikroprozessor (1) an dessen Reset- und Versorgungsspannungseingang ein Kondensator (C_1) angeschlossen ist, zu dem ein Transistor (T_1) parallel geschaltet ist, der von einem Spannungsteiler (R_2 , R_3) gesteuert ist, bei der diejenige Pole der Spannungsversorgung (U_1) und der Ausgangsspannung (U_2) der Spannungsstabilisierschaltung (2) an Masse angeschlossen sind, deren Potenzial einem Nicht-Aktiv-Potenzial des Reset-Einganges entspricht und dass der Spannungsteiler an die unregelmäßige Spannungsversorgung (U_1) angeschlossen ist.

5

10

15

20

25

30

35

40

45

50

55

60

65

3

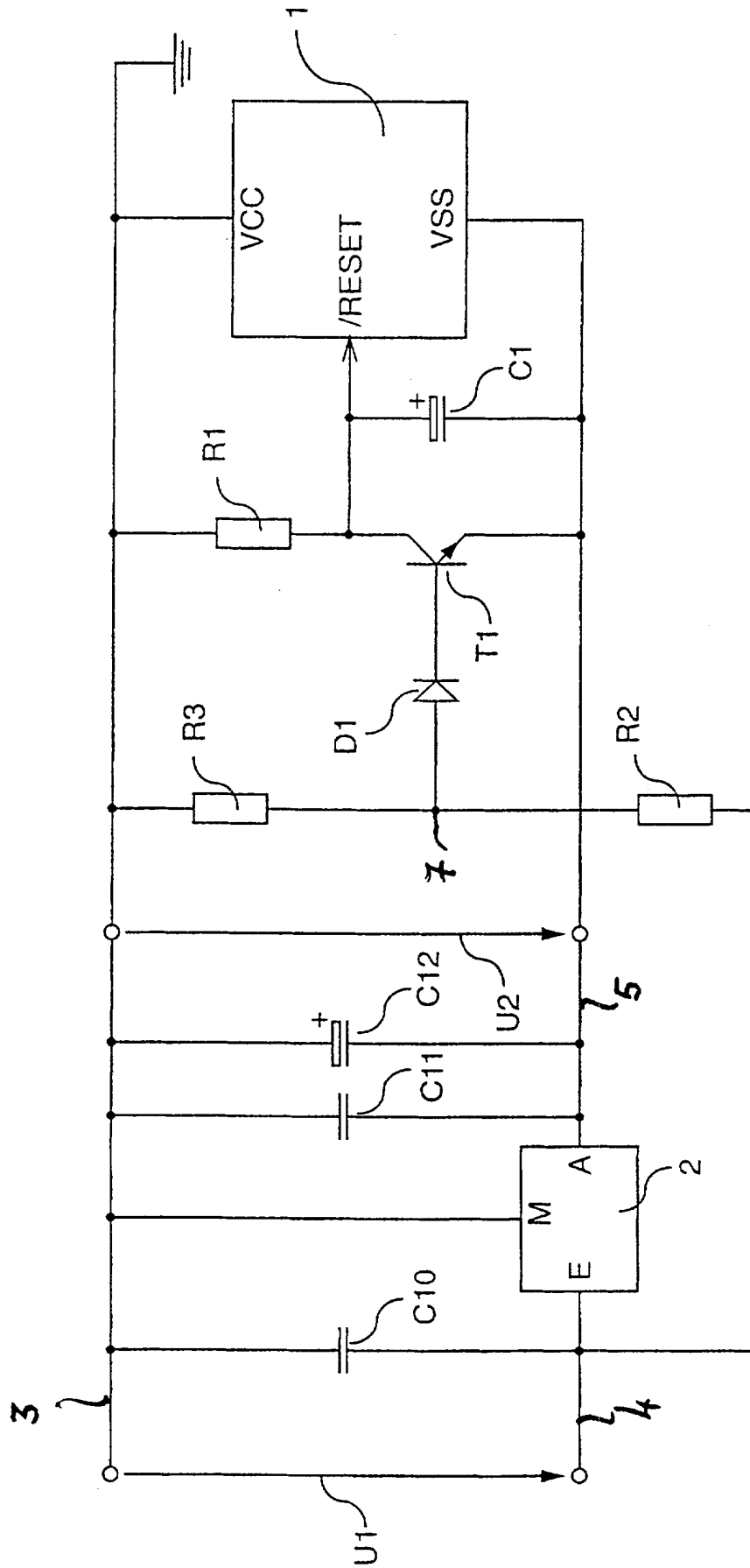


Fig.1

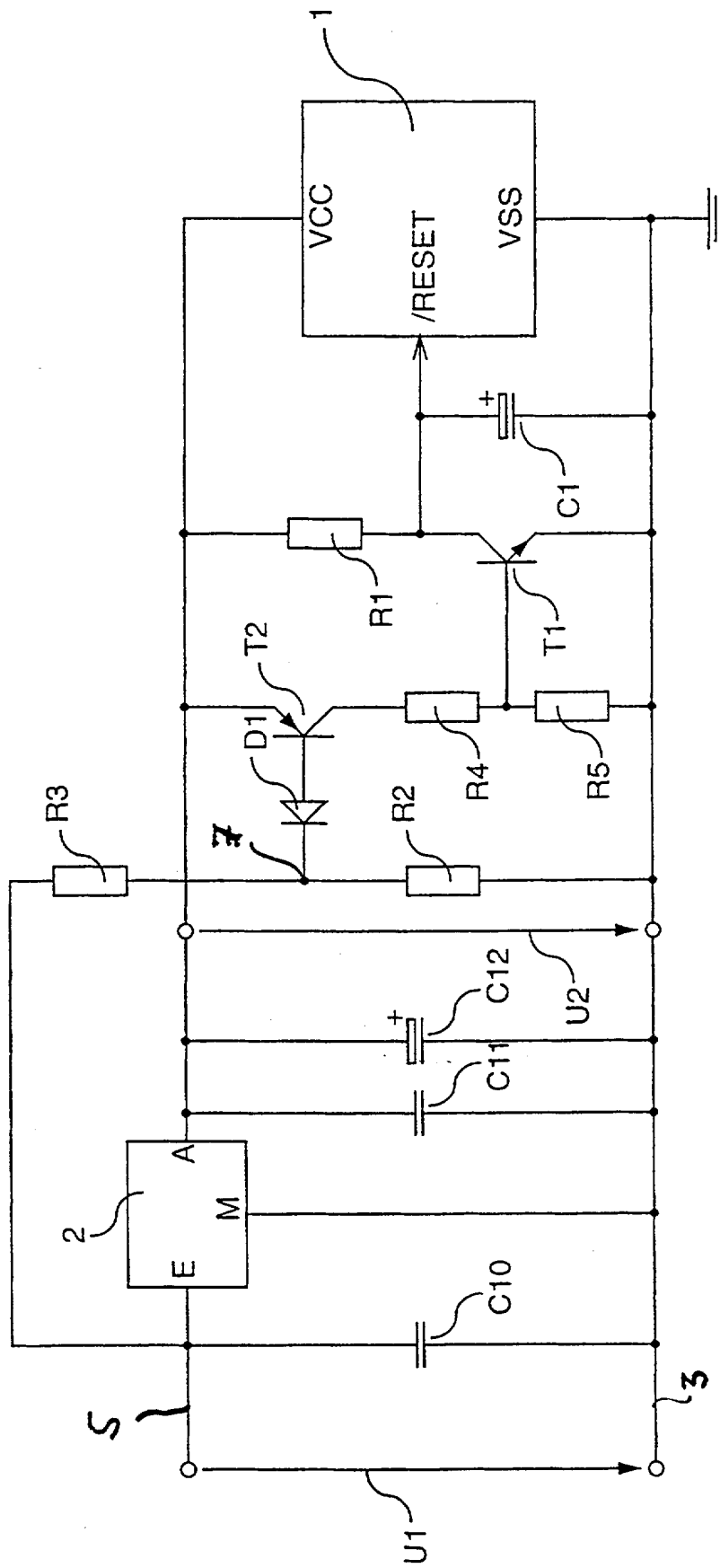


Fig.2