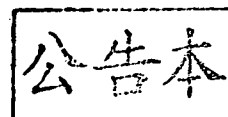


發明專利說明書



(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96111087

※申請日期：96年03月29日

※IPC分類：H01L 21/3065 (2006.01)

一、發明名稱：

(中) 電漿處理裝置及電漿處理方法
(英)

二、申請人：(共 1 人)

1. 姓 名：(中) 東京威力科創股份有限公司
(英) TOKYO ELECTRON LIMITED
代表人：(中) 1. 佐藤 潔
(英) 1. SATO, KIYOSHI
地 址：(中) 日本國東京都港區赤坂五丁目三番六號
(英) 3-6, Akasaka 5-chome, Minato-ku, Tokyo 107-8481 Japan
國籍：(中英) 日本 JAPAN

三、發明人：(共 6 人)

1. 姓 名：(中) 松本直樹
(英) MATSUMOTO, NAOKI
國 籍：(中) 日本
(英) JAPAN

2. 姓 名：(中) 輿水地鹽
(英) KOSHIMIZU, CHISHIO
國 籍：(中) 日本
(英) JAPAN

3. 姓 名：(中) 早川欣延
(英) HAYAKAWA, YOSHINOBU
國 籍：(中) 日本
(英) JAPAN

4. 姓 名：(中) 花岡秀敏
(英) HANAOKA, HIDETOSHI
國 籍：(中) 日本

(英) JAPAN

5.姓 名：(中) 岩田學
(英) IWATA, MANABU
國 籍：(中) 日本
(英) JAPAN

6.姓 名：(中) 田中諭志
(英) TANAKA, SATOSHI
國 籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1.日本 ; 2006/03/30 ; 2006-092908 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：電漿處理裝置及電漿處理方法

本發明係在雙頻重疊施加方式之電容耦合型中，完全防止或抑制於另一側之對向電極形成非所欲之膜，且隨意控制電漿密度之空間分布特性。

被處理基板 W 係裝載於下部電極之基座 16，藉由高頻電源 30 施加電漿產生用之第一高頻，藉由高頻電源 70 施加吸引離子用之第二高頻。於基座 16 上方，與此平行對向配置之上部電極 34，係經由環狀之絕緣體 35 安裝於腔室 10。上部電極 34 係經由棒狀之電感器 54 及導線 56 連接於接地電位(通常連接於腔室 10)。

六、英文發明摘要

發明之名稱：

七、指定代表圖：

(一)、本案指定代表圖為：第 (1) 圖

(二)、本代表圖之元件代表符號簡單說明：

10：腔室(處理容器)，12：絕緣板，
14：基座支持台，16：基座(下部電極)，
18：靜電轉盤，20：電極，22：直流電源，
24：聚焦環，25：內壁構件，26：冷媒室，
27a,27b：配管，28：氣體供給管線，
30：第一高頻電源，32：匹配器，
33：供電棒，34：上部電極，35：環狀絕緣體，
36：電極板，36a：氣體噴出孔，
38：電極支持體，38a：氣體通氣孔，
40：氣體緩衝室，42：氣體供給管，
44：處理氣體供給源，46：質量流量控制器(MFC)，
48：開閉閥，50：間隙，52：貫通孔，
54：電感器，56：導線，58：排氣口，
60：排氣管，62：排氣裝置，
70：第二高頻電源，72：匹配器，
74：供電棒，PS：處理空間(電漿產生空間)，
W：半導體晶圓。

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

(1)

九、發明說明

【發明所屬之技術領域】

本發明係關於對被處理基板施以電漿處理之技術，特別是關於雙頻重疊施加方式之電容耦合型電漿處理裝置及電漿處理方法。

【先前技術】

半導體元件或 FPD(Flat Panel Display：平板顯示器)製造程序之蝕刻、堆積、氧化、及濺鍍等處理中，由於能以相對較低溫使處理氣體進行良好的反應，因此常利用電漿。以往，片狀式電漿處理裝置，特別是在電漿蝕刻裝置中，電容耦合型電漿處理裝置為主流。

一般而言，電容耦合型電漿處理裝置，係將上部電極與下部電極平行配置於構成真空腔室之處理容器內，將被處理基板(半導體晶圓、玻璃基板等)裝載於下部電極之上，施加高頻電壓於兩電極中之任一側。藉由此高頻電壓在兩電極間所形成之電場使電子加速，因電子與處理氣體之碰撞游離產生電漿，藉由電漿中之自由基或離子對基板表面實施所欲之微細加工(例如蝕刻加工)。此處，由於施加高頻側之電極，係經由匹配器內之阻隔電容器連接於高頻電源，因此具有陰極之作用。將高頻施加於支持基板之下部電極並以下部電極為陰極的陰極耦合方式，係藉由利用下部電極所產生之自偏壓電壓以大致垂直於基板之方向吸引電漿中之離子，而能進行非等向性蝕刻。

(2)

下部雙頻重疊施加方式，如上述之電容耦合型電漿處理裝置中，係一種將適合於產生電漿之相對較高頻率（一般為 27MHz 以上）的第一高頻、與適合於吸引離子之相對較低頻率（一般為 13.56MHz 以下）的第二高頻，重疊施加於支持基板之下部電極的方式（參照例如專利文獻 1）。

此種下部雙頻重疊施加方式，除具有可藉由第一高頻及第二高頻分別將電漿密度及非等向性蝕刻之選擇性個別最佳化的優點外，亦具有使聚合物等堆積物（以下簡稱為堆積）容易附著於上部電極之製程中，對防止或抑制堆積附著之較低頻率之第二高頻有效作用的優點。亦即，當離子射入陽極之上部電極時，附著於電極之堆積膜（若附著有氧化膜亦包含氧化膜）因離子碰撞而濺射。與此濺射相關之離子數量係由第一高頻所產生，加速該離子之電場則由頻率較低之第二高頻所產生。

[專利文獻 1]日本特開 2000-156370

【發明內容】

[發明欲解決之課題]

使用上述下部雙頻重疊施加方式之習知電容耦合型電漿處理裝置，一般係將未施加高頻之陽極側的上部電極直流接地。通常，由於處理容器係由鋁或不銹鋼等金屬所構成並保護接地，因此可經由處理容器使上部電極呈接地電位，所以採用將上部電極直接裝於處理容器頂板之一體組裝之構成、或直接利用處理容器之頂板作為上部電極之構

(3)

成。

然而，對近年來半導體製造程序之設計規則的微細化要求低壓下之高密度電漿。下部雙頻重疊施加方式之電容耦合型電漿處理裝置中，主要有助於電漿產生之高頻亦即第一高頻之頻率逐漸變高，最近標準使用 40MHz 以上之頻率。然而，當第一高頻之頻率變高時，因該高頻電流會集中於電極之中心部，導致兩電極間之處理空間所產生之電漿的密度亦電極中心部側較電極邊緣部側高，造成降低製程之面內均一性問題被放大檢視。另一方面，由於主要有助於吸引離子用之高頻亦即第二高頻之頻率較低，因此不會集中於電極中心部。亦即，將上部電極直接裝於處理容器、或一體形成且直流接地之習知裝置中，對第二高頻之作用，亦即與吸引離子至基板或抑制上部電極之堆積附著的相關作用，並未發現任何問題點。

本發明係有鑑於上述習知技術之問題點所構成，提供一種在將兩種高頻重疊施加於支持被處理基板之電極之雙頻重疊施加方式的電容耦合型中，能完全防止或抑制於另一側之對向電極形成非所欲之膜，且能隨意控制電漿密度之空間分布特性，以提高製程之面內均一性的電漿處理裝置及電漿處理方法為目的。

[用以解決課題之手段]

為達成上述目的，本發明之第一電漿處理裝置，其特徵為具有：可真空排氣之接地處理容器、經由絕緣物或空

(4)

間安裝於前述處理容器之第一電極、於前述處理容器內與前述第一電極以既定間隔隔開且平行配置，並使與前述第一電極對向來支持被處理基板之第二電極、施加具有第一頻率之第一高頻於前述第二電極的第一高頻供電部、施加第二高頻其具有較前述第一頻率低之第二頻率於前述第二電極的第二高頻供電部、供給所欲之處理氣體於前述第一電極與前述第二電極與前述處理容器側壁間之處理空間的處理氣體供給部、以及電氣連接於前述第一電極與接地電位間之電感器。

又，本發明之第一電漿處理方法，係在可抽成真空之接地處理容器內，將第一電極與第二電極以既定間隔隔開且平行配置，將前述第一電極經由電氣上並連之電容性構件與電感性構件連接於接地電位，以第二電極支持被處理基板使與前述第一電極對向，將前述處理容器內真空排氣至既定壓力，一邊施加具有第一頻率之第一高頻與具有較前述第一頻率低之第二高頻於前述第二電極，一邊將所欲之處理氣體供給至前述第一電極與前述第二電極與前述處理容器側壁間之處理空間，在前述處理空間內產生前述處理氣體之電漿，在前述電漿之下對前述基板施以所欲之處理；其特徵為：預估自前述處理空間與前述第一電極之邊界面經由前述第一電極至接地電位止之高頻傳送路徑時之頻率－阻抗特性中，將前述頻率－阻抗特性設定成使對應於前述第二頻率之阻抗較對應於前述第一頻率之阻抗低。

又，本發明所採用之電容耦合型中，當來自第一高頻

(5)

電源之第一高頻施加於第二電極時，藉由第二電極與第一電極間之高頻放電、及第二電極與處理容器之側壁(內壁)間之高頻放電，在處理空間內產生處理氣體之電漿，所產生之電漿往四面特別是往上方及半徑方向外側擴散，電漿中之電子流通過第一電極或處理容器側壁等流往接地。又，當來自第二高頻電源之第二高頻施加於第二電極時，電漿中追隨第二高頻振動之離子不僅以第二電極所產生之自偏壓吸引至基板上，亦射入第一電極使該電極表面濺射，若附著有堆積等之膜便將該膜除去。

根據本發明，第一電極除經由絕緣物或空間安裝於接地電位之處理容器內之外，亦經由電感性構件或電感器連接於接地電位。藉此，預估自處理空間與第一電極之邊界面經由第一電極至接地電位止之高頻傳送路徑時之等效電路，係並連連接電感器之線圈部分與絕緣物等之電容部分的並連 LC 電路。

一般而言，並連 LC 電路中，在某特定頻率(反共振頻率)阻抗為突出且較高，相反地在離開反共振頻率之頻率則阻抗相當低。藉由利用此特性，本發明之電漿處理裝置中，可對第一高頻賦予較高之阻抗，對第二高頻賦予較低之阻抗。藉由本發明之最佳形態，上述等效電路或並連 LC 電路之頻率－阻抗特性中，在 5～200MHz 之頻帶內能得到反共振頻率。

藉由對第一高頻賦予較高之阻抗，使第一高頻之電流較難自第二電極流往第一電極。因此，電漿之電子流中流

(6)

向處理容器側壁之比例相對增大，電漿密度呈往半徑方向外側擴展。以此方式，將上述並連 LC 電路對第一高頻之阻抗最適當設定於較高值，藉此既能使電漿密度之空間分部特性在徑方向均一化，亦能任意加以控制。另一方面，藉由降低上述並連 LC 電路對第二高頻之阻抗，能使電漿中追隨第二高頻振動之離子，以較強之碰撞順利射入第一電極，將附著於該電極表面之非所欲的膜良好地予以濺射（除去）。

本發明之第二電漿處理裝置，其特徵為具有：可真空排氣之接地處理容器、經由絕緣物或空間安裝於前述處理容器之第一電極、於前述處理容器內與前述第一電極以既定間隔隔開且平行配置，並使與前述第一電極對向來支持被處理基板的第二電極、施加具有第一頻率之第一高頻於前述第二電極的第一高頻供電部、施加第二高頻其具有較前述第一頻率低之第二頻率於前述第二電極的第二高頻供電部、供給所欲之處理氣體於前述第一電極與前述第二電極與前述處理容器側壁間之處理空間的處理氣體供給部、以及電氣串連連接於前述第一電極與接地電位間之電感器及電容器。

本發明之第二電漿處理方法，係在可抽成真空之接地處理容器內，將第一電極與第二電極以既定間隔隔開且平行配置，將前述第一電極經由電氣串並連之電感性構件與電容性構件連接於接地電位，以第二電極支持被處理基板使與前述第一電極對向，將前述處理容器內真空排氣至既

(7)

定壓力，一邊施加具有第一頻率之第一高頻與具有較前述第一頻率低之第二高頻於前述第二電極，一邊將所欲之處理氣體供給至前述第一電極與前述第二電極與前述處理容器側壁間之處理空間，於前述處理空間內產生前述處理氣體之電漿，在前述電漿之下對前述基板施以所欲之處理；其特徵為：預估自前述處理空間與前述第一電極之邊界面經由前述第一電極至接地電位止之高頻傳送路徑時之頻率－阻抗特性中，將前述頻率－阻抗特性設定成使對應於前述第二頻率之阻抗較對應於前述第一頻率之阻抗低。

上述第二電漿處理裝置及方法中，預估自處理空間與第一電極之邊界面經由第一電極至接地電位止之高頻傳送路徑時之等效電路，係構成串並連 LC 電路。此串並連 LC 電路中，在某特定頻率(共振頻率)阻抗極端的低，另一特定頻率(反共振頻率)阻抗極端的高。利用此特性，當然可對第一高頻賦予適當較高之阻抗，對第二高頻亦可賦予明顯較低之阻抗。藉由本發明之最佳形態，上述等效電路或串並連 LC 電路之頻率－阻抗特性中，在 $0.1\text{kHz} \sim 15\text{MHz}$ 之頻帶內能得到共振頻率，在 $5 \sim 200\text{MHz}$ 之頻帶內能得到反共振頻率。以此方式，將上述串並連 LC 電路對第一高頻之阻抗最適當設定於較高之值，藉此能使電漿密度之空間分部特性在徑方向均一化或能隨意加以控制，且將上述並連 LC 電路對第二高頻之阻抗實質上降低至短路狀態，藉此可進一步提高將非所欲之膜自第一電極表面除去的濺射效果。

(8)

本發明之第三電漿處理裝置，其特徵為具有：可真空排氣之接地處理容器、經由絕緣物或空間安裝於前述處理容器之第一電極、於前述處理容器內與前述第一電極以既定間隔隔開且平行配置，並使與前述第一電極對向來支持被處理基板的第二電極、施加具有第一頻率之第一高頻於前述第二電極的第一高頻供電部、施加第二高頻其具有較前述第一頻率低之第二頻率於前述第二電極的第二高頻供電部、供給所欲之處理氣體於前述第一電極與前述第二電極與前述處理容器側壁間之處理空間的處理氣體供給部、施加所欲之直流電壓於前述第一電極的直流電源、以及電氣連接於前述第一電極與前述直流電源間，實質上使直流直接通過並對高頻具有所欲之頻率－阻抗特性的濾波器。

上述第三電漿處理裝置，經由濾波器將所欲之直流電壓自直流電源施加於第一電極，除發揮該部分之作用效果外，亦可藉由濾波器本身之頻率－阻抗特性對第一及第二高頻之各作用帶來所欲之修正或控制或輔助。例如，藉由將該濾波器構成於串並連 LC 電路，與上述第二電漿處理裝置相同，可提升電漿密度之空間分布特性或對第一電極之濺射(除去非所欲之膜)效果。

[發明效果]

根據本發明之電漿處理裝置及電漿處理方法，藉由上述之構成及作用，能解決雙頻重疊施加方式之電容耦合型

(9)

中，第一及第二高頻之各作用的取捨。特別是能完全防止或抑制於另一側對向電極形成非所欲之膜，且能隨意控制電漿密度之空間分布特性，以提升製程之面內均一性。

【實施方式】

以下，參照添附圖式說明本發明之最佳實施形態。

圖 1 係表示本發明之第一實施形態中電漿處理裝置之構成。此電漿處理裝置係構成下部雙頻重疊施加方式之電容耦合型(平行平板型)電漿蝕刻裝置，具有例如表面經耐酸鋁處理(陽極氧化處理)之鋁所構成的圓筒形真空腔室(處理容器)10。真空腔室 10 係經保護接地。

於腔室 10 底部，經由陶瓷等絕緣板 12 配置有圓柱形之基座支持台 14，於此基座支持台 14 之上設有例如由鋁所構成之基座 16。基座 16 係構成下部電極，於此之上裝載例如半導體晶圓 W 作為被處理基板。

於基座 16 之上面，設有以靜電吸力來保持半導體晶圓 W 之靜電轉盤 18。此靜電轉盤 18 係將由導電膜所構成之電極 20 包夾於一對絕緣層或絕緣片之間，於電極 20 電氣連接有直流電源 22。藉由來自直流電源 22 之直流電壓，能以庫倫力將半導體晶圓 W 吸附保持於靜電轉盤 18。在靜電轉盤 18 周圍，於基座 16 之上面配置有用以提升蝕刻均一性之例如由矽所構成的聚焦環 24。於基座 16 及基座支持台 14 之側面貼附有例如由石英所構成之圓筒狀的內壁構件 25。

(10)

於基座支持台 14 之內部，設有例如朝圓周方向延伸之冷媒室 26。於此冷媒室 26，藉由外接之冷卻單元(未圖示)經由配管 27a,27b 循環供給既定溫度之冷媒例如冷卻水。可藉由冷媒之溫度來控制基座 16 上之半導體晶圓 W 的處理溫度。次外，將來自傳熱氣體供給機構(未圖示)之傳熱氣體例如 He 氣經由氣體供給管線 28 供給至靜電轉盤 18 上面與半導體晶圓 W 背面之間。

第一及第二高頻電源 30,70 分別經由匹配器 32,72 及供電棒 33,74，電氣連接於基座 16。第一高頻電源 30，係輸出主要有助於電漿產生之既定頻率例如 40MHz 的高頻。另一方面，第二高頻電源 70，係輸出既定頻率例如 2MHz 之高頻，主要有助於對基座 16 上之半導體晶圓 W 吸引離子，及防止或除去後述之上部電極 34 中堆積或氧化膜等非所欲之膜的附著。

於基座 16 之上方，設有與此基座平行對向之上部電極 34。此上部電極 34，係由以下所構成：電極板 36，具有多數個氣體噴出孔 36a 之例如由 Si,SiC 等半導體材料所構成、以及電極支持體 38，由將此電極板 36 支持成可裝卸的導電材料例如表面經耐酸鋁處理之由鋁所構成；經由環狀之絕緣體 35 以電氣浮置狀態安裝於腔室 10。以此上部電極 34 與基座 16 與腔室 10 之側壁形成電漿產生空間或處理空間 PS。環狀絕緣體 35，係由例如氧化鋁 (Al_2O_3) 所構成，以將上部電極 34 外周面與腔室 10 側壁之間間隙塞成氣密之方式安裝，機構上支持上部電極

(11)

34 且電氣上構成上部電極 34 與腔室 10 間之電容的一部分。

電極支持體 38，於其內部具有氣體緩衝室 40，且於其下面具有自氣體緩衝室 40 連通至電極板 36 之氣體噴出孔 36a 的多數個氣體通氣孔 38a。於氣體緩衝室 40 經由氣體供給管線 42 連接有處理氣體供給源 44，於氣體供給管線 42 設有質量流量控制器(MFC)46 及開閉閥 48。當既定處理氣體自處理氣體供給源 44 導入於氣體緩衝室 40 時，從電極板 36 之氣體噴出孔 36a 朝向基座 16 上之半導體晶圓 W，處理氣體以噴霧狀噴出至處理空間 PS。以此方式，上部電極 34 亦兼作為將處理氣體供給至處理空間 PS 之蓮蓬頭。

又，於電極支持體 38 內部，設有使冷媒例如冷卻水流動之通路(未圖示)，藉由外部冷卻單元經由冷媒將上部電極 34 整體特別是電極板 36 調整至既定溫度。此外，為使對上部電極 34 之溫度控制更穩定，亦可採用將例如由電阻發熱元件所構成之加熱器(未圖示)安裝於電極支持體 38 之內部或上面的構成。

於上部電極 34 上面與腔室 10 頂板間，設有中空之空間或間隙 50，且於腔室 10 上面之中心部形成有貫通孔 52，在間隙 50 與貫通孔 52 之中設有朝鉛直方向延伸之棒狀電感器 54。此棒狀電感器 54，下端直接連接於上部電極 34 之上面中心部，上端經由導線 56 連接於接地電位(通常連接於腔室 10)。亦可採用將棒狀電感器 54 之上端

(12)

直接安裝於上部電極 34 之頂板的構成作為其他實施例。

於基座 16 及基座支持台 14 與腔室 10 側壁之間，所形成之環狀空間為排氣空間，於此排氣空間底部設有腔室 10 之排氣口 58。於此排氣口 58 經由排氣管 60 連接於排氣裝置 62。排氣裝置 62 具有渦輪分子泵等真空泵，能將腔室 10 室內特別是處理空間 PS 減壓至所欲之真空度。又，於腔室 10 側壁安裝有用來使半導體晶圓 W 之搬出入口 64 開閉的閘閥 66。

此電漿蝕刻裝置中，當進行蝕刻時，首先使閘閥 66 成為打開狀態，將加工對象之半導體晶圓 W 搬入腔室 10 內，再裝載於靜電轉盤 18 上。接著，自處理氣體供給源 44 將既定處理氣體亦即蝕刻氣體（一般為混合氣體）以既定流量及流量比導入於腔室 10 內，藉由排氣裝置 62 將腔室 10 內之壓力真空排氣至設定值。此外，自第一及第二高頻電源 30,70 分別以既定功率將第一高頻 (40MHz) 及第二高頻 (2MHz) 重疊並施加於基座 16。又，自直流電源 22 將直流電壓施加於靜電轉盤 18 之電極 20，以使半導體晶圓 W 固定於靜電轉盤 18 上。自上部電極 34 之蓮蓬頭所吐出之蝕刻氣體在處理空間 PS 藉由高頻放電而電漿化，以此電漿所產生之自由基或離子對半導體晶圓 W 主面之膜進行蝕刻。

此電容耦合型電漿蝕刻裝置，係將適合於電漿產生之相對較高頻率的第一高頻 40MHz 施加於基座（下部電極）16，藉此使電漿以所欲之解離狀態高密度化，能在更

(13)

低壓之條件下形成高密度電漿，且將適合於吸引離子之相對較低頻率的第二高頻 2MHz 施加於基座 16，藉此對靜電轉盤 18 上之半導體晶圓 W 實施選擇性較高的非等向性蝕刻，並可藉由射入離子或濺射對上部電極 34 實施堆積膜或氧化膜之除去(電極表面清潔化)。

其次，關於圖 2～圖 4，說明本實施形態之電漿蝕刻裝置中，本發明之作用的特徵。此外，圖 2 及圖 3 為方便圖解，省略實質上與電漿產生或空間分布控制無關之第二高頻電源 70。

如上述，此電漿蝕刻裝置，係將上部電極 34 經由環狀絕緣體 35 安裝於腔室 10，且上部電極 34 與接地電位間連接有棒狀電感器 54。亦即，若拆除電感器 54，上部電極 34 係以直流浮置狀態設置於處理容器 10 內所構成。

首先，說明將上部電極 34 直接安裝於例如腔室 10 並連接於直流接地電位時之作用。此時，如圖 2 所示，當來自高頻電源 30 之第一高頻施加於基座 16 時，藉由基座 16 與上部電極 34 間、及基座 16 與腔室 10 側壁間之高頻放電，在處理空間 PS 內產生處理氣體之電漿，所產生之電漿往四面特別是上方及半徑方向外側擴散，電漿中之電子流通過上部電極 34 或腔室 10 側壁等流往接地。此處，基座 16 中第一高頻之頻率愈高，因皮膚效應高頻電流愈容易集中於基座中心部，而且自基座 16 觀看時由於同電位(接地電位)之上部電極 34 與腔室 10 側壁，距離上前者較後者近，因此在電極中心部更多之高頻電力向處理空間

(14)

PS 釋出。因此，電漿中之電子流中流向腔室 10 側壁之比例相當低，大部分流往上部電極 34 而且是流往其中心部。其結果，電漿密度之空間分布特性不僅電極中心部最高而且與電極邊緣部出現明顯差異。

相對於此，如此實施形態般將上部電極 34 以直流浮置狀態安裝於腔室 10，且經由棒狀電感器 54 連接於接地電位之構成中，預估自處理空間 PS 與上部電極 34 之邊界面經由上部電極 34 至接地電位止之高頻傳送路徑時之等效電路，如圖 3 所示般，係線圈 L_{54} 與電容器 C_{35}, C_{50} 並連接。此處，線圈 L_{54} 為棒狀電感器 54 之電感成分，正確應為將棒狀電感器 54 之電阻成分(未圖示)串連接於此線圈 L_{54} 。一側之電容器 C_{35} 為上部電極 34 與腔室 10 側壁間之電容，主要係由環狀絕緣體 35 所產生。另一側之電容器 C_{50} 為上部電極 34 與腔室 10 頂板間之電容，主要係由間隙 50 內之空氣所產生。

此時，當自高頻電源 30 施加第一高頻於基座 16 時，藉由基座 16 與上部電極 34 間之高頻放電、及基座 16 與腔室 10 側壁間之高頻放電，在處理空間 PS 內產生蝕刻氣體之電漿，所產生之電漿往上方及半徑方向外側擴散，電漿中之電子流通過上部電極 34 或腔室 10 側壁等流往接地。接著基座 16 中，高頻電流容易集中於基座中心部，自基座 16 觀看上部電極 34 較腔室 10 側壁近的部分亦與圖 2 之情形相同。但是，上部電極 34 與接地電位間存在有由線圈 L_{54} 與電容器 C_{35}, C_{50} 所構成之並連 LC 電路

(15)

80，當此並連 LC 電路 80 對第一高頻給予較大阻抗 Z 時，即使高頻電流容集中於基座 16 之中心部，亦不容易從該中心部流往正上方之上部電極 34。因此，電漿之電子流中流向腔室 10 側壁之比例即相對增大，電漿之密度便往半徑方向外側擴展。理論上依照並連 LC 電路 80 之阻抗 Z ，即能以任何比例控制分別流經基座 16 與上部電極 34 間，及基座 16 與腔室 10 側壁間之電子流，進一步亦能隨意控制使電漿密度之空間分布特性以徑方向均一化。

圖 4 係表示此電漿蝕刻裝置中預估自處理空間 PS 與上部電極 34 之邊界面經由上部電極 34 至接地電位止之高頻傳送路徑時之頻率－阻抗特性的一例。圖中，對頻率單調遞增之阻抗 X_L 係線圈 L_{54} 之感抗 ($|j\omega L_{54}|$)。對頻率單調遞減之阻抗 X_C 係電容器 C_{35}, C_{50} 之容抗 ($|1/j\omega(C_{35} + C_{50})|$)。理論上，以該等感抗 X_L 與容抗 X_C 呈相同大小(絕對值)之頻率，並連 LC 電路 80 會引起並連共振或反共振，如圖示般，並連 LC 電路 80 之阻抗 Z 表示在該反共振頻率 f_0 以角狀突出之極大值。此反共振頻率 f_0 最好出現於包含第一高頻之頻率的頻帶(最好為 $5 \sim 200\text{MHz}$)內。

因此，如圖示般，能藉由在第一高頻之頻率(40MHz)附近(極端而言與其一致)隨意改變或選擇參數，亦即選定或設定電感器 54 之阻抗以得到反共振頻率 f_0 ，即可將並連 LC 電路 80 對第一高頻之阻抗 Z 選擇成任意較高之值

(16)

 Z_{40} 。

更重要之點，如圖 4 所示，在於藉由將反共振頻率 f_0 設定於上述頻帶(最好為 $5 \sim 200\text{MHz}$)內，即可將並連 LC 電路 80 對第二高頻之阻抗 Z_{80} 選定成較對第一高頻之值 Z_{40} 更懸殊的較低之值 Z_2 。亦即，在於可將上部電極 34 以對第二高頻較低之阻抗來接地之點。藉此，能使電漿中將追隨第二高頻振動之離子，以較強之碰撞順利射入上部電極 34 之電極板 36，並確實將附著於電極板 36 表面之堆積膜或氧化膜濺射(除去)。

圖 5A 及圖 5B 係表示此實施形態之電漿蝕刻裝置之氧化膜(SiO_2)及光阻(PR)蝕刻率的面內分布特性之一實施例。此實施例中，將電感器 54 之阻抗選擇為 400nH ，將電容器 C_{35}, C_{50} 之合成電容選擇為 250pF (低電容)。又，圖 6～圖 7 係表示比較例。亦即，圖 6A 及圖 6B 係分別表示刪除電感器 54 且將電容器 C_{35}, C_{50} 之合成電容選擇為 20000pF (高電容)時，氧化膜及光阻之蝕刻率的空間分布特性作為第一比較例。又，圖 7A 及圖 7B 係分別表示刪除電感器 54 且將電容器 C_{35}, C_{50} 之合成電容選擇為 250pF (低電容)時，氧化膜及光阻之蝕刻率的空間分布特性作為第二比較例。實施例及比較例共通之主要蝕刻條件如以下。

晶圓口徑：300mm

處理氣體： $\text{C}_4\text{F}_6/\text{C}_4\text{F}_8/\text{Ar}/\text{O}_2$ = 流量 40/20/500/60sccm

腔室內壓力：30mTorr

(17)

高頻電力： $40\text{MHz}/2\text{MHz} = 2500/3200\text{W}$

溫度：上部電極溫度 = 60°C

從圖 6A 及圖 6B 可知，未具備電感器 54 且將上部電極 34 之接地電容設定成高電容 (20000pF) 之第一比較例中，氧化膜之蝕刻率及光阻之蝕刻率在晶圓中心部雖均保持相對較平坦之值，但由於在晶圓邊緣部附近 ($R = \pm 120\text{mm}$ 附近) 急遽降低，因此其等之面內均一性分別為 $\pm 4.1\%$ ， $\pm 19.1\%$ 並不理想。

另一方面，未具備電感器 54 且將上部電極 34 之接地電容設定成低電容 (250pF) 之第二比較例中，如圖 6A 及圖 6B 所示，製程均一性較第一比較例大幅提升。更詳言之，氧化膜之蝕刻率與第一比較例相較，在中心部雖無太大之差別但在邊緣部上升，因而均一性提升至 $\pm 2.4\%$ 。又，光阻蝕刻率在晶圓上各位置均增大，呈相當平坦之分布，面內均一性大幅改善至 $\pm 4.4\%$ 。

相對於此，實施例中，從圖 5A 及圖 5B 明顯可知，製程均一性較第二比較例更為提升。更詳言之，氧化膜蝕刻率在晶圓上各位置均上升，特別是在邊緣部大幅上升，面內均一性提升至 $\pm 1.2\%$ 。又，光阻蝕刻率亦在晶圓上各位置幾乎為均一，面內均一性改善至 $\pm 2.5\%$ 。

一般而言，氧化膜之蝕刻率分布係反映電漿中之電子密度分布亦即反映電漿密度分布，光阻之蝕刻率分布由於受電漿之母氣體解離的影響，因此更強烈依存於電漿密度分布。因此，從圖 5A 及圖 5B 之實驗結果可知，藉由實

(18)

施例抑制在處理空間 PS 所產生之電漿往電極中心部集中而使往半徑方向外側擴展，而大幅提升了電漿密度之均一性。

如上述可知，第二比較例中，與第一比較例相較亦能相當程度改善電漿密度之均一性。然而，未具備電感器 54 之第二比較例，構成上部電極 34 之接地電路之低電容 (250pF) 的電容器 C_{35}, C_{50} 不僅對第一高頻 (40MHz) 亦對第二高頻 (2MHz) 賦予相當高之阻抗。更正確而言，從圖 4 之容抗 X_C 之頻率特性可了解，對第二高頻 (2MHz) 之阻抗較對第一高頻 (40MHz) 為高。如此若上部電極 34 對第二高頻之接地電路的阻抗較高時，追隨第二高頻射入上部電極 34 之離子的碰撞較弱，會出現降低濺射效果之不適情形。

此點，實施例係藉由具備電感器 54，可將並連 LC 電路 80 對第一高頻 (40MHz) 的阻抗選定成任意較高之值，且對第二高頻 (2MHz) 為相當低之值。藉此，能如上述大幅改善電漿密度之均一性，另一方面亦能充分確保射入上部電極 34 之碰撞強度進而確保濺射 (電極表面之清潔化) 的效果。

其中一例，使用蝕刻氣體中聚合物產生量較多之 C_4F_8 ，當測量實施例與比較例中附著於上部電極 34 表面之堆積膜的速率 (堆積率) 時，獲得第二比較例為 80nm/5 分鐘、實施例為 -100nm/5 分鐘之測量結果。此堆積率定量化實驗中主要蝕刻條件如以下所示。

(19)

處理氣體： C_4F_8/Ar = 流量 5/1000sccm

腔室內壓力：40mTorr

高頻電力：40MHz/2MHz = 2000/400W

溫度：上部電極/腔室側壁/下部電極 = 150/150/40℃

蝕刻時間：5分鐘

以此方式，確認相對於第二比較例中堆積膜係累積附著於上部電極 34 表面，實施例中能將堆積膜以蝕刻模式高效率從上部電極 34 表面除去。

圖 8 係表示第二實施形態中電漿蝕刻裝置之構成。相異之點在於，相對於第一實施形態將電感器 54 上端經由導線 56 接地，此第二實施形態係經由 DC 濾波單元 82 將可變直流電源 84 電氣連接於電感器 54 上端。其他部分之構成及功能與第一實施形態相同。

圖 9 係表示 DC 濾波單元 82 內之電路構成例。此實施例之 DC 濾波單元 82，係將 2 個線圈 86,88 與電感器 54 串連連接於自可變直流電源 84 至上部電極 34 止之直流傳送路徑上，兩線圈 86,88 間之節點 N_1 與接地電位之間、及線圈 88 與可變直流電源 84 間之節點 N_2 與接地電位之間，分別連接有電容器 90,92，以此等線圈 86,88 及電容器 90,92 構成串並連 LC 電路 94。

此外，為將 DC 濾波單元 82 內之各電氣零件或電氣元件保持於適當溫度，亦可於 DC 濾波單元 82 內部設置風扇等冷卻(送風)機構。又，此 DC 濾波單元 82 只要是在電感器 54 與可變直流電源 84 之間，雖可配置於任意之位

(20)

置，但最好裝載於腔室 10 頂板(上面)之上。

自可變直流電源 84 輸出之直流電壓，係經由串並連 LC 電路 94 之線圈 86,88 及電感器 54 施加於上部電極 34。另一方面，來自高頻電源 30,70 施加於基座 16 之第一、第二高頻，若經由處理空間 PS 進入上部電極 34，之後即通過電感器 54 及 DC 濾波單元 82 內之串並連 LC 電路 94 流向接地，幾乎不流往可變直流電源 84 側。

可變直流電源 84，係以依照製程種類或條件來輸出具有任意極性及電壓位準之直流電壓的方式所構成。藉由施加適度之直流電壓於上部電極 34，已知可發揮至少以下一種效果：(1)增大上部電極 34 之自偏壓電壓的絕對值，以加強上部電極 34 之濺射(除去堆積)的效果、(2)擴大上部電極 34 之電漿鞘，以縮小所形成之電漿的效果、(3)將上部電極 34 附近所產生之電子照射於被處理基板(半導體晶圓 W)的效果、(4)可控制電漿梯度的效果、(5)提升電子密度(電漿密度)的效果、(6)提升中心部之電漿密度的效果。此外，對無須施加直流電壓於上部電極 34 時作準備，最好於可變直流電源 84 與串並連 LC 電路 94 之間設置例如由繼電器開關所構成之導通/斷開切換用開關 96。

此實施形態中，DC 濾波單元 82 內之串並連 LC 電路 94 係以使來自可變直流電源 84 之直流電壓直接通過上部電極 34 側，且以來自上部電極 34 側之相對於高頻的低頻帶(最好為 100kHz~15MHz)引起串連共振，以高頻帶(最

(21)

好為 $5\text{MHz} \sim 200\text{MHz}$)引起並連共振的方式所構成，利用此種串並連 LC 電路 94 之頻率－阻抗特性，進一步提升下部雙頻重疊施加方式中第一及第二高頻之其他各作用。

圖 10 表示此實施形態中串並連 LC 電路 94 單獨之頻率－阻抗特性 Z_{94} 及預估自處理空間 PS 與上部電極 34 之邊界面經由上部電極 34 至接地電位止之高頻傳送路徑時之頻率－阻抗特性 Z_A 的一例。

如圖 10 所示，此實施例係將串並連 LC 電路 94 之共振頻率設定為約 2MHz ，將反共振頻率設定為約 45MHz 。此頻率－阻抗特性 Z_{94} 中，相對於對應於第一高頻 (40MHz) 之阻抗為約 1000Ω 相當高，對應於第二高頻之阻抗 (2MHz) 為約 1Ω 極端的低。電感器 54 或電容器 C_{35}, C_{50} 等自然合併於此串並連 LC 電路 94 之上部電極 34 周圍整體的接地電路之頻率－阻抗特性 Z_A ，反共振頻率為約 10MHz 雖移至低頻側但共振頻率依然保持 2MHz 附近之值。其次，對應於第一高頻 (40MHz) 之阻抗大幅降至約 20Ω ，另一方面對應於第二高頻 (2MHz) 之阻抗微降至約 0.7Ω ，兩阻抗間仍有 20 倍以上之差異。

圖 10 中應特別注目於：藉由利用串並連 LC 電路 94 之共振現象，即使環繞上部電極 34 整體之接地電路的頻率－阻抗特性 Z_A 中，亦能將對應於第二高頻 (2MHz) 之阻抗降低至 1Ω 以下。藉此，自第二高頻 (2MHz) 觀看上部電極 34 宛如短路 (虛擬短路) 於接地電位之狀態，以仿效第二高頻之振動能盡量提高離子射入上部電極 34 之衝擊力

(22)

進而提高濺射(除去堆積)效果。

此外，圖 10 所示之頻率－阻抗特性 Z_{94} ， Z_A 係一例，能藉由改變串並連 LC 電路 94 中線圈 86,88 之電感及電容器 90,92 之電容即可適當變更或調整。

又，圖 9 之電路構成係一例，可在 DC 濾波單元 82 內或其周圍作各種變形。例如，串並連 LC 電路 94 能以任意數量之線圈及電容器來構成，電路網之形式不限於圖 9 之一型，T 型、 π 型等亦可。又，於串並連 LC 電路 94 與可變直流電源 84 之間，亦可為其他功能插入電路元件例如雜訊消除用線圈(未圖示)等。

又，DC 濾波單元 82 內亦可具備可變阻抗元件。例如，如圖 11 所示，可將線圈 86 改成可變電抗、將電容器 90 改成可變電容器。

此外，如圖 12 所示，能以將上部電極 34 透過由電感器 54 或電容器 98 所構成之串連 LC 電路 100 加以接地的構成，代用作為串並連 LC 電路 94。此時，上部電極 34 周圍整體之接地電路，亦即預估自處理空間 PS 與上部電極 34 之邊界面經由上部電極 34 至接地電位止之高頻傳送路徑時之等效電路，係形成將電容器 C_{35} , C_{50} (圖 3)並連連接於此串連 LC 電路 100 所構成之串並連 LC 電路(未圖示)。此串並連 LC 電路之頻率－阻抗特性中，與圖 10 所示者相同，只要將電感器 54 之電感及電容器 98 之電容設定成在既定頻帶內可得所欲之共振頻率與較此共振頻率高之所欲的反共振頻率，最好在極靠近第二高頻之頻率可得

(23)

共振頻率。

又，如圖 12 所示，當使用可變直流電源 84 時，只要將可變直流電源 84 之輸出端子電氣連接於電感器 54 與電容器 98 間之節點 N_a 即可。當然，亦可採用將可變直流電源 84 刪除之構成。此時，對上部電極 34 亦可將電感器 54 與電容器 98 對調，亦即將電容器 98 串連連接於上部電極 34 與電感器 54 之間。電感器 54 不限於棒狀之導體，由線圈狀之導體所構成者亦可，可使用具有電容性阻抗之任意電感性元件或構件。

又，實施形態之電漿蝕刻裝置中，亦可將上部電極 34 周圍之靜電電容或接地電容改成可變，圖 13～圖 15 表示靜電電容可變部之構成例。

圖 13 及圖 14 所示之靜電電容可變部 102，具有：導體板 104，可移動於接觸或接近上部電極 34 上面之第一位置與離開上部電極 34 上方之第二位置、操作機構 106，用來使此導體板 104 上下移動或變位、靜電電容控制部 108，經由操作機構 106 將上部電極 34 之接地電容控制於所欲之值。圖 13 之操作機構 106，係由具有導電性之材質、對高頻具有導電性之材質或對高頻具有低阻抗之材質所構成，直接或經由腔室 10 接地。圖 14 之操作機構 106，亦可以絕緣性之材質構成。此靜電電容可變方式，能依照導體板 104 之高度位置改變上部電極 34 之接地電容。使導體板 104 愈接近腔室 10 之頂板面，能愈縮小上部電極 34 之接地電容。相反地，使導體板 104 愈接

(24)

近上部電極 34 之上面，能愈增加上部電極 34 之接地電容。極端之狀況下使導體板 104 接觸上部電極 34 並將上部電極 34 接地時，亦可使接地電容變成無限大。

圖 15 所示之靜電電容可變部 102 之構成，係於設於上部電極 34 與腔室 10 側壁間之環狀絕緣體 35 之中，形成環狀液體收容室 110，使來自腔室 10 外具有適當介電常數之液體(例如 Galden 之有機溶劑)Q 可經由配管 112 進出。改變液體 Q 之種類(介電常數)或液量即可使環狀絕緣體 35 整體靜電電容成為可變，進而使上部電極 34 之接地電容成為可變。

作為另外之構成例，亦可將可變電容器(未圖示)連接於上部電極 34 與腔室 10 之間。

其次，藉由適當組合此等可變電容器或靜電電容可變部 102、電感器 54 之可變電感的可變電感元件(未圖示)、以及如圖 11 所示之 DC 濾波單元 82 內的可變阻抗元件等，即可實現任意之頻率－阻抗特性。更詳言之，藉由上述可變電容器或靜電電容可變部 102，可調整主要有助於電漿產生之對第一高頻的阻抗值，藉由 DC 濾波單元 82 內之可變阻抗元件，可調整主要有助於吸引離子之對第二高頻的阻抗值。

又，亦可採用如圖 16 之構成作為另一實施形態。具體而言，其構成係經由匹配器 32 及供電棒 33 將第一高頻自高頻電源 30 供電至基座 16，並自高頻電源 70 經由匹配器 72 及供電棒 74 將第二高頻供電(下部雙頻重疊施加

(25)

方式)至基座 16，且將上部電極分割成半徑方向之圓盤狀的內側上部電極 34 與環狀的外側上部電極 122 兩部分。於內側上部電極 34 與外側上部電極 122 間插入環狀之絕緣體 120，於外側上部電極 122 與腔室 10 側壁間插入環狀之絕緣體 124。藉由此種構成，可使以第一高頻為主之較高頻率容易流經通過外側上部電極 122 至腔室 10 側壁(接地)之流路，使以第二高頻為主之較低頻率容易流經通過內側上部電極 34 及導電棒 52 至接地之流路。

上述實施形態中所使用之第一及第二高頻的各頻率為一例，可依照製程使用任意之頻率。通常，若將主要有助於電漿產生之第一高頻的頻率選擇為 13.5MHz 以上之值時，即可將主要有助於將離子吸引至基板或將離子吸引至上部電極之第二高頻的頻率選擇為 13.5MHz 以下之值。

不限於上述實施形態之上部電極 34 周圍的接地電路以外，可對裝置內各部之構成或功能作各種變形。上述實施形態雖為有關電漿蝕刻裝置及電漿蝕刻方法，但本發明亦可適用於電漿 CVD、電漿氧化、電漿氮化、以及濺鍍等其他平行平板型電漿處理裝置及電漿處理方法。又，本發明中被處理基板並不限於半導體晶圓，平板顯示器用之各種基板或光罩、CD 基板、以及印刷電路板等亦可。

【圖式簡單說明】

[圖 1]係表示本發明之第一實施形態中電漿蝕刻裝置之構成的垂直剖面圖。

(26)

[圖 2]係示意表示比較例之電漿蝕刻裝置中電容耦合型高頻放電構造的圖。

[圖 3]係示意表示圖 1 之電漿蝕刻裝置中電容耦合型高頻放電構造的圖。

[圖 4]係表示圖 1 之電漿蝕刻裝置中預估經由上部電極至接地電位止之高頻傳送路徑時之頻率－阻抗特性之一例的圖。

[圖 5A]係表示實施例中氧化膜蝕刻率之面內分布特性的圖。

[圖 5B]係表示實施例中光阻蝕刻率之面內分布特性的圖。

[圖 6A]係表示第一比較例中氧化膜蝕刻率之面內分布特性的圖。

[圖 6B]係表示第一比較例中光阻蝕刻率之面內分布特性的圖。

[圖 7A]係表示第二比較例中氧化膜蝕刻率之面內分布特性的圖。

[圖 7B]係表示第二比較例中光阻蝕刻率之面內分布特性的圖。

[圖 8]係表示本發明之第二實施形態中電漿蝕刻裝置之構成的垂直剖面圖。

[圖 9]係表示圖 9 之電漿蝕刻裝置中 DC 濾波單元內電路構成例的電路圖。

[圖 10]係表示圖 2 之電漿蝕刻裝置中 DC 濾波單元內

(27)

串並連 LC 電路之頻率－阻抗特性及預估經由上部電極至接地電位止之高頻傳送路徑時之頻率－阻抗特性之一例的圖。

[圖 11]係表示 DC 濾波單元內電路構成之一變形例的電路圖。

[圖 12]係表示第二實施形態中串並連 LC 電路之一變形例的電路圖。

[圖 13]係表示實施形態之電漿蝕刻裝置中靜電電容可變部之一實施例的局部剖面圖。

[圖 14]係表示實施形態之電漿蝕刻裝置中靜電電容可變部之其他實施例的局部剖面圖。

[圖 15]係表示實施形態之電漿蝕刻裝置中靜電電容可變部之其他實施例的局部剖面圖。

[圖 16]係表示實施形態之一變形例中電漿蝕刻裝置之構成的垂直剖面圖。

【主要元件對照表】

10：腔室(處理容器)

12：絕緣板

14：基座支持台

16：基座(下部電極)

18：靜電轉盤

20：電極

22：直流電源

(28)

- 24 : 聚 焦 環
- 25 : 內 壁 構 件
- 26 : 冷 媒 室
- 27 a, 27 b : 配 管
- 28 : 氣 體 供 給 管 線
- 30 : 第 一 高 頻 電 源
- 32 : 匹 配 器
- 33 : 供 電 棒
- 34 : 上 部 電 極 / 內 側 上 部 電 極
- 35 : 環 狀 絕 緣 體
- 36 : 電 極 板
- 36 a : 氣 體 噴 出 孔
- 38 : 電 極 支 持 體
- 38 a : 氣 體 通 氣 孔
- 40 : 氣 體 緩 衝 室
- 42 : 氣 體 供 給 管
- 44 : 處 理 氣 體 供 給 源
- 46 : 質 量 流 量 控 制 器 (MFC)
- 48 : 開 閉 閥
- 50 : 間 隙
- 52 : 貫 通 孔 / 導 體 棒
- 54 : 電 感 器
- 56 : 導 線
- 58 : 排 氣 口

(29)

- 60 : 排氣管
- 62 : 排氣裝置
- 64 : 搬出入口
- 66 : 閘閥
- 70 : 第二高頻電源
- 72 : 匹配器
- 74 : 供電棒
- 80 : 並連 LC 電路
- 82 : DC 濾波單元
- 84 : 可變直流電源
- 86,88 : 線圈
- 90,92,98 : 電容器
- 96 : 導通 / 斷開切換用開關
- 94 : 串並連 LC 電路
- 100 : 串連 LC 電路
- 102 : 靜電電容可變部
- 104 : 導體板
- 106 : 操作機構
- 108 : 靜電電容控制部
- 110 : 液體收容室
- 112 : 配管
- 120 : 絕緣體
- 122 : 外側上部電極
- 124 : 絕緣體

(30)

He： 氦

N_1, N_2, N_a ： 節 點

Q： 液 體

PS： 處 理 空 間 (電 漿 產 生 空 間)

W： 半 導 體 晶 圓

十、申請專利範圍

1. 一種電漿處理裝置，其特徵為具有：

可真空排氣之接地處理容器、

經由絕緣物或空間安裝於前述處理容器之第一電極、

於前述處理容器內與前述第一電極以既定間隔隔開且平行配置，並使與前述第一電極對向來支持被處理基板的第二電極、

施加具有第一頻率之第一高頻於前述第二電極的第一高頻供電部、

施加第二高頻其具有較前述第一頻率低之第二頻率於前述第二電極的第二高頻供電部、

供給所欲之處理氣體於前述第一電極與前述第二電極與前述處理容器側壁間之處理空間的處理氣體供給部、

施加所欲之直流電壓於前述第一電極的直流電源、以及

電氣連接於前述第一電極與前述直流電源間，實質上使直流直接通過並對第二高頻具有共振頻率，對第一高頻具有反共振頻率的濾波器。

2. 如申請專利範圍第 1 項所記載之電漿處理裝置，其中，前述第一電極為上部電極，前述第二電極為下部電極，前述濾波器具有可變阻抗元件。

3. 如申請專利範圍第 1 項所記載之電漿處理裝置，其中，前述濾波器具有串連連接於前述第一電極與前述直流電源間之直流傳輸路徑上的 1 個或複數個電感器、以及

分別連接於設於前述直流傳輸路徑上之 1 個或複數個節點與接地電位間的 1 個或複數個電容器。

4. 如申請專利範圍第 3 項所記載之電漿處理裝置，其中，預估自前述處理空間與前述第一電極之邊界面經由前述第一電極至接地電位止之高頻傳送路徑時之頻率－阻抗特性中，將前述濾波器之頻率－阻抗特性設定成使對應於前述第二頻率之阻抗較對應於前述第一頻率之阻抗低。

5. 如申請專利範圍第 4 項所記載之電漿處理裝置，其中，前述頻率－阻抗特性中，於 100kHz～15MHz 之頻帶內可得共振頻率，於 5～200MHz 之頻帶內可得反共振頻率。

6. 如申請專利範圍第 5 項所記載之電漿處理裝置，其中，將前述濾波器之頻率－阻抗特性設定成使前述共振頻率與前述第二頻率大致一致或近似。

7. 如申請專利範圍第 3 項所記載之電漿處理裝置，其中，將前述濾波器之頻率－阻抗特性以前述處理空間所產生之電漿可得所欲之電漿密度分布特性的方式設定。

8. 如申請專利範圍第 3 項所記載之電漿處理裝置，其中，前述第一頻率為 27MHz 以上。

9. 如申請專利範圍第 8 項所記載之電漿處理裝置，其中，前述第一頻率為 40MHz 以上。

10. 如申請專利範圍第 3 項所記載之電漿處理裝置，其中，前述第二頻率為 13.56MHz 以下。

11. 如申請專利範圍第 3 項所記載之電漿處理裝置，

其中，於前述第一電極之上部或上方設置用來導入來自前述處理氣體供給部之處理氣體的氣體室，於前述第一電極形成用來將前述處理氣體從前述氣體室噴出至前述處理空間的多數個氣體噴出孔。

12. 如申請專利範圍第 3 項所記載之電漿處理裝置，其中，以氣密方式於前述第一電極與前述處理容器側壁之間設置環狀之絕緣體。

13. 如申請專利範圍第 3～12 項中任一項所記載之電漿處理裝置，其中，

前述複數個電感器之中，被設於前述第一電極側的電感器為可變電感器，

前述複數個節點之中，被設於前述第一電極側的節點與接地電位之間的前述電容器為可變電容器。

14. 如申請專利範圍第 13 項所記載之電漿處理裝置，其中，

前述複數個電感器之中，被設於前述直流電源側的電感器為固定電感器，

前述複數個節點之中，被設於前述電流電源側的節點與接地電位之間的前述電容器為固定電容器。

15. 一種電漿處理方法，其特徵係具備：

在可抽成真空之接地處理容器內，將第一電極與第二電極以既定間隔隔開且平行配置的階段，

將前述第一電極經由電氣串並連之電感性構件與電容性構件連接於接地電位的階段，

以第二電極支持被處理基板使與前述第一電極對向的階段，

將前述處理容器內真空排氣至既定壓力的階段，

一邊施加具有第一頻率之第一高頻與具有較前述第一頻率低之第二頻率的第二高頻於前述第二電極，一邊將所欲之處理氣體供給至前述第一電極與前述第二電極與前述處理容器側壁間之處理空間，於前述處理空間內產生前述處理氣體之電漿，在前述電漿之下對前述基板施以所欲之處理的階段；

預估自前述處理空間與前述第一電極之邊界面經由前述第一電極至接地電位止之高頻傳送路徑時之頻率－阻抗特性中，將前述頻率－阻抗特性設定成使對應於前述第二頻率之阻抗較對應於前述第一頻率之阻抗低。

16. 一種電漿處理方法，其特徵係具備：

在可抽成真空之接地處理容器內，將第一電極與第二電極以既定間隔隔開且平行配置的階段，

將前述第一電極經由電氣並連之電感性構件與電容性構件連接於接地電位的階段，

以第二電極支持被處理基板使與前述第一電極對向的階段，

將前述處理容器內真空排氣至既定壓力的階段，

一邊施加具有第一頻率之第一高頻與具有較前述第一頻率低之第二頻率的第二高頻於前述第二電極，一邊將所欲之處理氣體供給至前述第一電極與前述第二電極與前述

處理容器側壁間之處理空間，於前述處理空間內產生前述處理氣體之電漿，在前述電漿之下對前述基板施以所欲之處理的階段；

預估自前述處理空間與前述第一電極之邊界面經由前述第一電極至接地電位止之高頻傳送路徑時之頻率－阻抗特性中，將前述頻率－阻抗特性設定成使對應於前述第二頻率之阻抗較對應於前述第一頻率之阻抗低。

17. 如申請專利範圍第 15 或 16 項所記載之電漿處理方法，其中，

前述第一電極為上部電極，

前述第二電極為下部電極，

前述濾波器具有可變阻抗元件。

18. 如申請專利範圍第 17 項所記載之電漿處理方法，其中，前述濾波器具有串連連接於前述第一電極與前述直流電源間之直流傳輸路徑上的 1 個或複數個電感器、以及分別連接於設於前述直流傳輸路徑上之 1 個或複數個節點與接地電位間的 1 個或複數個電容器。

19. 如申請專利範圍第 18 項所記載之電漿處理方法，其中，前述頻率－阻抗特性中，將共振頻率設定於 100kHz～15MHz 之頻帶內，將反共振頻率設定於 5～200MHz 之頻帶內。

20. 如申請專利範圍第 18 項所記載之電漿處理方法，其中，將前述頻率－阻抗特性設定成使前述共振頻率與前述第二頻率大致一致或近似。

21. 如申請專利範圍第 18 項所記載之電漿處理方法，其中，將前述頻率－阻抗特性以在前述處理空間所產生之電漿可得所欲之電漿密度分布特性的方式設定。

22. 如申請專利範圍第 18 項所記載之電漿處理方法，其中，

前述複數個電感器之中，被設於前述第一電極側的電感器為可變電感器，

前述複數個節點之中，被設於前述第一電極側的節點與接地電位之間的前述電容器為可變電容器。

23. 如申請專利範圍第 22 項所記載之電漿處理方法，其中，

前述複數個電感器之中，被設於前述直流電源側的電感器為固定電感器，

前述複數個節點之中，被設於前述電流電源側的節點與接地電位之間的前述電容器為固定電容器。

圖 1

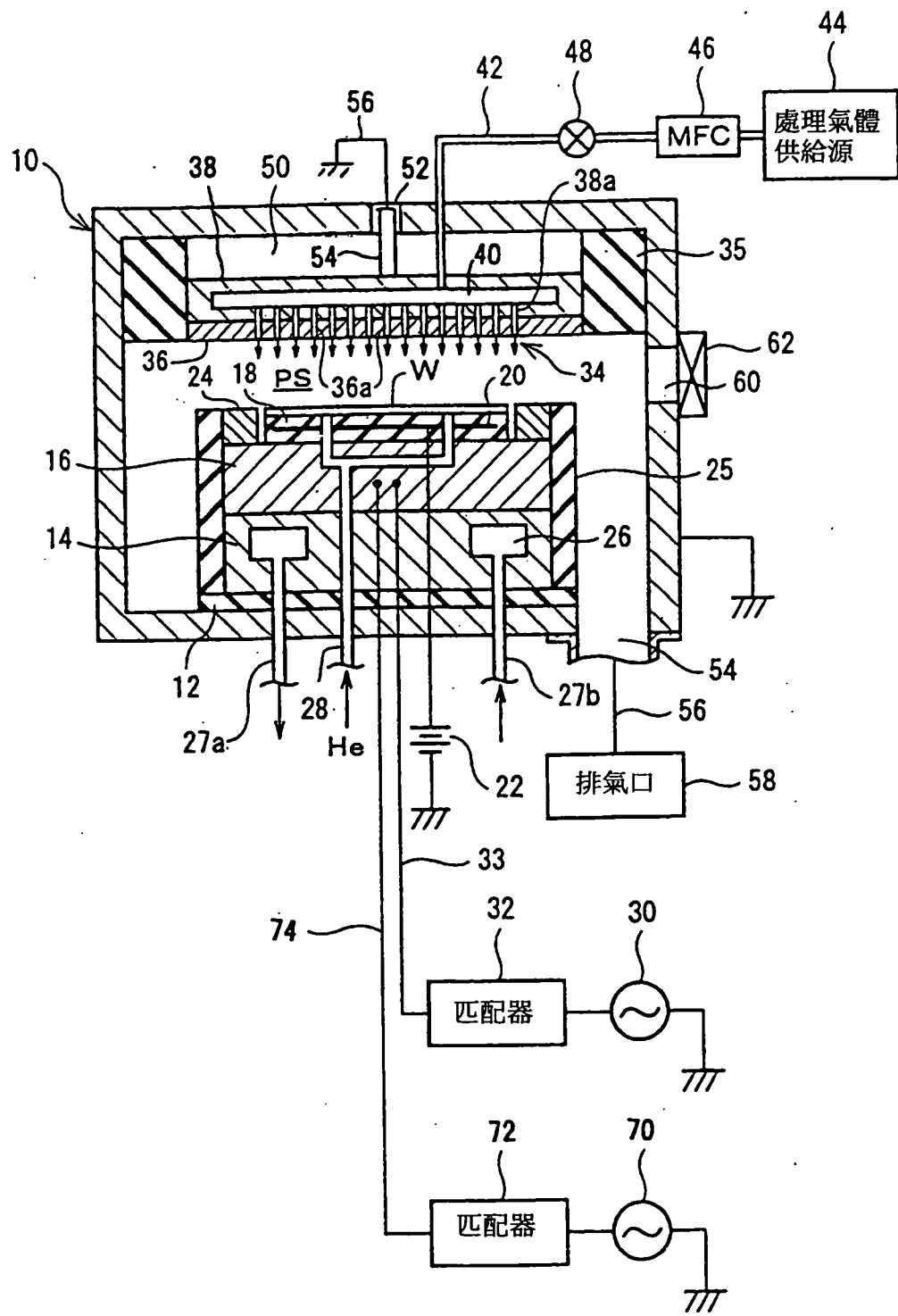


圖2

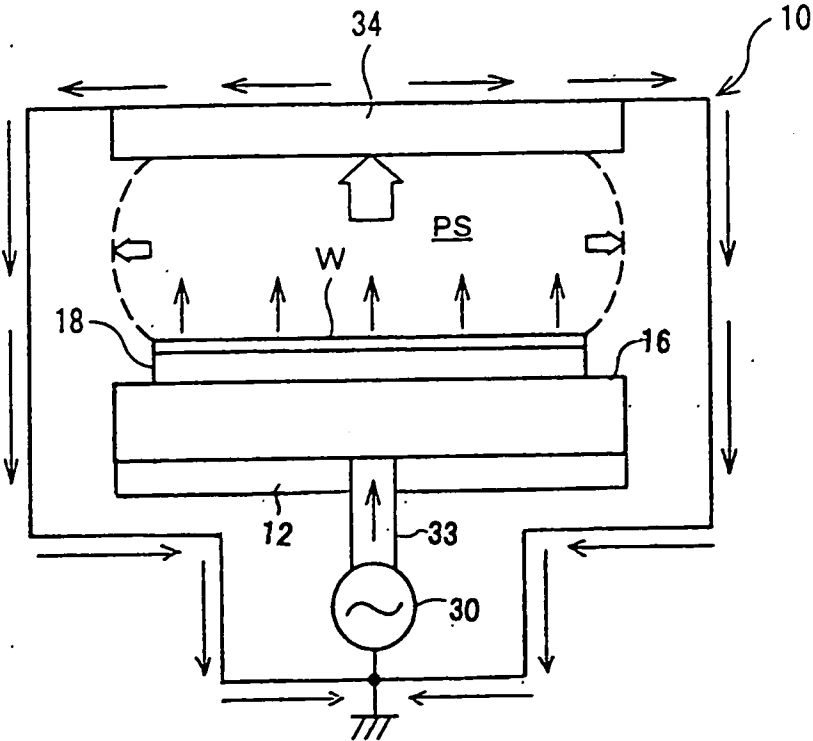


圖3

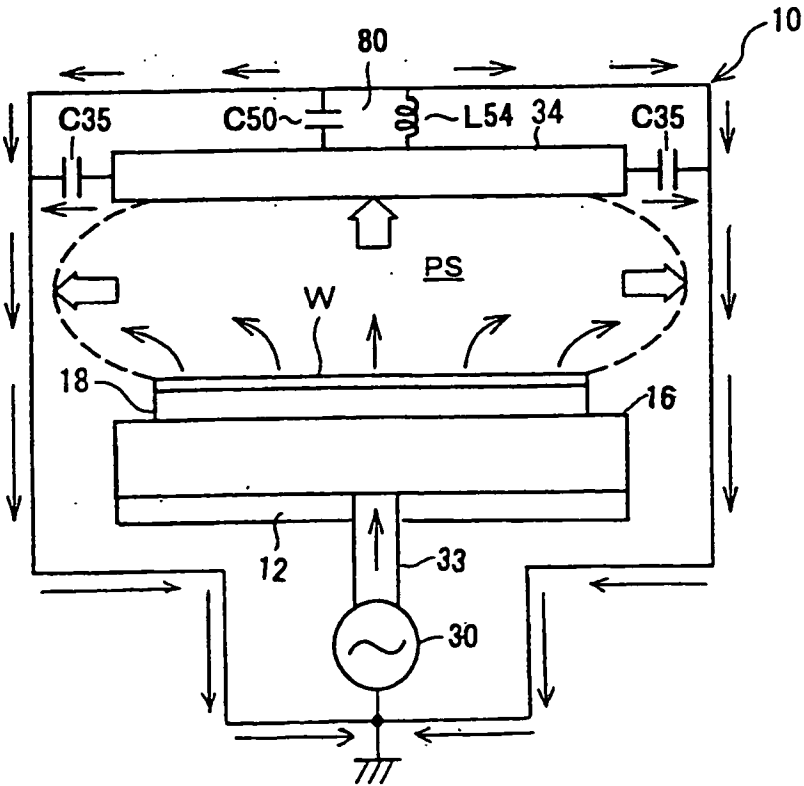


圖4

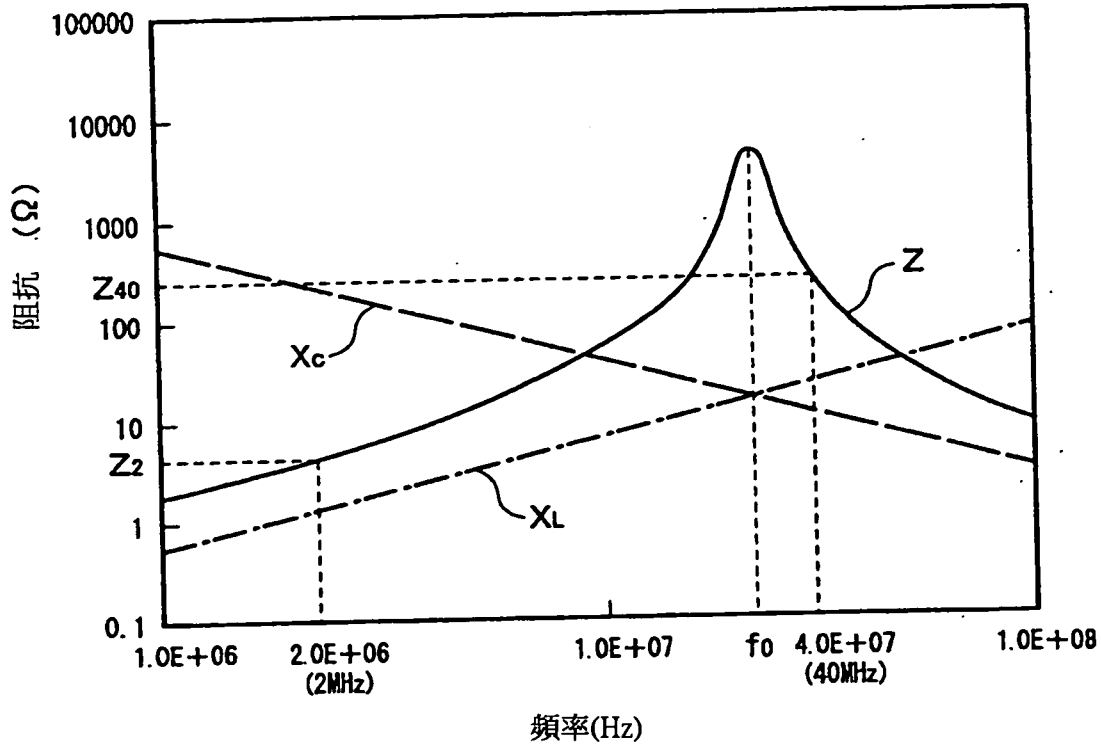


圖 5A

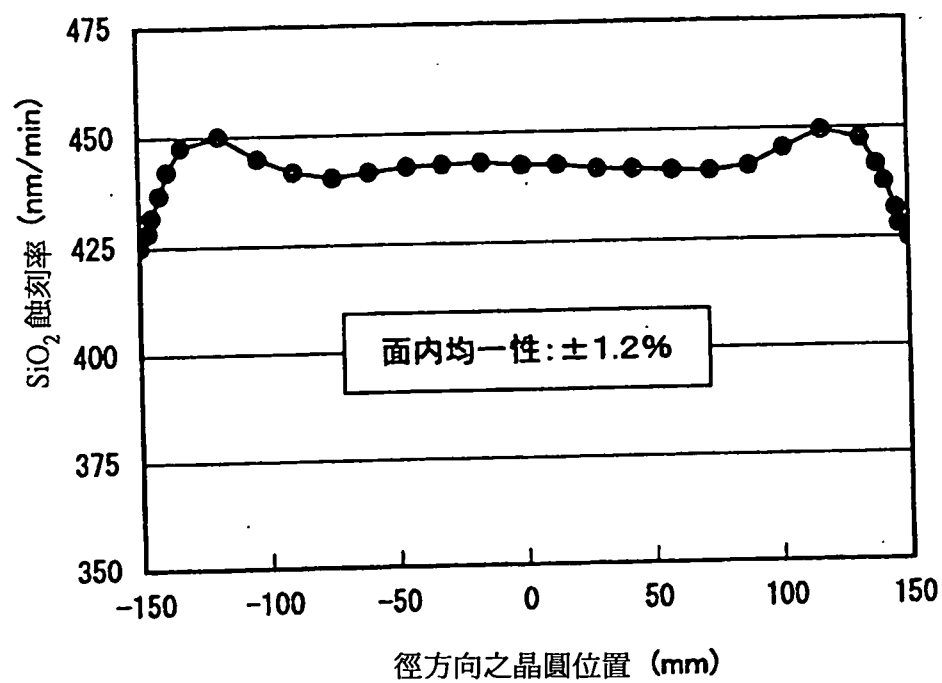


圖 5B

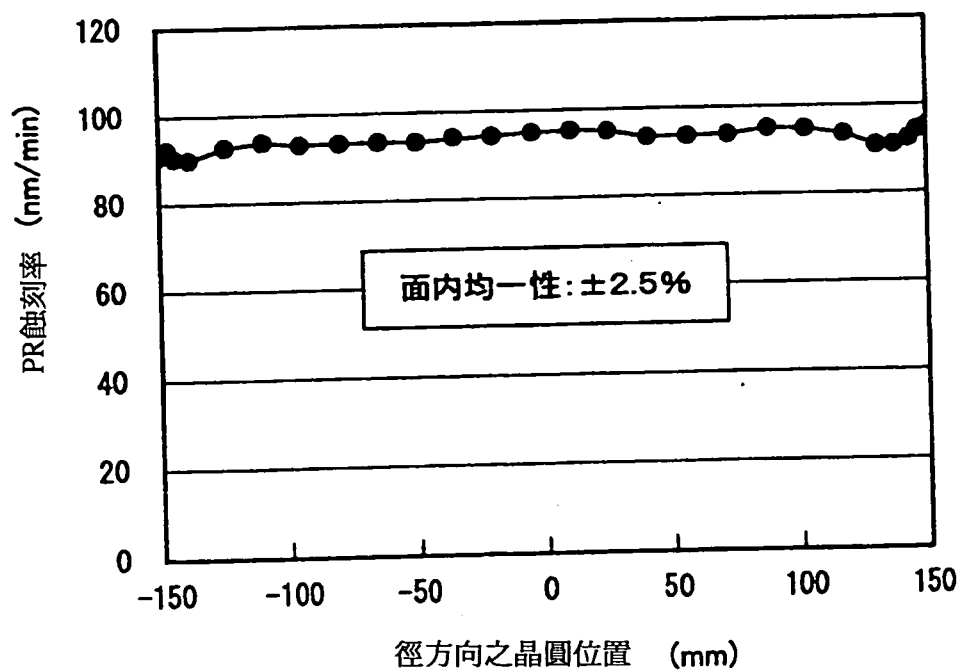


圖 6A

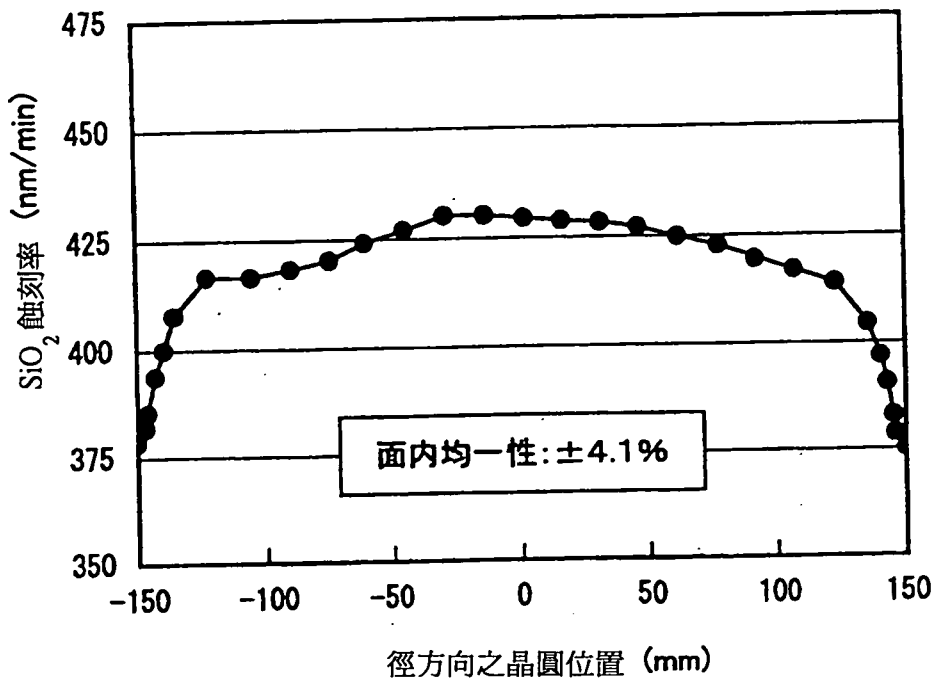


圖 6A

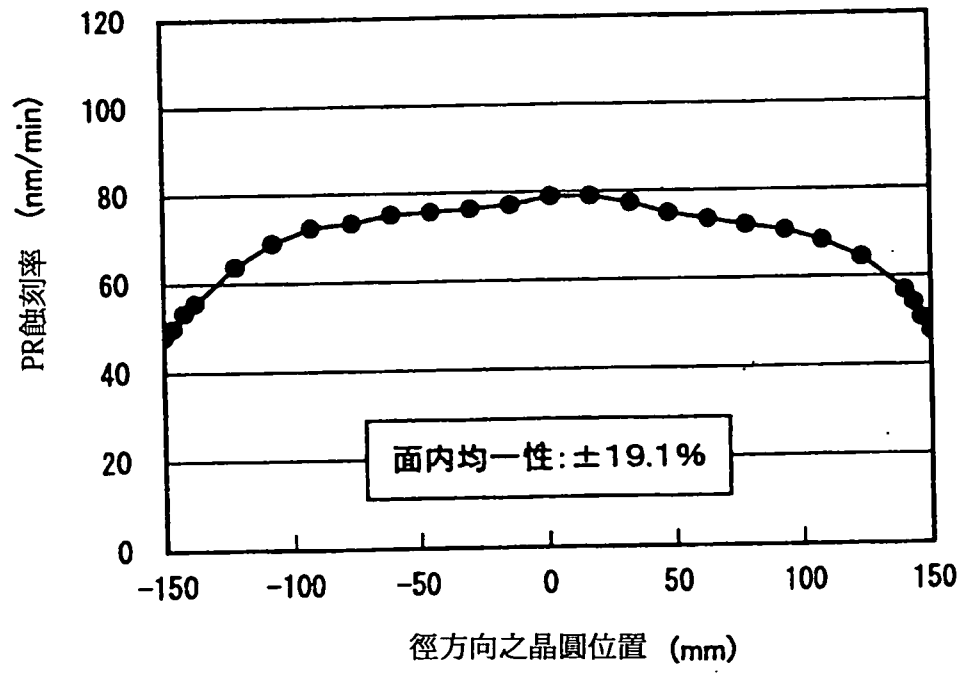


圖 7A

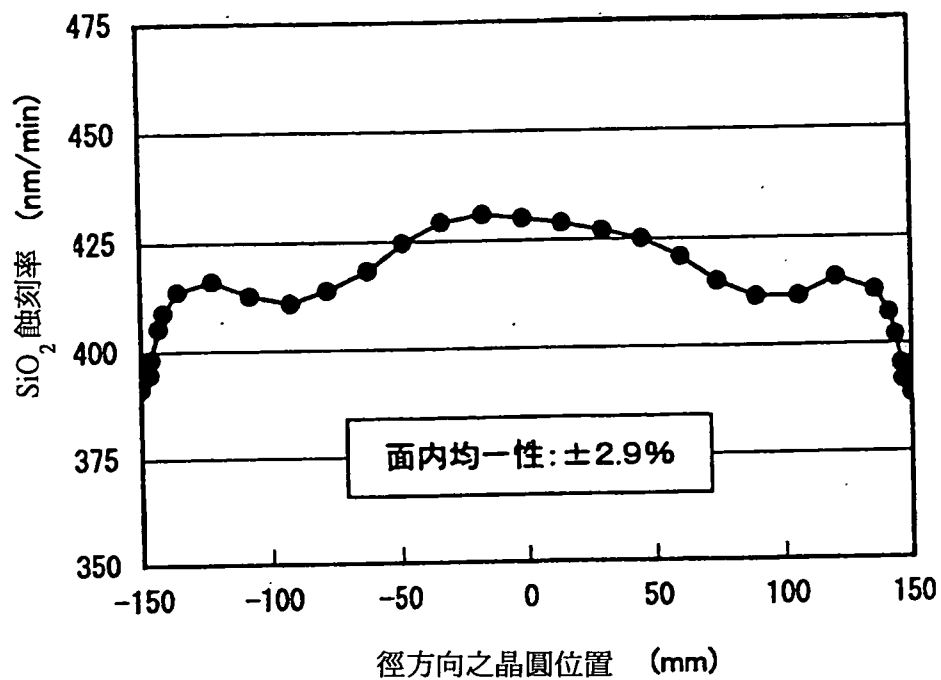


圖 7B

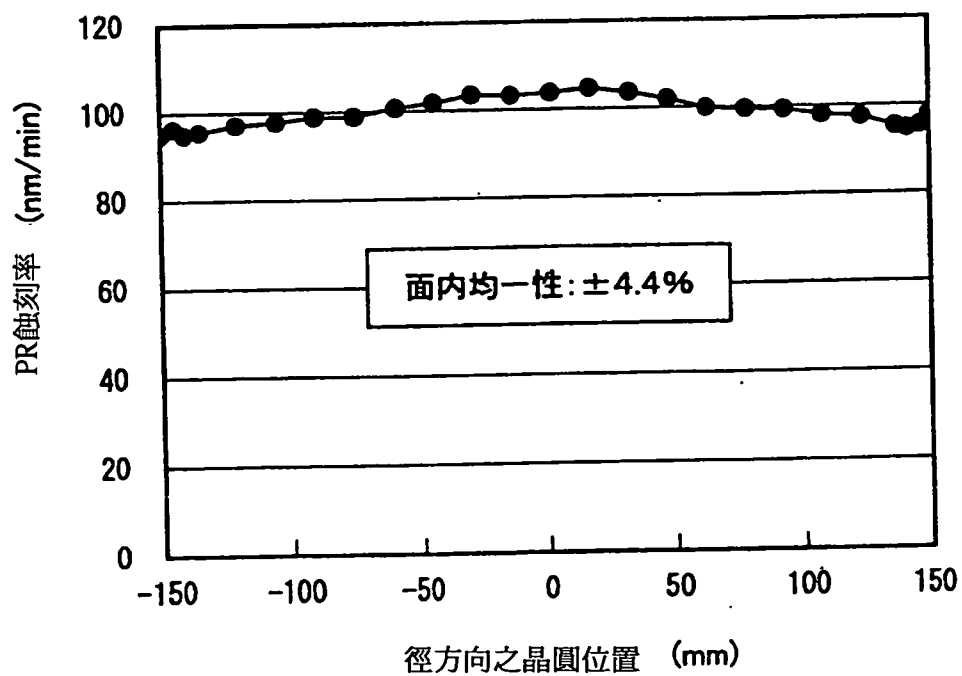


圖 8

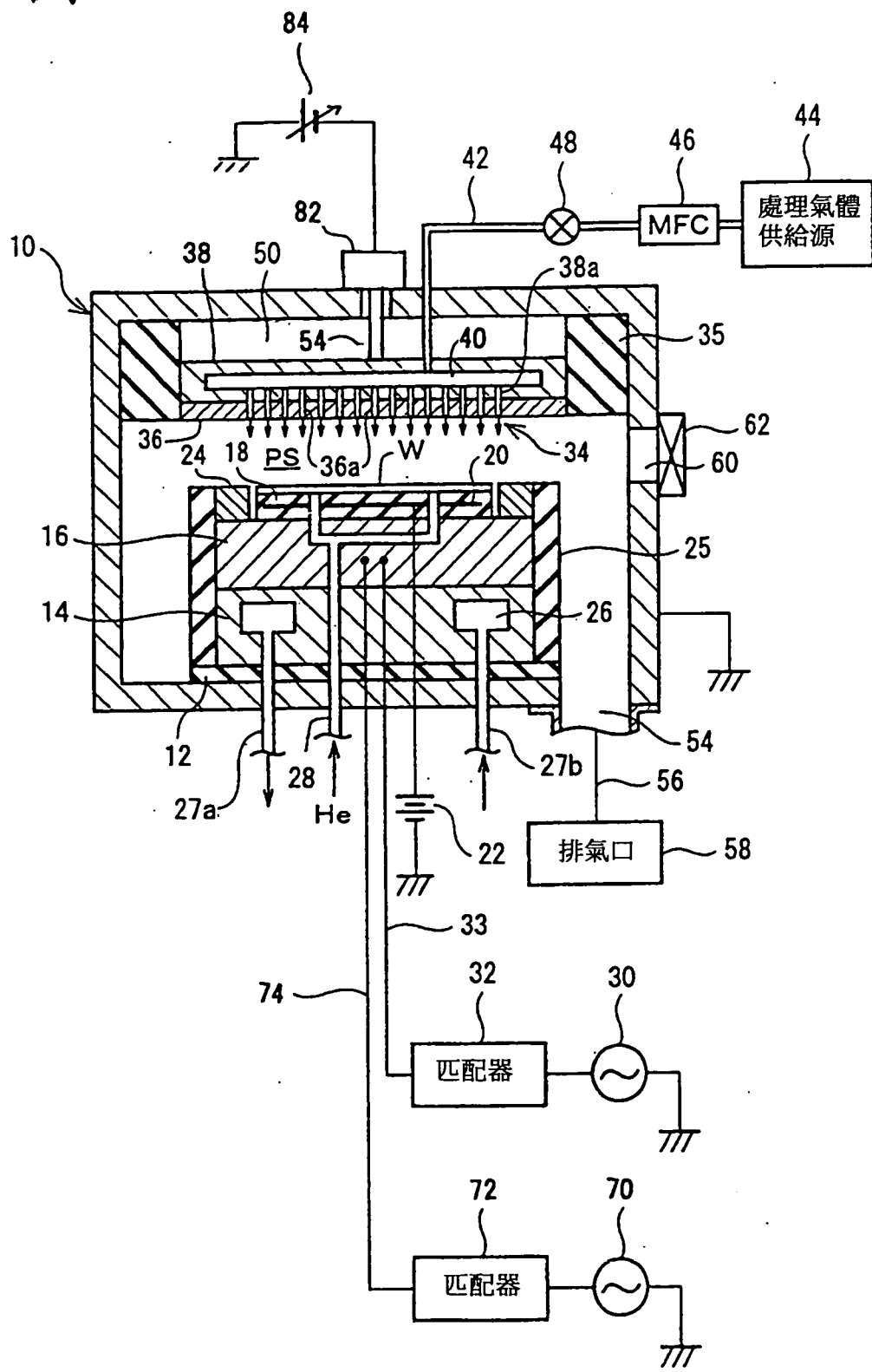


圖 9

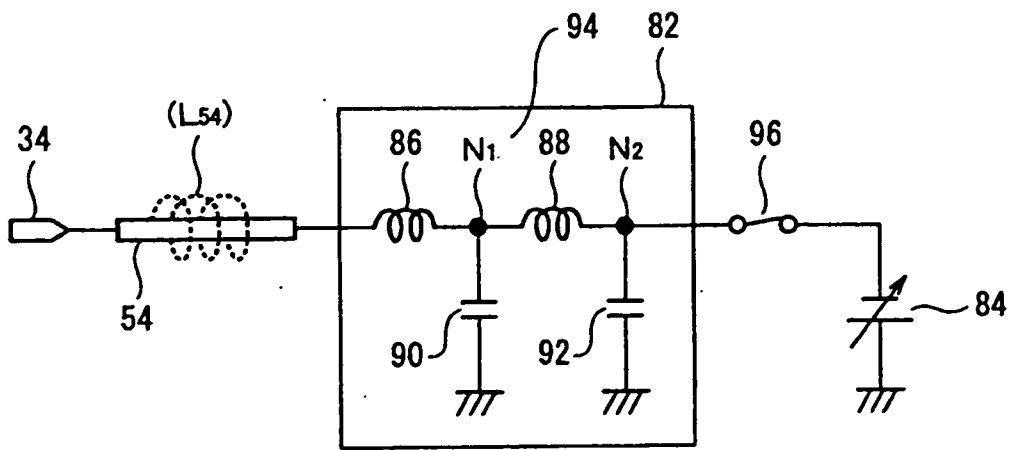


圖 10

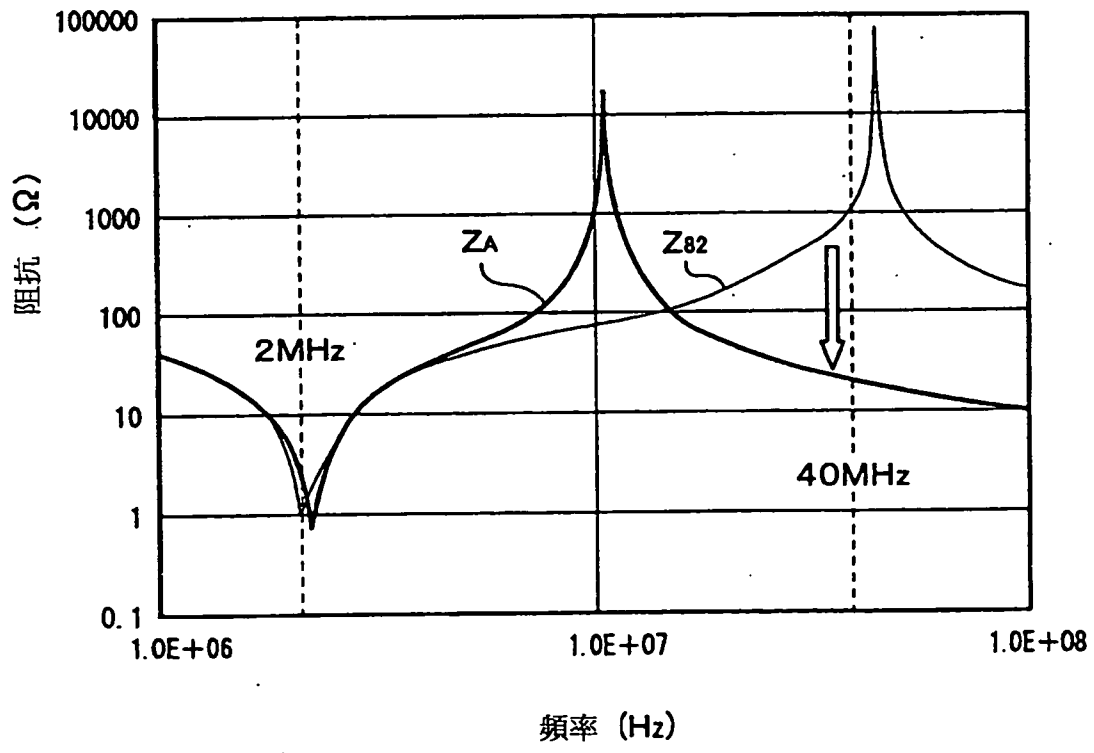


圖 11

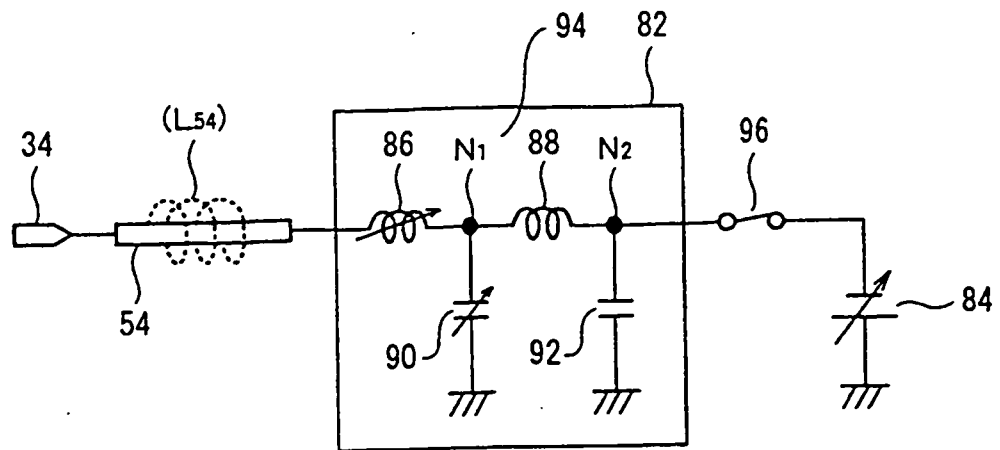


圖 12

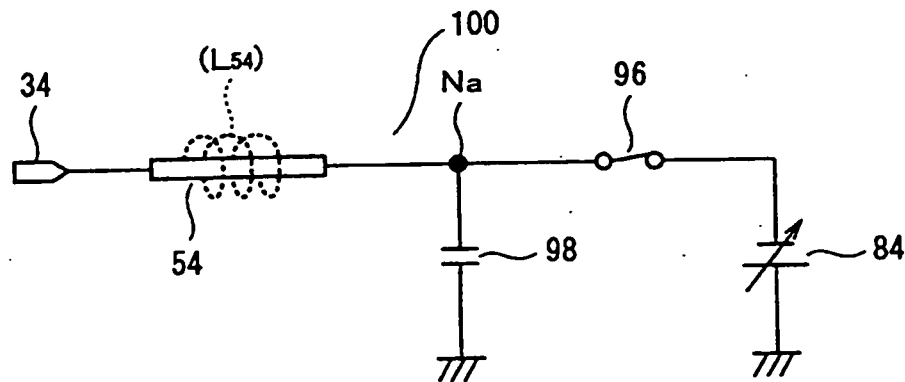


圖13

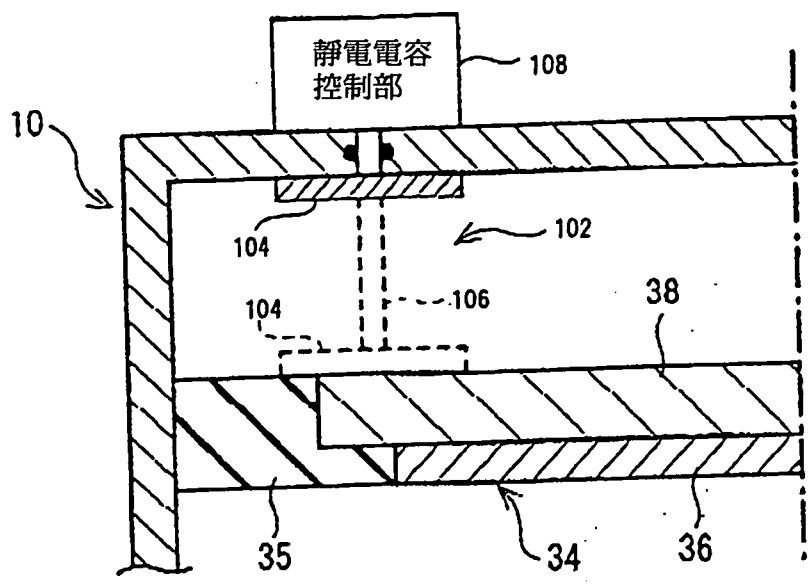


圖14

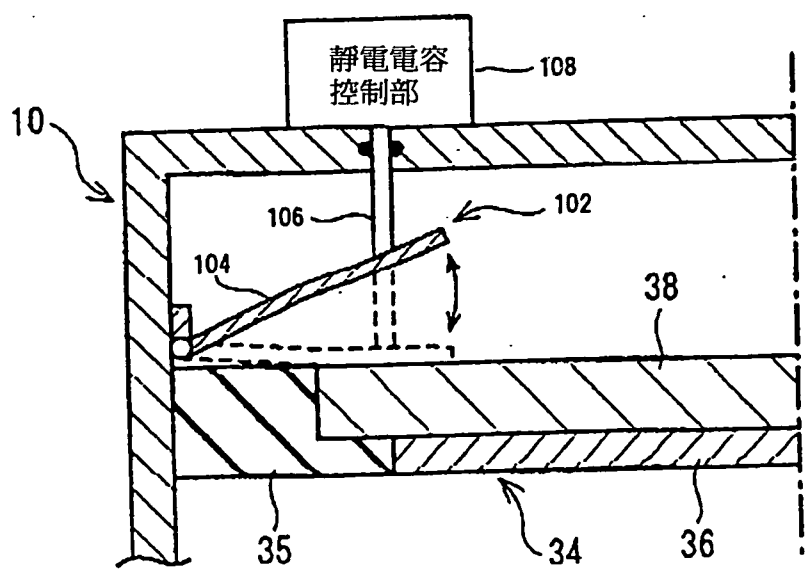


圖 15

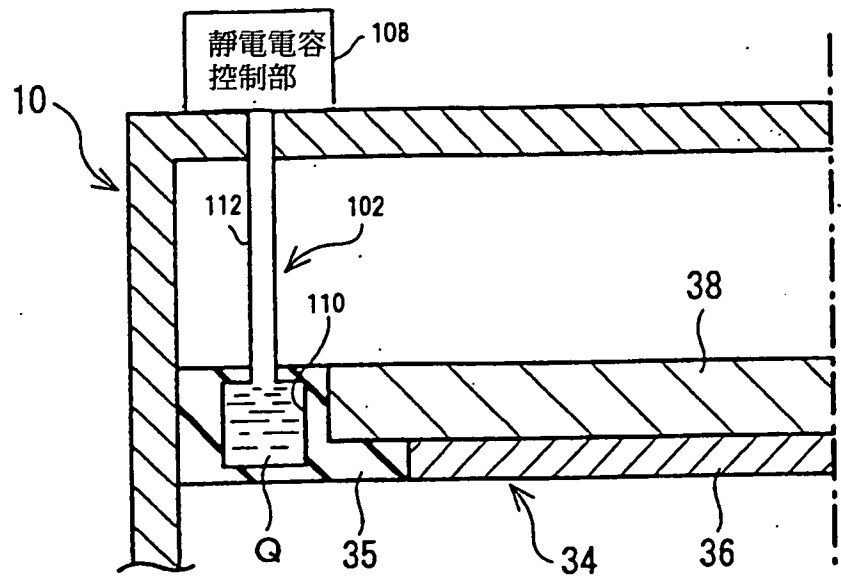


圖 16

