

發明專利說明書



(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：9612>167

※ 申請日期：96.6.20

※IPC 分類：H04L 12/30 (2013.01)

一、發明名稱：(中文/英文)

處理裝置及其操作方法

A PROCESSOR AND A METHOD FOR A PROCESSOR

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

馬維爾國際股份有限公司 / Marvell International Ltd.

代表人：(中文/英文)

卡洛 費勒斯 / Carol Feathers

住居所或營業所地址：(中文/英文)

佳能庭，22 維多利亞路，哈密頓 HM 12，百慕達

Canon's Court, 22 Victoria Street, Hamilton HM 12, Bermuda

國 籍：(中文/英文) 百慕達 / Bermuda

三、發明人：(共 1 人)

姓 名：(中文/英文)

賈克柏卡斯崔姆 / CARLSTRÖM, JAKOB

國 籍：(中文/英文)

瑞典 / SE

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

1. 瑞典、2006/6/22、0601389-0
2. 美國、2006/6/29、60/817,095

☒ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種包含處理器之處理裝置及其操作方法中，其中處理裝置之操作方法包含：至少部份依照第一可用參數值和第一可用參數的第一界限值允許資料封包輸入處理器；當資料封包被允許輸入處理器時降低第一可用參數值；以及依照第二可用參數值增加第一可用參數值，資料封包依照第二可用參數值被允許輸入處理器。

六、英文發明摘要：

The present invention relates to a processor (1) and a method for a processor comprising processing means (2), the method comprising the steps of admitting a data packet (D1, D2, D3) to the processing means (2) based at least partly on a value (CS1) of a first credit parameter and a first limit (L1S1) of the first credit parameter, decreasing the value (CS1) of the first credit parameter if the data packet (D1, D2, D3) is admitted to the processing means (2), and increasing the value (CS1) of the first credit parameter, in dependence on a value (CS2) of a second credit parameter, based on which a data packet (D1, D2, D3) is admitted to the processing means (2).

七、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

1	處理裝置
2	處理器
3	輸入端口
4	輸入緩衝
6	輸出緩衝
7	輸出端口
D1、D2、D3	資料封包
S1	第一整形器
S2	第二整形器
R1	第一資源
R2	第二資源

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明關於一種包含處理器之處理裝置及其操作方法，其中製造方法包含至少部份依照第一可用參數（credit parameter）值和第一可用參數的第一界限值允許資料封包輸入處理器的步驟，以及當資料封包被允許輸入處理器時降低第一可用參數值的步驟。

【先前技術】

在資料處理過程中，最好降低緩衝能力，如在建立佇列時為儲存資料提供的儲存能力。

在習知的處理裝置中，輸入的資料通訊盡可能被快速的允許輸入而沒有受控的允許輸入限制，這種限制是處理能力產生的。因此導致處理裝置中需要巨大的緩衝能力。並且，可使用資料構成技術（data shaping），使輸入的資料通訊被處理裝置的處理元件接納以實現穩定的位元率和／或分封速率（packet rate）。

在處理裝置中，可使用整形器依照處理裝置的第一資源如位元率能力控制輸入通訊，可使用另一整形器依照處理器的第二資源如分封速率能力控制輸入通訊。這些整形器通常具有一些可用參數，例如符記桶（token bucket）形式，依照這些可用參數資料封包被允許輸入處理裝置的處理元件。可用值周期性增長預設的量，除非整形器的可用值到達限定值，否則不接納資料封包，並且當資料封包被允許輸入時可用值降低。在這種處理裝置中，在下述的實例所示的處理裝置情況下可能產生資料組：資料封包序

列消耗相對大量的第一資源和相對少量的第二資源後，如相對長的資料封包，其中一個整形器的可用值將達到相對高位準。如果這種消耗大量第一資源和少量第二資源的資料封包序列跟隨的是消耗相對少量第一資源的資料封包序列如相對短的資料封包，那麼將允許資料封包的資料組直至已經到達相對高位準的可用值降至低於資料封包的能力限度。這種資料的資料組的風險需要下游整形器的巨大緩衝能力解決。

【發明內容】

鑒於上述問題，本發明的主要目的在於提供一種降低處理裝置之緩衝能力的處理裝置及其操作方法。

因此，為達上述目的，本發明所揭露之一種處理裝置之操作方法包括依照第二可用參數值增加第一可用參數值的步驟，其中資料封包依照第二可用參數值被允許輸入處理器。

其中，依照第二可用參數值被允許輸入的資料封包可與依照第一可用參數值被允許輸入的資料封包相同或不同。

本發明的優點在於比對第一可用參數值與第一可用參數的第一界限值，當第一可用參數值小於第一界限值時，資料封包不能輸入處理器。本發明還可比對第一可用參數值與第一可用參數的第二界限值，當第二可用參數值小於第二可用參數的第一界限值時，第一可用參數值未增加，因此大於第一可用參數的第二界限值。

尤其是當其它任何可用值低於預設界限值時，不允许可用值增加。這樣可防止大量可用值內建，並可有效減小資料組的大小，其中資料組將允許較低下游緩衝能力需求。

其中第一可用參數的第一界限值和第二界限值可相等或不同。

增加第一可用參數值的步驟最好部份依照處理器的第一資源或第二資源。因此，可用度和資料的允入用於選定處理器的資源，處理器的資源可降低處理器的緩衝能力需求。如下文所解釋，處理器資源可為任何大量不同類型特徵的處理器。例如，一個或多個資源可為與處理器相關的性能參數，如第一資源為處理器的位元率能力，第二資源為處理器的資料分封速率能力。或者，一個或多個資源可為用於處理資料的處理元件。可擇一或同時採用的是如果資料封包被允許輸入處理器，則對於增加第一可用參數值和／或第二可用參數值的步驟和／或降低第一和第二可用參數值的步驟，可部份依照所期望的處理管線形式的處理器中包含的時間週期，如 PCT 國際專利申請第 PCT/SE2005/001969 號中所述，此處引用作為參考。

下文中，“可用參數”一詞表示參數，這個參數的值可依照被允許輸入的資料封包調整。因此，當資料封包被允許輸入處理器時，第二可用參數值降低。

本發明的發明目的還包括提供一種處理裝置之操作方法方

法，包括下述步驟：依照緩衝中的資料儲存位準增加第一可用參數值，資料封包在被允許輸入處理器前儲存於緩衝內。這樣可防止在資料輸入界面在未接收通訊或周期性接收少量通訊時處理裝置大量內建可用值，因此當經過時間週期後，可避免界面輸出資料之資料組。當緩衝為空時，最好不增加第一可用參數值，使第一可用參數值大於第一可用參數之第二界限值。

本發明還揭露一種處理裝置，包含有處理器，處理裝置用於至少部份依照第一可用參數值及第一可用參數之第一界限值允許資料封包輸入處理器，以及當資料封包被允許輸入處理器時，降低第一可用參數值；以及處理裝置還用於依照第二可用參數值增加第一可用參數值，資料封包依照第二可用參數被允許輸入處理器。

其中，處理裝置更用於當第二可用參數值低於第二可用參數之第一界限值時，比較第一可用參數值與第一可用參數之第二界限值，第一可用參數值未增加，因此大於第一可用參數之第二界限值。

其中，第一可用參數之第二界限值大於第一可用參數之第一界限值。

其中，處理裝置用於至少部份依照處理器之第一資源或第二資源增加第一可用參數值。

其中，第一資源為處理器之位元率能力，第二資源為處理器

之分封速率能力。

其中，處理裝置用於當資料封包被允許輸入處理器時，降低第二可用參數值。

本發明揭露之另一種處理裝置，包含有處理器，處理裝置用於至少部份依照第一可用參數值及第一可用參數之第一界限值允許資料封包輸入處理器，以及當資料封包被允許輸入處理器時，降低第一可用參數值；以及處理裝置還用於依照緩衝中之資料儲存位準增加第一可用參數值，資料封包在被允許輸入處理器前儲存於緩衝內。

其中，處理裝置用於當緩衝為空時，不增加第一可用參數值，因此第一可用參數值大於第一可用參數之第二界限值。

有關本發明的特徵與實作，茲配合圖式作最佳實施例詳細說明如下。

【實施方式】

以下將結合附圖詳細描述本發明之較佳實施例。

「第 1 圖」所示為本發明實施例的示意圖。網路處理裝置 1 包含處理器 2。在本實施例中處理器 2 的兩個特徵表現為第一和第二資源 R1 和 R2。在實施例中資源可理解為任何大量不同類型的特徵，下面將舉例說明。此外，通常處理器可呈現兩個以上的資源，如「第 3 圖」所示。一個或多個資源 R1 和 R2 可為處理元件，用於處理資料。或者，一個或多個資源 R1 和 R2 可為與處理器 2

相關的性能參數。在本發明實施例中，資源 R1 和 R2 均為性能參數。而且，第一資源 R1 為處理器 2 的位元率能力，第二資源 R2 為處理器 2 的分封速率能力。

處理器 2 可為任何習知的類型，包含異步處理管線，如 PCT 國際專利申請 No. PCT/SE2005/001969 號中所述，此處做為參考。因此，所有資源 R1 和 R2 或任意其一均可為與處理器 2 或處理管線的處理元件相關的性能參數，資源的數量可為兩個以上。任何這些處理元件可做為訪問處理裝置或設備的訪問點，如第 WO2004/010288 專利中所述，此處引用做為參考。

或著，處理器 2 可為簡化指令集電腦(Reduced Instruction Set Computer, RISC)處理器、微碼設備、硬碼設備或一種或多種類型的多重處理裝置的組合。

在「第 1 圖」中，資料通訊從左至右流通。資料封包 D1、D2、D3 透過包含輸入端口 3 的資料輸入界面輸入處理器，並在允許輸入處理器 2 前以下文所述的方式儲存於輸入緩衝 4 內。在從處理器 2 輸出後，資料封包在透過輸出端口 7 傳輸前儲存於輸出緩衝 6 內。

第一和第二整形器 S1、S2 決定處理器 2 允許的輸入，整形器 S1、S2 分別為位元率整形器 S1 和分封速率整形器 S2。位元率整形器 S1 限制輸入處理器 2 的位元速率。位元率整形器 S1 的限制特性係依照第一資源 R1 選定，如處理器 2 的位元率能力。分封速

率整形器 S2 限制處理器 2 的資料封包流動。分封速率整形器 S2 的限制特性係依照第二資源 R2 選定，如處理器 2 的分封速率能力。

整形器 S1、S2 可為任何適合的形式，如軟體程式或其中部份，或為數位或類比電路、光學或機械元件。

如「第 2 圖」所示，整形器 S1、S2 均使用符記桶算法，因此資料的允入依照可用參數的兩個值 CS1 和 CS2。此處，CS1 和 CS2 中每個值也可做為可用值 CS1 和 CS2，並分別與對應第一界限值 L1S1 和 L1S2 比較。如果任何一個可用值 CS1 和 CS2 低於對應的第一界限值 L1S1 和 L1S2，則不允許任何資料通訊輸入對應的整形器。

如果可用值 CS1 和 CS2 都不低於對應整形器 S1、S2 的符記桶中對應的第一界限值 L1S1 和 L1S2，那麼輸入緩衝 4 中的下一個資料封包 D1 可被允許輸入處理器 2。當資料封包 D1 被允許輸入處理裝置時，位元率整形器 S1 的可用值 CS1 降低資料封包 D1 的位元量對應的值，分封速率整形器 S2 的可用值 CS2 降低允許輸入的資料封包數量對應的值，如一個資料封包。

或著，分封速率整形器 S2 的可用值 CS2 透過上文所述的 PCT 國際專利申請 No. PCT/SE2005/001969 號調整，此處引用做為參考。因此，每個資料封包 D1、D2 和 D3 可包含包頭，包頭包含有資訊，並且分封速率整形器 S2 可用於讀取與資料封包成本相關的資訊，如對應資料封包 D1、D2 和 D3 使處理器 2 的任何處理元件

繁忙而無法接收新資料封包的最長時間。下述方法可單獨採用或同時採用：包頭資訊可用於建立資源的識別資訊，如各個資料封包 D1、D2 和 D3 處理過程中參與的處理元件。此外，包頭也可包含各個資料封包大小的相關資訊。當資料封包被允許輸入處理器時，分封速率整形器 S2 的可用值 CS2 降低包頭資訊對應的值，如成本資訊。

如「第 2 圖」所示，整形器 S1、S2 的第二界限值 L2S1 和 L2S2 大於對應的第一界限值 L1S1 和 L1S2。或著，整形器 S1、S2 的第二界限值 L2S1 和 L2S2 等於對應的第一界限值 L1S1 和 L1S2。如果位元率整形器 S1 的可用值 CS1 低於第二界限值 L2S1，那麼可用值 CS1 被固定可用量周期性增加，如處理裝置 1 的每個時序循環。固定可用量的值係依照周期性增量（如每個時序循環）的頻率和第一資源 R1，如處理器 2 的位元率能力。同樣，如果分封速率整形器 S2 的可用值 CS2 低於第二界限值 L2S2，那麼可用值 CS2 週期型增加固定可用量，其中固定可用量的值係依照周期性增量的頻率和第二資源 R2，如處理器 2 的分封速率能力。

整形器 S1 或 S2 最好使用稱為概略符記桶(loose token bucket)的算法，即第一界限值 L1S1 和 L1S2 為零，並且當可用值 CS1 和 CS2 均為非負時，輸入緩衝 4 中的下一個資料封包 D1 被允許輸入處理器 2。

如果任何一個整形器 S1 或 S2 的可用值低於第一界限值 L1S1

和 $L1S2$ ，那麼另一個整形器 $S2$ 或 $S1$ 的可用值將不增至高於對應的第二界限值 $L2S1$ 和 $L2S2$ 。如果另一個整形器 $S2$ 或 $S1$ 的可用值低於第一界限值 $L1S1$ 和 $L1S2$ ，那麼限制其中一個整形器 $S1$ 或 $S2$ 的可用值於對應的第二界限值 $L2S1$ 和 $L2S2$ 將降低處理器 2 的緩衝能力需求。下文將詳述。

與其它整形器中的可用度無關而允許可用度無限制增加的單獨的整形器無法阻止下述情況：在資料封包序列，本實施例中即相對長的資料封包消耗相對大量第一資源 $R1$ 和相對少量第二資源 $R2$ 後，第二整形器 $S2$ 的可用值將達到相對高位準。如果這種消耗大量第一資源 $R1$ 和少量第二資源 $R2$ 的資料封包序列後面跟隨著消耗少量第一資源 $R1$ 和大量第二資源 $R2$ 的資料封包序列，即相對短的資料封包，那麼可允許資料封包資料組直至第二整形器 $S2$ 的可用值 $CS2$ 降至低於第一界限值 $L1S2$ 。因此，在消耗大量第二資源 $R2$ 和少量第一資源 $R1$ 的資料封包序列之後，本實施例中即相對短的資料封包，第一整形器 $S1$ 的可用值將達到高位準，允許耗相對少量第二資源 $R2$ 的下一個資料封包序列的資料組，本實施例中即相對短的資料封包，直至第一整形器 $S1$ 可用值 $CS1$ 降至低於第一界限值 $L1S1$ 。

本發明可防止在資料序列消耗大量相對於處理器另一資源的一個資源的過程中內建大可用值。因此將極大減小資料組的大小，也將允許較低下游緩衝能力需求。在處理器 2 為異步處理管

線的情況下，如 PCT 國際申請第 PCT/SE2005/001969 號中所述，本發明將以處理元件之前提供的先入先出緩衝的形式降對低處理元件緩衝的需求。

上述的整形器 S1 和 S2 最好使用概略符記桶算法，但是，也可使用其它適合的允入算法。在使用稱為嚴格符記桶算法的情況下，第一界限值 L1S1 和 L1S2 可為正，當可用值至少大至對應第一界限值 L1S1 和 L1S2 時，資料封包 D1 被允許輸入處理器 2。

使用嚴格符記桶算法時，可預設其中任何一個或所有整形器的第一界限值 L1S1 和 L1S2，並且所有通過對應整形器 S1 和 S2 的資料封包的第一界限值 L1S1 和 L1S2 相似。或者，每個資料封包可具有單獨的第一界限值 L1S1 和 L1S2，在這種情況下，對應的整形器 S1 和 S2 被允許輸入前用於讀取每個資料封包 D1、D2 和 D3 的包頭資訊（如上文所述的類型），並依照包頭資訊設置第一界限值 L1S1 和 L1S2。例如，各個資料封包 D1、D2 和 D3 的包頭資訊可包含對應其中一個整形器 S1 或 S2 的第一界限值 L1S1 和 L1S2 的成本 C1、C2 和 C3。因此，成本 C1 可從輸入緩衝 4 中的第一資料封包 D1 的包頭資訊中讀取，並且第一界限值 L1S1 和 L1S2 為 $L1S1 \text{ (或 } L1S2) = C1$ 。

或者，使用嚴格符記桶算法時，第二界限值 L2S1 和 L2S2（如果其中一個整形器 S1 或 S2 的可用值低於其對應的第一界限值 L1S1 或 L1S2，那麼另一個整形器 S2 或 S1 的可用值不增加）可

等於或大於第一界限值 $L1S1$ 和 $L1S2$ 。在後一種情況下，可為每個資料封包單獨設置第二界限值 $L2S1$ 和 $L2S2$ 至大於第一界限值 $L1S1$ 和 $L1S2$ 預設量。

「第 3 圖」所示為本發明另一實施例。處理器 2 具有兩個以上的特徵，其表現形式為資源 $R1$ 、 $R2...RN$ ，這些資源可為任何大量不同類型的特徵。例如，第一和第二資源 $R1$ 和 $R2$ 可分別為裝置裝置 2 的位元率容量和分封速率容量，其它資源可為適於處理資料的處理元件。

整形器 $S1$ 、 $S2...SN$ 決定處理器 2 允許的輸入，整形器的數量等於處理器資源 $R1$ 、 $R2...RN$ 的數量。可依照第一資源 $R1$ 選定第一整形器 $S1$ 的限制特性，並且可依照第二資源 $R2$ 等選定第二整形器 $S2$ 的限制特性。

每個整形器 $S1$ 、 $S2...SN$ 最好使用符記桶算法，使資料的允許輸入依照可用參數的對應值 $CS1$ 、 $CS2...CSN$ 。如果可用值 $CS1$ 、 $CS2...CSN$ 低於第一界限值 $L1S2$ 、 $L1S2...L1SN$ ，那麼不允許資料通訊通過對應的整形器。資料通訊允許輸入的執行可依照「第 1 圖」和「第 2 圖」所示的方式。因此，如果任何一個整形器 $S1$ 、 $S2...SN$ 的可用值 $CS1$ 、 $CS2...CSN$ 低於對應的第一界限值 $L1S1$ 、 $L1S2...L1SN$ ，那麼對應的可用值 $CS1$ 、 $CS2...CSN$ 周期性增加對應固定可用量，如處理裝置 1 的每個時鐘循環。對應固定可用量的值係依照周期性（如每個時鐘循環）增量的頻率和對應

的資源 $R1$ 、 $R2...RN$ 。

如果任何一個整形器 $S1$ 、 $S2...SN$ 的可用值低於對應的第一界限值 $L1S1$ 、 $L1S2...L1SN$ ，那麼其它整形器 $S1$ 、 $S2...SN$ 的可用值未增加至大於對應的第二界限值 $L2S1$ 、 $L2S2...L2SN$ 。第二界限值 $L2S1$ 、 $L2S2...L2SN$ 可大於或等於對應的第一界限值 $L1S1$ 、 $L1S2...L1SN$ 。

在「第 1 圖」、「第 2 圖」和「第 3 圖」所示的實施例中，其允入依照第二可用參數值 $CS2$ 的資料封包 $D1$ 、 $D2$ 和 $D3$ 與允入依照第一可用參數值 $CS1$ 的資料封包相似。然而，如結合「第 4 圖」的下文所述，本發明也可適應性修改，使第一資料封包被允許輸入處理器 2 依照第一可用參數值，其中第一可用參數值依照第二可用參數值增加，不同於第一資料封包的第二資料封包依照第二可用參數值允許輸入處理器。在「第 4 圖」所示的實施例中，第一和第二資料封包透過獨立的界面輸入處理裝置。

如「第 4 圖」所示，為本發明另一實施例。網路處理裝置 1 包含異步處理管線形式的處理器 2，類似於 PCT 國際申請第 PCT/SE2005/001969 號中所示，此處引用作為參考，處理器 2 包含異步處理元件 $P1...PK$ 和包含彈性緩衝 9 和 10 的同步元件 8。如「第 1 圖」和「第 2 圖」所示的實施例的情況，可選擇性提供另一種形式的處理器 2 如精簡指令集電腦（RISC）處理器。

如此處引用作為參考的 PCT 國際申請第 PCT/SE2005/001969

號中所述，資料封包 $D11$ 、... $D1M$ 分別透過包含輸入端口 31 、 32 ... $3M$ 的界面輸入處理器，並被儲存於對應的輸入緩衝 41 、 42 ... $4M$ 中，此外管線仲裁器包含排程器 11 和複數個整形器 $S1$ 、 $S2$... SM 。尤其是對於每對輸入端口 31 、 32 ... $3M$ 和輸入緩衝 41 、 42 ... $4M$ 可提供整形器 $S1$ 、 $S2$... SM 。管線的允入由整形器 $S1$ 、 $S2$... SM 和依照循環算法操作的排程器 11 確定，排程器 11 以連續檢測序列形式提供給整形器 $S1$ 、 $S2$... SM 的管線。除循環算法外，也可使用其它排程算法，如加權公平佇列、差額循環算法、加權差額循環算法、絕對優先佇列、最早到期優先算法和先到先服務算法。

每個整形器 $S1$ 、 $S2$... SM 最好使用符記桶算法，使資料的允入依照可用參數的對應值 $CS1$ 、 $CS2$... CSM 。如果可用值 $CS1$ 、 $CS2$... CSM 低於第一界限值 $L1S1$ 、 $L1S2$... $L1SM$ ，資料通訊不允許通過對應的整形器。如果任何一個整形器 $S1$ 、 $S2$... SM 的可用值 $CS1$ 、 $CS2$... CSM 低於對應的第一界限值 $L1S1$ 、 $L1S2$... $L1SM$ ，那麼對應的可用值 $CS1$ 、 $CS2$... CSM 周期性增加對應固定可用量，如處理裝置 1 的每個時鐘循環。對應固定可用量的值係依照處理器 2 的資源，例如分封速率能力，周期性（如每個時鐘循環）增量的頻率和輸入端口 31 、 32 ... $3M$ 的數量。整形器 $S1$ 、 $S2$... SM 的固定可用增量所依照的處理器 2 的資源也可為處理器 2 的位元率能力，或其它性能參數。或者，不同整形器 $S1$ 、 $S2$... SM 的固

定可用增量可依照不同處理元件 $P1...PK$ 或 8，對應整形器的通訊被尋址至這些不同的處理元件。

如果任何一個整形器 $S1、S2...SM$ 的可用值低於對應的第一界限值 $L1S1、L1S2...L1SM$ ，那麼其它整形器 $S1、S2...SM$ 的可用值不被增至高於第二界限值 $L2S1、L2S2...L2SM$ 。第二界限值 $L2S1、L2S2...L2SM$ 可大於或等於對應的第一界限值 $L1S1、L1S2...L1SM$ 。防止未接收通訊或接收週期性的較小流量通訊的界面處的整形器內建大可用度，因此當經過週期時間後可避免界面輸出資料之資料組。(需要指出的是在本發明中，界面或輸入端口處的整形器或者為物理性提供，或功能性連接界面或輸入端口)

仍如「第 4 圖」所示，需要指出在每個界面或輸入端口 $31、32...3M$ 處具有複數個整形器，如「第 1 圖」、「第 2 圖」和「第 3 圖」所示，在每個界面整形器的可用度依照處理裝置對應的資源調整。因此，如果任何一個整形器的可用值低於對應的第一界限值，相同界面的其它整形器的可用值未增加至大於對應的第二界限值。或者，如果任何一個整形器的可用值低於對應的第一界限值，所有其它整形器（包含其它界面的整形器）的可用值未增加至大於對應的第二界限值。

可擇一或同時調整「第 1 圖」、「第 2 圖」、「第 3 圖」和「第 4 圖」所示的實施例，使如果任何一個輸入緩衝 $4、41、42、...4M$ 為空，適於從輸入緩衝 $4、41、42、...4M$ 接收通信的整形器（或

多個整形器) 的可用值未增加至大於第二界限值 L2S1、L2S2...L2SM。防止不接收通信或周期性接收較少通信的界面的整形器中內建較大可用度，因此當經過週期時間後避免界面輸出資料的資料組。

雖然本發明以前述之實施例揭露如上，然其並非用以限定本發明。在不脫離本發明之精神和範圍內，所為之更動與潤飾，均屬本發明之專利保護範圍。關於本發明所界定之保護範圍請參考所附之申請專利範圍。

【圖式簡單說明】

- 第 1 圖為本發明實施例處理裝置的示意圖；
- 第 2 圖為本發明與第 1 圖對應的部份處理裝置的示意圖；
- 第 3 圖為本發明另一實施例處理裝置的示意圖；以及
- 第 4 圖為本發明又一實施例處理裝置的示意圖。

【主要元件符號說明】

1	處理裝置
2	處理器
3、31、32...3M	輸入端口
4、41、42...4M	輸入緩衝
6	輸出緩衝
7	輸出端口
8	同步元件、處理元件

9、10	彈性緩衝
11	排程器
D1、D2、D3、D11、...D1M	資料封包
S1	第一整形器（位元率整形器）
S2	第二整形器（分封速率整形器）
R1	第一資源
R2	第二資源
CS1、CS2	可用值
L1S1、L1S2	第一界限值
L2S1、L2S2	第二界限值
RN	資源
SN、SM	整形器
P1...PK	處理元件

十、申請專利範圍：

1. 一種處理一資料封包之方法，該方法包含：

當該資料封包被允許輸入一處理器時，至少部份依照一第一可用參數值及該第一可用參數之第一界限值，降低該第一可用參數值；以及

依照一緩衝中之一資料儲存位準增加該第一可用參數值，該資料封包在被允許輸入該處理器前儲存於該緩衝內，當該緩衝為空時，不增加該第一可用參數值，因此該第一可用參數值大於該第一可用參數之一第二界限值。

2. 如申請專利範圍第 1 項所述之方法，其中該第一可用參數之該第二界限值大於該第一可用參數之該第一界限值。

3. 如申請專利範圍第 1 項所述之方法，其中增加該第一可用參數值的步驟至少部份依照該處理器之一第一資源或一第二資源。

4. 如申請專利範圍第 3 項所述之方法，其中當該封包資料被允許輸入該處理器時，降低與該處理器之該第二資源有關之一第二可用參數值。

5. 如申請專利範圍第 3 項所述之方法，其中該第一資源為該處理器之位元率能力，該第二資源為該處理器之分封速率能力。

6. 一種處理器，包含：

一第一資源，係與一第一可用參數相關；以及

一第二資源，係與一第二可用參數相關，該處理器係用於：

當一資料封包被允許輸入該處理器時，至少部份依照該

第一可用參數之值及該第一可用參數之一第一界限值，降低該第一可用參數值；

依照該第二可用參數之值增加該第一可用參數值，該資料封包係依照該第二可用參數被允許輸入該處理器；以及

比較該第一可用參數值與該第一可用參數之一第二界限值，且當該第二可用參數值低於該第二可用參數之一第一界限值時，不增加該第一可用參數值，因此該第一可用參數值大於該第一可用參數之該第二界限值。

7. 如申請專利範圍第 6 項所述之處理器，其中該第一可用參數之該第二界限值大於該第一可用參數之該第一界限值。
8. 如申請專利範圍第 6 項所述之處理器，其中至少部分依照該第一資源或該第二資源增加該第一可用參數值。
9. 如申請專利範圍第 6 項所述之處理器，其中該第一資源為該處理器之位元率能力，該第二資源為該處理器之分封速率能力。
10. 如申請專利範圍第 6 項所述之處理器，其中當該資料封包被允許輸入該處理器時，降低該第二可用參數值。
11. 一種處理裝置，包含有一處理器，該處理器用於：

當一資料封包被允許輸入該處理器時，至少部份依照一第一可用參數值及該第一可用參數之一第一界限值，降低該第一可用參數值；以及

依照一緩衝中之一資料儲存位準增加該第一可用參數

- 值，該緩衝用於儲存被允許輸入該處理器前之該資料封包，該處理器更用於當該緩衝為空時，不增加該第一可用參數值，因此該第一可用參數值大於該第一可用參數之一第二界限值。
12. 如申請專利範圍第 11 項所述之處理裝置，其中該第一可用參數之該第二界限值大於該第一可用參數之該第一界限值。
13. 如申請專利範圍第 11 項所述之處理裝置，其中至少部份依照該處理器之一第一資源或一第二資源增加該第一可用參數值。
14. 如申請專利範圍第 13 項所述之處理裝置，其中當該封包資料被允許輸入該處理器時，降低與該處理器之該第二資源有關之一第二可用參數值。
15. 如申請專利範圍第 13 項所述之處理裝置，其中該第一資源為該處理器之位元率能力，該第二資源為該處理器之分封速率能力。
16. 一種處理一資料封包的方法，該方法包含：
- 當該資料封包被允許輸入一處理器時，至少部份依照一第一可用參數值，降低該第一可用參數值；以及
- 依照一緩衝中之一資料儲存位準增加該第一可用參數值，該資料封包在被允許輸入該處理器前儲存於該緩衝內，當該緩衝為空時，不增加該第一可用參數值，因此該第一可用參數值大於該第一可用參數之一界限值。
17. 如申請專利範圍第 16 項所述之方法，其中該界限值為該第一

可用參數之一第二界限值，該方法更包含：

至少部份依照該第一可用參數值及該第一可用參數之一第一界限值，降低該第一可用參數值。

18. 如申請專利範圍第 17 項所述之方法，更包含：

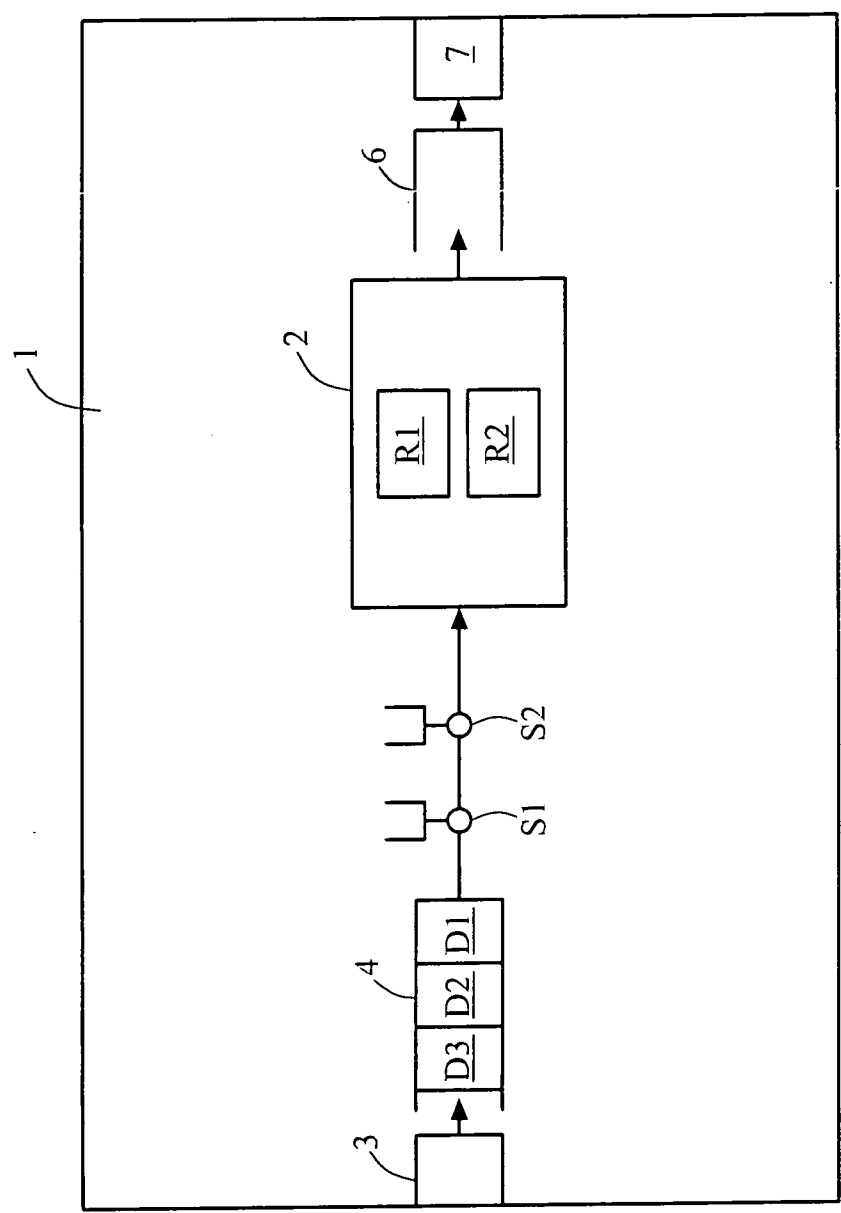
使該第一可用參數之該第二界限值保持大於該第一可用參數之該第一界限值。

19. 一種處理裝置，包含有一處理器，該處理器用於：

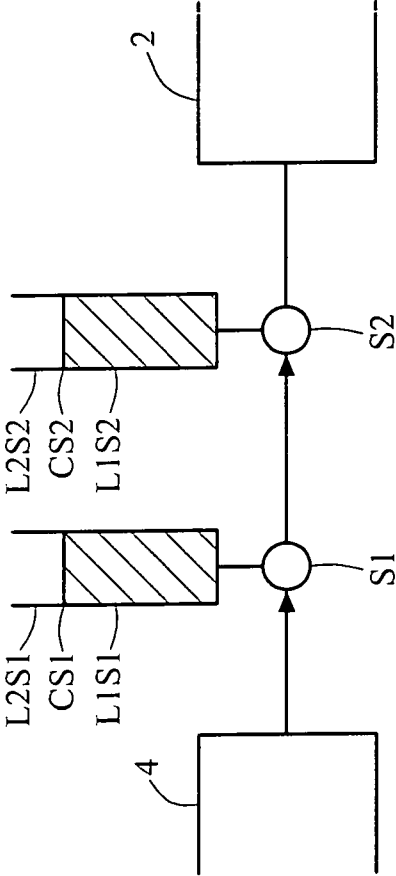
當一資料封包被允許輸入該處理器時，至少部份依照一第一可用參數值，降低該第一可用參數值；以及

依照一緩衝中之一資料儲存位準增加該第一可用參數值，該資料封包在被允許輸入該處理器前儲存於該緩衝內，該處理器更用於當該緩衝為空時，不增加該第一可用參數值，因此該第一可用參數值大於該第一可用參數之一界限值。

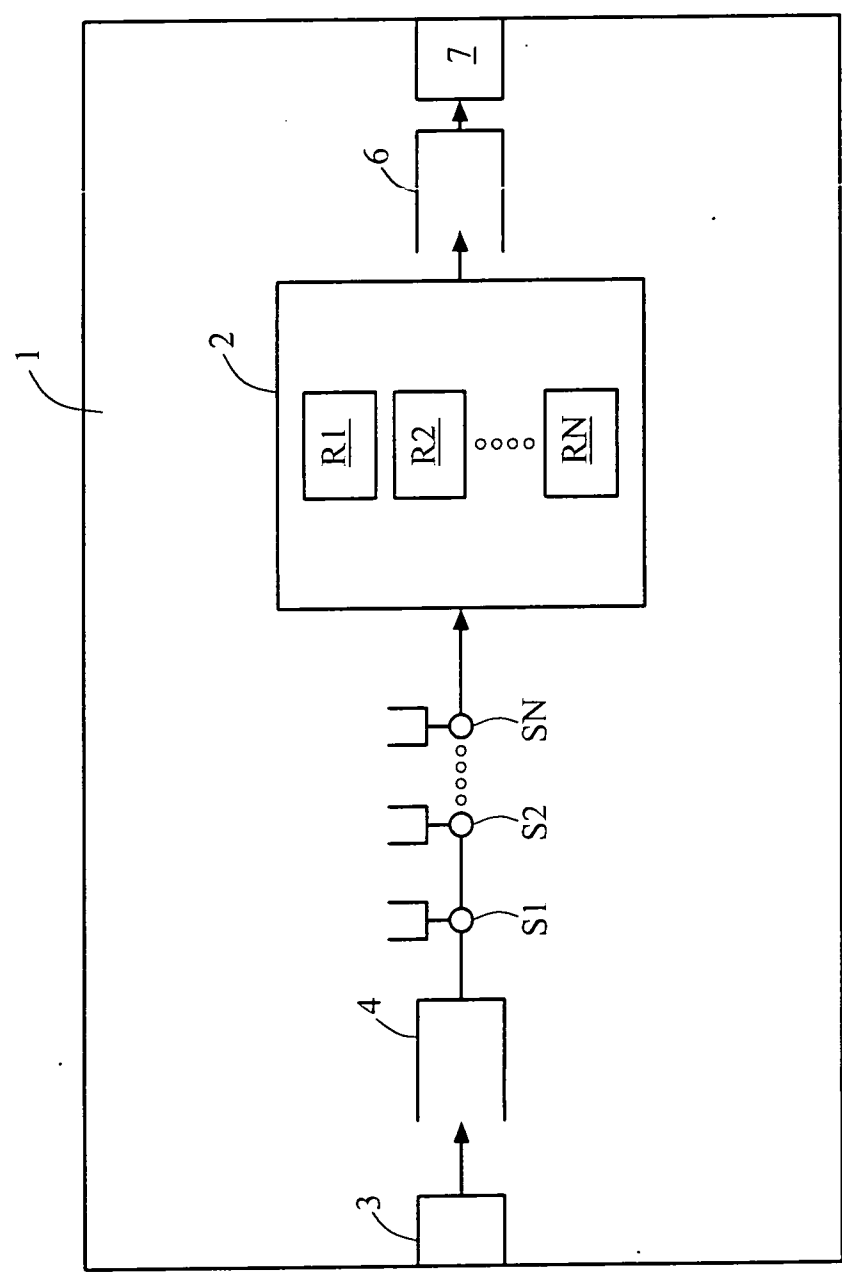
20. 如申請專利範圍第 19 項所述之處理裝置，其中該界限值為該第一可用參數之一第二界限值，該處理器更用於當該資料封包被允許輸入該處理器時，至少部份依照該第一可用參數值及該第一可用參數之一第一界限值，降低該第一可用參數值。



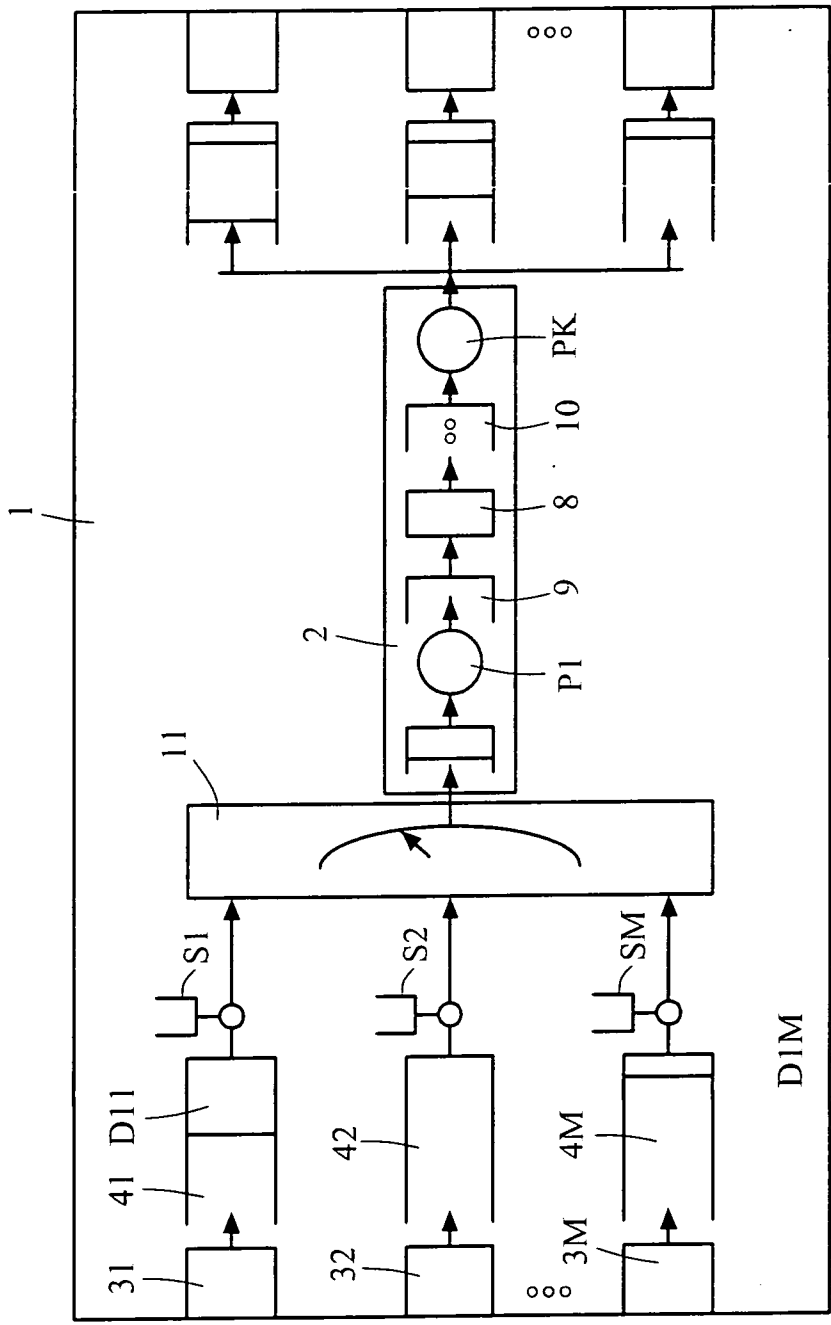
第1圖



第2圖



第3圖



第4圖