

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成30年12月20日 (2018.12.20)

【公開番号】特開2018-60966(P2018-60966A)
 【公開日】平成30年4月12日 (2018.4.12)
 【年通号数】公開・登録公報2018-014
 【出願番号】特願2016-199127(P2016-199127)
 【国際特許分類】

H 0 1 L 25/07 (2006.01)

H 0 1 L 25/18 (2006.01)

H 0 1 L 23/48 (2006.01)

【F I】

H 0 1 L 25/04 C

H 0 1 L 23/48 Q

【手続補正書】

【提出日】平成30年11月5日 (2018.11.5)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 1

【補正方法】変更

【補正の内容】

【請求項 1】

双方向に電流が流れる電流経路に接続されるとともに前記電流経路の一部を形成する半導体装置であって、

チップとしての、オフ状態にされることで前記電流経路において一方向に電流が流れるのを制限する第 1 スイッチング素子 (1 2) を有する第 1 チップ (1 0)、および、オフ状態にされることで前記電流経路において前記一方向と反対方向に電流が流れるのを制限する第 2 スイッチング素子 (2 2) を有する第 2 チップ (2 0) と、

一端が前記第 1 チップに接続されるとともに他端が前記第 2 チップに接続されて、前記第 1 チップと前記第 2 チップとを中継することで前記電流経路の一部を形成する配線 (3 0) と、

前記第 1 チップが固定配置された第 1 リード (4 2) と、前記第 2 チップが固定配置された第 2 リード (4 4) と、を有し、前記電流経路を形成するリードフレーム (4 0) と

、

前記第 1 チップ、前記第 2 チップ、前記配線、及び、前記リードフレームを一体的に封止するモールド樹脂 (6 0) と、を備え、

前記配線は、前記電流経路に流れる電流を検出するための抵抗体 (3 2) を有し、前記第 1 チップと前記第 2 チップの並び方向に延設されたシャント抵抗であり、

前記リードフレームは、前記配線のうちの前記抵抗体の両端に接続され、前記抵抗体による電圧降下を検出するためのセンス端子 (1 0 0 e , 1 0 0 f , 4 6) をさらに有しており、

前記シャント抵抗に対して、前記センス端子は、前記並び方向に直交する一方の側に配置され、前記第 1 リード及び前記第 2 リードは、対応する前記チップに接続された端部から前記センス端子とは反対の側に延設されている半導体装置。

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 3

【補正方法】変更

【補正の内容】

【請求項 3】

前記第 1 リード及び前記第 2 リードは、前記並び方向と直交する対称面 (S) を基準に、互いに対称的な形状をなしている請求項 1 又は請求項 2 に記載の半導体装置。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 7

【補正方法】変更

【補正の内容】

【0 0 0 7】

本発明の 1 つは、

双方向に電流が流れる電流経路に接続されるとともに電流経路の一部を形成する半導体装置であって、

チップとしての、オフ状態にされることで電流経路において一方向に電流が流れるのを制限する第 1 スイッチング素子 (1 2) を有する第 1 チップ (1 0)、および、オフ状態にされることで電流経路において一方向と反対方向に電流が流れるのを制限する第 2 スイッチング素子 (2 2) を有する第 2 チップ (2 0) と、

一端が第 1 チップに接続されるとともに他端が第 2 チップに接続されて、第 1 チップと第 2 チップとを中継することで電流経路の一部を形成する配線 (3 0) と、

第 1 チップが固定配置された第 1 リード (4 2) と、第 2 チップが固定配置された第 2 リード (4 4) と、を有し、電流経路を形成するリードフレーム (4 0) と、

第 1 チップ、第 2 チップ、配線、及び、リードフレームを一体的に封止するモールド樹脂 (6 0) と、を備え、

配線は、電流経路に流れる電流を検出するための抵抗体 (3 2) を有し、第 1 チップと第 2 チップの並び方向に延設されたシャント抵抗であり、

リードフレームは、配線のうちの抵抗体の両端に接続され、抵抗体による電圧降下を検出するためのセンス端子 (1 0 0 e , 1 0 0 f , 4 6) をさらに有しており、

シャント抵抗に対して、センス端子は、並び方向に直交する一方の側に配置され、第 1 リード及び第 2 リードは、対応するチップに接続された端部からセンス端子とは反対の側に延設されている。