

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5766027号
(P5766027)

(45) 発行日 平成27年8月19日(2015.8.19)

(24) 登録日 平成27年6月26日(2015.6.26)

(51) Int.Cl.

F 1

HO1L 21/3065	(2006.01)	HO1L 21/302	104C
HO1L 41/187	(2006.01)	HO1L 21/302	105A
HO1L 41/18	(2006.01)	HO1L 41/18	101D
HO1L 41/09	(2006.01)	HO1L 41/18	101Z
		HO1L 41/18	101J

請求項の数 6 (全 14 頁) 最終頁に続く

(21) 出願番号

特願2011-113627 (P2011-113627)

(22) 出願日

平成23年5月20日(2011.5.20)

(65) 公開番号

特開2012-243992 (P2012-243992A)

(43) 公開日

平成24年12月10日(2012.12.10)

審査請求日

平成25年11月12日(2013.11.12)

(73) 特許権者 306037311

富士フィルム株式会社

東京都港区西麻布2丁目26番30号

(74) 代理人 100083116

弁理士 松浦 憲三

(72) 発明者 高橋 秀治

神奈川県足柄上郡開成町牛島577番地

富士フィルム株式会社内

審査官 杉 哲次

最終頁に続く

(54) 【発明の名称】ドライエッティング方法及びデバイス製造方法

(57) 【特許請求の範囲】

【請求項1】

誘電体材料に積層された導電性材料をエッティングするドライエッティング方法であって、前記誘電体材料は、PZT、若しくはPZTN、或いはPLZTであり、前記導電性材料は、Ru、Ir、Ptのうちいずれかの金属材料であり、エッティングガスとしてハロゲンガスと酸素ガスを含む混合ガスを用い、前記混合ガスにおける酸素ガスの混合比が30%以上60%以下であり、前記混合ガスをチャンバ内に供給してプラズマを発生させる際の当該チャンバ内のガス圧を1Pa以上5Pa未満の範囲にし、

前記誘電体材料に前記導電性材料が積層された被エッティング材にバイアス電圧として800kHz以上4MHz未満の周波数のバイアス電圧を印加してエッティングを行うことを特徴とするドライエッティング方法。

【請求項2】

前記ハロゲンガスは、塩素ガスであることを特徴とする請求項1に記載のドライエッティング方法。

【請求項3】

前記混合ガスにおける前記酸素ガスの混合比が40%±5%の範囲であり、前記ガス圧が3Pa±0.5Paの範囲であり、前記バイアス電圧の周波数が1MHz±100kHzの範囲であることを特徴とする請求項1又は2に記載のドライエッティング方法。

10

20

【請求項 4】

請求項 1 から 3 のいずれか 1 項に記載のドライエッチング方法を使用して前記導電性材料をエッチングによってパターニングし、当該導電性材料による電極と前記誘電体材料とが積層された構造を有するデバイスを製造することを特徴とするデバイス製造方法。

【請求項 5】

前記デバイスは、第 1 の電極と第 2 の電極の間に前記誘電体材料が介在する構造を有するアクチュエータであることを特徴とする請求項 4 に記載のデバイス製造方法。

【請求項 6】

基板上に第 1 の導電性材料による第 1 の電極を形成する第 1 の電極形成工程と、
前記第 1 の電極に P Z T、若しくは P Z T N、或いは P L Z T からなる誘電体材料を積層する誘電体層形成工程と、

前記誘電体材料の上に第 2 の導電性材料である R u、I r、P t のうちいずれかの金属材料による第 2 の電極を形成する第 2 の電極形成工程と、

前記第 2 の電極を構成する前記第 2 の導電性材料を、請求項 1 から 3 のいずれか 1 項に記載のドライエッチング方法を使用してエッチングし、前記第 2 の電極をパターニングするパターニング工程と、

を含むことを特徴とするデバイス製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明はドライエッチング方法及びデバイス製造方法に係り、特に誘電体材料に金属材料が積層された積層構造体における金属材料のパターニング加工に好適なドライエッチング技術及びこれを適用してアクチュエータ、センサその他各種の回路素子などを製造するためのデバイス製造技術に関する。

【背景技術】

【0002】

30

特許文献 1 は、レジストマスク（耐エッチングマスク層）を用いたドライエッチングによってイリジウム（I r）系の導電膜、特に I r O₂ 膜をパターニングする技術において、蒸気圧の低い反応生成物をパターンの側壁に残さず、しかも高い寸法精度で微細なパターンを形成できる方法を提案している。具体的には、レジストマスクを用いたドライエッチングで誘電体膜上の I r O₂ 膜をパターニングする際、塩素ガスを主成分とし、酸素を添加ガスとして含むエッチングガスを使用し、I r O₂ 膜の対レジスト選択比を低下させ、レジストマスクの側壁を後退させる。これにより、パターン側壁に付着する側壁付着膜を除去する方法を提供している。

【0003】

特許文献 2 は、レジストマスクを用いてイリジウムの金属薄膜をパターニングするドライエッチング方法において、活性ガス及びフッ素系ガスを含有したエッチングガスを用いることを開示している。

【0004】

40

特許文献 3 は、貴金属を含む膜のドライエッチング方法において、ハロゲンガスと不活性ガスの混合ガスをエッチング処理ガスとして、高真空、高密度プラズマ下で貴金属を含む膜に低周波のバイアス電力を印加することにより側壁付着のないドライエッチング方法を提供している。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2000-133783 号公報

【特許文献 2】特開 2001-271182 号公報

【特許文献 3】特開 2006-294847 号公報

【発明の概要】

50

【発明が解決しようとする課題】**【0006】**

例えば、圧電素子に用いられる圧電体やその電極に用いる貴金属などは、難エッティング材料と言われ、ドライエッティングによる加工が困難である。このような材料に対し、一般的には、特許文献2、3に記載のように、ハロゲンガスや不活性ガスとの混合ガスを用いてエッティング加工が行われるが、(1)エッティング速度が遅い、(2)レジストなどのマスク選択比が低い、(3)下地膜との選択比が低いなどの課題がある。

【0007】

具体的な例を示すと、シリコン基板上に、絶縁膜であるシリコン酸化膜、下部電極、圧電体、上部電極の順に積層された積層構造を有する圧電素子の場合、この積層された上部電極をパターニングする際には、圧電体との選択比が低く、エッティングレートも遅いと言った課題がある。

10

【0008】

しかし、特許文献1では、下地膜である誘電体との選択比に関して記載がない。同文献1では、Irエッティング時に発光分光分析(OES; Optical Emission Spectroscopy)にてエッティングストップを行っているが、下地膜との選択比が低いと下地膜である誘電体の削り量が多くなり、形状不良が発生するという問題がある。また、誘電体層に削り込みが発生すると、デバイスの特性が劣化する。特許文献2、3においても、下地膜との選択比について言及がない。

【0009】

20

実際に本件の発明者によって実験を行ったところ、高真空の条件下でエッチャントとして塩素や不活性ガス、若しくは塩素や酸素を用い、低周波バイアス印加によるエッティング方法を採用して圧電体上のIrやPtなどの電極材料をエッティングした場合、下地膜である圧電体との十分な選択比が得られなかった。実験結果によれば、酸素を添加しても選択比は2程度であった。

【0010】

圧電素子に限らず、誘電体材料に金属材料が積層された構造を持つものについて、上記課題は共通する。

【0011】

本発明はこのような事情に鑑みてなされたものであり、金属材料とその下地となる誘電体との選択比を高めるとともに、エッティング速度(エッティングレート)の向上を達成できるドライエッティング方法及びこれを適用したデバイス製造方法を提供することを目的とする。

30

【課題を解決するための手段】**【0012】**

本発明は前記目的を達成するために、誘電体材料に積層された導電性材料をエッティングするドライエッティング方法であって、前記誘電体材料は、PZT、若しくはPZTN、或いはPLZTであり、前記導電性材料は、Ru、Ir、Ptのうちいずれかの金属材料であり、エッティングガスとしてハロゲンガスと酸素ガスを含む混合ガスを用い、前記混合ガスにおける酸素ガスの混合比が30%以上60%以下であり、前記混合ガスをチャンバ内に供給してプラズマを発生させる際の当該チャンバ内のガス圧を1Pa以上5Pa未満の範囲にし、前記誘電体材料に前記導電性材料が積層された被エッティング材にバイアス電圧として800kHz以上4MHz未満の周波数のバイアス電圧を印加してエッティングを行うことを特徴とするドライエッティング方法を提供する。

40

【0013】

本発明の他の態様については、本明細書及び図面の記載により明らかにする。

【発明の効果】**【0014】**

本発明によれば、エッティングレートが高速で、且つ、下地層である誘電体材料との選択比を確保したエッティング加工が可能である。

50

【図面の簡単な説明】

【0015】

【図1】圧電素子の製造工程を示した説明図

【図2】ドライエッチング装置の構成図

【図3】比較例1～3及び実施例の結果をまとめた図表

【図4】比較例1による酸素ガスの混合比とエッチングレートの関係を示すグラフ

【図5】比較例1による酸素ガスの混合比と選択比(I_r / PZT)の関係を示すグラフ

【図6】比較例2による酸素ガスの混合比とエッチングレートの関係を示すグラフ

【図7】比較例2による酸素ガスの混合比と選択比(I_r / PZT)の関係を示すグラフ

【図8】比較例3による酸素ガスの混合比とエッチングレートの関係を示すグラフ

10

【図9】比較例3による酸素ガスの混合比と選択比(I_r / PZT)の関係を示すグラフ

【図10】実施例による酸素ガスの混合比とエッチングレートの関係を示すグラフ

【図11】実施例による酸素ガスの混合比と選択比(I_r / PZT)の関係を示すグラフ

【発明を実施するための形態】

【0016】

以下、添付図面に従って本発明の実施形態について詳細に説明する。

【0017】

〔圧電素子の製造プロセス例〕

ここでは、圧電素子の製造プロセスを例示し、本発明の実施形態に係るドライエッチング方法とこれを用いた上部電極のパターニング工程を説明する。

20

【0018】

図1は圧電素子の製造工程を示した説明図である。

【0019】

(工程1)：基板準備工程

まず、図1(a)に示すように、シリコン(Si)基板10を用意する。

【0020】

(工程2)：絶縁膜形成工程

次に、このシリコン基板10の上に絶縁膜(例えば、 SiO_2 などの酸化膜)12を形成する(図1(b))。一例として、CVD(Chemical vapor deposition; 化学蒸着法)やスパッタ、蒸着、熱酸化法などによりシリコン酸化膜を形成する。

30

【0021】

(工程3)：下部電極形成工程

次いで、絶縁膜12の上に密着層(例えば、 Ti 層など)14を形成し、当該密着層14に重ねて下部電極16に相当する貴金属膜を形成する(図1(c))。下部電極16は、貴金属材料であるPt(白金)、Ir(イリジウム)、Ru(ルテニウム)やその酸化膜で形成される。下部電極16はスパッタ法やCVD法などで形成することできる。

【0022】

(工程4)：圧電体形成工程

次いで、図1(d)に示すように、下部電極16上へ圧電体18を形成する。圧電体18は、強誘電体であるジルコン酸チタン酸鉛(PZT)等を用いれば良く、スパッタ法やCVD法、ゾルゲル法等で形成すれば良い。なお、PZTに限らず、チタン酸ジルコン酸ランタン鉛(PLZT)や、PZTのTiの一部をNbで置き換えた「PZTN」を用いることができる。

40

【0023】

(工程5)：上部電極形成工程

次に、圧電体18に重ねて上部電極20に相当する貴金属膜を形成する(図1(e))。上部電極20は、Pt、Ir、Ruやその酸化膜(PtO_x 、 IrO_x 、 RuO_x)を用いれば良く、スパッタ法やCVD法で形成する。なお、 PtO_x は白金の酸化物の総称であり、「x」はPtとOの比率を示す正の数を表す。 IrO_x 、 RuO_x についても同様であり、 IrO_x はイリジウムの酸化物の総称、 RuO_x はルテニウムの酸化物の総称

50

である。

【0024】

(工程6) : ハードマスク形成工程

次に、上部電極20を覆うハードマスク22を形成する(図1(f))。ハードマスク22は、シリコン酸化膜、シリコン窒化膜、有機SOG(Spinon Glass)膜、無機SOG膜、Ti, Cr, Al, Niなどの金属を用いればよい。ここでは、ハードマスク22として、シリコン酸化膜をTEOS(Tetra Ethyl Ortho Silicate)-CVD法で形成した。

【0025】

(工程7) : レジストマスク形成工程

次に、ハードマスク22の層の上に、レジスト24をスピンドルコート法等によって形成した後、ソフトベークを行い、露光、現像を行ってからポストベークを行う。なお、ポストベークの代わり、紫外線照射による硬化処理(UVキュア)を行っても良い。こうして、上部電極パターニング用のレジスト24をパターニングする(図1(g))。

【0026】

(工程8) : ハードマスクパターニング工程

ハードマスク22がシリコン酸化膜の場合は、ドライエッチング法でハードマスク22のパターニングを行う(図1(h))。

【0027】

(工程9) : レジスト除去工程

その後、上記ハードマスク22のパターニング工程で用いたレジスト24をアッティング法や専用の剥離液を用いて除去する処理を行う(図1(i))。

【0028】

(工程10) : 上部電極パターニング工程

上部電極20のパターニングは、本発明を適用したドライエッチング法で行う。上部電極20のドライエッチングで重要な点としては、エッチングレートが高速であること、マスク選択比や下地膜である誘電体(本例ではPZTとする)との選択比が高いこと、エッチング形状が良好であること、などが挙げられる。特には、エッチングレートを高速にすると下地膜選択比が低下するという課題がある。

【0029】

以下でさらに詳述する本実施形態に係るドライエッチング方法は、エッチングレートが高速で、且つ下地膜との選択比を十分に確保することができるドライエッチング方法である。

【0030】

<ドライエッチング装置の構成例>

図2は本実施形態に係るドライエッチング方法を使用するドライエッチング装置の構成図である。ドライエッチング装置110は、例えば誘電結合方式(Inductive Coupling Plasma: ICP)の装置を用いる。その他には、ヘリコン波励起プラズマ(Helicon Wave Plasma: HWP)、電子サイクロトロン共鳴(Electron Cyclotron resonance: ECR)プラズマ、マイクロ波励起表面波プラズマ(Surface Wave Plasma: SWP)などのプラズマ源を用いた方式を適用することも可能である。

【0031】

ドライエッチング装置110は、チャンバ112(真空容器)内にプロセスガス(エッチングガス)を供給するプロセスガス供給部114と、チャンバ112内のガスを排気する排気部116と、チャンバ112内の圧力調整を行う圧力調整部(不図示)とを備える。プロセスガス供給部114からチャンバ112内にプロセスガスを供給しつつ、排気部116から排気を行うことにより、チャンバ112内の圧力調整が行われる。本発明の実施に際して、プロセスガス(エッチングガス)として塩素ガスと酸素ガスの混合ガスが用いられる。

【0032】

10

20

30

40

50

チャンバ112の上面には誘電体窓118が密閉的に取り付けられており、さらに誘電体窓118の上方(大気側)にはループコイル状のアンテナ120が設置されている。アンテナ120には、マッチング回路(整合器)122を介して、プラズマ発生用の高周波電源(RF電源)124が接続されている。高周波電源124の周波数は13.56MHz以上60MHz以下の周波数帯を用いることができ、例えば13.56MHzを用いる。また、高周波電源124をパルス駆動させるようにしてもよい。

【0033】

チャンバ112内にはステージ126が設置されている。このステージ126には、静電チャック又はクランプを備えた基板冷却機構(不図示)が設けられており、ステージ126上に被エッキング材となる基板128が載置される。ステージ126には、マッチング回路130を介して、バイアス印加用の低周波電源132が接続されている。低周波電源132の周波数は、800kHz以上4MHz以下を用いる。好ましくは、低周波電源132の周波数を900kHz以上2MHz以下とすることがよい。特に、1MHz前後の周波数が好ましい。

【0034】

また、バイアス電源をパルス駆動する場合には、バイアス電源に、パルス駆動手段を設ければ良い。さらに、バイアス電源をパルス駆動で使用する場合には、アンテナ120(プラズマ生成用)の電源(高周波電源124)とバイアス電源(低周波電源132)のパルス周期を同期させるための手段を用いるようにすればよい。

【0035】

図2のドライエッキング装置110を用い、図1(j)で説明した上部電極20のエッキングを行う。具体的には次のようにする。すなわち、図2に示したドライエッキング装置110のチャンバ112内のステージ126上に、被エッキング材としての基板(図1(i)に示した積層構造体)を載置する。次いで、チャンバ112内を真空状態にした後、エッキングガスとして塩素ガスと酸素ガスの混合ガスをプロセスガス供給部114から供給しつつ排気部116から排気を行い、チャンバ112内が所定のガス圧(例えば、1Pa以上5Pa以下の範囲内の所定値、本例では3Paとする。)となるように、圧力調整を行う。次に、高周波電源124から所要の電力(例えば、500Wの電力)をアンテナ120に供給し、チャンバ112内に高密度のプラズマを発生させる。このとき被エッキング材を保持するステージ126には、低周波電源132から所定電力(例えば、200Wの電力)が印加される。

【0036】

これにより、図1(i)で示した上部電極20の電極膜のうち、ハードマスク22で覆われていない部分がエッキングで除去され、ハードマスク22で覆われた部分を残して上部電極20がパターニングされる(図1(j))。その後、ハードマスク22を除去することにより、下部電極16、圧電体18及び上部電極20の積層構造を有する圧電素子をシリコン基板10上に形成することができる。

【0037】

<エッキング条件について>

上部電極20のエッキングを行う時好ましい条件を把握するため、エッキングガスにおける酸素ガスの混合比(酸素分圧)、ガス圧(真空度)、バイアス電源(低周波電源132)の周波数について条件を変えて実験を行った。

【0038】

以下に示す比較例1~3並びに実施例においては、アンテナ用RF電源(高周波電源124)の電力を500W、バイアス用電源(低周波電源132)の電力を200Wとし、電力の条件は共通とした。そして、ガス圧とバイアス周波数の組み合わせを変えた条件下で、エッキングガスの塩素ガスに対する酸素ガスの添加量(全体に対する酸素ガスの混合比)を可変し、1rのエッキングレートと下地膜であるPZTのエッキングレートから選択比を求めた。

【0039】

10

20

30

40

50

図3は、比較例1～3及び実施例の結果をまとめたものである。

【0040】

<比較例1>

比較例1は、バイアス用電源（低周波電源132）の周波数として、600kHzの条件を用いた。チャンバ112内の真空度（ガス圧）は0.5Paとし、エッティングガス（塩素と酸素の混合ガス）における酸素の流量比を可変し、PZT膜上のIrをエッティングした。比較例1におけるバイアス周波数とガス圧の条件は、Ir、Ptなどの貴金属材料のエッティング条件として一般的に用いられている条件である。

【0041】

図4及び図5は、比較例1の条件でIrのエッティングを行った時の結果を示すグラフである。図4は、混合ガスにおける酸素ガスの混合比と、Ir、PZTそれぞれのエッティングレートの関係を示すグラフである。図4において横軸は、塩素ガスと酸素ガスとの混合ガスにおける酸素ガスの混合比であり、縦軸はエッティングレートである。

【0042】

図5は、混合ガスにおける酸素ガスの混合比と、選択比（Ir/PZT）の関係を示すグラフである。図5において横軸は、塩素ガスと酸素ガスとの混合ガスにおける酸素ガスの混合比であり、縦軸は選択比である。

【0043】

図4及び図5に示したように、比較例1の場合、エッティングレートは、70～105nm/minと比較的高速であるが、下地膜であるPZTとの選択比は、0.2～1.8程度と低く、一番高くて1.88であり、その時のエッティングレートは、75nm/minであった。すなわち、比較例1の条件によれば、エッティングレートは、75nm/minと高速であるが、選択比は2以下と低いものである。

【0044】

<比較例2>

比較例2は、真空度を3.0Paとし、他の条件は比較例1と同じ条件でIrをエッティングした。図6及び図7は、比較例2の条件でIrのエッティングを行った時の結果を示すグラフである。図6は混合ガスにおける酸素ガスの混合比とIr、PZTそれぞれのエッティングレートの関係を示すグラフであり、図7は混合ガスにおける酸素ガスの混合比と選択比（Ir/PZT）の関係を示すグラフである。

【0045】

図6及び図7に示したように、比較例2の場合、エッティングレートは、70～95nm/minと比較的高速であるが、下地膜であるPZTとの選択比は、0.2～1.8程度と低く、一番高くて1.88であり、その時のエッティングレートは、75nm/minであった。すなわち、比較例2の条件によれば、エッティングレートは、75nm/minと高速であるが、選択比は2以下と低いものである。

【0046】

<比較例3>

比較例3は、バイアス用電源の周波数を1MHzにし、その他の条件は、比較例1と同じ条件でIrをエッティングした。図8及び図9は、比較例3の条件でIrのエッティングを行った時の結果を示すグラフである。図8は混合ガスにおける酸素ガスの混合比とIr、PZTそれぞれのエッティングレートの関係を示すグラフであり、図9は混合ガスにおける酸素ガスの混合比と選択比（Ir/PZT）の関係を示すグラフである。

【0047】

図8及び図9に示したように、比較例3の場合、エッティングレートは、60～80nm/minと比較的高速であるが、下地膜であるPZTとの選択比は、0.2～1.6程度と低く、一番高くて1.6であり、その時のエッティングレートは、82nm/minであった。すなわち、比較例3の条件によれば、エッティングレートは、75nm/minと高速であるが、選択比は、2以下と低いものである。

【0048】

10

20

30

40

50

<実施例>

実施例として、バイアス用電源の周波数を1MHzにし、真空度3.0Pa、塩素と酸素の混合ガスを用い、流量比を可変し、高周波(RF)電源:500W、バイアス用(低周波)電源:200Wの条件でIrをエッティングした。図10及び図11は、この実施例による条件でIrのエッティングを行った時の結果を示すグラフである。図10は混合ガスにおける酸素ガスの混合比とIr、PZTそれぞれのエッティングレートの関係を示すグラフであり、図11は混合ガスにおける酸素ガスの混合比と選択比(Ir/PZT)の関係を示すグラフである。図10及び図11に示したように、エッティングレートは、55~85nm/minと比較的高速である。また、下地膜であるPZTとの選択比は、0.2~4.25程度と高い値を含む。一番高い値は4.25であり、その時のエッティングレートは、85nm/minであった。 10

【0049】

図11において、酸素ガスの混合比が30%~60%の範囲で、選択比2以上となる高い選択比を実現できるとともに、Irのエッティングレートも高速である(図10参照)。最も良好な条件は酸素ガスの混合比40%の時であり、この実施例の条件によれば、エッティングレートは、85nm/minと高速であるが、選択比は4以上と高い。

【0050】

比較例1~3と実施例を対比するとわかるように、バイアス周波数、ガス圧、酸素ガスの混合比の条件は、それぞれを単独で調整しただけでは良好な条件を見出し難いが、これらが適切に組み合わされことで良好なエッティングを実現できる。 20

【0051】

<好みしいエッティング条件の考察>

[1]バイアス周波数について

一般に、バイアス用電源の周波数(バイアス周波数)は、イオンのエネルギー量に寄与する。比較例1のようにバイアス周波数が800kHzよりも低いと、イオンエネルギーが高く下地膜である強誘電体(PZT)のエッティングが進行してしまい、十分な選択比を得られない。逆に、バイアス周波数が4MHz以上となるとイオンエネルギーが低く、貴金属材料を高速にエッティングすることが出来ない。

【0052】

以上のことから、バイアス周波数は800kHz以上4MHz未満が望ましい。さらには略1MHzが望ましい。略1MHzという場合の「略」の範囲としては、相応の作用効果が得られる範囲で適宜の許容範囲を設定し得る。例えば、±15%(±150kHz)を許容範囲とすると850kHz~1.15MHzの範囲であり、±10%(±100kHz)を許容範囲とすると900kHz~1.1MHzの範囲である。また、±5%(±50kHz)を許容範囲とすると950kHz~1.05MHzの範囲である。 30

【0053】

[2]ガス圧(エッティング圧力)について

エッティング圧力は、1Pa未満の場合、イオンエネルギーが高く、下地膜である強誘電体(PZT)のエッティングレートが速く十分な選択比が得られない。逆に5Pa以上の場合は、ラジカルが多く生成されイオン量が少なく且つイオンエネルギーが低く、貴金属材料を十分にエッティングすることが出来ない。以上のことから、エッティング圧力(「処理圧力」とも言う。)は、1Pa以上5Pa未満であることが望ましい。さらには、略3Paが望ましい。略3Paという場合の「略」の範囲としては、相応の作用効果が得られる範囲で適宜の許容範囲を設定し得る。例えば、±0.5Paを許容範囲とすると3Pa±0.5Paの範囲であり、±10%を許容範囲とすると3Pa±0.3Paの範囲である。 40

【0054】

[3]エッティングガスについて

エッティングガスは、塩素と酸素の混合ガスを用いる。塩素のみの場合、下地膜である強誘電体(例えば、PZT)のエッティングレートが速く選択比を得られない。酸素ガスを添加することでエッチャントの酸化反応が行われる。すなわち、貴金属材料であるIrは酸 50

化され、酸化物 IrO_x が生成され、エッティングレートが向上する。なお、 IrO_x はイリジウムの酸化物の総称であり、「 x 」は Ir と O の比率を示す正の数を表す。一方、強誘電体などの酸化物は、酸素ガスの添加によってエッティングレートが低下する。特には、酸素の添加比率（酸素分圧）30%以上でその効果が飛躍的に発揮される（図11参照）。ただし、酸素添加量が60%を超えてしまうと、メインのエッチャントである塩素量が低下し、 Ir のエッティングレートが低下してしまう。

【0055】

以上のことから塩素に酸素を添加する場合の添加量（酸素分圧）は30～60%が望ましい。より好ましくは、下地選択比3以上を実現する観点から酸素添加量（酸素分圧）は35%～50%であることが望ましい。特に、略40%が望ましい。略40%という場合の「略」の範囲としては、相応の作用効果が得られる範囲で適宜の許容範囲を設定し得る。例えば、±5%を許容範囲とすると35%～45%の範囲である。或いはまた、図11のグラフから選択比が4以上となる酸素の添加量の観点から「略」の範囲を定めても良い。

【0056】

上記の[1]～[3]で説明したバイアス周波数、ガス圧、エッティングガスの条件の組み合わせによって、目的とする良好なエッティング結果が得られる。

【0057】

特に、バイアス周波数に略1MHzを用い、エッティングガスとして塩素に酸素を添加し、その酸素分圧が40%、真空度を3Pa程度の条件とする時に、 Ir のエッティングレートが高速且つ下地膜であるPZTとの選択比を4以上と十分な選択比を確保したエッティング加工が可能となる。

【0058】

＜塩素ガス以外のガス種の利用可能性について＞

上述の実施形態では、塩素ガスと酸素ガスの混合ガスを用いたが、本発明の実施に際しては、塩素ガスに代えて、他のハロゲンガスを用いることも可能である。

【0059】

＜高周波電源の電力（パワー）について＞

高周波電源124からアンテナ120に供給する電力として500Wを例示したが、電力の条件は、適宜変更可能である。電力の増減によって、図4、図6、図8、図10の各図に示したエッティングレートのグラフは、 Ir 、PZTともに全体的に上下にシフトする（エッティングレートの値が増減する）だけであり、電力の条件は選択比にほとんど影響しない。

【0060】

＜圧電素子の用途について＞

図1(i)で説明したプロセスで製造される圧電素子は、アクチュエータやセンサなど、様々な用途に用いることができる。例えば、インクジェットヘッドにおける液滴吐出圧力を発生させる圧電アクチュエータとして用いる場合には、図1(i)におけるシリコン基板10の層を加工することによって、圧力室（インク室）を構成することができる。シリコン基板10の一部が振動板として機能し、当該振動板に下部電極16、圧電体18、上部電極20が積層された構造によってユニモルフ圧電アクチュエータが構成される。つまり、図1はアクチュエータの製造工程として把握できる。また、本発明は、ユニモルフ型のアクチュエータに限らず、バイモルフアクチュエータなど、各種方式のアクチュエータの製造にも適用することができる。

【0061】

＜各種デバイスへの応用について＞

本発明の適用範囲は、上記に例示した圧電デバイスに限定されず、誘電体と導電性材料（電極）を積層した構造を持つ様々なデバイスに対して、広く適用できる。このようなデバイスには、コンデンサ、加速度センサ、温度センサ、メモリデバイス、焦電デバイスなど、各種デバイスが含まれる。

10

20

30

40

50

【0062】

なお、本発明は以上説明した実施形態に限定されるものではなく、本発明の技術的思
想内で当該分野の通常の知識を有するものにより、多くの変形が可能である。

【0063】

＜付記；開示する発明の態様について＞

上記に詳述した発明の実施形態についての記載から把握されるとおり、本明細書は少な
くとも以下に示す発明を含む多様な技術思想の開示を含んでいる。

【0064】

(発明1)：誘電体材料に積層された導電性材料をエッティングするドライエッティング方
法であって、エッティングガスとしてハロゲンガスと酸素ガスを含む混合ガスを用い、前記
混合ガスにおける酸素ガスの混合比が30%以上60%以下であり、前記混合ガスをチャ
ンバ内に供給してプラズマを発生させる際の当該チャンバ内のガス圧を1Pa以上5Pa
未満の範囲にし、前記誘電体材料に前記導電性材料が積層された被エッティング材にバイア
ス電圧として800kHz以上4MHz未満の周波数のバイアス電圧を印加してエッTING
を行ふことを特徴とするドライエッティング方法。 10

【0065】

この発明によれば、下地である誘電体材料との選択比を確保し、導電性材料のエッTING
速度も高速にすることができる。

【0066】

(発明2)：発明1に記載のドライエッティング方法において、前記ハロゲンガスは、塩
素ガスであることを特徴とするドライエッティング方法。 20

【0067】

エッティングガスとして、塩素ガスと酸素ガスの混合ガスを用いる態様が好ましい。

【0068】

(発明3)：発明1又は2に記載のドライエッティング方法において、前記誘電体材料は
、強誘電体材料であり、前記導電性材料は、貴金属材料であることを特徴とするドライエ
ッティング方法。

【0069】

本発明のドライエッティング方法は、強誘電体材料に貴金属材料が積層された構造にお
いて、当該貴金属材料を良好にエッティングすることができる手段である。 30

【0070】

(発明4)：発明1から3のいずれか1項に記載のドライエッティング方法において、前
記誘電体材料は、PZT、若しくはPLZT、或いはPZTNからなることを特徴とする
ドライエッティング方法。

【0071】

誘電体材料として、PZT、PLZT、PZTNを用いることができる。

【0072】

(発明5)：発明1から4のいずれか1項に記載のドライエッティング方法において、前
記導電性材料は、Ru、Ir、Ptのうちいずれかの金属材料、若しくは、それらの酸化
物であるRuO_x、IrO_x、PtO_xのうちのいずれかの金属酸化物(ただし、xは正
の数を表す)、又はこれら材料の組み合わせからなることを特徴とするドライエッティング
方法。 40

【0073】

本発明のドライエッティング方法は、Ru、Ir、Ptなどの貴金属或いはその金属酸化
物を良好にエッティングすることができる手段である。

【0074】

(発明6)：発明1から5のいずれか1項に記載のドライエッティング方法において、前
記混合ガスにおける前記酸素ガスの混合比が40%±5%の範囲であり、前記ガス圧が3
Pa±0.5Paの範囲であり、前記バイアス電圧の周波数が1MHz±100kHzの
範囲であることを特徴とするドライエッティング方法。 50

【 0 0 7 5 】

かかる態様は、エッティングレートの高速化と十分な選択比を両立することができる点で、特に、効果的な条件である。

【 0 0 7 6 】

(発明7)：発明1から6のいずれか1項に記載のドライエッティング方法を使用して前記導電性材料をエッティングによってパターニングし、当該導電性材料による電極と前記誘電体材料とが積層された構造を有するデバイスを製造することを特徴とするデバイス製造方法。

【 0 0 7 7 】

この発明によれば、電極（導電性材料）のパターニングに際して、形状不良などの発生が抑制される。これにより、歩留まり向上を達成できるとともに、特性の安定したデバイスを製造することができる。

10

【 0 0 7 8 】

(発明8)：発明7に記載のデバイス製造方法において、前記デバイスは、第1の電極と第2の電極の間に前記誘電体材料が介在する構造を有するアクチュエータであることを特徴とするデバイス製造方法。

【 0 0 7 9 】

本発明はアクチュエータの製造方法として効果的な手段である。

【 0 0 8 0 】

(発明9)：基板上に第1の導電性材料による第1の電極を形成する第1の電極形成工程と、前記第1の電極に誘電体材料を積層する誘電体層形成工程と、前記誘電体材料の上に第2の導電性材料による第2の電極を形成する第2の電極形成工程と、前記第2の電極を構成する前記第2の導電性材料を、発明1から6のいずれか1項に記載のドライエッティング方法を使用してエッティングし、前記第2の電極をパターニングするパターニング工程と、を含むことを特徴とするデバイス製造方法。

20

【 0 0 8 1 】

この態様によれば、第2の電極（第2の導電性材料）のパターニングに際して、形状不良などの発生が抑制される。これにより、歩留まり向上を達成できるとともに、特性の安定したデバイスを製造することができる。

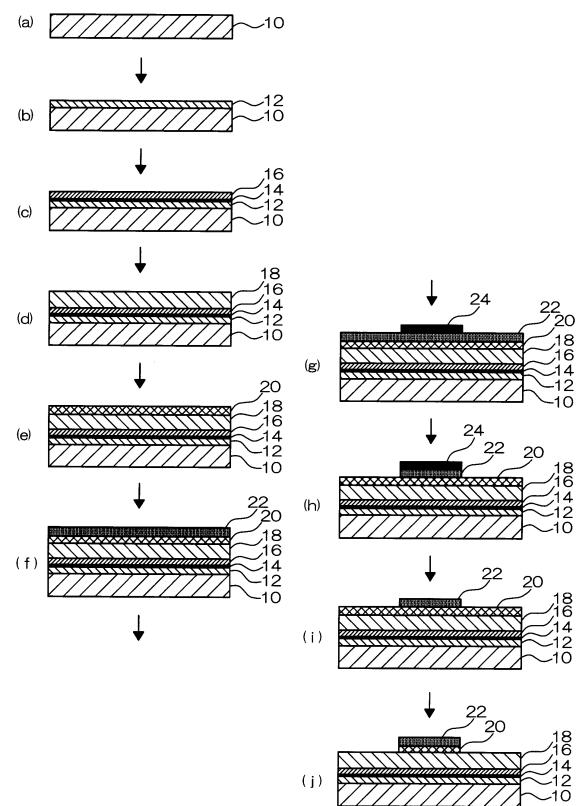
【 符号の説明 】

30

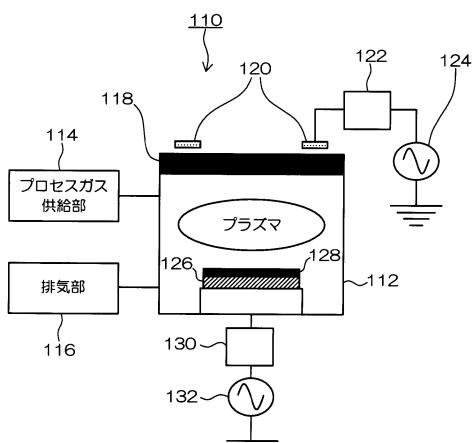
【 0 0 8 2 】

10...基板、16...下部電極（第1の電極、第1の導電性材料）、18...圧電体、20...上部電極（第2の電極、第2の導電性材料）、110...ドライエッティング装置、112...チャンバ、114...プロセスガス供給部、116...排気部、118...誘電体窓、120...アンテナ、124...高周波電源、126...ステージ、128...基板、132...低周波電源

【図1】



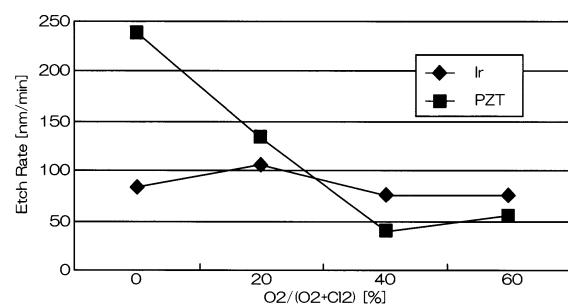
【図2】



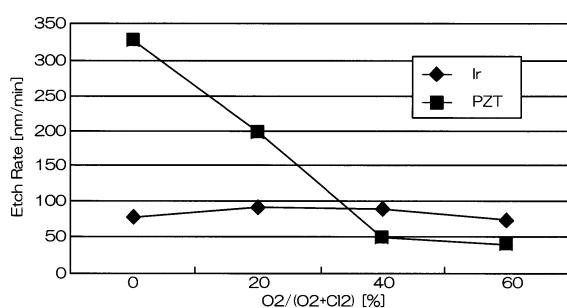
【図3】

	真空度	バイアス周波数	選択比(Ir/PZT)	Irエッチレート
比較例1	0.5Pa	600kHz	1.88	75nm/min
比較例2	3.0Pa	600kHz	1.88	75nm/min
比較例3	0.5Pa	1MHz	1.64	82nm/min
実施例	3.0Pa	1MHz	4.25	85nm/min

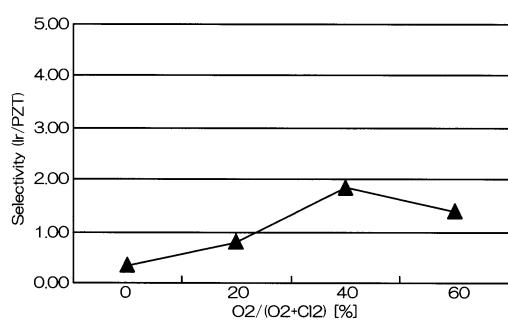
【図4】



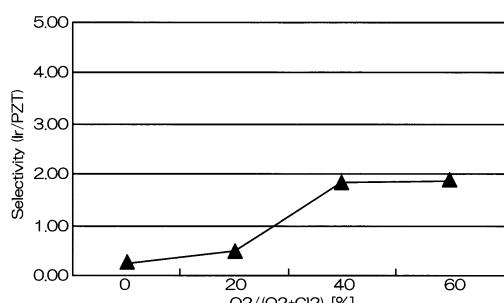
【図6】



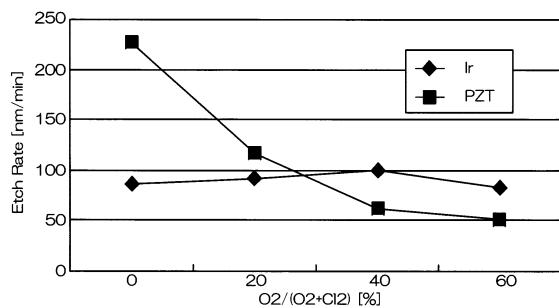
【図5】



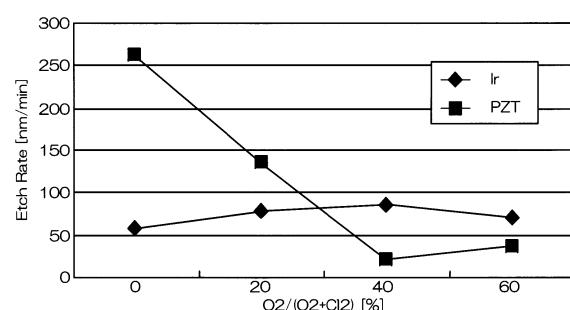
【図7】



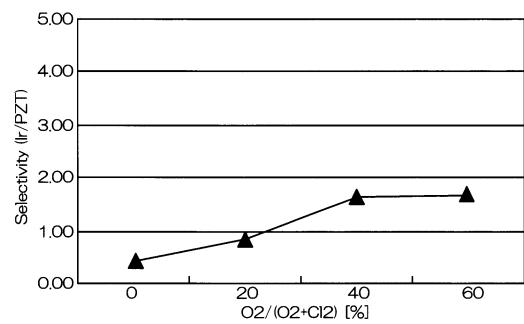
【図8】



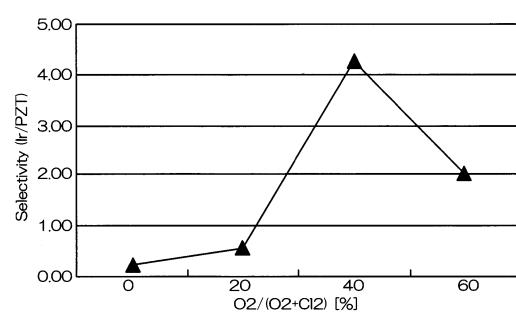
【図10】



【図9】



【図11】



フロントページの続き

(51)Int.Cl.

F I

H 0 1 L 41/08

C

(56)参考文献 特開2007-266466 (JP, A)

特開2002-009046 (JP, A)

特開2009-231405 (JP, A)

特開2010-219153 (JP, A)

特表2002-537653 (JP, A)

特開2006-060203 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 3 0 6 5

H 0 1 L 4 1 / 0 9

H 0 1 L 4 1 / 1 8

H 0 1 L 4 1 / 1 8 7