



(12) 发明专利申请

(10) 申请公布号 CN 104040723 A

(43) 申请公布日 2014. 09. 10

(21) 申请号 201180076227. 9

(51) Int. Cl.

(22) 申请日 2011. 04. 22

H01L 29/747(2006. 01)

(30) 优先权数据

1053326 2010. 04. 29 FR

(85) PCT国际申请进入国家阶段日

2012. 12. 29

(86) PCT国际申请的申请数据

PCT/FR2011/050935 2011. 04. 22

(87) PCT国际申请的公布数据

W02011/135242 FR 2011. 11. 03

(71) 申请人 意法半导体(图尔)公司

地址 法国图尔

(72) 发明人 S·梅纳尔

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 王茂华 张宁

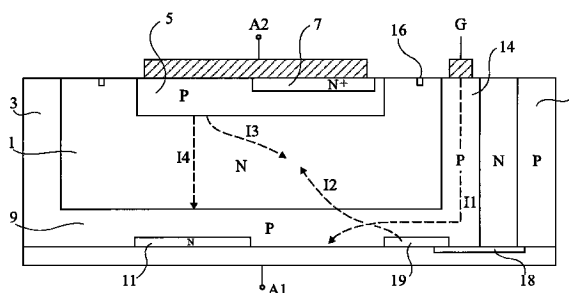
权利要求书1页 说明书3页 附图3页

(54) 发明名称

具有 Q1 和 Q4 控制的双向开关

(57) 摘要

本发明涉及一种参考后表面的控制类型的垂直双向开关,包括在其后表面上的第一主电极(A1)、在其前表面上的第二主电极(A2)以及栅极电极(G)。所述开关能够由栅极电极与第一电极之间的正电压控制。在所述开关中,栅极电极(G)被布置在穿过其中形成开关的芯片的过孔的前表面上。



1. 一种类型的垂直双向开关,其具有参考后表面的控制栅极,所述开关包括:在其后表面上的第一主电极(A1)和在其前表面上的第二主电极(A2)以及栅极电极(G),所述开关由其栅极与其第一主电极之间的正电压可控,其中所述栅极电极(G)布置在穿过其中形成所述开关的芯片的过孔的前表面上。

2. 根据权利要求1所述的双向开关,包括:

由第二导电性类型的壁(3)围绕的第一导电性类型的半导体衬底(1),

在前表面侧上的第二导电类型的阱(5),在所述阱(5)的基本上一半中形成所述第一导电性类型的第一区域(7),

第二导电性类型的过孔(14),从所述衬底的前表面至后表面,布置在第一区域(7)和所述壁(3)之间,所述过孔与所述栅极电极(G)接触,

在后表面侧上的第二导电类型的层(9),在所述层(9)中基本上在所述阱(5)的未被所述第一区域(7)占据的部分前面形成第一导电性类型的第二区域(11),绝缘层(18)布置在所述后表面上围绕所述过孔区域(14),

其中所述第二导电性类型的层被阻断,并且所述绝缘层被布置成当正电压施加在所述栅极电极(G)与所述第一主电极(A1)之间时,电流(I1)在所述衬底(1)下方的所述第二导电类型的层中流动。

3. 根据权利要求2所述的双向开关,其中所述第一导电性类型的第三区域(19)在所述后表面侧上形成,从而所述电流在夹入区域中流动。

4. 根据权利要求2或3所述的双向开关,还包括布置在所述前表面侧上的所述阱中并且与所述栅极电极(G)连接的第一导电性类型的第四区域(21,22),从而所述开关在所有四象限中可控。

5. 根据权利要求2至4中任一项所述的双向开关,其中所述第一导电性类型为N型。

具有 Q1 和 Q4 控制的双向开关

技术领域

[0001] 本发明涉及由半导体芯片形成的双向开关,该半导体芯片包括在芯片各表面上的主电极和在芯片前表面的控制电极,该控制电极或栅极由参考于后表面电极电压的电压所控制。

背景技术

[0002] 这类组件不同于单向可控硅或三端双向可控硅,其中参考前表面电极控制栅极信号。具有参考后表面的栅极电极的事实是有利的,这是因为便于将包括单个电极的后表面连接至接地板或辐射器 (radiator) 上,这使得栅极信号能够参考固定电压 (例如接地电压),而在许多应用中,主表面电极被连接至主电压,使其必需提供隔离系统以递送控制信号和可变电势之间的电压。

[0003] 本申请人已创建参考后表面的双向开关的概念,其以“ACS”的商品名称出售,本申请人已经对这些部件进行许多研究。特别提到美国专利 No. 6034381、6593600 和 6927427。另外,本申请人之前提供将多个单向部件 (可控硅) 与共阴极 (cathode) 并联连接,该栅极参考该阴极,如美国专利 5914502 所述。

[0004] 当在 Q1 和 Q4 模式下可控时,即当栅极关于后表面电极为正时,各种已知双向后表面参考开关的架构具有涉及晶体管或横向可控硅 (lateral thyristor) 用于它们的“导通”的缺点。一方面,这导致了在关于被指派给栅极的表面面积的问题,而在另一方面,当在主电极 (dV/dt 导通) 之间施加突变电压变化时,这导致了可能的闩锁问题。

发明内容

[0005] 因此需要形成双向开关,其中栅极电极参考后表面,其具有尤其简单和小体积 (low-bulk) 的控制结构,并且该双向开关对因其主电极之间的突变电压变化所致的闩锁几乎不敏感。

[0006] 本发明的一个实施例提供一种类型的垂直双方向开关,该类型的控制参考后表面,在它的后表面包括第一主电极并且在它的前表面包括第二主电极和栅极电极,该开关由它的栅极和它的第一电极之间的正电压可控,其中该栅极电极被布置在穿过其中形成开关的芯片的过孔前表面上。

[0007] 根据本发明的一个实施例,双向开关包括在前表面侧上由第二导电性类型的壁所包围的第一导电性类型的半导体衬底;第二导电类型的阱,在该阱的基本上一半中形成第一导电类型的第一区域;从衬底的前表面至后表面的第二导电性类型的过孔,布置在第一区域和壁之间,该过孔在后表面侧上与栅极电极相接触;其中在阱的、未被第一区域占据的部分前面形成第一导电性类型的第二区域的、第二导电性类型的一层;布置在后表面上过孔区域附近的绝缘层。第二导电性类型的层会被阻断,而所述绝缘层布置成当正电压被施加在基极电极和第一主电极之间时,电流流入所述衬底下方的第二导电性类型的层中。

[0008] 根据本发明的一个实施例,在后表面侧上形成第一导电性类型的第三区域,从而

所述电流在夹入区域 (pinched region) 中流动。

[0009] 根据本发明的一个实施例,双向开关还包括布置在阱中在前表面侧上并且与栅极电极连接的第一导电性类型的第四区域,从而开关在所有四个象限内可控。

[0010] 根据本发明的一个实施例,第一导电性类型为 N 型。

[0011] 本发明前述以及其它的目的、特征和优势将在下面对特定实施例的非限制性描述和附图中详细论述。

附图说明

[0012] 图 1A 是根据本发明的一个实施例的双向开关的简化俯视图;

[0013] 图 1B 是沿图 1A 的线 B-B 的简化截面图,并且旨在进一步图示出象限 Q1 中的操作;

[0014] 图 1C 是与图 1B 相似的简化截面图,其旨在图示出象限 Q4 中的操作;

[0015] 图 2 是替代实施例的俯视图,其中双向开关有可能除象限 Q1 和 Q4 之外在象限 Q2 和 Q3 中被控制;以及

[0016] 图 3 是示出了根据本发明的一个实施例的一个部件的替代拓扑的俯视图。

具体实施方式

[0017] 照例在半导体部件的表示中,各个附图不按比例绘制。

[0018] 如图 1A 的俯视图和图 1B 的截面图所示,通过使用 P 型外围壁 3 围绕轻掺杂的 N 型衬底 1 形成双向开关。当然,在制造期间,衬底 1 对应于硅晶片的芯片。

[0019] P 型阱 5 在衬底 1 中的上表面(或前表面)侧上的基本中间位置中延伸。重掺杂的 N 型区 7(N⁺) 在阱 5 的基本一半中形成。在衬底的下表面(或后表面)主要由 P 型层 9 占据,P 型层 9 具有与后文关于开关操作的讨论有关的讨论的限制。重掺杂的 N 型区 11 在层 9 中形成面对 P 阱 5 的、其中未形成区域 7 的部分。因此,该部件的功率部分包括两个反向平行的可控硅,这两个反向平行的可控硅分别包括区域和层 5-1-9-11 和 7-5-1-9。

[0020] P 型过孔 14 穿过衬底 1 到达 P 型层 9。该过孔被布置在衬底 1 中在 N 型区 7 的一侧的前面,并且可以例如对应于驱入区域(drive-in region)。另外,可以提供围绕 P 阱 5 并且形成沟道停止区域的 N⁺ 型环 16。在下表面侧上,绝缘层 18 在 N 区 1 的、布置在过孔 14 和外围阱 3 之间的部分下方延伸,并且向该部件的中心延伸。另外,重掺杂的 N 型区 19 被布置在下表面侧上的层 9 中基本上在过孔 14 的脱出(emerging)部分和 N⁺ 型区 7 的投影之间。

[0021] 主电极金属 A1 覆盖全部的下表面。主电极金属 A2 覆盖 P 阱 5 的区域和 N⁺ 区 7 的所有区域,而栅极金属 G 覆盖过孔 14 的上表面。为了简化起见,这些金属在图 1A 中没有示出而仅在图 1B 中出现。另外,在图 1B 中,没有示出覆盖与金属接触的区域之外的前表面的绝缘层。

[0022] 对于双向开关而言,限定了四个导通象限。仍然假设电极 A1 接地。第一象限 Q1 对应于正的 A2 和正的 G,第二象限 Q2 对应于正的 A2 和负的 G,第三象限于 Q3 对应于负的 A2 和负的 G,第四导通象限 Q4 对应于负的 A2 和正的 G。前述部件能够在第一象限和第四象限中操作,该部件有可能通过对栅极电极施加相对于电极 A1 的正信号而被导通,而无论 A2 的

偏压。

[0023] 在图 1B 中,以虚线箭头指示象限 Q1 中的导通模式,即当电极 A2 关于电极 A1 为正时。关于电极 A1 的正栅极端引起电流 I1 从电极 G 向电极 A1 的流动,该电流垂直流动经过过孔 14,然后在 P 层 9 的、在绝缘层 18 上方的 N 衬底 1 和 N 区 19 之间的部分(如果存在的话)中水平(在图中为向左)流动。该电流不能够朝外围壁 3 直接流动,这是因为如下事实:P 层 9 并不在衬底 1 的、位于过孔 14 的脱出部分之外的部分下方延伸。电流在 P 型层 9 的、在绝缘层 18 和区域 19 与衬底 1 之间的夹入区域中的流动使 P 层 9 与区域 19 之间的结导电,并且电子沿箭头 I2 被注入至衬底 1。这导致通过 P 阱 5 向衬底中注入空穴以确保平衡,并且在包括层和区域 5-1-9-11 的垂直可控硅中开始导电,如箭头 I4 所示。

[0024] 应该注意,这种导通不对应于晶体管或横向可控硅的导通,并且由于电极 A2 和电极 A1 之间的快速过电压(fast overvoltage),因此不能够发生导通。在此实施例中,该部件因此对于寄生 dV/dt 导通尤其不敏感。

[0025] 图 1C 示出了在模式 Q4 中的导通,即当电极 A2 关于电极 A1 为负时。初始地,相同电流 I1 如之前所指示的那样流动经过过孔 14。相似地,这引起了电子 I2 注入衬底。在过孔 14 和衬底 1 之间的 PN 结趋向于导电,这引起空穴从区域 14 向 P 阱 5 注入(箭头 I3)。这些空穴朝 P 区域 5 中的负电极 A2 导向(箭头 I4),并且这通常解锁垂直可控硅 7-5-1-9(箭头 I5)。

[0026] 图 2 示出了图 1 的实施例的一个变体。除了已经关于图 1 示出和描述的要素外,存在在外围绝缘壁 3 的上部分中形成的两个 N^+ 区域 21、22(单独一个实际上是必需的)。这些 N^+ 区域可以由金属连接至栅极过孔 14,并且形成能够在象限 Q2 和 Q3 中导通的双向开关的栅极,这与本说明书开始时所提到的美国专利中的至少一些专利中所描述的相似。因此获得在四象限中可控的开关。

[0027] 图 3 示出了在图 1 和图 2 中俯视图中所示的结构的一个替代实施例。这种变化仅为拓扑变化:栅极过孔 14 被放置于该结构的角落中,而栅极 21 被放置于该结构的另一角落中,过孔 14 面向 N^+ 部分 7,该 N^+ 部分 7 此时斜对角切分 P 型阱 5。

[0028] 当然,本发明可能具有将被本领域技术人员尤其是在阅读了在此被认为是已知的、申请人之前提及的现有专利之后易于想到的许多替代实施例。因此,在此未给出掺杂水平、层厚和尺寸的详细例子,这些值对于本领域技术人员而言易于确定。

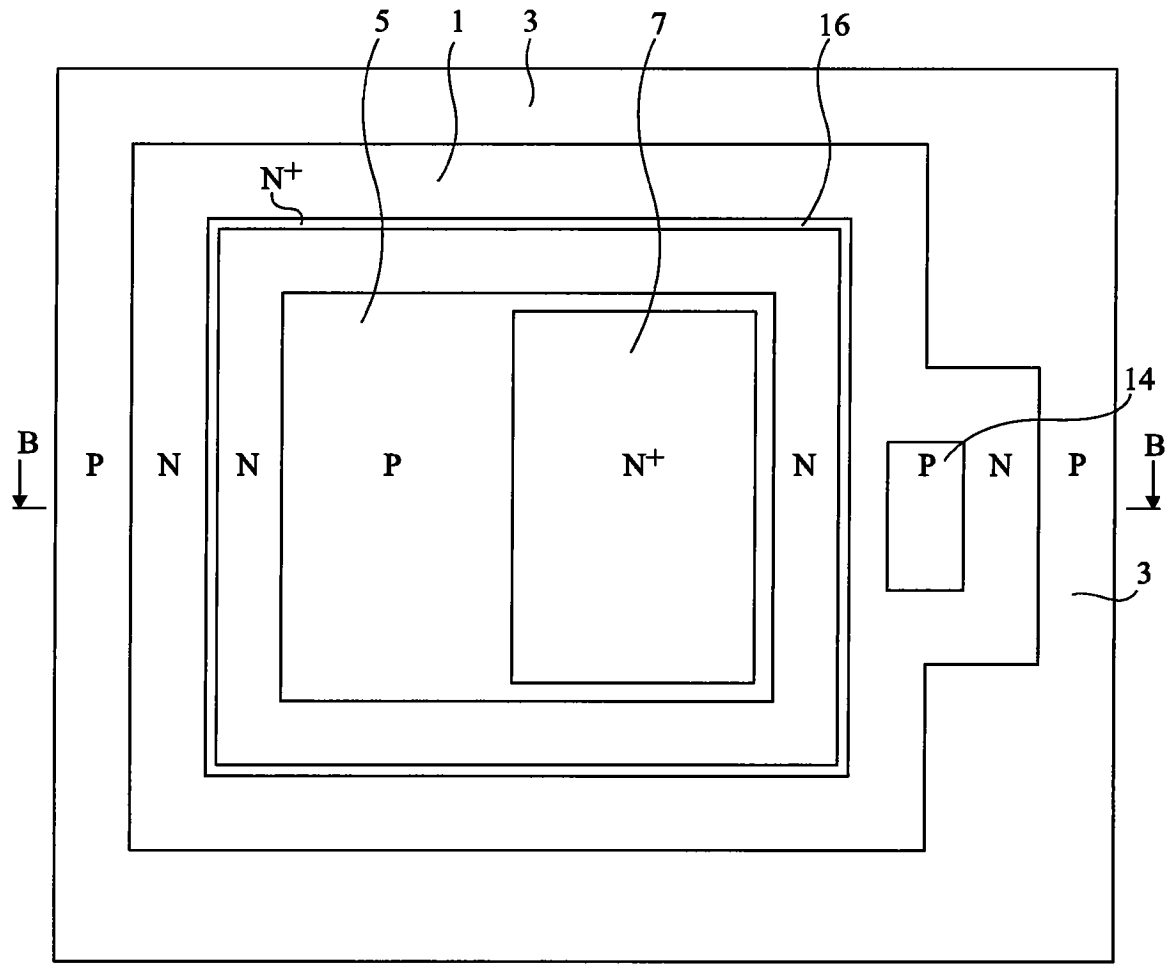


图 1A

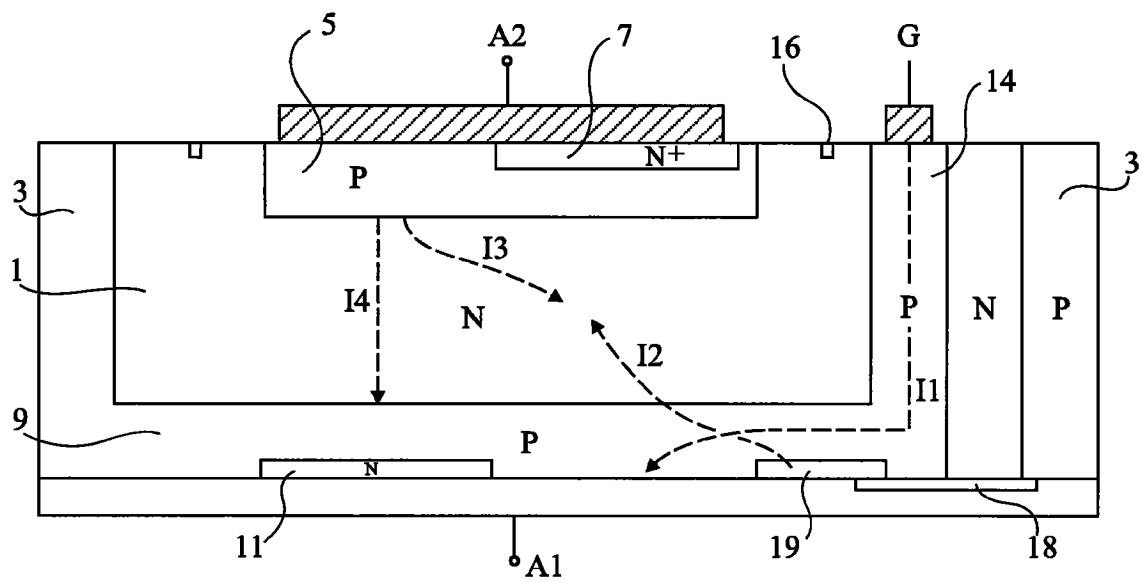


图 1B

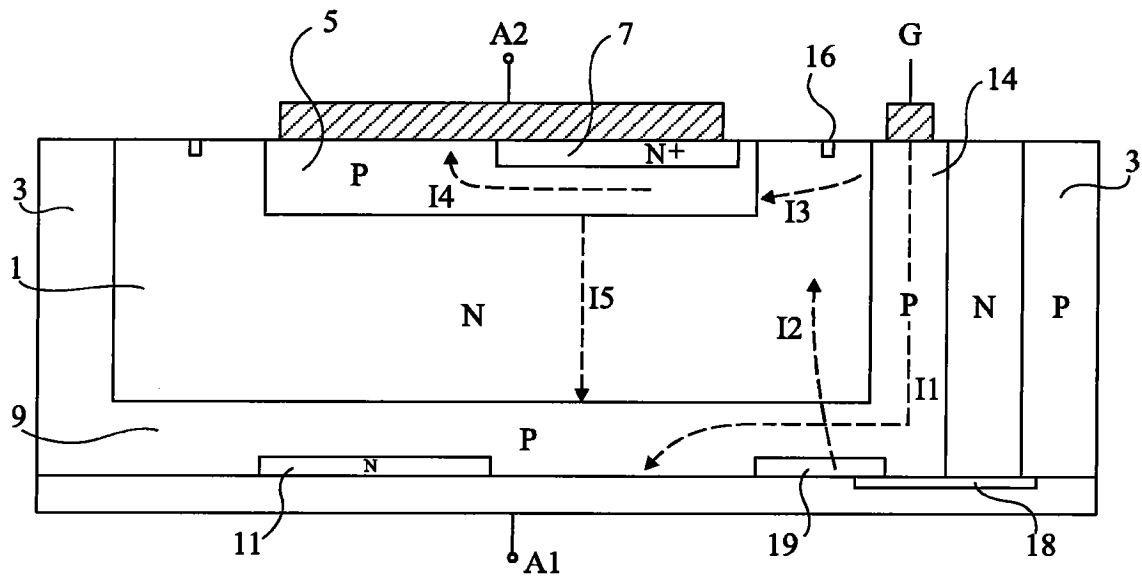


图 1C

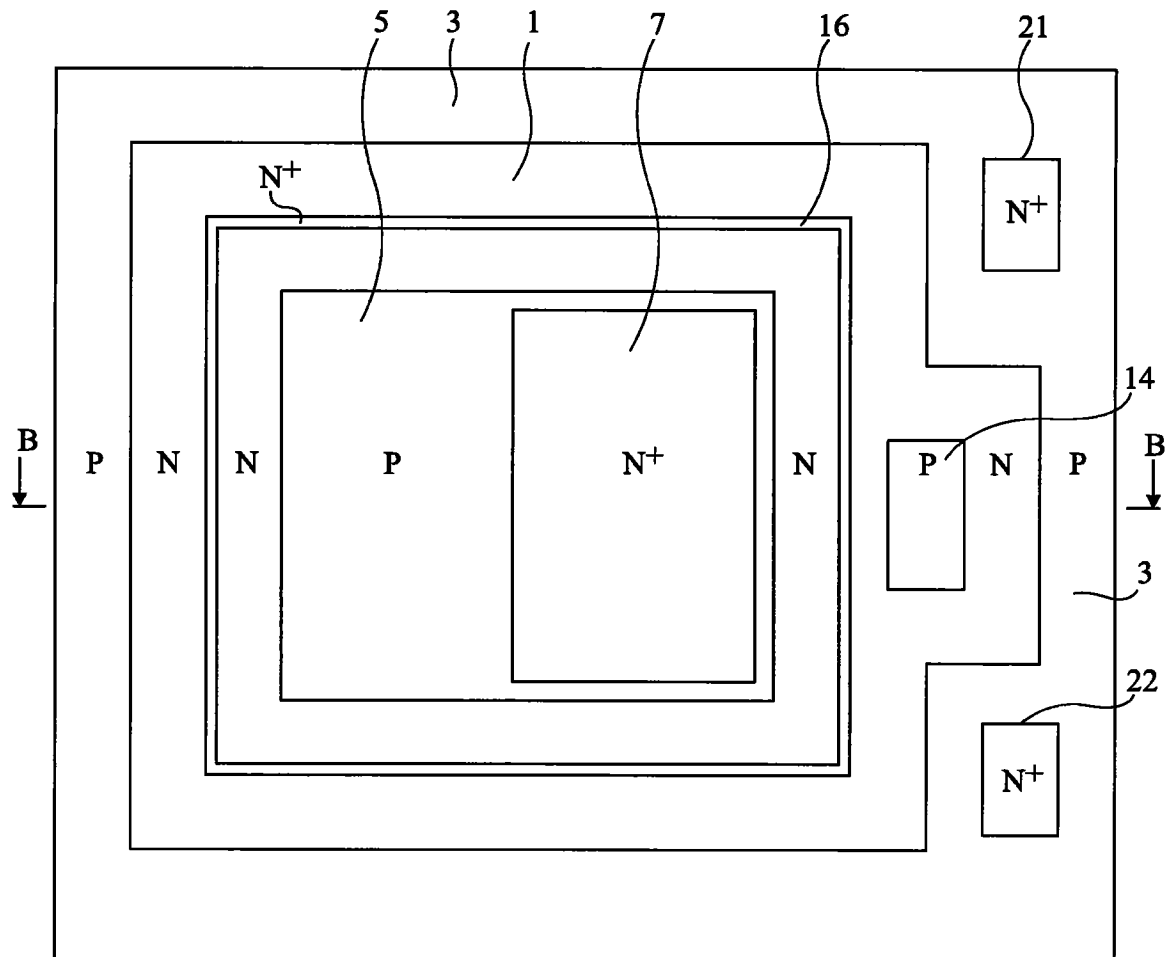


图 2

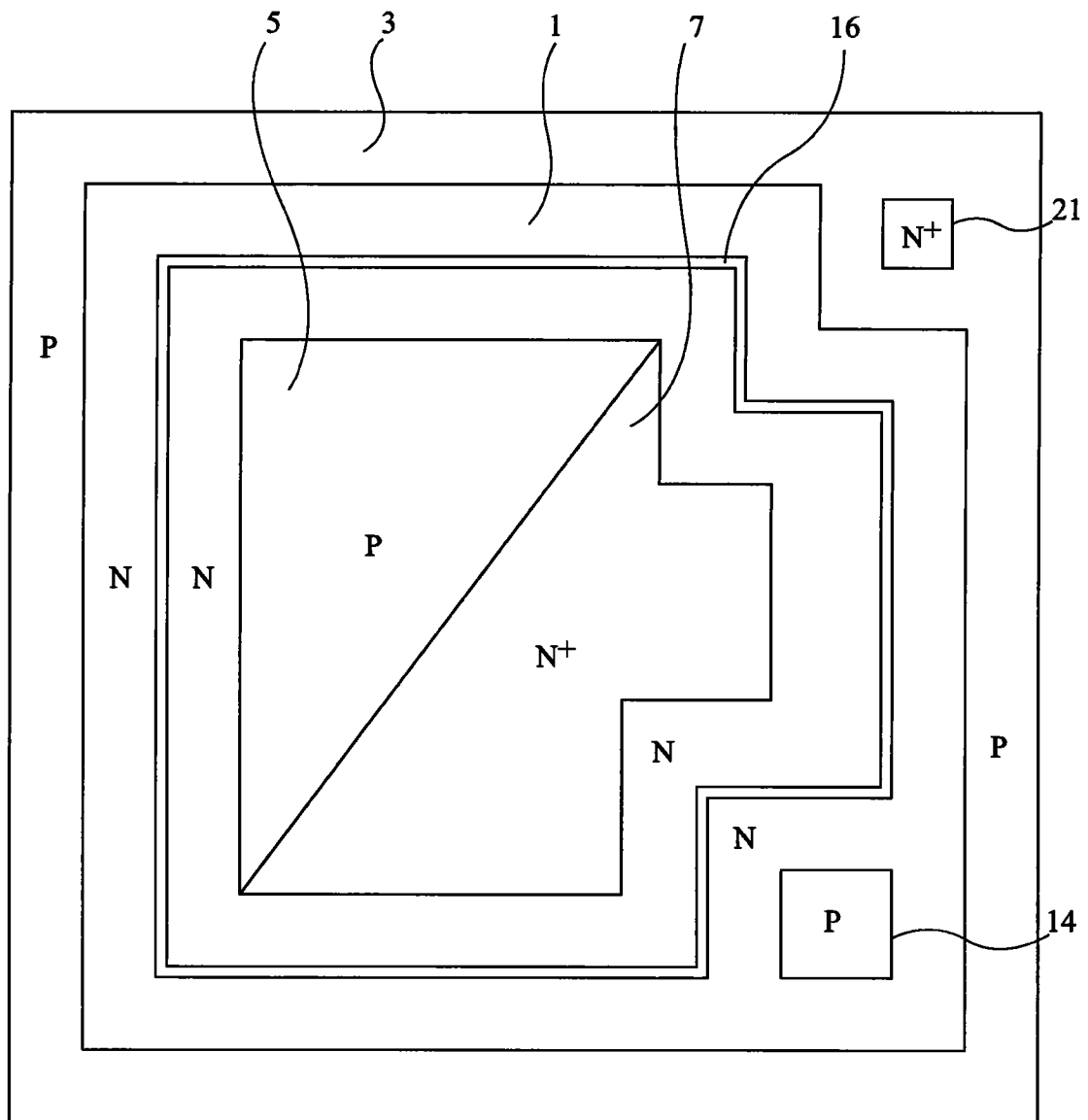


图 3