



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년06월02일

(11) 등록번호 10-1402293

(24) 등록일자 2014년05월26일

(51) 국제특허분류(Int. Cl.)

G06K 19/07 (2006.01) H04B 7/26 (2006.01)

G06F 1/00 (2006.01)

(21) 출원번호 10-2007-0099533

(22) 출원일자 2007년10월02일

심사청구일자 2012년09월10일

(65) 공개번호 10-2008-0035455

(43) 공개일자 2008년04월23일

(30) 우선권주장

JP-P-2006-00283935 2006년10월18일 일본(JP)

(56) 선행기술조사문현

JP2005204493 A*

JP2005202721 A

JP2003085506 A

JP10307898 A

*는 심사관에 의하여 인용된 문현

(73) 특허권자

가부시키가이샤 한도오따이 에네루기 켄큐쇼

일본국 가나가와Ken 아쓰기시 하세 398

(72) 발명자

카토 키요시

일본국 243-0036 가나가와Ken 아쓰기시 하세 398

가부시키가이샤한도오따이 에네루기 켄큐쇼 내

타도코로 아사미

일본국 243-0036 가나가와Ken 아쓰기시 하세 398

가부시키가이샤한도오따이 에네루기 켄큐쇼 내

(74) 대리인

황의만

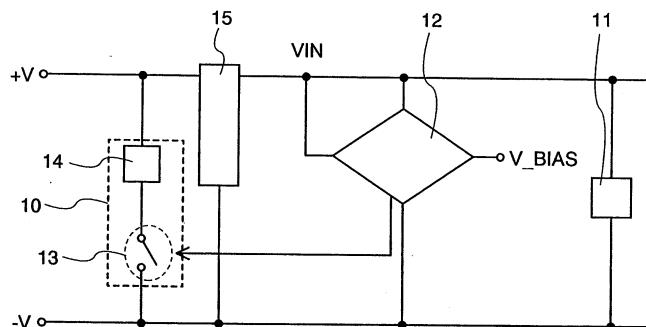
전체 청구항 수 : 총 17 항

심사관 : 성백두

(54) 발명의 명칭 반도체 장치

(57) 요 약

본 발명은, 무선통신 시스템에 있어서, 리더/라이터와 RF 태그가 접촉하고 있을 때 등, 통신 거리가 극단적으로 짧은 경우에도 정상으로 동작시켜, 신뢰성을 향상시킨 RF 태그를 제공하는 것을 과제로 한다. 무선통신에 의해 데이터 교신을 하는 RF 태그에 있어서, 외부에서 공급되는 전력과 기준이 되는 전력과의 비교를 행하는 비교회로와, 그 비교회로에서 상기 외부에서 공급되는 전력이 상기 기준이 되는 전력에 대하여 높은 경우에 동작하는 보호회로부를 가지는 구성으로 한다.

대 표 도 - 도1

특허청구의 범위

청구항 1

반도체 장치에 있어서,

스위치를 포함하는 보호회로와 비교회로를 포함하고,

상기 비교회로는 정류회로에 의해 공급된 전압과 기준 전압을 비교하고, 다이오드, 제1 트랜지스터, 및 제2 트랜지스터를 포함하고,

상기 다이오드는 상기 비교회로의 제1 단자에 전기적으로 접속된 노드 p에 전기적으로 접속된 애노드와, 상기 비교회로의 제2 단자에 전기적으로 접속된 캐소드를 가지고,

상기 제1 트랜지스터의 게이트는 상기 노드 p에 전기적으로 접속되고, 상기 제1 트랜지스터의 소스 및 드레인 중 하나는 상기 비교회로의 상기 제1 단자에 전기적으로 접속되며,

상기 제2 트랜지스터의 소스 및 드레인 중 하나는 노드 q에서 상기 제1 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나에 전기적으로 접속되고, 상기 제2 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나는 상기 비교회로의 상기 제2 단자에 전기적으로 접속되며,

상기 제2 트랜지스터의 게이트는 상기 기준 전압으로 설정되고,

상기 보호회로의 상기 스위치는 상기 노드 q의 전위에 따라 상기 보호회로에서의 전류의 통과를 제어하는, 반도체 장치.

청구항 2

제 1 항에 있어서,

상기 비교회로의 상기 제1 단자와 상기 비교회로의 상기 제2 단자 사이의 스위치와 직렬로 전기적으로 접속된 부하를 더 포함하는, 반도체 장치.

청구항 3

제 1 항에 있어서,

상기 스위치는 제3 트랜지스터이고,

상기 제3 트랜지스터의 게이트는 상기 노드 q에 전기적으로 접속되는, 반도체 장치.

청구항 4

제 1 항에 있어서,

상기 노드 p와 상기 비교회로의 상기 제1 단자 사이에 전기적으로 접속된 저항기를 더 포함하는, 반도체 장치.

청구항 5

제 1 항에 있어서,

상기 노드 q와 상기 비교회로의 상기 제2 단자 사이에 전기적으로 접속된 용량소자를 더 포함하는, 반도체 장치.

청구항 6

제 1 항에 있어서,

정전압원 회로를 더 포함하고, 상기 정전압원 회로의 출력은 상기 제2 트랜지스터의 상기 게이트에 전기적으로 접속되는, 반도체 장치.

청구항 7

제 1 항에 있어서,

충전 메커니즘 제어부와 상기 충전 메커니즘 제어부에 전기적으로 접속된 배터리를 더 포함하고, 상기 충전 메커니즘 제어부의 출력은 상기 제2 트랜지스터의 상기 게이트에 전기적으로 접속되는, 반도체 장치.

청구항 8

반도체 장치에 있어서,

안테나,

상기 안테나의 제1 단자와 상기 안테나의 제2 단자 사이에 접속되고, 스위치를 포함하는 보호회로,

상기 안테나에 전기적으로 접속된 정류회로, 및

상기 정류회로에 의해 공급된 전압과 기준 전압을 비교하고, 다이오드, 제1 트랜지스터, 및 제2 트랜지스터를 포함하는 비교회로를 포함하고,

상기 다이오드는 상기 정류회로의 제1 단자에 전기적으로 접속된 노드 p에 전기적으로 접속된 애노드와, 상기 정류회로의 제2 단자에 전기적으로 접속된 캐소드를 가지고,

상기 제1 트랜지스터의 게이트는 상기 노드 p에 전기적으로 접속되고, 상기 제1 트랜지스터의 소스 및 드레인 중 하나는 상기 정류회로의 상기 제1 단자에 전기적으로 접속되며,

상기 제2 트랜지스터의 소스 및 드레인 중 하나는 노드 q에서 상기 제1 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나에 전기적으로 접속되고, 상기 제2 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나는 상기 정류회로의 상기 제2 단자에 전기적으로 접속되며,

상기 제2 트랜지스터의 게이트는 상기 기준 전압으로 설정되고,

상기 보호회로의 상기 스위치는 상기 노드 q의 전위에 따라 상기 보호회로에서의 전류의 통과를 제어하는, 반도체 장치.

청구항 9

반도체 장치에 있어서,

안테나,

상기 안테나의 제1 단자와 상기 안테나의 제2 단자 사이에 접속되고, 스위치와, 직렬로 접속된 부하를 포함하는 보호회로,

상기 안테나에 전기적으로 접속된 정류회로, 및

상기 정류회로에 의해 공급된 전압과 기준 전압을 비교하고, 다이오드, 제1 트랜지스터, 및 제2 트랜지스터를 포함하는 비교회로를 포함하고,

상기 다이오드는 상기 정류회로의 제1 단자에 전기적으로 접속된 노드 p에 전기적으로 접속된 애노드와, 상기 정류회로의 제2 단자에 전기적으로 접속된 캐소드를 가지고,

상기 제1 트랜지스터의 게이트는 상기 노드 p에 전기적으로 접속되고, 상기 제1 트랜지스터의 소스 및 드레인 중 하나는 상기 정류회로의 상기 제1 단자에 전기적으로 접속되며,

상기 제2 트랜지스터의 소스 및 드레인 중 하나는 노드 q에서 상기 제1 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나에 전기적으로 접속되고, 상기 제2 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나는 상기 정류회로의 상기 제2 단자에 전기적으로 접속되며,

상기 제2 트랜지스터의 게이트는 상기 기준 전압으로 설정되고,

상기 보호회로의 상기 스위치는 상기 노드 q의 전위에 따라 상기 보호회로에서의 전류의 통과를 제어하는, 반도체 장치.

청구항 10

반도체 장치에 있어서,

안테나,

상기 안테나의 제1 단자와 상기 안테나의 제2 단자 사이에 접속되고, 스위치를 포함하는 보호회로,

상기 안테나에 전기적으로 접속된 정류회로,

상기 정류회로에 의해 공급된 전압과 기준 전압을 비교하고, 다이오드, 제1 트랜지스터, 및 제2 트랜지스터를 포함하는 비교회로, 및

정전압원 회로를 포함하고,

상기 다이오드는 상기 정류회로의 제1 단자에 전기적으로 접속된 노드 p에 전기적으로 접속된 애노드와, 상기 정류회로의 제2 단자에 전기적으로 접속된 캐소드를 가지고,

상기 제1 트랜지스터의 게이트는 상기 노드 p에 전기적으로 접속되고, 상기 제1 트랜지스터의 소스 및 드레인 중 하나는 상기 정류회로의 상기 제1 단자에 전기적으로 접속되며,

상기 제2 트랜지스터의 소스 및 드레인 중 하나는 노드 q에서 상기 제1 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나에 전기적으로 접속되고, 상기 제2 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나는 상기 정류회로의 상기 제2 단자에 전기적으로 접속되며,

상기 정전압원 회로의 출력은 상기 제2 트랜지스터의 게이트에 전기적으로 접속되고,

상기 제2 트랜지스터의 상기 게이트는 상기 기준 전압으로 설정되며,

상기 보호회로의 상기 스위치는 상기 노드 q의 전위에 따라 상기 보호회로에서의 전류의 통과를 제어하는, 반도체 장치.

청구항 11

제 9 항 또는 제 10 항에 있어서,

충전 메커니즘 제어부와 상기 충전 메커니즘 제어부에 전기적으로 접속된 배터리를 더 포함하고,

상기 충전 메커니즘 제어부의 출력은 상기 제2 트랜지스터의 상기 게이트에 전기적으로 접속되는, 반도체 장치.

청구항 12

반도체 장치에 있어서,

안테나,

상기 안테나의 제1 단자와 상기 안테나의 제2 단자 사이에 접속되고, 스위치를 포함하는 보호회로,

상기 안테나에 전기적으로 접속된 정류회로,

상기 정류회로에 의해 공급된 전압과 기준 전압을 비교하고, 다이오드, 제1 트랜지스터, 및 제2 트랜지스터를 포함하는 비교회로, 및

충전 메커니즘 제어부와 상기 충전 메커니즘 제어부에 전기적으로 접속된 배터리를 포함하고,

상기 다이오드는 상기 정류회로의 제1 단자에 전기적으로 접속된 노드 p에 전기적으로 접속된 애노드와, 상기 정류회로의 제2 단자에 전기적으로 접속된 캐소드를 가지며,

상기 제1 트랜지스터의 게이트는 상기 노드 p에 전기적으로 접속되고, 상기 제1 트랜지스터의 소스 및 드레인 중 하나는 상기 정류회로의 상기 제1 단자에 전기적으로 접속되며,

상기 제2 트랜지스터의 소스 및 드레인 중 하나는 노드 q에서 상기 제1 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나에 전기적으로 접속되고, 상기 제2 트랜지스터의 상기 소스 및 상기 드레인 중 나머지 하나는 상기 정류회로의 상기 제2 단자에 전기적으로 접속되며,

상기 충전 메커니즘 제어부의 출력은 상기 제2 트랜지스터의 게이트에 전기적으로 접속되고,

상기 제2 트랜지스터의 상기 게이트는 상기 기준 전압으로 설정되며,

상기 보호회로의 상기 스위치는 상기 노드 q의 전위에 따라 상기 보호회로에서의 전류의 통과를 제어하는, 반도

체 장치.

청구항 13

제 8 항, 제 10 항, 및 제 12 항 중 어느 한 항에 있어서,

상기 안테나의 상기 제1 단자와 상기 안테나의 상기 제2 단자 사이의 상기 스위치와 직렬로 전기적으로 접속된 부하를 더 포함하는, 반도체 장치.

청구항 14

제 8 항, 제 9 항, 제 10 항, 및 제 12 항 중 어느 한 항에 있어서,

상기 노드 p와 상기 정류회로의 상기 제1 단자 사이에 전기적으로 접속된 저항기를 더 포함하는, 반도체 장치.

청구항 15

제 8 항, 제 9 항, 및 제 12 항 중 어느 한 항에 있어서,

상기 노드 q와 상기 정류회로의 상기 제2 단자 사이에 전기적으로 접속된 용량소자를 더 포함하는, 반도체 장치.

청구항 16

제 8 항, 제 9 항, 제 10 항, 및 제 12 항 중 어느 한 항에 있어서,

정전압원 회로를 더 포함하고, 상기 정전압원 회로의 출력은 상기 제2 트랜지스터의 상기 게이트에 전기적으로 접속되는, 반도체 장치.

청구항 17

제 8 항, 제 9 항, 제 10 항, 및 제 12 항 중 어느 한 항에 있어서,

데이터를 처리하는 논리회로부를 더 포함하는, 반도체 장치.

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

명세서

발명의 상세한 설명

기술분야

[0001]

본 발명은 무선통신에 의하여 데이터 교신(수신, 송신)을 행하는 RF 태그(tag)에 관한 것이다. 본 발명은 특히, 무선통신에서 대전력을 수신한 경우에 RF 태그의 칩 본체의 소자의 열화(劣化)나 파괴를 방지하는 보호회로를 구비하는 RF 태그에 관한 것이다.

배경기술

[0002]

근년, 무선통신을 이용한 개체 식별기술(이하, 무선통신 시스템이라고 한다)이 주목을 모으고 있다. 특히, 무선통신에 의하여 데이터의 교신을 행하는 데이터 캐리어로서 RFID(Radio Frequency Identification) 기술을 이용한 RF 태그(이하, 본 명세서에서는, 카드형, 칩형 등의 형상을 불문하고, 총칭하여 RF 태그라고 한다)에 의한 개체 식별기술이 주목을 모으고 있다. RF 태그는 IC(Integrated Circuit) 태그, IC 칩, RFID 태그, 무선 태그, 전자 태그라고도 불린다. 무선 칩을 사용한 개체 식별기술은 개개의 대상물의 생산, 관리 등에 유용하게 쓰이기 시작되고, 개인 인증에의 응용도 진행되고 있다.

[0003]

여기서 말하는 무선통신 시스템이란, 리더/라이터 등의 전력공급원 겸 송수신기와, RF 태그 등의 송수신기와의 사이를 무선으로 데이터를 주고 받는 통신 시스템이다.

[0004]

무선통신 시스템에서는, 리더/라이터와 RF 태그가 물리적으로 접속되어 있을 필요가 없다. 즉, 리더/라이터가 지정하는 영역에 RF 태그가 존재만 하면, 리더/라이터는 RF 태그와 통신하고, RF 태그와 데이터를 주고 받을 수 있다.

[0005]

리더/라이터와 RF 태그 사이에서는, 통신 거리를 늘이기 위하여 리더/라이터로부터 RF 태그에의 전력 공급 효율을 높이는 연구개발이 활발하게 행해지고 있다(예를 들면, 문현 1 참조).

[0006]

[문현 1] 일본국 공개특허공고 2006-5651호 공보

발명의 내용

해결 하고자하는 과제

[0007]

한편, 무선통신 시스템에 있어서는, 리더/라이터에 의하여 복수의 RF 태그를 동시에 관리하는 경우, 리더/라이터와 각각의 RF 태그와의 거리(이하, 통신 거리라고 한다)는 반드시 동일하지는 않다. 또한, RF 태그를 부착한 상품을 카톤(carton)에 채워 포크 리프트(fork lift)로 리더/라이터 앞을 통과하는 경우와 같이, 통신 거리는 시시각각으로 변화하는 경우도 있다.

[0008]

일반적으로, 전력은, 전력이 방사되는 점으로부터 전력이 측정되는 점까지의 거리의 2승에 비례하여 감쇠한다. 즉, 통신 거리에 따라 리더/라이터로부터 RF 태그에 공급되는 전력은 다르다.

[0009]

그렇기 때문에, 특히 리더/라이터와 RF 태그가 접촉하고 있을 때 등, 통신 거리가 극단적으로 짧은 경우에는, RF 태그에 대전력이 공급된다. 대전력이 RF 태그에 공급된 경우, RF 태그는 리더/라이터로부터의 신호를 정확하게 복조할 수 없어 오동작하고, RF 태그의 내부 소자가 열화한다. 또한, 최악의 경우에는 RF 태그 자체가 파괴되거나 할 가능성이 있다.

[0010] 본 발명은 이상과 같은 문제를 감안하여 된 것이고, 통신 거리가 극단적으로 짧은 경우에도 RF 태그가 정상으로 동작하고, 또한, 신뢰성이 높은 RF 태그를 제공하는 것을 과제로 한다.

과제 해결수단

[0011] 본 발명은 상기 문제를 감안하여 된 것이다. 본 발명은 무선통신에 의하여 데이터의 교신을 행하는 RF 태그에 있어서, 외부에서 공급되는 전력과 기준이 되는 전력과의 비교를 행하는 비교회로와, 그 비교회로에서 상기 외부에서 공급되는 전력이 상기 기준이 되는 전력보다 높은 경우에 동작하는 보호회로부를 가지는 것을 특징으로 한다.

[0012] 본 발명의 RF 태그의 일 양태는, 외부에서 공급되는 전력과 기준이 되는 전력과의 비교를 행하는 비교회로와, 그 비교회로에서, 외부에서 공급되는 전력이 기준이 되는 전력보다 높은 경우에 동작하는 보호회로부를 가지는 것을 특징으로 한다.

[0013] 또한, 본 발명의 RF 태그의 다른 양태는, 데이터를 처리하는 논리회로부에 전력을 공급하는 전원회로부에 외부에서 공급되는 전력과, 기준이 되는 전력과의 비교를 행하는 비교회로와, 이 비교회로에서, 외부에서 공급되는 전력이 기준이 되는 전력보다 높은 경우에 동작하는 보호회로부를 가지는 것을 특징으로 한다.

[0014] 또한, 본 발명 RF 태그의 다른 양태는, 외부에서 공급되는 전력과, 기준이 되는 전력과의 비교를 행하는 비교회로와, 스위치 및 부하를 가지는 보호회로부를 가지고, 비교회로에서, 외부에서 공급되는 전력이 기준이 되는 전력보다 높은 경우에 스위치를 온(on)으로 함으로써 보호회로를 동작시키는 것을 특징으로 한다.

[0015] 또한, 본 발명 RF 태그의 다른 양태는, 데이터를 처리하는 논리회로부에 전력을 공급하는 전원회로부에 외부에서 공급되는 전력과, 기준이 되는 전력과의 비교를 행하는 비교회로와, 스위치 및 부하를 가지는 보호회로부를 가지고, 비교회로에서, 외부에서 공급되는 전력이 기준이 되는 전력보다 높은 경우에 스위치를 온(on)으로 함으로써 보호회로부를 동작시키는 것을 특징으로 한다.

[0016] 또한, 본 발명에 있어서의 RF 태그는 안테나를 가지고, 외부에서 공급되는 전력은 안테나로부터 공급되는 것이라도 좋다.

[0017] 또한, 본 발명에 있어서의 RF 태그는 안테나, 입력회로부, 논리회로부를 가지고, 비교회로 및 보호회로부는 입력회로부에 설치되어 있어도 좋다.

[0018] 또한, 본 발명에 있어서의 RF 태그는 배터리를 가지고, 배터리를 충전시키기 위하여 외부에서 공급되는 전력과, 기준이 되는 전력과의 비교를 행하는 충전용 비교회로와, 이 충전용 비교회로에서, 외부에서 공급되는 전력이 기준이 되는 전력보다 높은 경우에 동작하는 충전용 보호회로부를 가지는 구성이라도 좋다.

[0019] 또한, 본 발명에 있어서의 RF 태그는 배터리를 가지고, 배터리를 충전시키기 위하여 외부에서 공급되는 전력과, 기준이 되는 전력과의 비교를 행하는 충전용 비교회로와, 스위치와 부하를 가지는 충전용 보호회로부를 가지고, 충전용 비교회로에서, 외부에서 공급되는 전력이 기준이 되는 전력보다 높은 경우에 충전용 보호회로부에서의 스위치를 온(on)으로 함으로써 충전용 보호회로부를 동작시키는 구성이라도 좋다.

[0020] 또한, 본 명세서에서, 접속되어 있다는 것은 전기적으로 접속되어 있는 것을 의미한다.

효과

[0021] 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그래서, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에 있어서, RF 태그가 대전력을 수신함으로써 생기는 문제를 방지할 수 있어, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하거나 하는 일 없이, RF 태그를 정상으로 동작시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0022] 이하에, 본 발명의 실시형태 및 실시예를 도면에 의거하여 설명한다. 그러나, 본 발명은 많은 다른 양태로 실시하는 것이 가능하고, 본 발명의 취지 및 그 범위로부터 벗어남이 없이 그의 형태 및 상세한 사항을 다양하게 변경할 수 있다는 것은 당업자라면 용이하게 이해할 수 있을 것이다. 따라서, 본 실시형태의 기재 내용에 한정하여 해석되는 것은 아니다. 또한, 실시형태 및 실시예를 설명하기 위한 모든 도면에서, 동일 부분 또

는 동일한 기능을 가지는 부분에는 동일한 부호를 붙이고, 그 반복 설명은 생략한다.

[0023] [실시형태 1]

[0024] 본 발명의 실시형태 1에 대하여 도 1을 사용하여 설명한다.

[0025] 본 발명의 RF 태그는, 도 1에 나타내는 바와 같이, 회로부(11)와, 정류회로(15)와, 입력 전압(VIN)과 기준 전압(V_BIAS)을 비교하기 위한 수단인 비교회로(12)와, 보호회로부(10)를 가진다. 보호회로부(10)는 입력 전압(VIN)과 기준 전압(V_BIAS)을 비교한 결과를 받아 온(on) 또는 오프(off)하는 스위치(13)와, 부하(14)를 가진다.

[0026] 도 1의 보호회로부(10)에서, 스위치(13)와 +V 단자 사이에 입력 임피던스를 변화시키는 부하(14)를 가지고 있다. 또한, 보호회로부(10)에서, 부하(14)는 스위치(13)와 -V 단자 사이에 배치되어도 좋다. 또한, 보호회로부(10)에서, 스위치(13) 자체의 부하를 이용할 수 있는 경우에는 부하(14)는 없어도 상관없다.

[0027] 도 1의 비교회로(12)는, 입력 전압(VIN)과 기준 전압(V_BIAS)의 전위를 비교하고, +V 단자로부터 입력된 전압이 V_BIAS보다 작은 경우에는, 스위치(13)를 오프 상태로 하고, +V 단자로부터 입력된 전압이 V_BIAS보다 큰 경우에는, 스위치(13)를 온으로 한다.

[0028] 즉, 도 1의 보호회로부(10) 이외의 임피던스가 Z_1 인 경우, 스위치(13)가 온일 때, 보호회로부(10)의 임피던스는 Z_2 이고, 입력 임피던스는 Z_1 과 Z_2 의 병렬접속으로 표시되고, $((1/Z_1+1/Z_2)^{-1})$ 가 된다. 한편, 보호회로부(10)에서의 스위치(13)가 오프일 때, 보호회로부(10) 임피던스 Z_2 는 실질적으로 무한이고, 입력 임피던스는 Z_1 이 된다.

[0029] 또한, 입력 전압(VIN)과 기준 전압(V_BIAS)을 반드시 직접 비교할 필요는 없다. 구체적으로는, 도 11(A) 및 도 11(B)을 사용하여 설명한다.

[0030] 도 11(A)에 나타내는 바와 같이, 입력 전압(VIN)이 매우 큰 경우, +V 단자와 -V 단자 사이에 저항기(R1) 및 저항기(R2)를 직렬로 접속하여, 저항기(R1)와 저항기(R2)의 접속 지점의 전위를 입력 전압(VIN2)으로 한다. 입력 전압(VIN2)과 기준 전압(V_BIAS)을 비교회로(12)에서 비교하는 방법을 선택하여도 좋다.

[0031] 또한, 도 11(B)에 나타내는 바와 같이, 입력 전압(VIN)과 비교회로(12) 사이에 저항기(R1)를 개재하거나 하여, 전류 I_2 를 검출하고, 검출된 전류 I_2 와 기준 전류 I_1 을 전류비교회로(16)에서 비교하는 것도 가능하다.

[0032] 예를 들면, 안테나와 IC 칩을 가지는 RF 태그에서는, 안테나로 수신한 전력을 사용하여 내부 회로를 동작시킨다.

[0033] 도 1에서, +V라고 나타낸 단자에 안테나의 +단자가 접속되고, -V라고 나타낸 단자에 안테나의 -단자가 접속된다. 안테나에서 수신한 전력은 칩 본체 내부에 전달되어, 내부 회로가 동작한다. 이 때, 리더/라이터와 RF 태그 사이의 거리(이하, 통신 거리라고 한다)가 극단적으로 짧고, 안테나에서 수신한 전력이 지나지게 큰 경우, 즉, 입력 전압(VIN)이 매우 큰 경우는, 스위치(13)를 온으로 하여, 보호회로부(10)의 임피던스가 Z_2 가 된다. 이 때, 칩 본체의 입력 임피던스는 Z_1 과 Z_2 의 병렬 접속으로 표시되고, $((1/Z_1+1/Z_2)^{-1})$ 가 된다. 도 1의 구성으로 함으로써, 안테나와 칩 본체와의 임피던스 정합이 벗어나고, 안테나가 대전력을 받았다고 하여도 RF 태그 내부에는 그다지 전달되지 않도록 할 수 있다. 따라서, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 일 없이 RF 태그를 정상으로 동작시킬 수 있다.

[0034] 그렇기 때문에, 본 발명을 사용함으로써, RF 태그에 대전력이 공급된 경우에는, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 하고, 안테나가 대전력을 받았다고 하여도 RF 태그 내부에는 그다지 전달되지 않도록 할 수 있다. 따라서, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 일 없이 RF 태그를 정상으로 동작시킬 수 있다.

[0035] [실시예 1]

[0036] 본 발명의 실시예 1에 대하여 도 2를 사용하여 설명한다.

[0037] 본 발명의 RF 태그(100)는, 리더/라이터로부터의 전력 및 데이터를 수신하기 위한 안테나(112)와, 입력 회로부(121) 및 논리회로부(122)로 이루어진 칩 본체(120)를 가진다. 또한, 안테나(112)는 칩 본체(120)와는

따로 제작하고, 다른 공정에서 접속하여 RF 태그를 형성할 수 있다. 이 때, 안테나(112)와 칩 본체(120)는 동일 공정으로 형성되는 것이 보다 바람직하다.

[0038] RF 태그(100)의 입력회로부(121)는, 안테나(112)로부터 수신한 전력을 교류로부터 직류로 변환하기 위한 정류회로부(103)와, 안정한 전압을 내부 회로에 공급하기 위한 정전압 전원회로부(104)와, 안테나(112)로부터 수신한 전력이 과잉인 경우 내부 회로를 보호하기 위한 보호회로부(101)(리미터 회로부라고도 한다)와, 보호회로부(101)를 동작시킬지 말지를 제어하기 위한 보호회로 제어회로부(102)와, 내부 회로에 공급하는 클록 신호를 생성하기 위한 클록 생성 회로부(105)와, 안테나(112)로부터 수신한 데이터를 디지털 신호로 복조하기 위한 복조회로부(106)와, 부호화된 데이터를 변조하기 위한 변조회로부(111)를 가진다. 또한, 도 2의 보호회로 제어회로부(102)는 도 1의 비교회로(12)에 상당한다.

[0039] 또한, RF 태그(100)의 논리회로부(122)는 복조회로부로 복조된 데이터를 해석하는 명령해석부와 복조된 데이터가 정상으로 수신되었는지 여부를 판정하기 위한 판정회로부(107)와, 기억장치(108)(이하, 메모리라고 한다)와, 메모리를 제어하기 위한 컨트롤러 회로부(109)와, 데이터를 부호화하기 위한 부호화 회로부(110)를 가진다.

[0040] 본 발명의 실시예 1에 따른 입력회로부의 구성에 대하여 도 3을 사용하여 자세히 설명한다.

[0041] 도 3에서, +V라고 나타낸 단자는 안테나(112)의 +단자에 접속되고, -V라고 나타낸 단자는 안테나(112)의 -단자와 접속되어 있다. 변조회로부(111)에는 부호화 회로부(110)에서 부호화된 신호가 입력되고, 부하 변조가 행해진다. 복조회로부(106)는 +V 단자로부터 입력된 전파를 복조하고, 복조 후의 신호를 출력한다. 복조 후의 신호는 논리회로부(122)내의 부호화 회로부에 입력된다. 정전압 전원회로부(104)에는 정류회로부(103)에서 정류된 전압(VIN)과 -V 단자의 전압이 입력되고, 정전압화된 전원 전압(VDD)과 기준 전압(V_BIAS)을 출력한다. VDD 단자는 클록 생성 회로부(105)와 논리회로부(122)에 접속되고, 각 회로에 전원을 공급한다. V_BIAS 단자는 보호회로 제어회로부(102)에 접속되어, 노드(q)의 전위를 결정하기 위한 기준 전압이 된다. 클록 생성 회로부(105)에는 전원 전압(VDD)과 -V 단자가 입력되고, 기준 클록 신호를 출력한다. 클록 생성 회로부(105)의 출력 단자는 논리회로부(122)에 접속되어 있어, 논리회로부(122) 내부의 각 회로에 클록 신호를 공급하고 있다.

[0042] 정류회로부(103)는, +V 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(302)을 충전하기 위한 다이오드(301)와, -V 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(304)을 충전하기 위한 다이오드(303)와, 다이오드(301)에서 정류된 직류 전원 전압을 보유하기 위한 용량(302)과, +V 단자로부터 입력된 전파를 검파하고 다이오드(303)에서 정류된 전하를 보유하기 위한 용량(304)을 가진다. 또한, RF 태그에는, 리셋(비동작)시에 칩 본체(120) 내부에 축적된 전하를 방전하기 위한 저항(305)을 구비하는 것이 바람직하다.

[0043] 다이오드(301)의 출력 단자는 용량(302)에 접속되고, 입력 단자는 용량(304)에 접속되어 있다. 용량(302)의 일단은 다이오드(301)에 접속되고, 타단은 -V 단자에 접속되어 있다. 다이오드(303)의 출력 단자는 용량(304)에 접속되고, 입력 단자는 -V 단자에 접속되어 있다. 용량(304)의 일단은 +V 단자에 접속되고, 타단은 다이오드(303)에 접속되어 있다. 본 명세서에서, 정류회로부(103)의 출력 단자를 VIN 단자라고 부른다.

[0044] 또한, RF 태그에서는, 리셋(비동작)시에 칩 본체(120) 내부에 축적된 전하를 방전하기 위한 저항(305)을 구비하는 경우에는, 저항(305)의 일단은 VIN 단자에 접속되고, 타단은 -V 단자에 접속되어 있다.

[0045] 또한, 본 실시예에서, 정류회로부(103)는 반파 2배압 정류회로라고 불리는 회로구성을 채용한 경우에 대하여 설명했지만, 이에 한정되지 않고, 반파 4배압 정류회로나 반파 6배압 정류회로나 전파 정류회로 등을 사용하여도 좋다.

[0046] 이하에 도 3에 나타낸 보호회로부(101) 및 보호회로 제어회로부(102)에 대하여 자세히 설명한다.

[0047] 보호회로 제어회로부(102)는, 정전압 전원회로부(104)에서 생성된 기준 전압(V_BIAS)에 의하여 구동되는 트랜지스터(204)와, 위상 보상 용량(205)과, 노드(p)의 전위를 결정하기 위한 다이오드(207)와, 저항(206)과, 노드(p)의 전위의 변화를 받아 노드(q)의 전위를 변화시키기 위한 트랜지스터(203)를 가진다.

[0048] 보호회로부(101)는, 부하(201)에 전류를 흐르게 할지 말지를 결정하기 위한 트랜지스터(202)와, 트랜지스터(202)가 온으로 된 때 전류가 흐르고, 칩 본체(120)의 입력 임피던스를 변화시키기 위한 부하(201)를 가진다.

[0049] 부하(201)는 보호회로 제어회로부(102)의 출력(노드(q)의 전위)에 의거하여 칩 본체(120)의 입력 임피

던스의 변화량을 제어한다. 예를 들면, 부하(201)는 용량소자, 저항, 인덕터 등으로 구성된다.

[0050] 저항(206)의 일단은 VIN 단자에 접속되어 있고, 타단은 다이오드(207)와 직렬으로 접속되어 있다. 다이오드(207)의 일단은 저항(206)에 접속되어 있고, 타단은 -V 단자에 접속되어 있다. 도 3에서, 저항(206)과 다이오드(207)의 접속점을 노드(p)라 한다. 트랜지스터(203)는, 그의 게이트 전극이 노드(p)에 접속되고, 소스 전극이 +V 단자에 접속되고, 드레인 전극이 트랜지스터(204)와 접속되어 있다. 트랜지스터(204)는, 그의 게이트 전극이 정전압 전원회로부(104)의 기준 전압(V_BIAS) 출력 단자에 접속되고, 소스 전극이 -V 단자에 접속되고, 드레인 전극이 트랜지스터(203)에 접속되어 있다. 도 3에서, 트랜지스터(204)와 트랜지스터(203)의 접속점을 노드(q)라 한다. 트랜지스터(204)의 소스 단자와 드레인 단자 사이에는 용량(205)이 접속되어 있다. 또한, 트랜지스터(204)의 드레인 전극은 트랜지스터(202)의 게이트 전극에 접속되어 있다. 트랜지스터(202)는, 그의 게이트 전극이 트랜지스터(204)의 드레인 전극과 접속되고, 소스 전극이 -V 단자에 접속되고, 드레인 전극이 부하(201)에 접속되어 있다. 부하(201)는, 그의 일단이 트랜지스터(202)의 드레인 전극에 접속되고, 타단이 +V 단자에 접속되어 있다.

[0051] 도 3에서, 다이오드(207)를 4개 직렬 접속하는 예를 나타냈지만, 다이오드의 수는 이에 한정되지 않고, 통상 동작시(보호회로부(101)가 동작되지 않을 때)에 노드(p)를 트랜지스터(203)가 온으로 되지 않는 전위에 유지할 수 있으면 된다.

[0052] 또한, 다이오드(207) 및 다이오드(301), 다이오드(303)는 반드시 다이오드 소자를 사용할 필요는 없고, MOS 트랜지스터의 게이트 전극과 드레인 전극을 도통시켜 사용하여도 좋다.

[0053] 도 3에서, 통신 거리가 적절하고, RF 태그가 정상 동작하고 있는 경우, 정전압 전원회로부(104)의 기능에 의하여, 트랜지스터(204)의 게이트 전극에 인가되는 전압(V_BIAS)은 일정하고, 트랜지스터(204)는 정전류원으로서 기능한다.

[0054] 또한, 노드(p)의 전위가 다이오드(207)의 스레시홀드 전압보다 낮은 경우에는, 트랜지스터(203)는 오프이고, 노드(q)의 전위는 -V 단자의 전위보다 트랜지스터(204)의 스레시홀드 전압분만큼 높은 전위로 유지된다.

[0055] 트랜지스터(204)의 드레인 전극은 트랜지스터(202)의 게이트 전극에 접속되어 있고, 트랜지스터(202)는 오프되어 있다. 따라서, 부하(201)에 전류는 거의 흐르지 않고, 칩 본체(120)의 입력 임피던스는 변화하지 않는다. 따라서, RF 태그(100)은 통상으로 동작한다.

[0056] 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우, 노드(p)의 전위가 다이오드(207)의 스레시홀드 전압보다 높게 되면, 다이오드(207)에 전류가 흐르기 때문에 노드(p)의 전위는 저하한다. 이에 따라, 트랜지스터(203)는 온으로 된다.

[0057] 트랜지스터(203)가 온으로 되어, 노드(q)에 전류가 흘러 들어가면, 노드(q)의 전위는 증가한다. 노드(q)의 전위가 트랜지스터(202)의 스레시홀드 전압 이상으로 되면, 트랜지스터(202)가 온으로 되어, 부하(201)에 전류가 흐른다.

[0058] 부하(201)에 전류가 흐르면, 칩 본체(120)의 임피던스가 변화한다.

[0059] 칩 본체(120)의 입력 임피던스가 변화한다는 것은, 안테나(112)와 칩 본체(120)와의 임피던스 정합이 벗어나 있다는 것을 의미한다. 바꿔 말하면, 반사 계수가 크게 된다는 것이다.

[0060] 일반적으로, 전력을 공급하는 측의 출력 임피던스와 전력을 받는 측의 입력 임피던스의 정합이 벗어나면, 전력 반사가 일어나고, 전력의 전달 효율이 나빠진다. 즉, 안테나(112)가 받은 전력을 칩 본체(120)에 효율 좋게 전달하기 위해서는, 안테나(112)와 칩 본체(120)와의 임피던스 정합을 맞출 필요가 있다.

[0061] 본 실시예에서도, 이 성질을 이용한다. 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우에는, 부하(201)에 전류를 흘려 칩 본체(120)의 임피던스를 변화시켜, 안테나(112)와의 임피던스 정합을 의도적으로 벗어나게 한다. 그렇기 때문에, 안테나(112)가 대전력을 받았다고 하여도 칩 본체(120) 내부에는 그다지 전달되지 않으므로, RF 태그의 내부 소자가 열화하거나, RF 태그 자체가 파괴되거나 하는 일 없이 동작시킬 수 있다.

[0062] 이하에, 본 실시예에서 설명한 RF 태그의 입력 임피던스 측정결과를 나타낸다.

[0063] 본 실시예를 적용한 RF 태그의 입력 임피던스 측정환경을 도 9에 나타낸다.

- [0064] 본 측정은 네트워크 애널라이저(network analyzer)(901)(Agilent Technologies사제, N5230A)와, 증폭기(902)(R&K사제 RK-A250L-SMA)와, 서큘레이터(circulator)(903)(NOVA MICROWAVE사제 0100CAS)를 동축(同軸) 케이블(904)로 접속하고, 전파 쉴드(shield) 박스(905)내에 설치된 매뉴얼 프로버(manual prober)에 고주파 측정용 프로브(906)(CASCADE MICROTECH사제 ACP40-LW-GSG-200)를 설치하여 행하였다.
- [0065] 또한, 서큘레이터(903)는 3개의 단자를 가지고, 각각의 단자를 단자 1, 단자 2, 단자 3이라 하면, 단자 1로부터 입력된 신호는 단자 2로부터만 출력되고, 단자 2로부터 입력된 신호는 단자 3으로부터만 출력되고, 단자 3으로부터 입력된 신호는 단자 1로부터만 출력된다. 본 측정에서는, 단자 3을 50 Ω의 저항기로 종단하고, 서큘레이터(903)를 단자 1로부터 입력된 신호가 단자 2로부터만 출력되는 아이솔레이터(isolator)로서 사용하였다. 또한, 측정 샘플(900)의 입력 임피던스에 따라서는, 측정 샘플(900)에 입력될 전력이 반사될 수도 있다. 이런 경우에 대비하여, 증폭기(902)를 보호하는 목적으로 감쇠기(attenuator)(907)(HIROSE ELECTRIC CO., LTD. 사제, AT-1003)를 통하여 증폭기(902)와 서큘레이터(903)를 네트워크 애널라이저(901)에 접속하였다.
- [0066] 본 실시예를 적용한 RF 태그의 입력 임피던스 측정결과를 나타내는 그래프를 도 10(A) 내지 도 10(D)에 나타낸다.
- [0067] 도 10(A)는, 부하로서 용량소자를 배치한 RF 태그에 관해서, 주파수 915 MHz인 때 입력 전력을 -2 dBm 부터 18 dBm까지 높여갈 때의 RF 태그의 입력 임피던스를 50 Ω의 저항으로 규격화한 스미스 차트(smith chart)이다. 또한, 도 10(B)는, 부하로서 저항소자를 배치한 RF 태그에 관해서, 주파수 915 MHz인 때 입력 전력을 -2 dBm부터 18 dBm까지 높여 갈 때의 RF 태그의 입력 임피던스를 50 Ω의 저항으로 규격화한 스미스 차트이다.
- [0068] 어느 것에서도, 입력 전력이 커질 수록, RF 태그의 입력 임피던스가 50 Ω에 가까워졌다.
- [0069] 도 10(C)는, 부하로서 용량소자를 배치한 RF 태그에 관해서, 주파수 915 MHz인 때, 입력 전력을 -2 dBm 부터 18 dBm까지 높여갈 때의 입력 전력에 대한 S11을 플롯(plot)한 그래프이다. 또한, 도 10(D)는, 부하로서 저항소자를 배치한 RF 태그에 관해서, 주파수 915 MHz인 때 입력 전력을 -2 dBm부터 18 dBm까지 높여 갈 때의 입력 전력에 대한 S11을 플롯한 그래프이다.
- [0070] 입력 전력이 13 dBm까지는, 입력 전력이 커질 수록, S11이 서서히 감소하였다. 입력 전력이 14 dBm 정도인 때, S11은 급격히 변화하였다. 입력 전력이 15 dBm 이상이 되면, S11은 또 서서히 감소하였다. 이상과 같이, 입력 전력 14 dBm 이상의 경우, 트랜지스터(202)가 온으로 되어, RF 태그의 입력 임피던스는 크게 변화한 것을 알 수 있다.
- [0071] RF 태그의 입력 임피던스가 크게 변화할 때의 입력 전력값을 조정하고자 하는 경우에는, 노드(p)를 소망의 전위가 되도록 설계하면 좋다. 또한, RF 태그의 입력 임피던스의 변화량을 조정하고자 하는 경우에는, 트랜지스터(202)에 흐르는 전류량이나 부하(201)의 크기를 소망의 값이 되도록 설계하면 좋다.
- [0072] 본 실시예를 적용한 RF 태그를 구성하는 칩과 안테나와의 정합도를 나타내는 그래프를 도 10(E) 및 도 10(F)에 나타낸다.
- [0073] 또한, 본 명세서에서, 정합도란, 디바이스에 어느 전력이 공급되었을 때의 공급된 전력(P_1)과 실질적으로 디바이스 내부에 전달된 전력(P_2)의 비를 나타낸다. P_2 는 그 디바이스의 입력 임피던스를 측정하여 얻은 반사 계수를 고려하여 산출할 수 있다.
- [0074] 도 10(E)는 부하로서 용량소자를 배치하고, 도 10(F)는 부하로서 저항소자를 배치한 RF 태그의 공급 전력에 대한 정합도를 나타내는 그래프이다.
- [0075] 입력 전력이 6 dBm일 때를 기준으로 하고, 이 때의 정합도를 0 dB로 하였다. 입력 전력이 13 dBm까지는, 입력 전력이 커질 수록 정합도는 서서히 적어져 갔다. 입력 전력이 14 dBm 정도일 때, 정합도는 급격하게 나빠졌다. 입력 전력이 16 dBm 이상이 되면, 정합도는 -9 dB 이하가 되었다. 이상과 같이, 입력 전력이 14 dBm 이상일 때, 안테나로 수신한 전력은 반사되어, RF 태그 내부에는 전달되지 않는 비율이 서서히 높아지고, 입력 전력이 16 dBm 이상이 되면, 안테나로 수신한 전력은 거의 다 반사되어, RF 태그 내부에는 거의 전달되지 않는 것을 알 수 있다.
- [0076] 일반적으로, 안테나의 임피던스는 입력 전력에 그다지 의존하지 않는다. 즉, 도 10(E) 및 도 10(F)에 나타낸 그래프는, RF 태그가 정상 동작하는 데 필요한 최저 동작전력을 인가하였을 때의 RF 태그의 입력 임피던스와 안테나의 임피던스가 100% 정합(matching)하도록 설계한 경우, 입력 전력을 변화시킴으로써 RF 태그와 안

테나의 임피던스 정합이 얼마나 변화하는지를 나타내고 있다.

[0077] 상기 측정에 의하여, 본 실시예에서 설명한 회로 구성을 가지는 RF 태그에 있어서, 입력 전력에 대한 칩 본체의 입력 임피던스의 변화를 실제로 관찰할 수 있었다. 칩 본체(120)의 임피던스를 변화시켜, 안테나(112)와의 임피던스 정합을 의도적으로 벗어나게 할 수 있었기 때문에, 안테나(112)가 대전력을 받았다고 하여도 칩 본체(120) 내부에는 그다지 전달되지 않으므로, RF 태그의 내부 소자가 열화하거나 RF 태그 자체가 파괴되거나 하는 일 없이 RF 태그를 동작시킬 수 있었다.

[0078] 이상 설명하는 바와 같이, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그렇기 때문에, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에서 RF 태그가 대전력을 수신함으로써 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 일 없이, RF 태그를 정상으로 동작시킬 수 있다.

[실시예 2]

[0080] 본 발명의 실시예 1에 따른 입력회로부의 변형예로서, 도 3의 부하(201)를 없앨 수도 있다.

[0081] 부하(201)를 없앤 경우에도, 트랜지스터(202)가 온으로 되는지 오프로 되는지, 즉, 트랜지스터(202)에 전류가 흐르는지 흐르지 않는지에 따라 칩 본체(120)의 임피던스는 변화한다. 칩 본체(120)의 임피던스를 변화시키고자 하는 정도에 따라, 트랜지스터(202)에 흐를 전류량을 어림잡을 수 있다. 따라서, 트랜지스터(202)의 사이즈는 칩 본체(120)의 임피던스가 충분히 변화할 수 있는 전류량을 흐르게 할 수 있도록 설계하면 좋다.

[0082] 따라서, 부하(201)가 없는 경우에도, 트랜지스터(202)에 전류를 흐르게 함으로써 칩 본체(120)의 임피던스를 변화시켜, 안테나(112)와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그렇기 때문에, 안테나(112)가 대전력을 받았다고 하여도, 칩 본체(120) 내부에는 그다지 전달되지 않으므로, RF 태그의 내부 소자가 열화하거나, RF 태그 자체가 파괴되거나 하는 일 없이 RF 태그를 동작시킬 수 있다.

[0083] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그렇기 때문에, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에서 RF 태그가 대전력을 수신하는 것에 따라 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 것 없이 RF 태그를 정상으로 동작시킬 수 있다.

[실시예 3]

[0084] 본 발명의 실시예 1에 따른 입력회로부의 다른 변형예로서, 정류회로부(300)의 용량(304)과 다이오드(301) 사이에 보호회로부를 배치하여도 좋다.

[0085] 본 발명의 실시예 3에 따른 입력회로부에 대하여 도 4를 사용하여 설명한다.

[0086] 도 4에서, +V로 나타낸 단자는 안테나(112)의 +단자에 접속되고, -V로 나타낸 단자는 안테나(112)의 -단자에 접속되어 있다. 변조회로부(111)에는 부호화 회로부(110)에서 부호화된 신호가 입력되어, 부하 변조를 행한다. 복조회로부(106)는 +V 단자로부터 입력된 전파를 복조하고, 복조 후의 신호를 출력한다. 복조 후의 신호는 논리회로부(122)내의 부호화 회로부에 입력된다. 정전압 전원회로부(104)에는 정류회로부(300)에서 정류된 전압(VIN)과 -V 단자의 전압이 입력되고, 정전압화한 전원 전압(VDD)과 기준 전압(V_BIAS)을 출력한다. VDD 단자는 클록 생성회로부(105)와 논리회로부(122)에 접속되고, 각 회로에 전원을 공급하고 있다. V_BIAS 단자는 보호회로 제어회로부(102)에 접속되고, 노드(q)의 전위를 결정하기 위한 기준 전압으로 된다. 클록 생성회로부(105)에는 전원 전압(VDD)과 -V 단자의 전압이 입력되고, 기준 클록 신호를 출력한다. 클록 생성 회로부(105)의 출력 단자는 논리회로부(122)에 접속되어 있고, 논리회로부(122) 내부의 각 회로에 클록 신호를 공급하고 있다.

[0087] 정류회로부(300)는, +V 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(302)을 충전하기 위한 다이오드(301)와 -V 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(304)을 충전하기 위한 다이오드(303)와, 다이오드(301)에서 정류된 직류 전원 전압을 보유하기 위한 용량(302)과, +V 단자로부터 입력된 전파를 검파하고, 다이오드(303)에서 정류된 전하를 보유하기 위한 용량(304)을 가진다. 또한, RF 태그에서는, 리셋(비동작)시에 칩 본체(120) 내부에 축적된 전하를 방전하기 위한 저항(305)을 구비하

는 것이 바람직하다.

[0089] 다이오드(301)의 출력 단자는 용량(302)에 접속되고, 입력 단자는 용량(304)에 접속되어 있다. 용량(302)의 일단은 다이오드(301)에 접속되고, 타단은 -V 단자에 접속되어 있다. 다이오드(303)의 출력 단자는 용량(304)에 접속되고, 입력 단자는 -V 단자에 접속되어 있다. 용량(304)의 일단은 +V 단자에 접속되고, 타단은 다이오드(303)에 접속되어 있다. 본 명세서에서, 정류회로부(300)의 출력 단자를 VIN 단자라고 부른다.

[0090] 또한, RF 태그에서는, 리셋(비동작)시에 칩 본체(120) 내부에 축적된 전하를 방전하기 위한 저항(305)을 구비하는 경우에는 저항(305)의 일단은 VIN 단자에 접속되고, 타단은 -V 단자에 접속된다.

[0091] 이하, 도 4에 나타내는 보호회로부(101) 및 보호회로 제어회로부(102)의 구성에 대하여 자세히 설명한다.

[0092] 보호회로 제어회로부(102)는, 정전압 전원회로부(104)에서 생성된 기준 전압(V_BIAS)에 따라 구동되는 트랜지스터(204)와, 위상 보상 용량(205)과, 노드(p)의 전위를 결정하기 위한 다이오드(207)와, 저항(206)과, 노드(p)의 전위가 변화를 받아 노드(q)의 전위를 변화시키기 위한 트랜지스터(203)를 가진다.

[0093] 보호회로부(101)는, 부하(201)에 전류를 흘리는지 말지를 결정하기 위한 트랜지스터(202)와, 트랜지스터(202)가 온으로 된 때 전류가 흐르고, 칩 본체(120)의 입력 임피던스를 변화시키기 위한 부하(201)를 가진다.

[0094] 저항(206)의 일단은 VIN 단자에 접속되어 있고, 타단은 다이오드(207)와 직렬로 접속되어 있다. 다이오드(207)의 일단은 저항(206)에 접속되어 있고, 타단은 -V 단자에 접속되어 있다. 도 4에서, 저항(206)과 다이오드(207)의 접속점을 노드(p)라 한다. 트랜지스터(203)는, 그의 게이트 전극이 노드(p)에 접속되고, 소스 전극이 +V 단자에 접속되고, 드레인 전극이 트랜지스터(204)에 접속되어 있다. 트랜지스터(204)는, 그의 게이트 전극이 정전압 전원회로부(104)의 기준 전압(V_BIAS) 출력 단자에 접속되고, 소스 전극이 -V 단자에 접속되고, 드레인 전극이 트랜지스터(203)에 접속되어 있다. 도 4에서, 트랜지스터(204)와 트랜지스터(203)와 접속점을 노드(q)라 한다. 트랜지스터(204)의 소스 단자와 드레인 단자 사이에는 용량(205)이 접속되어 있다. 또한, 트랜지스터(204)의 드레인 전극은 트랜지스터(202)의 게이트 전극에 접속되어 있다. 트랜지스터(202)는, 그의 게이트 전극이 트랜지스터(204)의 드레인 전극에 접속되고, 소스 전극이 -V 단자에 접속되고, 드레인 전극이 부하(201)에 접속되어 있다. 부하(201)는, 그의 일단이 트랜지스터(202)의 드레인 전극에 접속되고, 타단이 +V 단자에 접속되어 있다.

[0095] 도 4에서, 다이오드(207)를 4개 직렬 접속하는 예를 나타냈지만, 다이오드의 수는 이것에 한정되지 않고, 통상 동작시(보호회로부(101)를 동작시키지 않을 때)에 노드(p)를 트랜지스터(203)가 온으로 되지 않는 전위로 유지할 수 있으면 좋다.

[0096] 또한, 다이오드(207) 및 다이오드(301), 다이오드(303)는 반드시 다이오드 소자를 사용할 필요는 없고, MOS 트랜지스터의 게이트 전극과 드레인 전극을 도통시켜 사용하여도 좋다.

[0097] 도 4에서, 통신 거리가 적당하고, RF 태그가 정상 동작하고 있는 경우, 정전압 전원회로부(104)의 기능에 의해, 트랜지스터(204)의 게이트 전극에 인가되는 전압(V_BIAS)은 일정하고, 트랜지스터(204)는 정전류원로서 기능한다.

[0098] 또한, 노드(p)의 전위가 다이오드(207)의 스레시홀드 전압보다 낮은 경우에는, 트랜지스터(203)는 오프이고, 노드(q)의 전위는 -V 단자의 전위보다 트랜지스터(204)의 스레시홀드 전압분만큼 높은 전위로 유지된다.

[0099] 트랜지스터(204)의 드레인 전극은 트랜지스터(202)의 게이트 전극에 접속되어 있고, 트랜지스터(202)는 오프하고 있다. 따라서, 부하(201)에 전류는 거의 흐르지 않고, 칩 본체(120)의 입력 임피던스는 변화하지 않는다. 따라서, RF 태그(100)은 통상으로 동작한다.

[0100] 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우, 노드(p)의 전위가 다이오드(207)의 스레시홀드 전압보다 높게 되면, 다이오드(207)에 전류가 흐르기 때문에, 노드(p)의 전위는 내려간다. 따라서, 트랜지스터(203)는 온으로 된다.

[0101] 트랜지스터(203)가 온으로 되어 노드(q)에 전류가 흘러 들어가면, 노드(q)의 전위는 상승한다. 노드(q)의 전위가 트랜지스터(202)의 스레시홀드 전압 이상이 되면, 트랜지스터(202)가 온으로 되어 부하(201)에 전류가 흐른다.

[0102] 부하(201)에 전류가 흐르면, 칩 본체(120)의 임피던스가 변화한다.

[0103] 칩 본체(120)의 입력 임피던스가 변화한다는 것은, 안테나(112)와 칩 본체(120)와의 임피던스 정합이 벗어나 있는 것을 의미한다. 바꿔 말하면, 반사 계수가 커진다는 것이다.

[0104] 일반적으로, 전력을 공급하는 측의 출력 임피던스와 전력을 받는 측의 입력 임피던스의 정합이 벗어나면 전력 반사가 일어나고, 전력의 전달 효율이 나쁘게 된다. 즉, 안테나(112)가 받은 전력을 칩 본체(120)에 효율 좋게 전달하기 위하여, 안테나(112)와 칩 본체(120)와의 임피던스 정합을 맞출 필요가 있다.

[0105] 본 실시예에서도, 이 성질을 이용한다. 통신 거리가 극단적으로 짧고 RF 태그에 대전력이 공급된 경우에는, 부하(201)에 전류를 흘려, 칩 본체(120)의 임피던스를 변화시켜, 안테나(112)와의 임피던스 정합을 벗어나게 한다. 그래서, 안테나(112)가 대전력을 받았다고 하여도 칩 본체(120) 내부에는 그다지 전달되지 않기 때문에, RF 태그의 내부 소자가 열화하거나, RF 태그 자체가 파괴되거나 하는 일 없이 RF 태그를 동작시킬 수 있다.

[0106] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그렇기 때문에, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에 있어서 RF 태그가 대전력을 수신하는 것에 의해 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 일 없이 RF 태그를 정상으로 동작시킬 수 있다.

[실시예 4]

[0108] 본 발명의 실시예 3에 따른 입력회로부의 변형예로서, 도 4의 부하(201)를 없앨 수 있다.

[0109] 부하(201)가 없을 때라도, 트랜지스터(202)가 온으로 되는지 오프로 되는지, 즉, 트랜지스터(202)에 전류가 흐르는지 흐르지 않는지에 따라 칩 본체(120)의 임피던스는 변화한다. 칩 본체(120)의 임피던스를 변화시키고자 하는 정도에 따라, 트랜지스터(202)에 흐르는 전류량을 어림잡을 수 있다. 따라서, 트랜지스터(202)의 사이즈는 칩 본체(120)의 임피던스가 충분히 변화할 수 있는 전류량을 헤릴 수 있게 설계하면 좋다.

[0110] 따라서, 부하(201)가 없는 경우에도, 트랜지스터(202)에 전류를 흘림으로써 칩 본체(120)의 임피던스를 변화시켜, 안테나(112)와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그렇기 때문에, 안테나(112)가 대전력을 받았다고 하여도, 칩 본체(120) 내부에는 그다지 전달되지 않으므로, RF 태그의 내부 소자가 열화하거나, RF 태그 자체가 파괴되거나 하는 일 없이 RF 태그를 동작시킬 수 있다.

[0111] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그렇기 때문에, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에 있어서 RF 태그가 대전력을 수신하는 것에 의해 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 것 없이 RF 태그를 정상으로 동작시킬 수 있다.

[실시예 5]

[0113] 본 발명의 실시예 5에 따른 입력회로부에 대하여 도 5를 사용하여 설명한다.

[0114] 도 5에서, +V로 나타낸 단자는 안테나(112)의 +단자에 접속되고, -V로 나타낸 단자는 안테나(112)의 -단자에 접속되어 있다. 변조회로부(111)에는 부호화 회로부(110)에서 부호화된 신호가 입력되고, 부하 변조를 행한다. 복조회로부(106)는 +V 단자로부터 입력된 전파를 복조하고, 복조 후의 신호를 출력한다. 복조 후의 신호는 논리회로부(122)내의 부호화 회로에 입력된다. 정전압 전원회로부(104)에는 정류회로부(500)에서 정류된 전압(VIN)과 -V 단자의 전압이 입력되고, 정전압화한 전원 전압(VDD)과 기준 전압(V_BIAS)을 출력한다. VDD 단자는 클록 생성 회로부(105)와 논리회로부(122)에 접속되고, 각 회로에 전원을 공급하고 있다. V_BIAS 단자는 보호회로 제어회로부(102)에 접속되고, 노드(q)의 전위를 결정하기 위한 기준 전압으로 된다. 클록 생성 회로부(105)에는 전원 전압(VDD)과 -V 단자의 전압이 입력되고, 기준 클록 신호를 출력한다. 클록 생성 회로부(105)의 출력 단자는 논리회로부(122)에 접속되어 있고, 논리회로부(122) 내부의 각 회로에 클록 신호를 공급하고 있다.

[0115] 이하, 도 5에 나타내는 보호회로부(101) 및 보호회로 제어회로부(102)의 구성에 대하여 자세히 설명한다.

[0116] 보호회로 제어회로부(102)는, 정전압 전원회로부(104)에서 생성된 기준 전압(V_BIAS)에 의하여 구동되

는 트랜지스터(204)와, 위상 보상 용량(205)과, 노드(p)의 전위를 결정하기 위한 다이오드(207)와, 저항(206)과, 노드(p)의 전위가 변화를 받아 노드(q)의 전위를 변화시키기 위한 트랜지스터(203)를 가진다. 보호회로부(101)는, 노드(q)의 전위가 변화함으로써 제어되어, +V 단자보다 -V 단자 쪽이 고전위일 때 용량(504)에 전하를 공급하기 위한 트랜지스터(208)를 가진다.

[0117] 정류회로부(500)는, +V 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(502)을 충전하기 위한 다이오드(501)와, 다이오드(501)에서 정류된 직류 전원 전압을 보유하기 위한 용량(502)과, +V 단자로부터 입력된 전파를 겹파하고, 트랜지스터(208)로부터 공급되는 전하를 보유하기 위한 용량(504)을 가진다. 또한, RF 태그에서는, 리셋(비동작)시에 칩 본체(120) 내부에 축적된 전하를 방전하기 위한 저항(505)을 구비하는 것이 바람직하다.

[0118] 다이오드(501)의 출력 단자는 용량(502)에 접속되고, 입력 단자는 용량(504)에 접속되어 있다. 용량(502)의 일단은 다이오드(501)에 접속되고, 타단은 -V 단자에 접속되어 있다. 용량(504)의 일단은 +V 단자에 접속되고, 타단은 트랜지스터(208)에 접속되어 있다. 본 명세서에서, 정류회로부(500)의 출력 단자를 VIN2 단자라고 부른다.

[0119] 또한, RF 태그에서는, 리셋(비동작)시에 칩 본체(120) 내부에 축적된 전하를 방전하기 위한 저항(505)을 구비하는 경우에는, 저항(505)의 일단은 VIN2 단자에 접속되고, 타단은 -V 단자에 접속되어 있다.

[0120] 다이오드(207) 및 다이오드(501)는 반드시 다이오드 소자를 사용하는 필요는 없고, MOS 트랜지스터의 게이트 전극과 드레인 전극을 도통시켜 사용하여도 좋다.

[0121] 저항(206)의 일단은 VIN2 단자에 접속되어 있고, 타단은 다이오드(207)에 직렬로 접속되어 있다. 다이오드(207)의 일단은 저항(206)에 접속되어 있고, 타단은 -V 단자에 접속되어 있다. 도 5에서, 저항(206)과 다이오드(207)의 접속점을 노드(p)라 한다. 트랜지스터(203)는, 그의 게이트 전극이 노드(p)에 접속되고, 소스 전극이 +V 단자에 접속되고, 드레인 전극이 트랜지스터(204)에 접속되어 있다. 트랜지스터(204)는, 그의 게이트 전극이 정전압 전원회로부(104)의 기준 전압(V_BIAS) 출력 단자에 접속되고, 소스 전극이 -V 단자에 접속되고, 드레인 전극이 트랜지스터(203)에 접속되어 있다. 도 5에서, 트랜지스터(204)와 트랜지스터(203)의 접속점을 노드(q)라 한다. 트랜지스터(204)의 소스 단자와 드레인 단자 사이에는 용량(205)이 접속되어 있다. 또한, 트랜지스터(204)의 드레인 전극은 트랜지스터(208)의 게이트 전극에 접속되어 있다. 트랜지스터(208)는, 그의 게이트 전극이 트랜지스터(204)의 드레인 전극에 접속되고, 도 5에서 s라고 표기한 전극이 -V 단자에 접속되고, 도 5에서 d라고 표기한 전극이 정류회로부(500)의 용량(504)의 일단에 접속되어 있다.

[0122] 도 5에서, 다이오드(207)를 4개 직렬 접속하는 예를 나타냈지만, 다이오드의 수는 이것에 한정되지 않고, 통상 동작시(보호회로부(101)를 동작시키지 않을 때)에 노드(p)를 트랜지스터(203)가 온으로 되지 않는 전위로 유지할 수 있으면 좋다.

[0123] 통신 거리가 적당하고, RF 태그가 정상 동작하고 있는 경우, 정전압 전원회로부(104)의 기능에 의하여, 트랜지스터(204)의 게이트 전극에 인가되는 전압(V_BIAS)은 일정하고, 트랜지스터(204)는 정전류원로서 기능한다.

[0124] 또한, 노드(p)의 전위가 다이오드(207)의 슬레시홀드 전압보다 낮은 경우에는, 트랜지스터(203)는 오프이고, 노드(q)의 전위는 -V 단자의 전위보다 트랜지스터(204)의 슬레시홀드 전압분만큼 높은 전위로 유지된다.

[0125] 트랜지스터(204)의 드레인 전극은 트랜지스터(208)의 게이트 전극에 접속되어 있고, 트랜지스터(208)는 오프하고 있다. 따라서, 칩 본체(120)의 입력 임피던스는 변화하지 않고, RF 태그(100)은 통상으로 동작한다.

[0126] 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우, 노드(p)의 전위가 다이오드(207)의 슬레시홀드 전압보다 높게 되면, 다이오드(207)에 전류가 흐르기 때문에, 노드(p)의 전위는 내려간다. 따라서, 트랜지스터(203)는 온으로 된다.

[0127] 트랜지스터(203)가 온으로 되어, 노드(q)에 전류가 흘러 들어가면, 노드(q)의 전위는 상승한다. 노드(q)의 전위가 트랜지스터(208)의 슬레시홀드 전압 이상이 되면, 트랜지스터(208)가 온으로 된다. 이 때, 트랜지스터(208)의 소스 전극과 드레인 전극 사이에 흐르는 전류의 방향은 입력 전력에 따라 반전한다. 드레인 전극의 전위가 소스 전극의 전위보다 낮을 때, 전류는 s로부터 d의 방향으로 흐르기 때문에 용량(502)이 충전된다. 또한, 드레인 전극의 전위가 소스 전극 전위보다 높을 때, 전류는 d로부터 s의 방향으로 흐르기 때문에, 다이오드(501)에 흐르는 전류량이 적어진다.

- [0128] 또한, 도 5에서, 트랜지스터(208)의 s로부터 d의 방향으로 전류가 흐르면, 전류가 흐르지 않을 때에 비하여 칩 본체(120)의 임피던스가 변화한다.
- [0129] 칩 본체(120)의 입력 임피던스가 변화한다는 것은, 안테나(112)와 칩 본체(120)와의 임피던스 정합이 벗어나는 것을 의미한다. 바꿔 말하면, 반사 계수가 커진다는 것이다.
- [0130] 일반적으로, 전력을 공급하는 측의 출력 임피던스와 전력을 받는 측의 입력 임피던스의 정합이 벗어나면 전력 반사가 일어나, 전력의 전달 효율이 나쁘게 된다. 즉, 안테나(112)가 받은 전력을 칩 본체(120)에 효율 좋게 전달하기 위하여, 안테나(112)와 칩 본체(120)와의 임피던스 정합을 맞출 필요가 있다.
- [0131] 본 실시예에서도, 이 성질을 이용한다. 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우에는, 트랜지스터(208)의 소스 단자로부터 드레인 단자의 방향으로 전류를 흘려, 칩 본체(120)의 임피던스를 변화시켜, 안테나(112)와의 임피던스 정합을 의도적으로 벗어나게 한다. 그래서, 안테나(112)가 대전력을 받았다고 하여도 칩 본체(120) 내부에는 그다지 전달되지 않기 때문에, RF 태그의 내부 소자가 열화하거나, RF 태그 자체가 파괴되거나 하는 일 없이 RF 태그를 동작시킬 수 있다.
- [0132] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그렇기 때문에, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에 있어서 RF 태그가 대전력을 수신하는 것에 의해 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 일 없이 RF 태그를 정상으로 동작시킬 수 있다.
- [0133] [실시예 6]
- [0134] 본 발명의 실시예 6에 대하여 도 6를 사용하여 설명한다.
- [0135] 본 발명의 RF 태그(400)는 리더/라이터로부터의 전력 및 데이터를 수신하기 위한 안테나(113)와, 배터리(401)와, 배터리(401)의 충방전을 제어하기 위한 충전회로부(123)를 가진다.
- [0136] 충전회로부(123)는, 정류회로부(600)에서 정류된 전원 전압을 모니터하고, 배터리(401)의 충전 상황을 관리하기 위한 충전기구 제어회로부(410)와, 안테나(113)로부터 수신한 전력을 교류로부터 직류로 변환하기 위한 정류회로부(600)와, 안테나(113)로부터 수신한 전력이 대과잉인 경우, 내부 회로를 보호하기 위한 충전용 보호회로부(101b)와, 충전용 보호회로부(101b)를 동작시킬지 말지를 제어하기 위한 충전용 보호회로 제어회로부(102b)(충전용 비교회로라고도 한다)를 가진다.
- [0137] 또한, 안테나(113)와 충전회로부(123) 및 배터리(401)와는 별도로 제작하고, 다른 공정에서 접속하여 RF 태그를 형성할 수 있다. 더 바람직하게는, 안테나(113)와 충전회로부(123) 및 배터리(401)가 동일 공정에서 형성되는 것이 바람직하다.
- [0138] 본 명세서에서, 배터리란, 충전함으로써 연속 사용 시간을 회복할 수 있는 전지를 의미한다.
- [0139] 배터리는, 예를 들면, 리튬 전지, 더 바람직하게는, 겔(gel)상 전해물질을 사용하는 리튬 폴리머 전지나 리튬 이온 전지와 같은 시트 형상으로 형성된 것이 바람직하다. 시트 형상으로 형성된 전지를 사용함으로써, 소형화(박형화)가 가능하다. 물론, 충전 가능한 전지라면, 이들에 한정되는 것이 아니고, 니켈 수소 전지, 니켈 카드뮴 전지 등의 충방전 가능한 전지이어도 좋고, 또한, 대용량의 콘덴서 등을 사용하여도 좋다.
- [0140] 본 발명의 실시예 6에 따른 충전회로부의 구성에 대하여 도 7을 사용하여 설명한다.
- [0141] 도 7에서, +V2로 기재한 단자는 안테나(113)의 +단자에 접속되고, -V2로 기재한 단자는 안테나(113)의 -단자에 접속되어 있다. 충전기구 제어회로부(410)에는 정류회로부(600)에서 정류된 전원(VIN2)이 입력되고, 정전압화한 전원 전압(VDD2)과 기준 전압(V2_BIAS)을 출력한다. 정전압화한 전원 전압(VDD2)은 배터리(401)에 공급된다. 기준 전압(V2_BIAS)은 충전용 보호회로 제어회로부(102b)에 공급된다.
- [0142] 정류회로부(600)는, +V2 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(602)을 충전하기 위한 다이오드(601)와, -V2 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(604)을 충전하기 위한 다이오드(603)와, 다이오드(601)에서 정류된 직류 전원 전압을 보유하기 위한 용량(602)과, +V2 단자로부터 입력된 전파를 검파하고, 다이오드(303)에서 정류된 전하를 보유하기 위한 용량(604)을 가진다.

- [0143] 다이오드(601)의 출력 단자는 용량(602)에 접속되고, 입력 단자는 용량(604)에 접속되어 있다. 용량(602)의 일단은 다이오드(601)에 접속되고, 타단은 -V2 단자에 접속되어 있다. 다이오드(603)의 출력 단자는 용량(604)에 접속되고, 입력 단자는 -V2 단자에 접속되어 있다. 용량(604)의 일단은 +V2 단자에 접속되고, 타단은 다이오드(603)에 접속되어 있다. 본 명세서에서, 정류회로부(600)의 출력 단자를 -VIN3 단자라고 부른다.
- [0144] 이하에, 충전용 보호회로부(101b) 및 충전용 보호회로 제어회로부(102b)에 대하여 자세히 설명한다.
- [0145] 충전용 보호회로 제어회로부(102b)는, 충전기구 제어회로부(410)에서 생성된 기준 전압(V_BIAS)에 의하여 구동하는 트랜지스터(204)와, 위상 보상 용량(205)과, 노드(p)의 전위를 결정하기 위한 다이오드(207)와, 저항(206)과, 노드(p)의 전위가 변화를 받아, 노드(q)의 전위를 변화시키기 위한 트랜지스터(203)를 가진다.
- [0146] 충전용 보호회로부(101b)는, 부하(201)에 전류를 흘리는지 말지를 결정하기 위한 트랜지스터(202)와, 트랜지스터(202)가 온으로 된 때 전류가 흐르고 칩 본체(120)의 입력 임피던스를 변화시키기 위한 부하(201)를 가진다.
- [0147] 부하(201)는, 충전용 보호회로 제어회로부(102b)의 출력(노드(q)의 전위)에 의거하여 칩 본체(120)의 입력 임피던스의 변화량을 제어한다. 부하(201)는, 예를 들면, 용량소자, 저항, 인덕터 등이다.
- [0148] 저항(206)의 일단은 VIN3 단자에 접속되어 있고, 타단은 다이오드(207)에 직렬로 접속되어 있다. 다이오드(207)의 일단은 저항(206)에 접속되어 있고, 타단은 -V2 단자에 접속되어 있다. 도 7에서, 저항(206)과 다이오드(207)의 접속점을 노드(p)라 한다. 트랜지스터(204)는, 그의 게이트 전극이 노드(p)에 접속되고, 소스 전극이 VIN2 단자에 접속되고, 드레인 전극이 트랜지스터(203)에 접속되어 있다. 트랜지스터(204)는, 그의 게이트 전극이 충전기구 제어회로부(410)의 기준 전압(V2_BIAS) 출력 단자에 접속되고, 소스 전극이 -V2 단자에 접속되고, 드레인 전극이 트랜지스터(203)에 접속되어 있다. 도 7에서, 트랜지스터(204)와 트랜지스터(203)의 접속점을 노드(q)라 한다. 트랜지스터(204)의 소스 단자와 드레인 단자 사이에는 용량(205)이 접속되어 있다. 또한, 트랜지스터(204)의 드레인 전극은 트랜지스터(202)의 게이트 전극에 접속되어 있다. 트랜지스터(202)는, 그의 게이트 전극이 트랜지스터(204)의 드레인 전극에 접속되고, 소스 전극이 -V2 단자에 접속되고, 드레인 전극이 부하(201)에 접속되어 있다. 부하(201)는, 그의 일단이 트랜지스터(202)의 드레인 전극에 접속되고, 타단은 +V2 단자에 접속되어 있다.
- [0149] 도 7에서, 다이오드(207)를 4개 직렬 접속하는 예를 나타냈지만, 다이오드의 수는 이것에 한정되지 않고, 통상 동작시(충전용 보호회로부(101b)를 동작시키지 않을 때)에 노드(p)를 트랜지스터(203)가 온으로 되지 않는 전위로 유지할 수 있으면 된다.
- [0150] 또한, 다이오드(207) 및 다이오드(601), 다이오드(603)는 반드시 다이오드 소자를 사용할 필요는 없고, MOS 트랜지스터의 게이트 전극과 드레인 전극을 도통시켜 사용하여도 좋다.
- [0151] 통신 거리가 적당하고, RF 태그가 정상 동작하고 있는 경우, 충전기구 제어회로부(410)의 기능에 의하여, 트랜지스터(204)의 게이트 전극에 인가되는 전압(V2_BIAS)은 일정하고, 트랜지스터(204)는 정전류원로서 기능한다.
- [0152] 또한, 노드(p)의 전위가 다이오드(207)의 스레시홀드 전압보다 낮은 경우에는 트랜지스터(203)는 오프이고, 노드(q)의 전위는 -V2 단자의 전위보다 트랜지스터(204)의 스레시홀드 전압분만큼 높은 전위로 유지된다.
- [0153] 트랜지스터(204)의 드레인 전극은 트랜지스터(202)의 게이트 전극에 접속되어 있어, 트랜지스터(202)는 오프하고 있다. 따라서, 칩 본체(120)의 입력 임피던스는 변화하지 않고, RF 태그(400)은 통상으로 동작한다.
- [0154] 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우, 노드(p)의 전위가 다이오드(207)의 스레시홀드 전압보다 높게 되면, 다이오드(207)에 전류가 흐르기 때문에 노드(p)의 전위는 내려간다. 따라서, 트랜지스터(203)는 온으로 된다.
- [0155] 트랜지스터(203)가 온으로 되어, 노드(q)에 전류가 흘러 들어가면, 노드(q)의 전위는 상승한다. 노드(q)의 전위가 트랜지스터(202)의 스레시홀드 전압 이상이 되면, 트랜지스터(202)가 온으로 되어 부하(201)에 전류가 흐른다.
- [0156] 부하(201)에 전류가 흐르면, 칩 본체(120)의 임피던스가 변화한다.
- [0157] 안테나(113) 측으로 본 충전회로부(123)의 입력 임피던스가 변화한다는 것은, 안테나(113)와 충전회로

부(123)와의 임피던스 정합이 벗어나는 것을 의미한다. 바꿔 말하면, 반사 계수가 커진다는 것이다.

[0158] 일반적으로, 전력을 공급하는 측의 출력 임피던스와 전력을 받는 측의 입력 임피던스의 정합이 벗어나면 전력 반사가 일어나고, 전력의 전달 효율이 나쁘게 된다. 즉, 안테나(113)가 받은 전력을 충전회로부(123)에 효율 좋게 전달하기 위해서는, 안테나(113)와 충전회로부(123)와의 임피던스 정합을 맞출 필요가 있다.

[0159] 본 실시예에서도, 이 성질을 이용한다. 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우에는, 부하(201)에 전류를 흘려, 충전회로부(123)의 임피던스를 변화시켜, 안테나(113)와의 임피던스 정합을 의도적으로 벗어나게 한다. 그래서, 안테나(112)가 대전력을 받았다고 하여도 충전회로부(123) 내부에는 그다지 전달되지 않기 때문에, RF 태그의 내부 소자가 열화하거나, RF 태그 자체가 파괴되거나 하는 일 없이 배터리(401)를 충전할 수 있다.

[0160] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그렇기 때문에, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에 있어서 RF 태그가 대전력을 수신하는 것에 의해 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 것 없이 RF 태그를 정상으로 동작시킬 수 있다.

[실시예 7]

[0161] 본 발명의 실시예 7에 대하여 도 8을 사용하여 설명한다.

[0163] 본 발명의 RF 태그(700)는, 리더/라이터로부터의 전력 및 데이터를 수신하기 위한 안테나(112)와, 배터리(401)를 충전하는 데 필요한 전파를 수신하기 위한 안테나(113)와, 입력회로부(121) 및 논리회로부(122) 및 충전회로부(123)로 이루어진 칩 본체(120)를 가진다. 또한, 안테나(112)는 칩 본체(120)와는 별도로 제작하고, 후공정에서 안테나와 칩 본체를 일체로 형성할 수 있다. 더 바람직하게는, 안테나(112)와 칩 본체(120)는 일체로 형성되는 것이 바람직하다.

[0164] RF 태그(700)의 입력회로부(121)는, 안테나(112)로부터 수신한 전력을 교류로부터 직류로 변환하기 위한 정류회로부(103)와, 안정한 전압을 내부 회로에 공급하기 위한 정전압 전원회로부(104)와, 안테나(112)로부터 수신한 전력이 대과잉인 경우 내부 회로를 보호하기 위한 보호회로부(101)와, 보호회로부(101)를 동작시킬지 말지를 제어하기 위한 보호회로 제어회로부(102)와, 내부 회로에 공급하는 클록 신호를 생성하기 위한 클록 생성 회로부(105)와, 안테나(112)로부터 수신한 데이터를 디지털 신호에 복조하기 위한 복조회로부(106)와, 부호화된 데이터를 변조하기 위한 변조회로부(111)를 가진다.

[0165] 또한, RF 태그(700)의 논리회로부(122)는, 복조된 데이터를 해석하는 명령해석부와, 복조된 데이터가 정상으로 수신되는지를 판정하기 위한 판정회로부(107)와, 기억장치(이하, 메모리라고 기재한다)(108)와, 메모리를 제어하기 위한 컨트롤러 회로부(109)와, 데이터를 부호화하기 위한 부호화 회로부(110)를 가진다.

[0166] 본 실시예의 입력회로부(121)에는, 실시예 1 내지 실시예 5 중의 어느 구성예에서도 병용할 수 있다. 또한, 입력회로부(121)에서 사용한 보호회로부(101) 및 보호회로 제어회로부(102)는 접속하지 않고, 이하에 설명하는 충전회로부(123)만을 접속하여도 좋다. 이하에, 실시예 1의 입력회로부(121)를 사용한 경우에 대하여도 3을 사용하여 설명한다.

[0167] 도 3에서, +V라고 나타낸 단자는 안테나(112)의 +단자에 접속되고, -V라고 나타낸 단자는 안테나(112)의 -단자에 접속되어 있다. 변조회로부(111)에는 부호화 회로부(110)에서 부호화된 신호가 입력되고, 부하 변조를 행한다. 복조회로부(106)는 +V 단자로부터 입력된 전파를 복조하고, 복조 후의 신호를 출력한다. 복조 후의 신호는 논리회로부(122) 내부의 부호화 회로에 입력된다.

[0168] 정전압 전원회로부(104)에는 정류회로부(103)에서 정류된 전압(VIN)과 -V 단자의 전압이 입력되고, 정전압화한 전원 전압(VDD)과 기준 전압(V_BIAS)을 출력한다. VDD 단자는 클록 생성 회로부(105)와 논리회로부(122)에 접속되고, 각 회로에 전원을 공급하고 있다. V_BIAS 단자는 보호회로 제어회로부(102)에 접속되고, 노드(q)의 전위를 결정하기 위한 기준 전압이 된다. 클록 생성 회로부(105)에는 전원 전압(VDD)과 -V 단자의 전압이 입력되고, 기준 클록 신호를 출력한다. 클록 생성 회로부(105)의 출력 단자는 논리회로부(122)에 접속되어 있고, 논리회로부(122) 내부의 각 회로에 클록 신호를 공급하고 있다.

[0169] 정류회로부(103)는, +V 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(302)을 충

전하기 위한 다이오드(301)와, -V 단자로부터 입력된 교류 전원을 직류 전원으로 변환(정류)하고 용량(304)을 충전하기 위한 다이오드(303)와, 다이오드(301)에서 정류된 직류 전압을 보유하기 위한 용량(302)과, +V 단자로부터 입력된 전파를 검파하고, 다이오드(303)에서 정류된 전하를 보유하기 위한 용량(304)을 가진다. 또한, RF 태그에서는, 리셋(비동작)시에 칩 본체(120) 내부에 축적된 전하를 방전하기 위한 저항(305)을 구비하는 것이 바람직하다.

[0170] 다이오드(301)의 출력 단자는 용량(302)에 접속되고, 입력 단자는 용량(304)에 접속되어 있다. 용량(302)의 일단은 다이오드(301)에 접속되고, 타단은 -V 단자에 접속되어 있다. 다이오드(303)의 출력 단자는 용량(304)에 접속되고, 입력 단자는 -V 단자에 접속되어 있다. 용량(304)의 일단은 +V 단자에 접속되고, 타단은 다이오드(303)에 접속되어 있다. 본 명세서에서, 정류회로부(103)의 출력 단자를 VIN 단자라고 부른다.

[0171] 또한, RF 태그에서는, 리셋(비동작)시에 칩 본체(120) 내부에 축적된 전하를 방전하기 위한 저항(305)을 구비하는 경우에는, 저항(305)의 일단은 VIN 단자에 접속되고, 타단은 -V 단자에 접속된다.

[0172] 이하에 보호회로부(101) 및 보호회로 제어회로부(102)에 대하여 자세히 설명한다.

[0173] 보호회로 제어회로부(102)는, 정전압 전원회로부(104)에서 생성된 기준 전압(V_BIAS)에 의하여 구동되는 트랜지스터(204)와, 위상 보상 용량(205)과, 노드(p)의 전위를 결정하기 위한 다이오드(207)와, 저항(206)과, 노드(p)의 전위가 변화를 받아, 노드(q)의 전위를 변화시키기 위한 트랜지스터(203)를 가진다.

[0174] 보호회로부(101)는, 부하(201)에 전류를 흘릴지 말지를 결정하기 위한 트랜지스터(202)와, 트랜지스터(202)가 온으로 되었을 때 전류가 흐르고, 칩 본체(120)의 입력 임피던스를 변화시키기 위한 부하(201)를 가진다.

[0175] 부하(201)는, 보호회로 제어회로부(102)의 출력(노드(q)의 전위)에 의거하여 칩 본체(120)의 입력 임피던스의 변화량을 제어한다. 부하(201)는, 예를 들면, 용량소자, 저항, 인덕터 등이다.

[0176] 저항(206)의 일단은 VIN 단자에 접속되어 있고, 타단은 다이오드(207)에 직렬으로 접속되어 있다. 다이오드(207)의 일단은 저항(206)에 접속되어 있고, 타단은 -V 단자에 접속되어 있다. 도 3에서, 저항(206)과 다이오드(207)의 접속점을 노드(p)라 한다. 트랜지스터(203)는, 그의 게이트 전극이 노드(p)에 접속되고, 소스 전극이 VIN 단자에 접속되고, 드레인 전극이 트랜지스터(204)에 접속되어 있다. 트랜지스터(204)는, 그의 게이트 전극이 정전압 전원회로부(104)의 기준 전압(V_BIAS) 출력 단자에 접속되고, 소스 전극이 -V 단자에 접속되고, 드레인 전극이 트랜지스터(203)에 접속되어 있다. 도 3에서, 트랜지스터(204)와 트랜지스터(203)의 접속점을 노드(q)라 한다. 트랜지스터(204)의 소스 단자와 드레인 단자 사이에 용량(205)이 접속되어 있다. 또한, 트랜지스터(204)의 드레인 전극은 트랜지스터(202)의 게이트 전극에 접속되어 있다. 트랜지스터(202)는, 그의 게이트 전극이 트랜지스터(204)의 드레인 전극에 접속되고, 소스 전극이 -V 단자에 접속되고, 드레인 전극이 부하(201)에 접속되어 있다. 부하(201)는, 그의 일단이 트랜지스터(202)의 드레인 전극에 접속되고, 타단이 +V 단자에 접속되어 있다.

[0177] 도 3에서, 다이오드(207)를 4개 직렬 접속하는 예를 나타냈지만, 다이오드의 수는 이에 한정되지 않고, 통상 동작시(보호회로부(101)를 동작시키지 않을 때)에 노드(p)를 트랜지스터(203)가 온으로 되지 않는 전위에 유지할 수 있으면 좋다.

[0178] 또한, 다이오드(207) 및 다이오드(301), 다이오드(303)는 반드시 다이오드 소자를 사용할 필요는 없고, MOS 트랜지스터의 게이트 전극과 드레인 전극을 도통시켜 사용하여도 좋다.

[0179] 또한, 본 실시예의 충전회로부(123)에 상기 실시예 6의 구성을 사용한 경우에 대하여 도 7을 사용하여 설명한다.

[0180] 충전회로부(123)는, 배터리(401)와, 정류회로부(600)에서 정류된 전원 전압을 모니터하고 배터리(401)의 충전 상황을 관리하기 위한 충전기구 제어회로부(410)와, 안테나(113)로부터 수신한 전력을 교류로부터 직류로 변환하기 위한 정류회로부(600)와, 안테나(113)로부터 수신한 전력이 대과잉인 경우 내부 회로를 보호하기 위한 충전용 보호회로부(101b)와, 충전용 보호회로부(101b)를 동작시킬지 말지를 제어하기 위한 충전용 보호회로 제어회로부(102b)(충전용 비교회로라고도 한다)를 가진다.

[0181] 본 명세서에서, 배터리란, 충전함으로써 연속 사용 시간을 회복할 수 있는 전지를 의미한다.

[0182] 배터리는, 예를 들면, 리튬 전지, 더 바람직하게는, 갤상 전해물질을 사용하는 리튬 폴리머 전지나 리

틈 이온 전지와 같은 시트 형상으로 형성된 것이 바람직하다. 시트 형상으로 형성된 전지를 사용함으로써, 소형화(박형화)가 가능하다. 물론, 충전 가능한 전지라면 이들에 한정되지 않고, 니켈 수소 전지, 니켈 카드뮴 전지 등의 충방전 가능한 전지이어도 좋고, 또한, 대용량의 콘텐서 등을 사용하여도 좋다.

[0183] 통신 거리가 적당하고, RF 태그가 정상 동작하고 있는 경우, 충전기구 제어회로부(410)의 기능에 의하여, 트랜지스터(204)의 게이트 전극에 인가되는 전압(V2_BIAS)은 일정하고, 트랜지스터(204)는 정전류원로서 기능한다.

[0184] 또한, 노드(p)의 전위가 다이오드(207)의 스레시홀드 전압보다 낮은 경우에는, 트랜지스터(203)는 오프이고, 트랜지스터(204)의 드레인 전압은 -V2 단자와 동일 전위로 유지된다.

[0185] 트랜지스터(204)의 드레인 전극은 트랜지스터(202)의 게이트 전극에 접속되어 있고, 트랜지스터(202)는 항상 오프하고 있다. 따라서, 부하(201)에 전류는 흐르지 않고, 칩 본체(120)의 입력 임피던스는 변화하지 않는다. 따라서, RF 태그(700)는 통상으로 동작한다.

[0186] 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우, 노드(p)의 전위가 다이오드(207)의 스레시홀드 전압보다 높게 되면, 다이오드(207)에 전류가 흐르기 때문에, 노드(p)의 전위는 내려간다. 따라서, 트랜지스터(203)는 온으로 된다.

[0187] 트랜지스터(203)가 온으로 되어, 노드(q)에 전류가 흘러 들어가면, 노드(q)의 전위는 상승한다. 노드(q)의 전위가 트랜지스터(202)의 스레시홀드 전압 이상이 되면, 트랜지스터(202)가 온으로 되어, 부하(201)에 전류가 흐른다.

[0188] 부하(201)에 전류가 흐르면, 칩 본체(120)의 임피던스는 변화한다.

[0189] 칩 본체(120)의 입력 임피던스가 변화한다는 것은, 안테나(112) 및 안테나(113)와 칩 본체(120)와의 임피던스 정합이 벗어나 있는 것을 의미한다. 바꿔 말하면, 반사 계수가 커진다는 것을 의미한다.

[0190] 일반적으로, 전력을 공급하는 측의 출력 임피던스와 전력을 받는 측의 입력 임피던스의 정합이 벗어나면 전력 반사가 일어나고, 전력의 전달 효율이 나빠진다. 즉, 안테나(112) 및 안테나(113)가 받은 전력을 칩 본체(120)에 효율 좋게 전달하기 위하여는, 안테나(112) 및 안테나(113)와 칩 본체(120)와의 임피던스 정합을 맞출 필요가 있다.

[0191] 본 실시예에서도 이 성질을 이용한다. 통신 거리가 극단적으로 짧고, RF 태그에 대전력이 공급된 경우에는, 부하(201)에 전류를 흘려, 칩 본체(120)의 임피던스를 변화시켜, 안테나(112) 및 안테나(113)와의 임피던스 정합을 의도적으로 벗어나게 한다. 그래서, 안테나(112) 및 안테나(113)가 대전력을 받았다고 하여도 칩 본체(120) 내부에는 그다지 전달되지 않으므로, RF 태그의 내부 소자가 열화하거나, RF 태그 자체가 파괴되거나 하는 일 없이 RF 태그를 동작시킬 수 있다.

[0192] 또한, 본 실시예를 사용함으로써, 통신 거리가 멀고 리더/라이터로부터의 수신 전파만으로는 RF 태그의 내부 회로를 동작시키는 데 필요한 전력이 얻어질 수 없는 경우에도, 배터리에 충전된 전원을 이용하여 리더/라이터와의 통신을 할 수 있다.

[0193] 또한, 배터리의 충전 용량이 충분히 크면, RF 태그(700)의 기억장치로서, 예를 들면, DRAM (Dynamic Random Access Memory), SRAM (Static Random Access Memory) 등의 휘발성 메모리를 답재할 수도 있다.

[0194] 또한, 본 실시예에서는, 안테나(112) 및 안테나(113)를 2종류 사용하는 경우를 나타낸다. 2종류의 안테나를 각각 다른 공진 주파수를 가지게 설계함으로써, 리더/라이터와의 통신시 이외에 배터리를 충전할 수 있게 된다.

[0195] 또한, 본 발명의 실시예 6에 따른 입력회로부의 변형예로서, 안테나(112)와 안테나(113)를 동일한 것으로 할 수도 있다.

[0196] 동일 안테나를 리더/라이터와의 통신과 배터리 충전 모두의 용도로 사용할 수 있기 때문에, RF 태그의 사이즈를 소형화할 수 있다.

[0197] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여, 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그래서, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에서 RF 태그가 대전력을 수신함으로

써 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 것 없이 RF 태그를 정상으로 동작시킬 수 있다.

[0198] [실시예 8]

본 실시예에서 RF 태그를 구성하는 안테나 및 트랜지스터의 제작례에 대하여 설명한다.

또한, 본 명세서에서 말하는 무선통신에 의하여 데이터의 교신을 행하는 RF 태그는 반도체 특성을 이용함으로써 기능할 수 있는 소자인 트랜지스터 등을 가지는 장치이기도 한다. 그래서, 본 명세서에서는 RF 태그를 반도체장치라고 부르는 경우도 있다.

먼저, 도 19에 본 발명의 RF 태그를 구성하는 반도체 소자의 레이아웃도를 나타낸다. 도 19에 나타낸 레이아웃도는, 도 3에 나타낸 회로도에 있어서의 보호회로부(101) 및 보호회로 제어회로부(102)에 대응하는 부분에 대하여 나타낸 것이다. 도 19에는, 일례로서, 저항소자로 구성된 부하(201), 트랜지스터(202), 트랜지스터(203), 트랜지스터(204), 용량(205), 저항(206), 다이오드(207)의 각 소자가 배선에 의해 접속된 레이아웃도를 나타내고 있다. 도 19에 나타낸 트랜지스터(202), 트랜지스터(203), 트랜지스터(204)의 제작예에 대하여, 이하, 도 13 내지 도 16을 사용하여 자세히 설명하고, 상기 트랜지스터 위에 안테나를 마련하는 예에 대하여 설명한다. 또한, 특히 본 실시예에서 설명하는 트랜지스터로서는, 이하, 절연 기판 위에 형성된 반도체막에 의해 트랜지스터를 제작하는 형태에 대하여 설명한다.

[0202] 기판(1601)의 일 표면에 박리층(1602)을 형성하고, 이어서, 하지(下地)가 되는 절연막(1603) 및 비정질 반도체막(1604)(예를 들면, 비정질 규소를 포함하는 막)을 형성한다(도 13(A)). 박리층(1602), 절연막(1603) 및 비정질 반도체막(1604)은 연속하여 형성할 수 있다. 연속하여 형성함으로써, 대기에 노출시키지 않기 때문에 불순물의 혼입을 방지할 수 있다.

[0203] 기판(1601)은 유리기판, 석영기판, 금속기판이나 스테인리스 기판, 본 공정의 처리온도에 견딜 수 있는 내열성이 있는 플라스틱 기판 등을 사용하면 좋다. 이러한 기판이면, 그의 면적이나 형상에 큰 제한이 없기 때문에, 예를 들면 1변이 1㎟ 이상이고 사각형 형상인 것을 사용하면, 생산성을 크게 향상시킬 수 있다. 이러한 이점은, 원형 실리콘 기판을 사용하는 경우와 비교하면, 큰 우위점이다. 따라서, 실리콘 기판과 비교하여, 접적회로부나 안테나를 크게 형성한 경우에도 저비용화를 실현할 수 있다.

[0204] 또한, 본 공정에서는, 박리층(1602)을 기판(1601)의 전면(全面)에 형성하고 있지만, 필요에 따라, 기판(1601)의 전면에 박리층을 형성한 후에 포토리소그래피법에 의해 박리층(1602)을 선택적으로 형성하여도 좋다. 또한, 기판(1601)에 접하도록 박리층(1602)을 형성하고 있지만, 필요에 따라, 기판(1601)에 접하도록 산화규소(SiO_x)막, 산화질화규소(SiO_xN_y)($x > y$)막, 질화규소(SiN_x)막, 질화산화규소(SiN_xO_y)($x > y$)막 등의 절연막을 형성하고, 그 절연막에 접하도록 박리층(1602)을 형성하여도 좋다.

[0205] 박리층(1602)은, 금속막이나 금속막과 금속산화막의 적층구조 등을 사용할 수 있다. 금속막으로서는, 텅스텐(W), 몰리브덴(Mo), 티탄(Ti), 탄탈(Ta), 니오브(Nb), 니켈(Ni), 코발트(Co), 지르코늄(Zr), 아연(Zn), 루테늄(Ru), 로듐(Rh), 팔라듐(Pd), 오스뮴(Os), 이리듐(Ir)으로부터 선택된 원소, 또는 상기 원소를 주성분으로 하는 합금 재료 또는 화합물 재료로 된 막을 단층 또는 적층하여 형성한다. 또한, 이들 재료는 스퍼터링법이나 플라즈마 CVD법 등의 각종 CVD법 등을 사용하여 형성할 수 있다. 금속막과 금속산화막의 적층구조로서는, 상기한 금속막을 형성한 후에 산소분위기화 또는 N_2O 분위기 하에서의 플라즈마 처리, 산소분위기화 또는 N_2O 분위기 하에서의 가열처리를 행함으로써, 금속막 표면에 상기 금속막의 산화물, 또는 산화질화물을 형성할 수 있다. 또한, 금속막을 형성한 후에 오존수 등의 산화력이 강한 용액으로 표면을 처리함으로써 금속막 표면에 상기 금속막의 산화물 또는 산화질화물을 형성할 수 있다.

[0206] 절연막(1603)은 스퍼터링법이나 플라즈마 CVD법 등에 의해, 규소의 산화물, 또는 규소의 질화물을 포함하는 막을 단층 또는 적층으로 형성한다. 하지가 되는 절연막이 2층 구조인 경우, 예를 들면, 첫번째 층으로서 질화산화규소막을 형성하고, 두번째 층으로서 산화질화규소막을 형성하면 좋다. 하지가 되는 절연막이 3층 구조인 경우, 첫번째 층의 절연막으로서 산화규소막을 형성하고, 두번째 층의 절연막으로서 질화산화규소막을 형성하고, 세번째 층의 절연막으로서 산화질화규소막을 형성하고, 두번째 층의 절연막으로서 질화산화규소막을 형성하고, 세번째 층의 절연막으로서 산화질화규소막을 형성하면 좋다. 하지가 되는 절연막은 기판(1601)으로부터의 불순물의 침입을 방지하는 블로킹막으로서 기능한다.

- [0207] 반도체막(1604)은 스퍼터링법, LPCVD법, 플라즈마 CVD법 등에 의해, 25 nm 내지 200 nm(바람직하게는 30 nm 내지 150 nm)의 두께로 형성한다. 반도체막(1604)으로서는, 예를 들면, 비정질 규소막을 형성하면 좋다.
- [0208] 다음에, 비정질 반도체막(1604)에 레이저광을 조사하여 결정화를 행한다. 또한, 레이저광의 조사와 RTA 또는 퍼니스 아닐로를 사용하는 열결정화법, 결정화를 조장하는 금속원소를 사용하는 열결정화법을 조합한 방법 등에 의하여, 비정질 반도체막(1604)의 결정화를 행하여도 좋다. 그 후, 얻어진 결정질 반도체막을 소망의 형상으로 에칭하여, 반도체막(1604a~1604d)을 형성하고, 그 반도체막(1604a~1604d)을 덮도록 게이트 절연막(1605)을 형성한다(도 13(B)).
- [0209] 반도체막(1604a~1604d)의 제작공정의 일례를 이하에 간단히 설명하면, 먼저, 플라즈마 CVD법을 사용하여, 막 두께 50 nm~60 nm의 비정질 반도체막(예를 들면, 비정질 규소막)을 형성한다. 다음에, 결정화를 조장하는 금속원소인 니켈을 함유하는 용액을 비정질 반도체막 위에 유지시킨 후, 비정질 반도체막에 탈수소화 처리(500°C , 1시간)와, 열결정화 처리(550°C , 4시간)를 행하여, 결정질 반도체막을 형성한다. 그 후, 레이저 발진기로부터 레이저광을 조사하고, 포토리소그래피법을 사용하여 반도체막(1604a~1604d)을 형성한다. 또한, 결정화를 조장하는 금속원소를 사용하는 열결정화를 하지 않고, 레이저광의 조사만으로 비정질 반도체막의 결정화를 행하여도 좋다.
- [0210] 레이저 발진기로서는, 연속 발진형의 레이저 빔(CW 레이저 빔)이나 펄스 발진형의 레이저 빔(펄스 레이저 빔)을 사용할 수 있다. 여기서 사용할 수 있는 레이저 빔은 Ar 레이저, Kr 레이저, 엑시마 레이저 등의 기체 레이저, 단결정의 YAG, YVO₄, 포스테라이트(forsterite)(Mg₂SiO₄), YA1O₃, GdVO₄, 또는 다결정(세라믹스)의 YAG, Y₂O₃, YVO₄, YA1O₃, GdVO₄에, 도편트로서 Nd, Yb, Cr, Ti, Ho, Er, Tm, Ta 중, 1종 또는 다수종 첨가한 것을 매질로 하는 레이저, 유리 레이저, 루비 레이저, 알렉산드라이트 레이저, Ti:사파이어 레이저, 구리 증기 레이저, 또는 금 증기 레이저 중의 1종 또는 다수종으로부터 발진되는 것을 사용할 수 있다. 이러한 레이저빔의 기본파, 및 이들 기본파의 제2 고조파 내지 제4 고조파의 레이저 빔을 조사함으로써 대입경의 결정을 얻을 수 있다. 예를 들면, Nd:YVO₄ 레이저(기본파 1064 nm)의 제2 고조파(532 nm)나 제3 고조파(355 nm)를 사용할 수 있다. 이 때, 레이저의 파워 밀도는 $0.01\sim100 \text{ MW/cm}^2$ 정도(바람직하게는 $0.1\sim10 \text{ MW/cm}^2$)가 필요하다. 또한, 주사속도를 $10\sim2000 \text{ cm/sec}$ 정도로 하여 조사한다. 또한, 단결정의 YAG, YVO₄, 포스테라이트(Mg₂SiO₄), YA1O₃, GdVO₄, 또는 다결정(세라믹스)의 YAG, Y₂O₃, YVO₄, YA1O₃, GdVO₄에, 도편트로서 Nd, Yb, Cr, Ti, Ho, Er, Tm, Ta 중 1종 또는 다수종 첨가한 것을 매질로 하는 레이저, Ar 이온 레이저, 또는 Ti:사파이어 레이저는 연속 발진시킬 수 있고, Q스위치 동작이나 모드 동기 등을 행함으로써 10 MHz 이상의 발진 주파수로 펄스 발진시킬 수도 있다. 10 MHz 이상의 발진 주파수로 레이저 빔을 발진시키면, 반도체막이 레이저에 의하여 용융하고 나서 고화할 때까지의 사이에, 다음 펄스가 반도체막에 조사된다. 따라서, 발진 주파수가 낮은 펄스 레이저를 사용하는 경우와 달리, 반도체막 중에서 고액 계면을 연속적으로 이동시킬 수 있기 때문에, 주사방향으로 향하여 연속적으로 성장한 결정립을 얻을 수 있다.
- [0211] 다음에, 반도체막(1604a) 내지 반도체막(1604d)을 덮는 게이트 절연막(1605)을 형성한다. 게이트 절연막(1605)은 CVD법이나 스퍼터링법 등에 의하여, 규소의 산화물 또는 규소의 질화물을 포함하는 막을 단층 또는 적층하여 형성한다. 구체적으로는, 산화규소막, 산화질화규소막, 질화산화규소막을 단층 또는 적층하여 형성한다.
- [0212] 또한, 게이트 절연막(1605)은, 비정질 반도체막(1604a~1604d)에 대하여 고밀도 플라즈마 처리를 행하여 표면을 산화 또는 질화함으로써 형성하여도 좋다. 예를 들면, He, Ar, Kr, Xe 등의 희가스와, 산소, 산화질소(NO₂), 암모니아, 질소, 수소 등의 혼합 가스를 도입한 플라즈마 처리로 형성한다. 이 경우의 플라즈마 여기는 마이크로파의 도입에 의하여 행하면, 낮은 전자온도로 고밀도 플라즈마를 생성할 수 있다. 이 고밀도 플라즈마로 생성된 산소 라디칼(OH 라디칼을 포함하는 경우도 있다)이나, 질소 라디칼(NH 라디칼을 포함하는 경우도 있다)에 의하여, 반도체막의 표면을 산화 또는 질화할 수 있다.
- [0213] 이러한 고밀도 플라즈마를 사용한 처리에 의하여, 1 nm~20 nm, 대표적으로는 5 nm~10 nm의 절연막이 반도체막에 형성된다. 이 경우의 반응은 고상 반응이기 때문에, 상기 절연막과 반도체막과의 계면준위 밀도는 극히 낮게 할 수 있다. 이러한 고밀도 플라즈마 처리는 반도체막(결정성 실리콘, 또는 다결정 실리콘)을 직접 산화(또는 질화)하기 때문에, 형성되는 절연막의 두께는 이상적으로는 편차를 극히 작게 할 수 있다. 또한, 결정성 실리콘의 결정입계도 산화가 강하게 되는 일이 없기 때문에, 매우 바람직한 상태가 된다. 즉, 여기서 나

타내는 고밀도 플라즈마 처리로 반도체막의 표면을 고상산화하는 것에 의해 결정입계에서 과도한 산화반응을 시키지 않고, 균일성이 좋고 계면준위 밀도가 낮은 절연막을 형성할 수 있다.

[0214] 게이트 절연막(1605)은 고밀도 플라즈마 처리에 의하여 형성되는 절연막만을 사용하여도 좋고, 그것에 더하여 플라즈마나 열반응을 이용한 CVD법으로 산화규소, 산질화규소, 질화규소 등의 절연막을 퇴적하여 적층시켜도 좋다. 어쨌든지, 고밀도 플라즈마로 형성한 절연막을 게이트 절연막의 일부 또는 전부에 포함하여 형성되는 트랜지스터는 특성 편차를 작게 할 수 있다.

[0215] 또한, 반도체막에 대하여 연속 발진 레이저광 또는 10 MHz 이상의 주파수로 발진하는 레이저광을 조사하면서 일 방향으로 주사하여 결정화시켜 얻어진 반도체막(1604a~1604d)은 그 레이저광의 주사방향으로 결정이 성장하는 특성이 있다. 그 주사방향을 채널 길이 방향(채널형성영역이 형성된 때 캐리어가 흐르는 방향)에 맞쳐 트랜지스터를 배치하고, 상기 게이트 절연막을 조합함으로써, 특성 편차가 작고, 또한, 전계효과 이동도가 높은 박막트랜지스터(TFT)를 얻을 수 있다.

[0216] 다음에, 게이트 절연막(1605) 위에, 제1 도전막과 제2 도전막을 적층하여 형성한다. 여기서는, 제1 도전막은, 플라즈마 CVD법이나 스퍼터링법 등에 의하여 20 nm 내지 100 nm의 두께로 형성한다. 제2 도전막은, 100 nm 내지 400 nm의 두께로 형성한다. 제1 도전막과 제2 도전막은 탄탈(Ta), 텅스텐(W), 티탄(Ti), 몰리브덴(Mo), 알루미늄(Al), 구리(Cu), 크롬(Cr), 니오브(Nb) 등으로부터 선택된 원소 또는 이들 원소를 주성분으로 하는 합금 재료 또는 화합물 재료로 형성한다. 또한, 인 등의 불순물 원소를 도핑한 다결정 규소로 대표되는 반도체 재료에 의하여 형성한다. 제1 도전막과 제2 도전막의 조합의 예를 들면, 질화탄탈막과 텅스텐막, 질화텅스텐막과 텅스텐막, 질화몰리브덴막과 몰리브덴막 등을 들 수 있다. 텅스텐이나 질화탄탈은 내열성이 높기 때문에, 제1 도전막과 제2 도전막을 형성한 후에 열 활성화를 목적으로 한 가열처리를 행할 수 있다. 또한, 2층 구조가 아니라 3층 구조인 경우에는, 몰리브덴막과 알루미늄막과 몰리브덴막의 적층 구조를 채용하면 좋다.

[0217] 다음에, 포토리소그래피법을 사용하여 레지스트로 된 마스크를 형성하고, 게이트 전극과 게이트 배선을 형성하기 위한 에칭 처리를 행하여, 반도체막(1604a~1604d)의 상방에 게이트 전극(1607)을 형성한다.

[0218] 다음에, 포토리소그래피법에 의하여, 레지스트로 된 마스크를 형성하고, 반도체막(1604a~1604d)에 이온 도핑법 또는 이온 주입법에 의하여, n형을 부여하는 불순물 원소를 저농도로 첨가한다. n형을 부여하는 불순물 원소는 주기율표 15족에 속하는 원소를 사용하면 좋고, 예를 들면, 인(P) 또는 비소(As)를 사용한다.

[0219] 다음에, 게이트 절연막(1605)과 게이트 전극(1607)을 덮도록 절연막을 형성한다. 절연막은, 플라즈마 CVD법이나 스퍼터링법 등에 의하여, 규소, 규소의 산화물 또는 규소의 질화물의 무기재료를 포함하는 막이나, 유기 수지 등의 유기재료를 포함하는 막을 단층 또는 적층하여 형성한다. 다음에, 절연막을, 수직방향을 주체로 한 이방성 에칭에 의하여 선택적으로 에칭하여, 게이트 전극(1607)의 측면에 접하는 절연막(1608)(사이드월(sidewall)이라고도 한다)을 형성한다. 절연막(1608)은 후에 LDD(Lightly Doped Drain) 영역을 형성할 때의 드핑용 마스크로서 사용된다.

[0220] 다음에, 포토리소그래피법에 의하여 형성한 레지스트로 된 마스크와, 게이트 전극(1607) 및 절연막(1608)을 마스크로 사용하여, 반도체막(1604a~1604d)에 n형을 부여하는 불순물 원소를 첨가하여, 채널형성영역(1606a), 제1 불순물 영역(1606b)과, 제2 불순물 영역(1606c)을 형성한다(도 13(C)). 제1 불순물 영역(1606b)은 박막트랜지스터의 소스 영역 또는 드레인 영역로서 기능하고, 제2 불순물 영역(1606c)은 LDD 영역으로서 기능한다. 제2 불순물 영역(1606c)이 포함하는 불순물 원소의 농도는 제1 불순물 영역(1606b)이 포함하는 불순물 원소의 농도보다 낮다.

[0221] 계속하여, 게이트 전극(1607), 절연막(1608) 등을 덮도록 절연막을 단층 또는 적층하여 형성하고, 그 절연막 위에 박막트랜지스터의 소스 전극 또는 드레인 전극로서 기능하는 도전막(1631)을 형성한다.(도 13(D)).

[0222] 절연막은, CVD법, 스퍼터링법, SOG법, 액적 토출법, 스크린 인쇄법 등에 의하여, 규소의 산화물이나 규소의 질화물 등의 무기재료, 폴리아미드, 폴리아미드, 벤조시클로부텐, 아크릴, 에폭시 등의 유기재료나 실록산재료 등에 의하여 단층 또는 적층으로 형성한다. 여기서는, 절연막을 2층으로 형성한 예를 나타내고, 첫번째 층의 절연막(1609)으로서 질화산화규소막을 형성하고, 두번째 층의 절연막(1610)으로서 산화질화규소막을 형성할 수 있다.

[0223] 또한, 절연막(1609, 1610)을 형성하기 전에, 또는 절연막(1609, 1610) 중의 하나 또는 양쪽 모두를 형성한 후에, 반도체막(1604a~1604d)의 결정성의 회복이나 반도체막에 첨가된 불순물 원소의 활성화, 반도체막의 수소화를 목적으로 한 가열처리를 행하면 좋다. 가열처리에는, 열어닐법, 레이저 어닐법, 또는 RTA법 등을 적

용하면 좋다.

[0224] 도전막(1631)은, 포토리소그래피법에 의하여 절연막(1609, 1610) 등을 에칭하여, 제1 불순물영역(1606b)을 노출시키는 콘택트 홀을 형성한 후, 콘택트 홀을 충전하도록 도전막을 형성하고, 그 도전막을 선택적으로 에칭하여 형성한다. 또한, 도전막을 형성하기 전에, 콘택트 홀에서 노출한 반도체막(1604a~1604d)의 표면에 실리사이드를 형성하여도 좋다.

[0225] 또한, 도전막(1631)은, CVD법이나 스퍼터링법 등에 의하여, 알루미늄(Al), 텅스텐(W), 티탄(Ti), 탄탈(Ta), 몰리브덴(Mo), 니켈(Ni), 백금(Pt), 구리(Cu), 금(Au), 은(Ag), 망간(Mn), 네오디뮴(Nd), 탄소(C), 규소(Si)로부터 선택된 원소, 또는 이들 원소를 주성분으로 하는 합금 재료 또는 화합물 재료로 단층 또는 적층으로 형성한다. 알루미늄을 주성분으로 하는 합금 재료란, 예를 들면, 알루미늄을 주성분으로 하고 니켈을 함유하는 재료, 또는 알루미늄을 주성분으로 하고, 니켈과, 탄소와 규소 중의 하나 또는 양쪽 모두를 함유하는 합금 재료에 상당하다. 도전막(1631)은, 예를 들면, 배리어막과 알루미늄 실리콘막과 배리어막의 적층 구조, 배리어막과 알루미늄 실리콘막과 질화티탄막과 배리어막의 적층 구조를 채용하면 좋다. 또한, 배리어막이란, 티탄, 티탄질화물, 몰리브덴, 또는 몰리브덴 질화물로 된 박막에 상당하다. 알루미늄이나 알루미늄 실리콘은 저항값이 낮고 저렴하기 때문에, 도전막(1631)을 형성하는 재료로서 최적이다. 또한, 상층과 하층의 배리어층을 형성하면, 알루미늄이나 알루미늄 실리콘의 헬록 발생을 방지할 수 있다. 또한, 환원성이 높은 원소인 티탄으로 된 배리어막을 형성하면, 결정질 반도체막 위에 얇은 자연 산화막이 생긴 경우에도, 이 자연 산화막을 환원하여 결정질 반도체막과 양호한 콘택트를 취할 수 있다.

[0226] 다음에, 도전막(1631)을 덮도록 절연막(1611)을 형성한다(도 14(A)). 절연막(1611)은, CVD법, 스퍼터링법, SOG법, 액적 토출법, 또는 스크린 인쇄법 등을 사용하여, 무기재료 또는 유기재료에 의하여 단층 또는 적층으로 형성한다. 또한, 절연막(1611)은 바람직하게는 0.75 μm 내지 3 μm의 두께로 형성한다.

[0227] 다음에, 절연막(1611)의 표면에 안테나로서 기능하는 도전막(1612)을 선택적으로 형성한다(도 14(B)).

[0228] 도전막(1612)은 포토리소그래피법에 의하여 절연막(1611)을 에칭하여, 도전막(1631)을 노출시키는 콘택트 홀을 형성한 후, 콘택트 홀을 충전하도록 도전막을 형성하고, 그 도전막을 선택적으로 에칭하여 형성한다.

[0229] 또한, 도전막(1612)은, CVD법, 스퍼터링법, 스크린 인쇄나 그라비아 인쇄 등의 인쇄법, 도금처리 등을 사용하여, 도전성 재료에 의하여 형성하면 좋다. 도전성 재료는 알루미늄(Al), 티탄(Ti), 은(Ag), 구리(Cu), 금(Au), 백금(Pt), 니켈(Ni), 팔라듐(Pd), 탄탈(Ta), 몰리브덴(Mo)으로부터 선택된 원소, 또는 이들 원소를 주성분으로 하는 합금 재료 또는 화합물 재료로 단층 또는 적층 구조로 형성한다.

[0230] 예를 들면, 스크린 인쇄법을 사용하여 안테나로서 기능하는 도전막(1612)을 형성하는 경우에는, 입경이 수 nm 내지 수십 nm의 도전체 입자를 유기 수지에 용해 또는 분산시킨 도전성 페이스트를 선택적으로 인쇄함으로써 형성할 수 있다. 도전체 입자로서는, 은(Ag), 금(Au), 구리(Cu), 니켈(Ni), 백금(Pt), 팔라듐(Pd), 탄탈(Ta), 몰리브덴(Mo), 및 티탄(Ti) 등 중의 어느 하나 이상의 금속입자나 할로겐화 은의 미립자, 또는 분산성 나노입자를 사용할 수 있다. 스크린 인쇄법을 사용하여 형성함으로써, 공정의 간략화가 가능하게 되어, 저비용화를 도모할 수 있다.

[0231] 다음에, 안테나로서 기능하는 도전막(1612)을 덮도록, 절연막(1613)을 형성한다(도 15(A)).

[0232] 절연막(1613)은, CVD법, 스퍼터링법, SOG법, 액적 토출법, 스크린 인쇄법 등에 의하여, 실리콘 산화물이나 실리콘 질화물 등의 무기재료(예를 들면, 산화규소막, 산화질화규소막, 질화규소막, 질화산화규소막 등), 폴리이미드, 폴리아미드, 벤조시클로부텐, 아크릴, 에폭시 등의 유기재료나 실록산 재료 등에 의하여 단층 또는 적층으로 형성한다.

[0233] 다음에, 박막트랜지스터(1630a~1630d)와, 안테나로서 기능하는 도전막(1612)을 포함하는 소자형성층을 기판(1601)으로부터 박리한다.

[0234] 먼저, 레이저광을 조사하여 개구부(1618)를 형성한다(도 15(B)). 계속하여, 소자형성층의 한쪽 면(여기서는, 절연막(1617)의 표면)을 제1 시트재(1620)에 점착한 후, 물리적인 힘을 사용하여 기판(1601)으로부터 소자형성층을 박리한다(도 16(A)). 제1 시트재(1620)로서는, 핫 멜트(hot melt) 필름 등을 사용할 수 있다. 또한, 후에 제1 시트재(1620)를 박리하는 경우에는, 열을 가함으로써 점착력이 약해지는 열 박리 테이프를 사용할 수 있다.

[0235] 또한, 박리할 때, 물이나 오존수 등의 수용액으로 박리하는 면을 적시면서 행함으로써, 박막트랜지스터

(1630a) 내지 박막트랜지스터(1630d) 등의 소자가 정전기 등에 의하여 파괴되는 것을 방지할 수 있다. 또한, 소자형성층이 박리된 기판(1601)을 재이용함으로써 저비용화를 실현할 수 있다.

[0236] 다음에, 소자형성층의 다른 쪽 면(기판(1601)으로부터 박리에 의해 노출된 면)에 제2 시트재(1621)를 설치한다(도 16(B)). 제2 시트재(1621)는 핫 멜트 필름 등을 사용하여, 가열처리와 가압처리 중의 하나 또는 양쪽 모두를 행함으로써 소자형성층의 다른 쪽 면에 접착할 수 있다. 또한, 제1 시트재(1620)로서 열 박리 테이프를 사용한 경우에는, 제2 시트재(1621)를 접착할 때 가한 열을 이용하여 박리할 수 있다.

[0237] 다음에, 제2 시트재(1621) 위에 제공된 소자형성층을 다이싱(dicing), 스크라이빙(scribing) 또는 레이저 커팅법 등에 의하여 선택적으로 분단함으로써 복수의 RF 태그를 얻을 수 있다. 제2 시트재(1621)로서, 플라스틱 등의 가요성을 가지는 기판을 사용함으로써 가요성을 가지는 RF 태그를 제작할 수 있다.

[0238] 또한, 본 실시예에서는, 기판(1601) 위에 박막트랜지스터나 안테나 등의 소자를 형성한 후, 그 기판(1601)으로부터 박리하는 것에 의해, 가요성을 가지는 RF 태그를 제작하는 경우에 대하여 나타냈지만, 이것에 한정되지 않는다. 예를 들면, 기판(1601) 위에 박리층(1602)을 형성하지 않고, 도 13(A) 및 도 13(B), 도 14(A) 및 도 14(B), 도 15(A)의 공정을 적용함으로써 기판(1601) 위에 박막트랜지스터나 안테나 등의 소자가 형성된 RF 태그를 제작할 수 있다.

[0239] 또한, 본 실시예에서는, 안테나와 트랜지스터를 동일 기판 위에 형성하는 예에 대하여 설명하였지만, 이 구성에 한정되지 않는다. 트랜지스터를 형성한 후, 별도로 형성한 안테나를 접적회로와 전기적으로 접속하도록 하여도 좋다. 이 경우, 안테나와 접적회로와의 전기적 접속은, 이방 도전성 필름(ACF: Anisotropic Conductive Film)이나 이방 도전성 페이스트(ACP: Anisotropic Conductive Paste) 등으로 압착시키는 것에 의해 전기적으로 접속할 수 있다. 또한, 이 이외에도, 은 페이스트, 구리 페이스트 또는 카본 페이스트 등의 도전성 접착재나 땀납 접합 등을 사용하여 접속을 행하는 것도 가능하다.

[0240] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그래서, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에서 RF 태그가 대전력을 수신함으로써 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 것 없이 RF 태그를 정상으로 동작시킬 수 있다.

[실시예 9]

[0242] 본 실시예에서는, 단결정 실리콘 기판을 사용하여 RF 태그를 구성하는 트랜지스터를 제작하는 예에 대하여 도 17 및 도 18을 사용하여 설명한다.

[0243] 먼저, 도 17(A)를 사용하여 트랜지스터의 제작공정에 대하여 설명한다. 단결정 실리콘으로 된 실리콘 기판(1901)을 준비한다. 그리고, n형의 도전성이 부여된 실리콘 기판의 주면(正面)(소자형성면 또는 회로형성면)의 소자형성영역에 p형 웰(well)(1902)을 선택적으로 형성한다. 또한, 실리콘 기판의 뒷면을 연마하는 등의 수법에 의하여 얇게 할 수도 있다. 미리 실리콘 기판을 박막화함으로써 경량이고 박형인 RF 태그를 제작할 수 있다.

[0244] 다음에, 제1 소자형성영역과 제2 소자형성영역을 구획하기 위한 소자분리영역이 되는 필드 산화막(1903)을 형성한다. 필드 산화막(1903)은 두꺼운 열산화막이고, 공지의 LOCOS법을 사용하여 형성하면 좋다. 또한, 소자분리법은 LOCOS법에 한정되지 않고, 예를 들면, 소자분리영역은 트렌치 분리법을 사용하여 트렌치 구조를 가져도 좋고, LOCOS 구조와 트렌치 구조의 조합이어도 좋다.

[0245] 다음에, 실리콘 기판의 표면을, 예를 들면, 열산화시킴으로써 게이트 절연막(1904)을 형성한다. 게이트 절연막(1904)은 CVD법을 사용하여 형성하여도 좋고, 산화질화규소막이나 산화규소막이나 그들의 적층막을 사용할 수 있다.

[0246] 다음에, 폴리실리콘층(1905a)과 실리사이드층(1905b)과의 적층막을 전면에 형성하고, 리소그래피 기술 및 드라이 에칭 기술에 의거하여 적층막을 형성함으로써, 게이트 절연막 위에 폴리사이드(polyicide) 구조를 가지는 게이트 전극(1905)을 형성한다. 폴리실리콘층(1905a)은 저저항화하기 위해 미리 $10^{21}/\text{cm}^3$ 정도의 농도로 인(P)을 드핑해 놓아도 좋고, 폴리실리콘층을 형성한 후에 진한 n형 불순물을 확산시켜도 좋다. 또한, 실리사이드층(1905b)을 형성하는 재료는 폴리브텐 실리사이드, 텅스텐 실리사이드, 탄탈 실리사이드, 티탄 실리사이드 등을 적용할 수 있고, 공지의 방법에 따라 형성하면 좋다.

- [0247] 또한, 게이트 전극의 측벽에 사이드월을 형성하여도 좋다. 예를 들면, 산화규소로 된 절연재료층을 전면에 CVD법으로 퇴적시키고, 그 절연재료층을 에치백함으로써 사이드월을 형성하면 좋다. 에치백할 때 자기정합적으로 게이트 절연막을 선택적으로 제어하여도 좋다.
- [0248] 다음에, 소스 영역 및 드레인 영역을 형성하기 위하여, 노출한 실리콘 기판에 이온 주입을 행한다. p 채널형 트랜지스터를 형성할 소자형성영역을 레지스트 재료로 피복하고, n형 불순물인 비소(As)나 인(P)을 실리콘 기판에 주입하여, 소스 영역(1913) 및 드레인 영역(1914)을 형성한다. 또한, n채널형 트랜지스터를 형성할 소자형성영역을 레지스트 재료로 피복하고, p형 불순물인 붕소(B)를 실리콘 기판에 주입하여 소스 영역(1915) 및 드레인 영역(1916)을 형성한다.
- [0249] 계속하여, 이온 주입된 불순물의 활성화 및 이온 주입에 의하여 발생한 실리콘 기판에서의 결정 결함을 회복하기 위하여, 활성화 처리를 행한다.
- [0250] 그리고, 활성화 후에 층간절연막이나 소스 전극 또는 드레인 전극이 되는 금속 배선 등을 형성한다. 층간절연막(1917)은 플라즈마 CVD법이나 감압 CVD법을 사용하여 산화규소막이나 산화질화규소막 등으로 형성한다. 또한, 그 위에, 인 규산염 유리(PSG: phosphorous silicate glass), 또는 붕소 규산염 유리(BSG: borosilicate glass), 또는 인 붕소 규산염 유리 (PBSG: phosphorus boron silicate glass)의 층간절연막이 형성되어도 좋다.
- [0251] 금속 전극(1919), 금속 전극(1921), 금속 전극(1920), 금속 전극(1922)은, 층간절연막(1917)에 각각의 트랜지스터의 소스 영역 및 드레인 영역에 달하는 콘택트 홀을 형성한 후에 형성하는 것이고, 저저항재료로서 통상 사용되는 알루미늄을 사용하면 좋다. 또한, 알루미늄과 티탄의 적층 구조로 하여도 좋다.
- [0252] 또한, 콘택트 홀은, 전자선 직접 묘화(描畫)기술에 의하여 형성하여도 좋다. 전자선 직접 묘화는 포지티브형의 전자선 묘화용 레지스트를 층간절연막(1917) 위의 전면에 형성하고, 전자선이 조사된 부분을 현상액에 의하여 용해시킨다. 그리고, 콘택트 홀이 형성되는 부분의 레지스트에 구멍이 나고, 레지스트를 마스크로 하여 드라이 에칭을 행함으로써, 소정의 위치의 층간절연막(1917)이 에칭되어 콘택트 홀을 형성할 수 있다. 이상와 같이, p채널형 트랜지스터(1951)와 n채널형 트랜지스터(1952)를 단결정 기판을 사용하여 제작할 수 있다(도 17(A)).
- [0253] 다음에, 도 17(B)에 나타내는 바와 같이, 층간막(1924)을 형성한다. 그리고, 층간막(1924)을 에칭하여 콘택트 홀을 형성하고, 금속 전극(1922)의 일부를 노출시킨다. 층간막(1924)은 수지에 한정되지 않고, CVD 산화막 등 다른 막이어도 좋지만, 평탄성의 관점에서 수지인 것이 바람직하다. 또한, 감광성 수지를 사용하여, 에칭을 사용하지 않고 콘택트 홀을 형성하여도 좋다. 다음에, 층간막(1924) 위에 콘택트 홀을 통하여 금속 전극(1922)과 접하는 배선(1925)을 형성한다.
- [0254] 다음에, 안테나로서 기능하는 도전막(1926)을 배선(1925)과 접하도록 형성한다. 도전막(1926)은, 은(Ag), 금(Au), 구리(Cu), 팔라듐(Pd), 크롬(Cr), 백금(Pt), 몰리브덴(Mo), 티탄(Ti), 탄탈(Ta), 텅스텐(W), 알루미늄(Al), 철(Fe), 코발트(Co), 아연(Zn), 주석(Sn), 니켈(Ni) 등의 금속을 사용하여 형성할 수 있다. 도전막(1926)은, 상기 금속으로 형성된 막 이외에, 상기 금속을 주성분으로 하는 합금으로 형성된 막, 또는 상기 금속을 함유하는 화합물을 사용하여 형성된 막을 사용하여도 좋다. 도전막(1926)은 상기한 막을 단층으로 사용하여도 좋고, 상기한 복수의 막을 적층하여 사용하여도 좋다.
- [0255] 도전막(1926)은, CVD법, 스퍼터링법, 스크린 인쇄나, 그라비아 인쇄 등의 인쇄법, 액적 토출법, 디스펜서법, 도금법, 포토리소그래피법, 증착법 등을 사용하여 형성할 수 있다.
- [0256] 또한, 본 실시예에서는, 안테나를 트랜지스터 위에 형성하는 예에 대하여 설명하였지만, 이 구성에 한정되지 않는다. 트랜지스터를 형성한 후, 별도로 형성한 안테나를 접적회로와 전기적으로 접속하도록 하여도 좋다. 이 경우, 안테나와 접적회로와의 전기적 접속은, 이방 도전성 필름(ACF: Anisotropic Conductive Film)이나 이방 도전성 페이스트(ACP: Anisotropic Conductive Paste) 등으로 압착시킴으로써 전기적으로 접속할 수 있다. 또한, 이 이외에도, 은 페이스트, 구리 페이스트 또는 카본 페이스트 등의 도전성 접착제나 땜납 접착 등을 사용하여 접속을 행하는 것도 가능하다.
- [0257] 다음에, 도 18에 나타내는 바와 같이, 안테나로서 기능하는 도전막(1926)을 덮도록 보호막(1927)을 형성한다. 보호막(1927)은 질화규소막 또는 산화규소막, 혹은 질화산화규소막으로 형성되어 있다. 또한, 질화규소막 등 대신에, 유기 수지막, 또는 보호막 위에 유기 수지막을 적층하여도 좋다. 유기 수지 재료로서, 폴리이

미드, 폴리아미드, 아크릴, 벤조시클로부텐(BCB) 등을 사용할 수 있다. 유기 수지막을 사용하는 이점은, 막의 형성방법이 간단하다는 점이나 비유전률이 낮기 때문에 기생용량을 저감할 수 있는 점, 평탄화하는 데 적합하는 점 등이 있다. 물론, 상기한 이외의 유기수지막을 사용하여도 좋다.

[0258] 그리고, 도 18에 나타내는 바와 같이, 필름(1928)에 의하여 덮어, RF 태그를 완성시킬 수 있다. 필름(1928)의 표면에는, 수분이나 산소 등의 침입을 방지하기 위하여, 보호막을 형성하여도 좋다. 보호막은 규소를 가지는 산화물, 또는 규소를 가지는 질화물에 의하여 형성할 수 있다. 또한, 필름에는 RF 태그의 부스터 안테나가 되는 패턴이 형성되어 있어도 좋다.

[0259] 이와 같이, 단결정 기판을 사용하여 형성된 RF 태그는, 경량이고 보다 소형화된 제품을 제공할 수 있다.

[0260] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그래서, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에서 RF 태그가 대전력을 수신함으로써 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 것 없이 RF 태그를 정상으로 동작시킬 수 있다.

[실시예 10]

[0261] 본 실시예에서는, 본 발명의 무선통신에 의하여 데이터의 교신을 행하는 RF 태그 및 그것을 사용한 통신 시스템의 용도에 대하여 설명한다. 본 발명의 RF 태그는, 예를 들면, 지폐, 경화, 유가증권, 무기명 채권류, 증서류(운전 면허증이나 주민등록증 등), 포장용 용기류(포장지나 병 등), DVD(Digital Versatile Disc) 소프트웨어나 CD(콤팩트 디스크)에 설치하여 사용할 수 있다. 또한, 비디오 테이프 등의 기록매체, 자동차나 모터사이클, 자전거 등의 차량류, 가방이나 안경 등의 신변용품, 식품류, 의류, 생활용품류, 전자기기 등에 설치하여 사용할 수 있다. 전자기기란, 액정표지장치, EL(일렉트로루미네센스) 표시장치, 텔레비전 장치(단지 텔레비전, 또는 텔레비전 수상기라고도 한다) 및 휴대 전화기를 가리킨다.

[0262] 본 발명의 RF 태그는, 물품의 표면에 붙이거나 물품에 매립하거나 하여 물품에 고정시킬 수 있다. 예를 들면, 책이라면 종이에 매립시키거나, 유기 수지로 된 패키지라면 그 유기수지에 매립시키거나 하면 좋다. 지폐, 경화, 유가증권류, 무기명 채권류, 증서류 등에 RF 태그를 설치함으로써, 위조를 방지할 수 있다. 또한, 포장용 용기류, 기록매체, 신변용품, 식품류, 의류, 생활용품류, 전자기기 등에 RF 태그를 설치함으로써, 검증시스템이나, 임대점의 시스템 등의 효율화를 도모할 수 있다. 또한, 차량류에 RF 태그를 설치함으로써 위조나 도난을 방지할 있다. 또한, 동물 등의 생물에 매립함으로써 개개의 생물의 식별을 쉽게 할 수 있다. 예를 들면, 가축 등의 생물에 무선 태그를 매립함으로써 태어난 해나 성별, 또는 종류 등을 쉽게 식별하는 것이 가능하게 된다.

[0263] 이상과 같이, 본 발명의 RF 태그는 물품(생물도 포함하다)이면 어느 것에도 설치하여 사용할 수 있다.

[0264] 다음에, RF 태그를 사용한 시스템의 일 양태에 대하여 도 12(A)를 사용하여 설명한다. 표시부(9521)를 포함하는 단말기(9520)에는 안테나 및 그 안테나에 접속된 리더/라이터가 설치되어 있다. 물품 A(9532)에는 본 발명의 RF 태그(9531)가 설치되고, 물품 B(9522)에는 본 발명의 RF 태그(9523)가 설치되어 있다. 도 12(A)에서는, 물품 A나 물품 B의 일례로서 내복약(內服藥)을 나타내었다. 물품 A(9532)가 포함하는 RF 태그(9531)에 단말기(9520)의 안테나를 접근시키면, 표시부(9521)에 물품 A(9532)의 원재료나 원산지, 생산공정마다의 검사결과나 유통과정의 이력, 상품의 설명 등, 상품에 관한 정보가 표시된다. 물품 B(9522)가 포함하는 RF 태그(9523)에 단말기(9520)의 안테나를 접근시키면, 표시부(9521)에 물품 B(9522)의 원재료나 원산지, 생산공정마다의 검사결과나 유통과정의 이력, 상품의 설명 등, 상품에 관한 정보가 표시된다.

[0265] 도 12(A)에 나타내는 시스템을 이용한 비즈니스 모델의 일례를 나타낸다. 설명에는 도 12(B)의 플로차트를 사용한다. 단말기(9520)에서, 알레르기의 정보를 입력해 놓는다(제1 단계(9001)). 알레르기의 정보란, 소정의 사람이 알레르기 반응을 일으키는 의약품 또는 그 성분 등의 정보이다. 단말기(9520)에 설치된 안테나에 의하여, 상기한 바와 같이, 물품 A(9532)인 내복약 A의 정보를 취득한다(제2 단계(9002)). 내복약 A의 정보에는 내복약 A의 성분 등의 정보가 포함된다. 알레르기의 정보와 취득한 내복약 A의 성분 등의 정보를 비교하여, 일치하는지 여부를 판단한다(제3 단계(9003)). 일치한 경우, 소정의 사람은 내복약 A에 대하여 알레르기 반응을 일으키는 위험성이 있다고 보고, 단말기(9520)의 사용자에게 충고를 준다(제4 단계(9004)). 일치하지 않는 경우, 소정의 사람은 내복약 A에 대하여 알레르기 반응을 일으키는 위험성이 적다고 보고, 단말기(9520)의

사용자에게 그 뜻(안전의 뜻)을 알려 준다(제5 단계(9005)). 제4 단계나 제5 단계에서, 단말기(9520)의 사용자에게 정보를 알려 주는 방법은, 단말기(9520)의 표시부(9521)에 표지를 하는 방법이어도 좋고, 단말기(9520)의 알람(alarm) 등을 울리는 방법이어도 좋다.

[0267] 또한, 다른 비즈니스 모델의 예를 도 12(C)에 나타낸다. 단말기(9520)에 동시에 복용하면 위험한 내복약, 또는 동시에 복용하면 위험한 내복약의 성분의 조합 정보(이하, 조합 정보라고 한다)를 입력해 놓는다(제1 단계(9101)). 단말기(9520)에 설치된 안테나에 의하여, 상기한 바와 같이, 물품 A(9532)인 내복약 A의 정보를 취득한다(제2 단계(9102)). 내복약 A의 정보에는 내복약 A의 성분 등의 정보가 포함된다. 계속하여, 단말기(9520)에 설치된 안테나에 의하여, 상기한 바와 같이 물품 B(9522)인 내복약 B의 정보를 취득한다(제3 단계(9103)). 내복약 B의 정보에는 내복약 B의 성분 등의 정보가 포함된다. 이렇게 하여, 복수의 내복약 정보를 취득한다. 조합 정보와 취득한 복수의 내복약 정보를 비교하여, 일치하는지 여부, 즉, 동시에 사용하면 위험한 내복약 성분의 조합이 있는지 여부를 판단한다(제4 단계(9104)). 일치하는 경우, 단말기(9520)의 사용자에게 충고를 준다(제5 단계(9105)). 일치하지 않는 경우, 단말기(9520)의 사용자에게 그 뜻(안전의 뜻)을 알려 준다(제6 단계)(9106)). 제5 단계(9105)나 제6 단계(9106)에서, 단말기(9520)의 사용자에게 정보를 알리는 방법은, 단말기(9520)의 표시부(9521)에 표시하는 방법이어도 좋고, 단말기의 알람 등을 울리는 방법이어도 좋다.

[0268] 또한, 본 실시예는 다른 실시형태 및 실시예의 기술적 요소와 조합하여 실시할 수 있다. 즉, 본 발명을 사용함으로써, RF 태그를 구성하는 안테나와 칩 본체와의 임피던스 정합을 의도적으로 벗어나게 할 수 있다. 그래서, RF 태그와 리더/라이터와의 통신 거리가 극단적으로 짧은 상황 등에서 RF 태그가 대전력을 수신함으로써 생기는 문제를 방지할 수 있고, RF 태그의 신뢰성의 향상을 도모할 수 있다. 즉, RF 태그 내부의 소자를 열화시키거나, RF 태그 자체를 파괴하는 것 없이 RF 태그를 정상으로 동작시킬 수 있다.

도면의 간단한 설명

[0269] 도 1은 본 발명의 실시형태 1의 일 구성예를 나타내는 블록도.

[0270] 도 2는 본 발명의 실시예 1을 나타내는 블록도.

[0271] 도 3은 본 발명의 실시예 1에 따른 입력회로부의 일 구성예를 나타내는 도면.

[0272] 도 4는 본 발명의 실시예 3에 따른 입력회로부의 변형예를 나타내는 도면.

[0273] 도 5는 본 발명의 실시예 5에 따른 입력회로부의 변형예를 나타내는 도면.

[0274] 도 6은 본 발명의 실시예 6을 나타내는 블록도.

[0275] 도 7은 본 발명의 실시예 6을 나타내는 블록도.

[0276] 도 8은 본 발명의 실시예 7에 따른 입력회로부의 일 구성예를 나타내는 도면.

[0277] 도 9는 본 발명의 실시예 6을 적용한 RF 태그의 입력 임피던스 측정환경을 나타내는 블록도.

[0278] 도 10(A) 내지 도 10(F)는 본 발명의 실시예 6을 적용한 RF 태그의 입력 임피던스 측정결과를 나타내는 도면.

[0279] 도 11(A) 및 도 11(B)는 본 발명의 실시형태 1의 일 구성예를 나타내는 블록도.

[0280] 도 12(A) 내지 도 12(C)는 본 발명의 실시예 10의 기재를 설명하기 위한 도면.

[0281] 도 13(A) 내지 도 13(D)는 본 발명의 실시예 8의 기재를 설명하기 위한 도면.

[0282] 도 14(A) 및 도 14(B)는 본 발명의 실시예 8의 기재를 설명하기 위한 도면.

[0283] 도 15(A) 및 도 15(B)는 본 발명의 실시예 8의 기재를 설명하기 위한 도면.

[0284] 도 16(A) 및 도 16(B)는 본 발명의 실시예 8의 기재를 설명하기 위한 도면.

[0285] 도 17(A) 및 도 17(B)는 본 발명의 실시예 9의 기재를 설명하기 위한 도면.

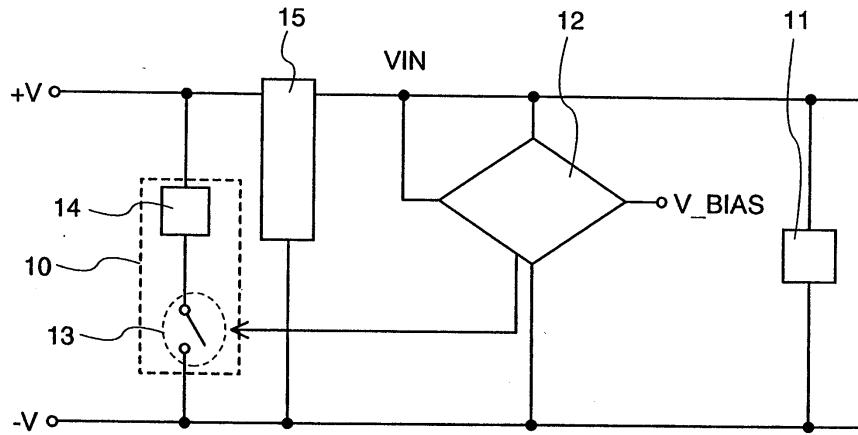
[0286] 도 18은 본 발명의 실시예 9의 기재를 설명하기 위한 도면.

[0287] 도 19는 본 발명의 실시예 8의 기재를 설명하기 위한 도면.

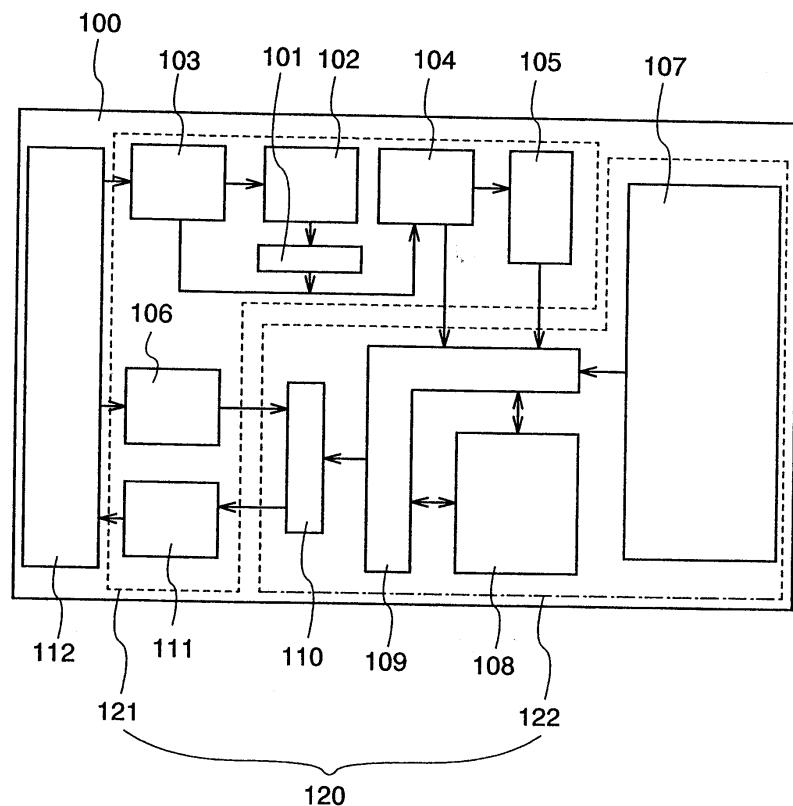
- [0288] <도면의 주요 부분에 대한 부호의 설명>
- | | |
|------------------|----------|
| [0289] 10: 보호회로부 | 11: 회로부 |
| [0290] 12: 비교회로 | 13: 스위치 |
| [0291] 14: 부하 | 15: 정류회로 |

도면

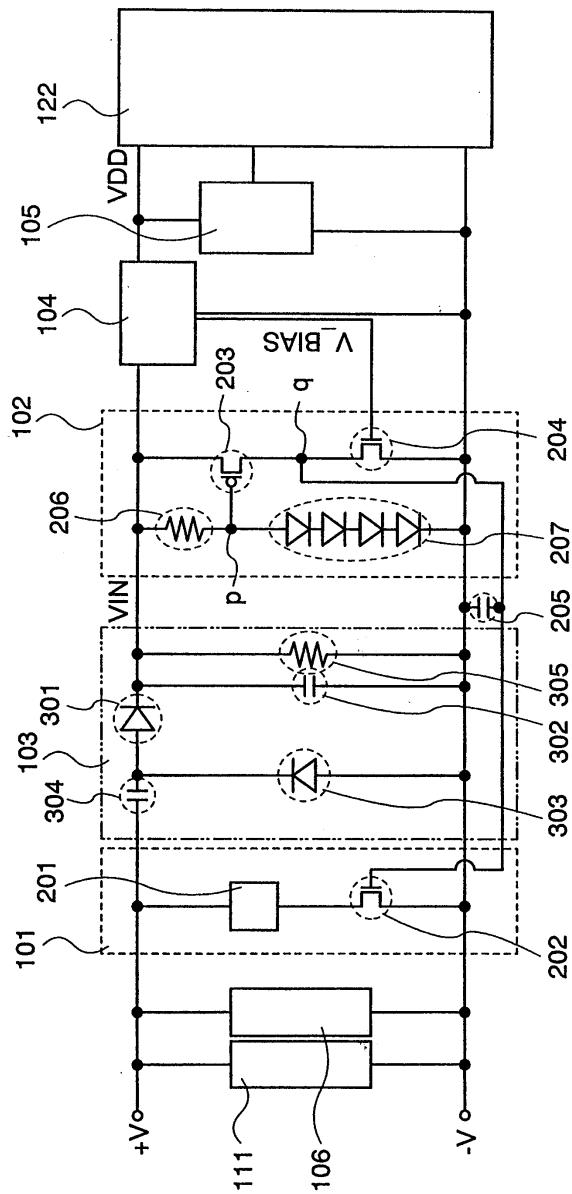
도면1



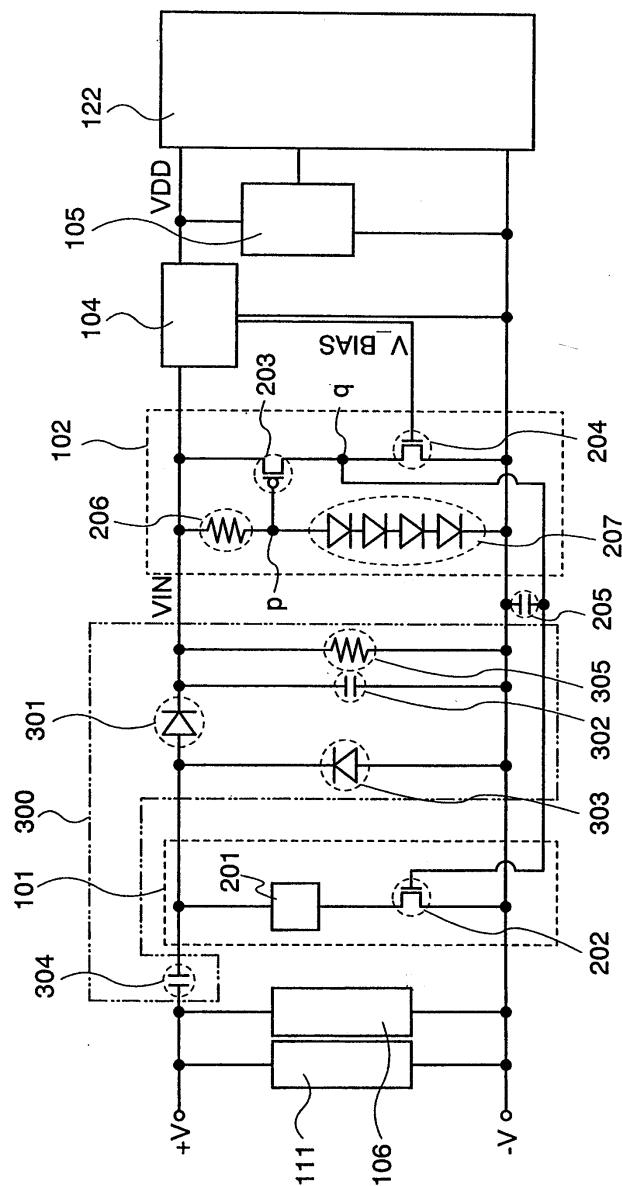
도면2



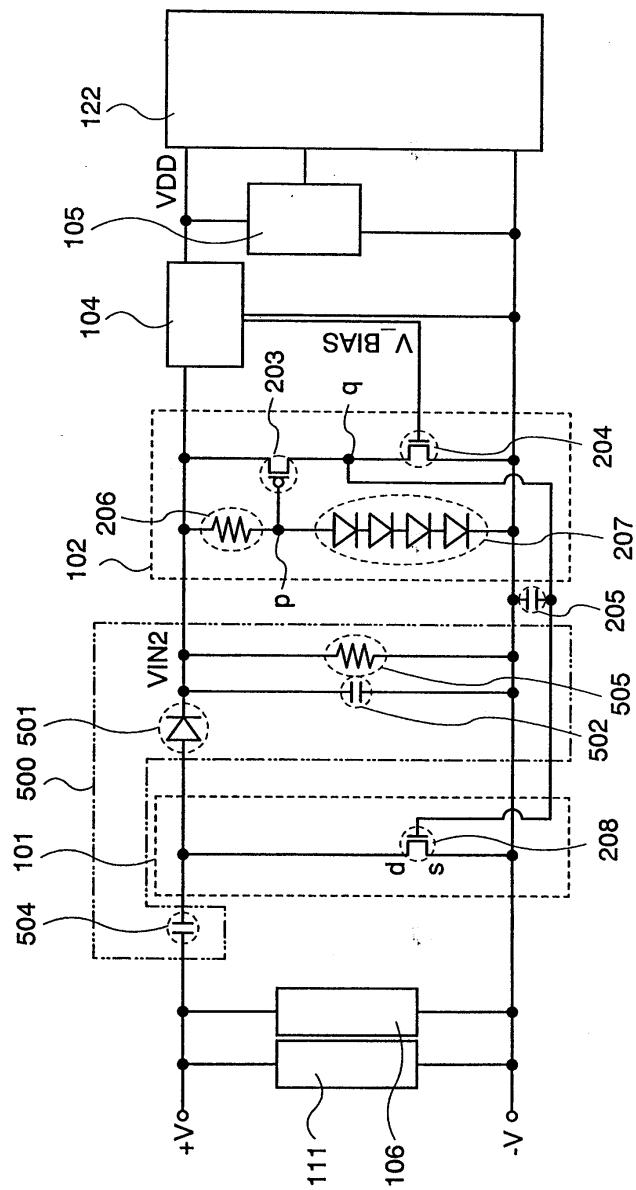
도면3



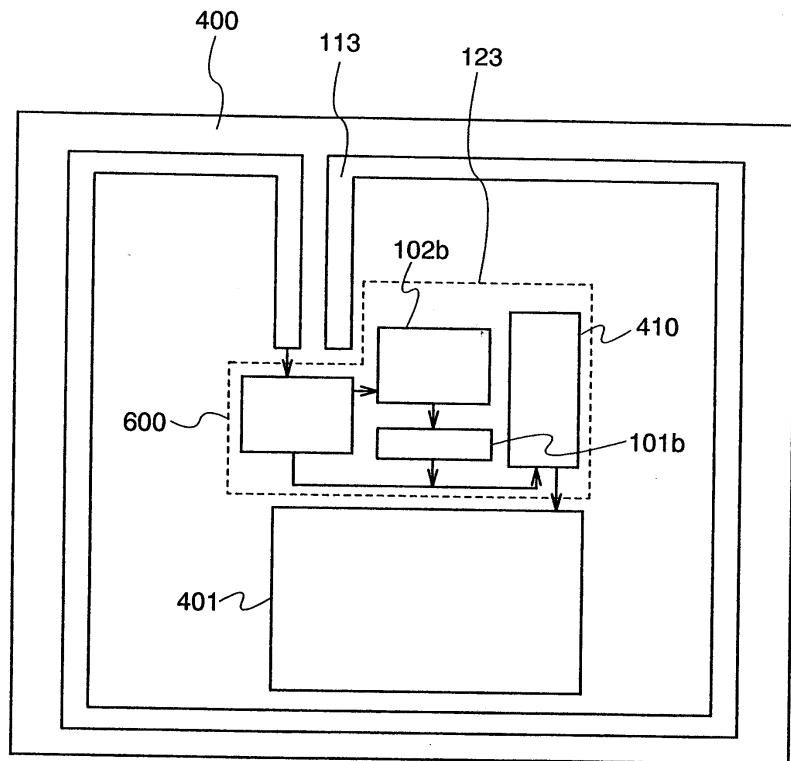
도면4



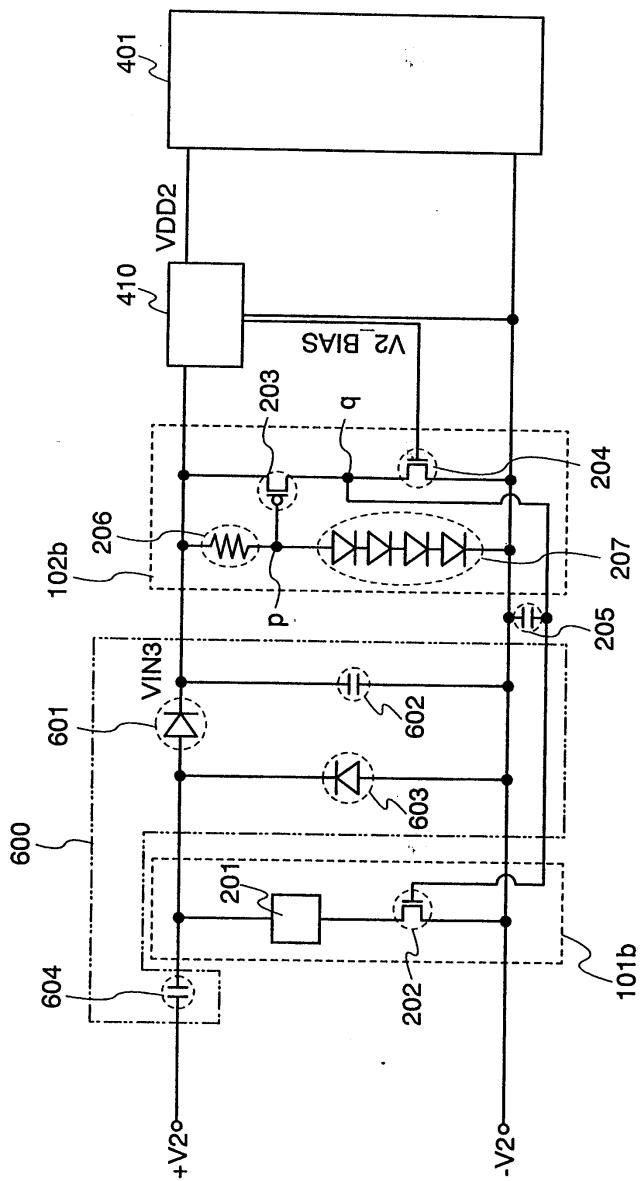
도면5



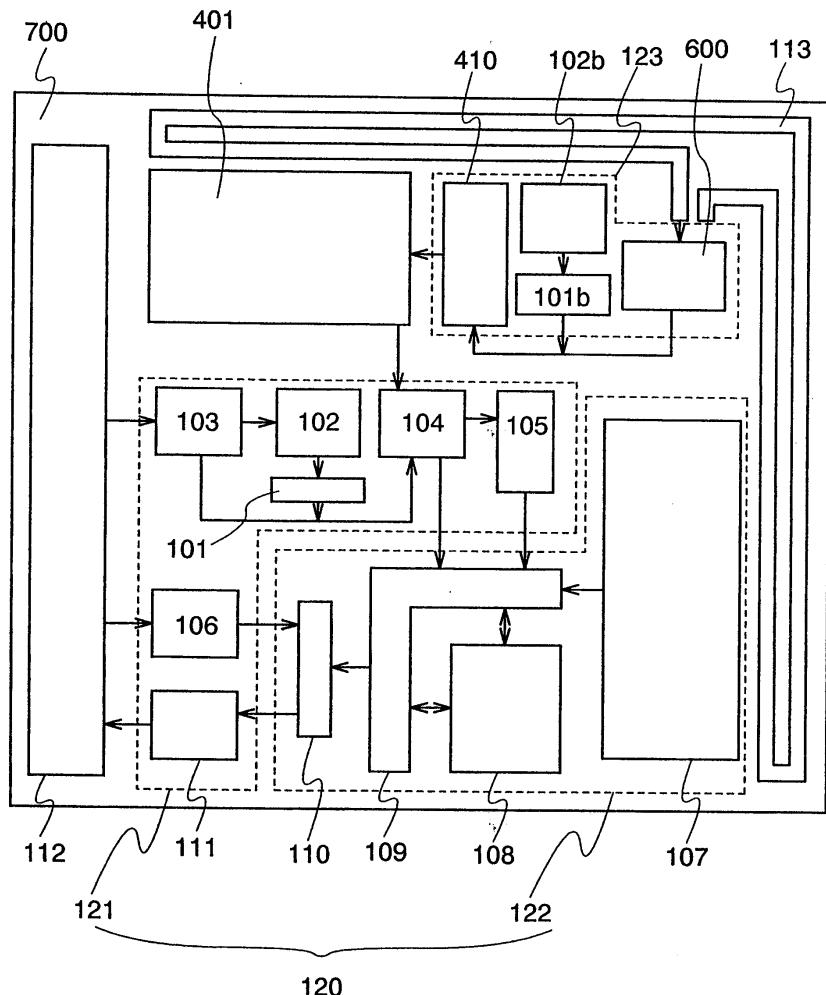
도면6



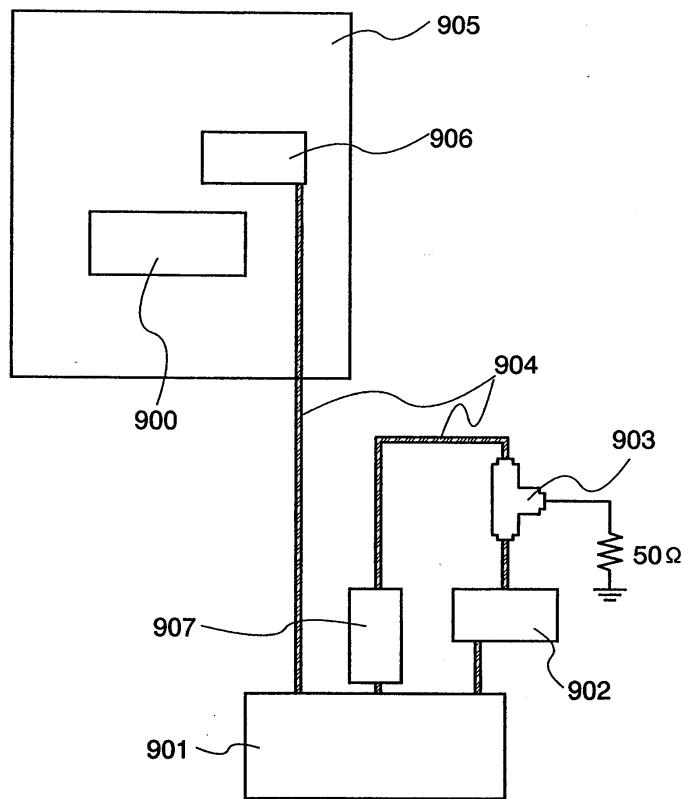
도면7



도면8

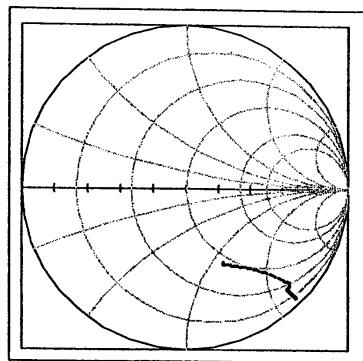


도면9

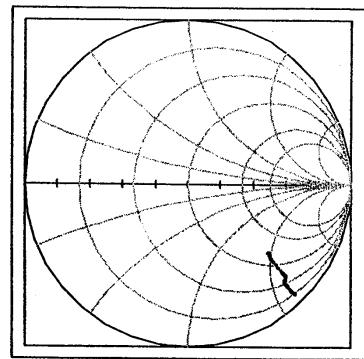


도면10

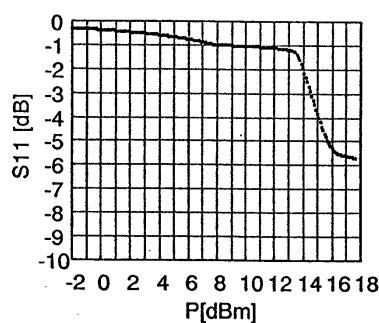
(A)



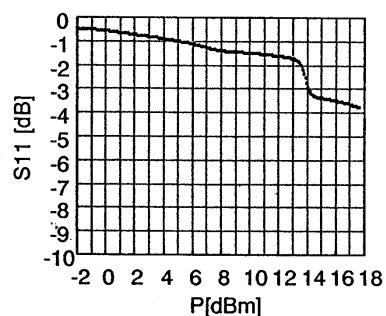
(B)



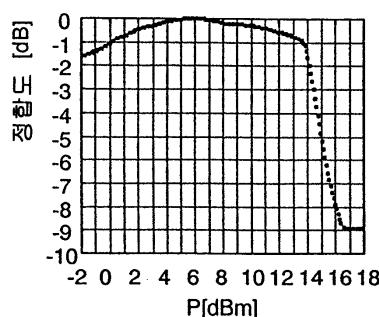
(C)



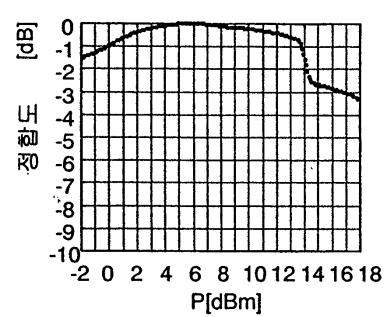
(D)



(E)

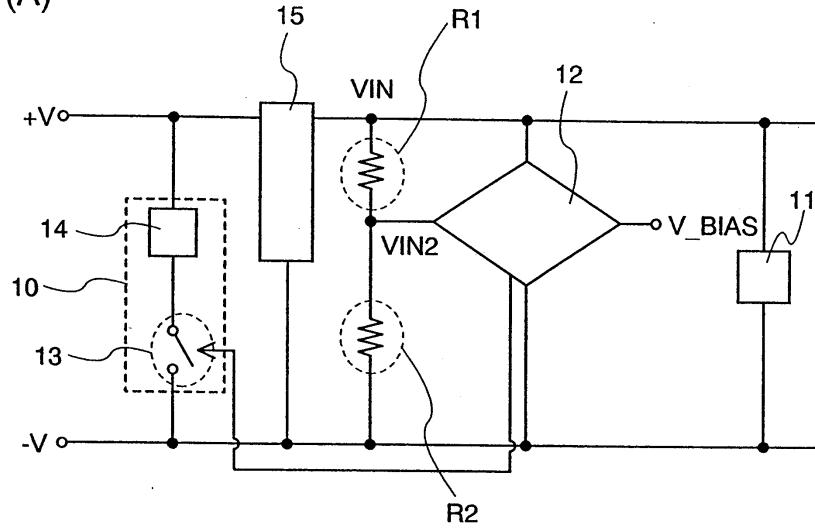


(F)

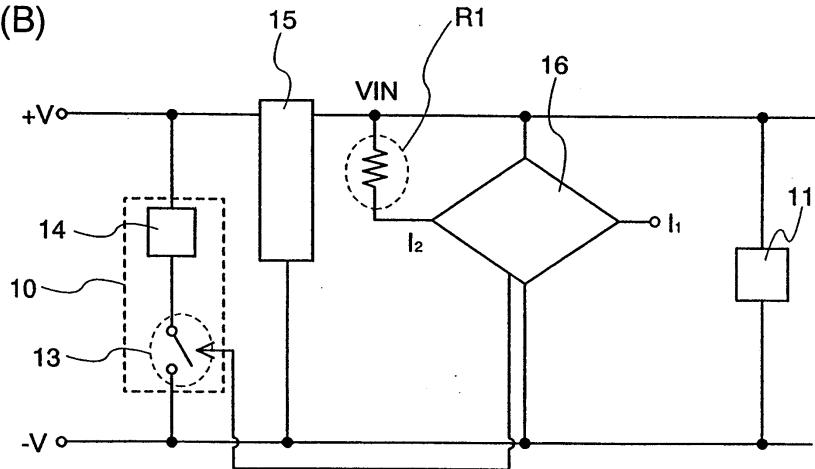


도면11

(A)

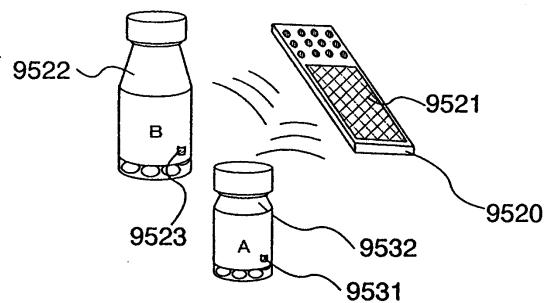


(B)

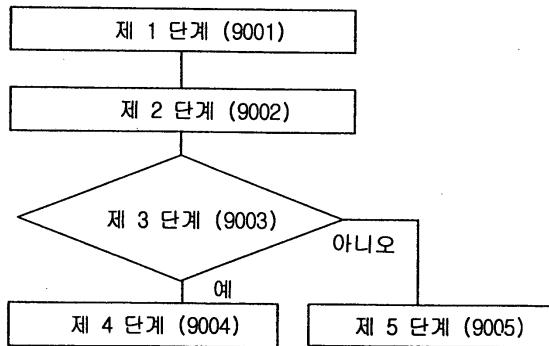


도면12

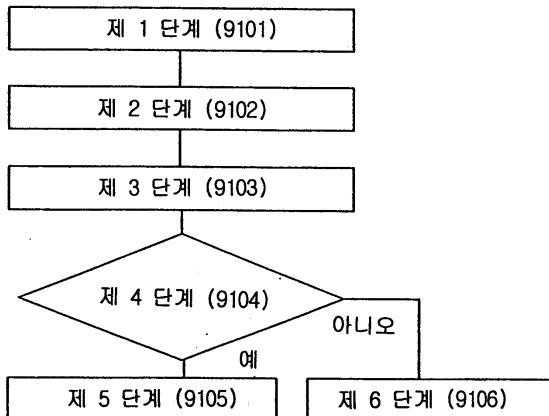
(A)



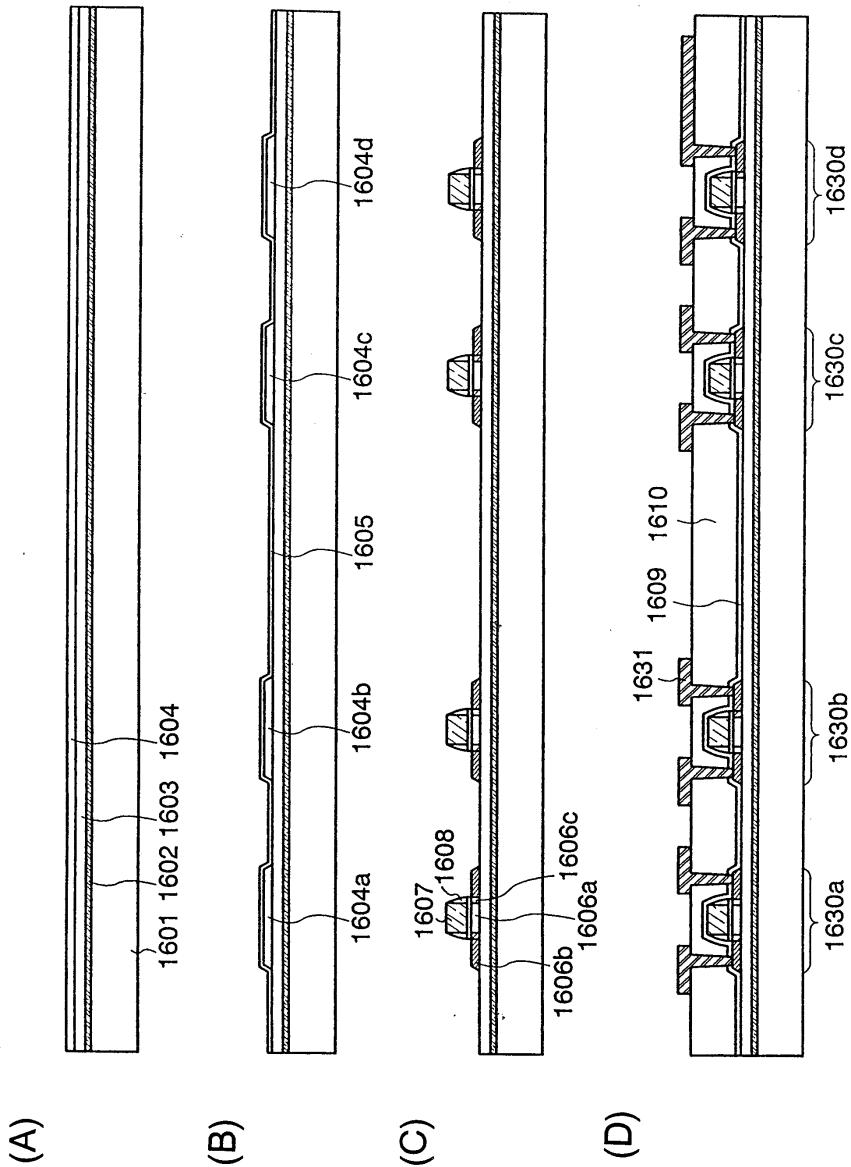
(B)



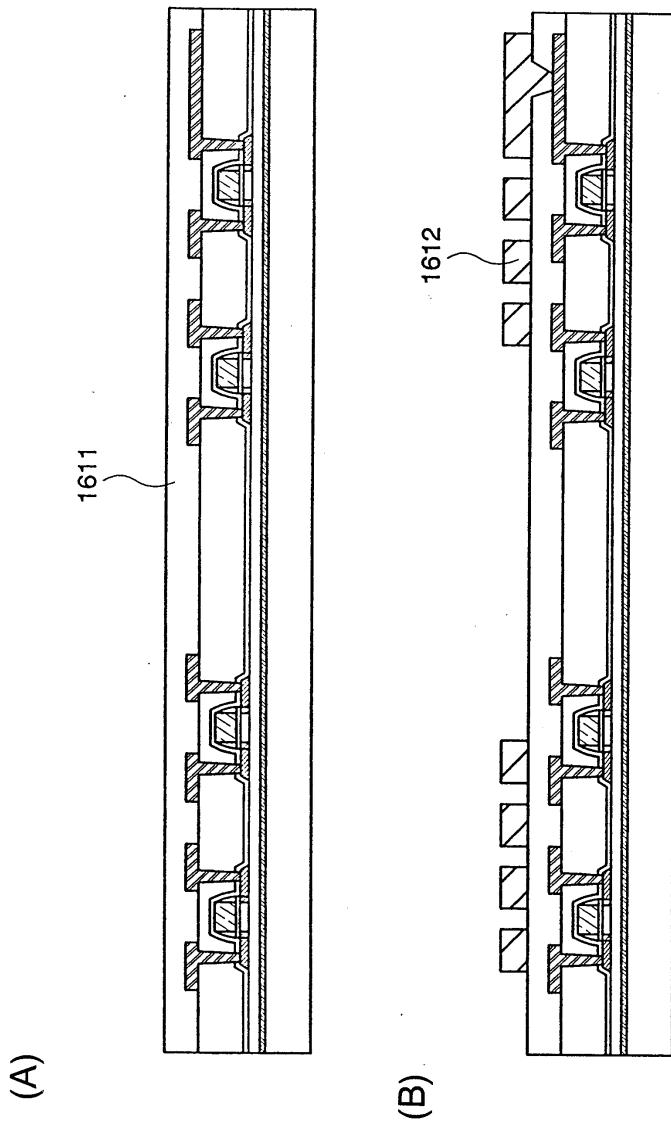
(C)



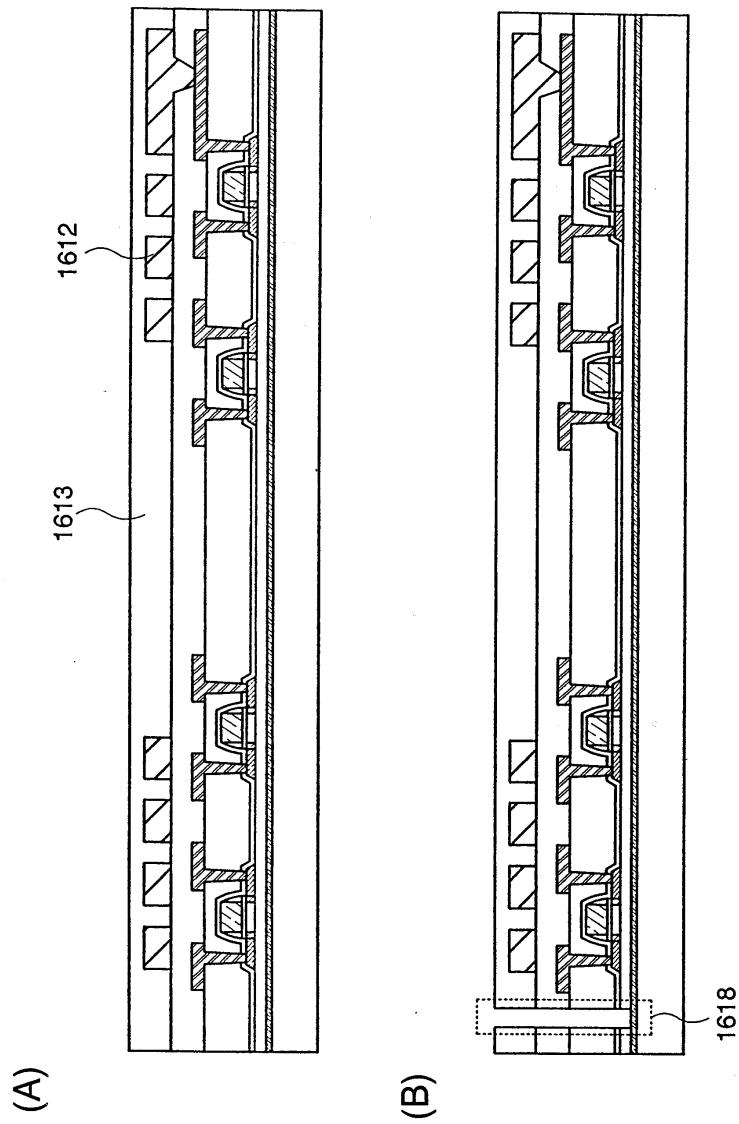
도면13



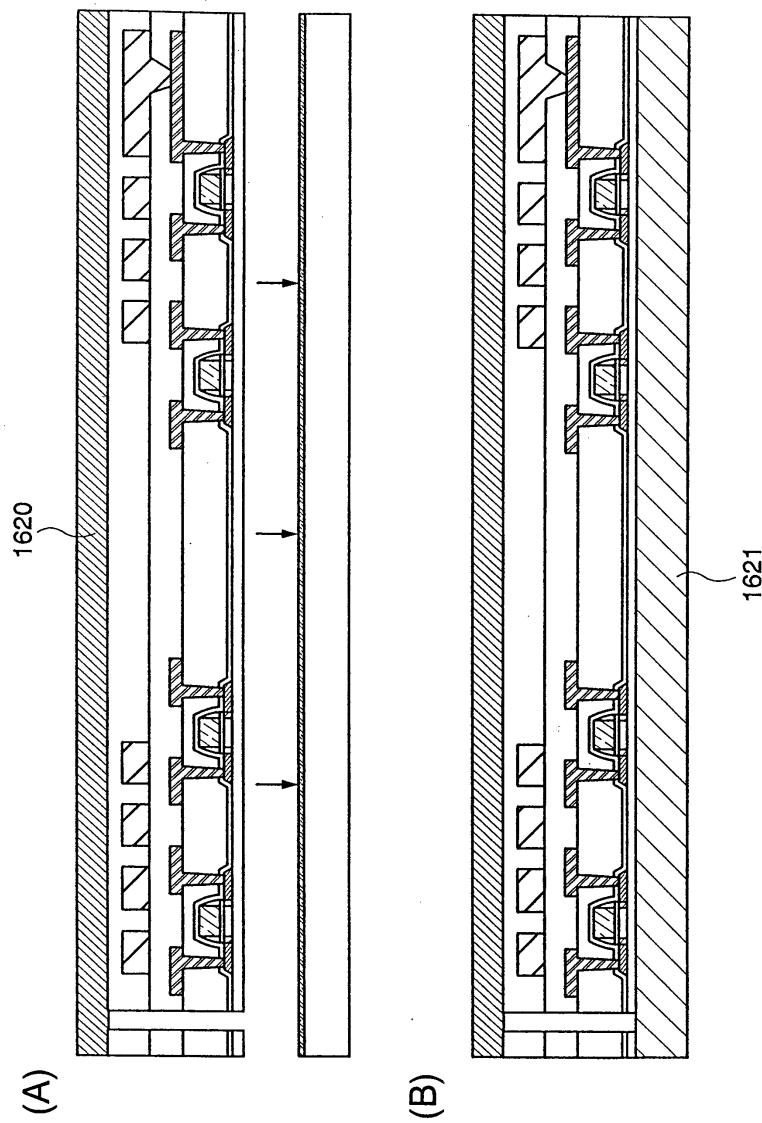
도면14



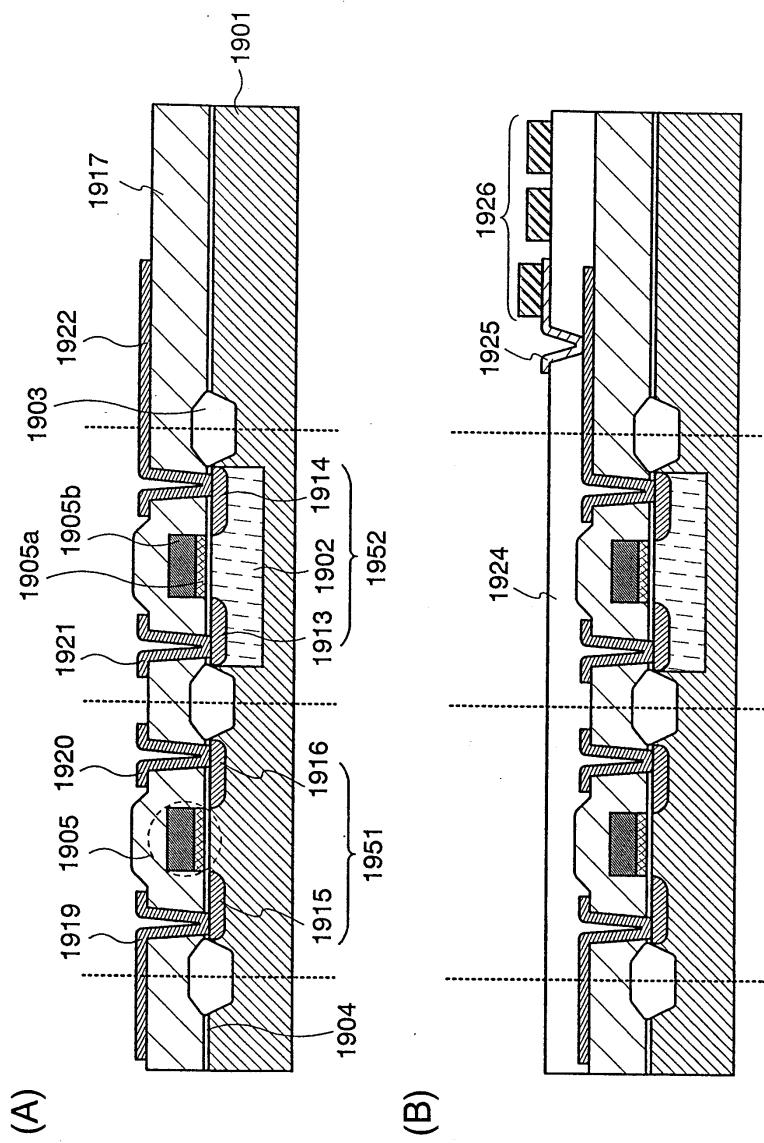
도면15



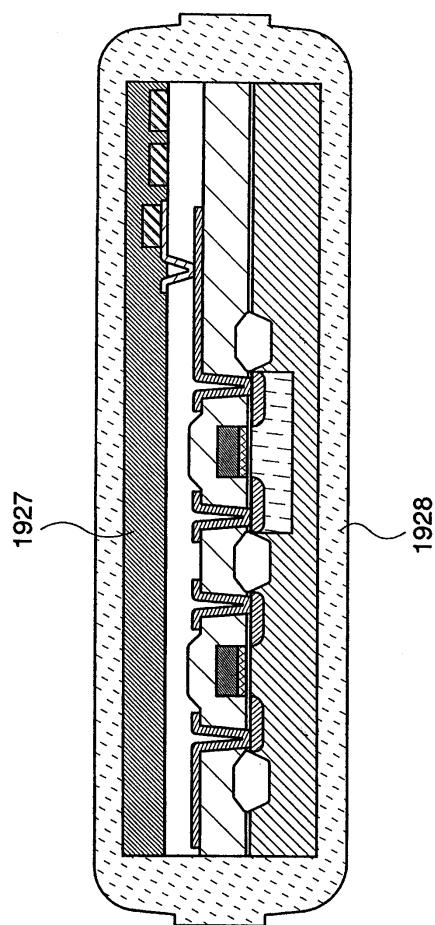
도면16



도면17



도면18



도면19

