

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第3区分  
 【発行日】令和4年5月18日(2022.5.18)

【国際公開番号】WO2019/231724  
 【公表番号】特表2021-526325(P2021-526325A)  
 【公表日】令和3年9月30日(2021.9.30)  
 【出願番号】特願2020-562565(P2020-562565)  
 【国際特許分類】

H 0 4 N 1 9 / 5 1 3 ( 2 0 1 4 . 0 1 )

H 0 4 N 1 9 / 4 6 ( 2 0 1 4 . 0 1 )

H 0 4 N 1 9 / 9 6 ( 2 0 1 4 . 0 1 )

【 F I 】

H 0 4 N 1 9 / 5 1 3

H 0 4 N 1 9 / 4 6

H 0 4 N 1 9 / 9 6

【手続補正書】

【提出日】令和4年5月10日(2022.5.10)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

復号化方法であって、

ビットストリームからピクチャの第1のブロックを復号化することであって、前記ブロックが動きベクトルを使用して時間的に予測され、前記動きベクトルが第2のブロックから取得された動きベクトル予測子から予測され、前記第2のブロックがツールを使用してコード化され、前記ツールにおいて、前記第2のブロックが、前記ビットストリームから復号化された第1の動きベクトルの精密化から生じる第2の動きベクトルを使用して時間的に予測され、前記動きベクトル予測子が前記第1の動きベクトルである、復号化することを含む、復号化方法。

【請求項2】

前記第2の動きベクトルを取得するための前記第1の動きベクトルの前記精密化が、テンプレートを使用し、前記現在のブロックと同じ親ハードウェアユニット内に位置している前記テンプレートの一部のみが使用され、ハードウェアユニットがピクチャの一部であり、それにより、前記部分内のすべての計算が前記ピクチャの任意の他の部分から独立して行われる、請求項1に記載の復号化方法。

【請求項3】

少なくとも1つのプロセッサを備える復号化装置であって、前記少なくとも1つのプロセッサが、

ビットストリームからピクチャの第1のブロックを復号化することであって、前記ブロックが動きベクトルを使用して時間的に予測され、前記動きベクトルが第2のブロックから取得された動きベクトル予測子から予測され、前記第2のブロックがツールを使用してコード化され、ここで、前記第2のブロックが、前記ビットストリームから復号化された第1の動きベクトルの精密化から生じる第2の動きベクトルを使用して時間的に予測され、前記動きベクトル予測子が前記第1の動きベクトルである、復号化すること、を行うように構成されている、復号化装置。

10

20

30

40

50

## 【請求項 4】

前記第 2 の動きベクトルを取得するための前記第 1 の動きベクトルの精密化が、テンプレートを使用し、前記現在のブロックと同じ親ハードウェアユニット内に位置する前記テンプレートの一部のみが使用され、ハードウェアユニットがピクチャの一部分であり、それにより、前記部分内のすべての計算が前記ピクチャの任意の他の部分から独立して行われる、請求項 3 に記載の復号化装置。

## 【請求項 5】

コード化方法であって、

ビットストリームにおいてピクチャの第 1 のブロックをコード化することであって、前記ブロックが動きベクトルを使用して時間的に予測され、前記動きベクトルが第 2 のブロックから取得された動きベクトル予測子から予測され、前記第 2 のブロックがツールを使用してコード化され、ここで、前記第 2 のブロックが、前記ビットストリームにおいてコード化された第 1 の動きベクトルの精密化から生じる第 2 の動きベクトルを使用して時間的に予測され、前記動きベクトル予測子が前記第 1 の動きベクトルである、コード化すること、を含む、コード化方法。

10

## 【請求項 6】

前記第 2 の動きベクトルを取得するための前記第 1 の動きベクトルの前記精密化が、テンプレートを使用し、前記現在のブロックと同じ親ハードウェアユニット内に位置している前記テンプレートの一部のみが使用され、ハードウェアユニットがピクチャの一部分であり、それにより、前記部分内のすべての計算が前記ピクチャの任意の他の部分から独立して行われる、請求項 5 に記載のコード化方法。

20

## 【請求項 7】

少なくとも 1 つのプロセッサを備えるコード化装置であって、前記少なくとも 1 つのプロセッサが、

ビットストリームにおいてピクチャの第 1 のブロックをコード化することであって、前記ブロックが動きベクトルを使用して時間的に予測され、前記動きベクトルが第 2 のブロックから取得された動きベクトル予測子から予測され、前記第 2 のブロックがツールを使用してコード化され、ここで、前記第 2 のブロックが、前記ビットストリームにおいてコード化された第 1 の動きベクトルの精密化から生じる第 2 の動きベクトルを使用して時間的に予測され、前記動きベクトル予測子が前記第 1 の動きベクトルである、コード化すること、を行うように構成されている、コード化装置。

30

## 【請求項 8】

前記第 2 の動きベクトルを取得するための前記第 1 の動きベクトルの前記精密化が、テンプレートを使用し、前記現在のブロックと同じ親ハードウェアユニット内に位置する前記テンプレートの一部のみが、使用され、ハードウェアユニットがピクチャの一部分であり、それにより、前記部分内のすべての計算が前記ピクチャの任意の他の部分から独立して行われる、請求項 7 に記載のコード化装置。

## 【請求項 9】

請求項 5 に記載の方法によって生成された、信号。

## 【請求項 10】

請求項 7 に記載の装置によって生成された、信号。

40

## 【請求項 11】

請求項 1 に記載の方法を実施するためのプログラムコード命令を含む、コンピュータプログラム。

## 【請求項 12】

請求項 5 に記載の方法を実施するためのプログラムコード命令を含む、コンピュータプログラム。

## 【請求項 13】

請求項 1 に記載の方法を実施するためのプログラムコード命令を記憶する、情報記憶媒体。

50

【請求項 1 4】

請求項 5 に記載の方法を実施するためのプログラムコード命令を記憶する、情報記憶媒体。

10

20

30

40

50