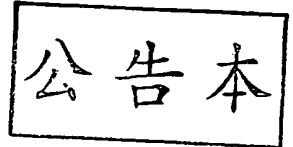


(此處由本局於收
文時黏貼條碼)

851520

發明專利說明書



(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95147203

406K 19/077 (2006.01)

※申請日期：95年12月15日

※IPC分類：406K 19/04 (2006.01)

一、發明名稱：

(中) 整合RFID標籤的晶片阻隔器和其製造方法，以及含有該阻隔器的系統
(英) Chip-spacer integrated radio frequency ID tags, methods of making same, and systems containing same

二、申請人：(共1人)

1. 姓名：(中) 英特爾股份有限公司
(英) INTEL CORPORATION

代表人：(中) 1. 大衛 賽門
(英) 1. SIMON, DAVID

地址：(中) 美國加州聖大克拉瑞密遜學院路二二〇〇號
(英) 2200 Mission College Blvd., Santa Clara, CA 95052, USA

國籍：(中英) 美國 U.S.A.

三、發明人：(共2人)

1. 姓名：(中) 瓊 布歐特
(英) BUOT, JOAN REY V.

國籍：(中) 菲律賓
(英) PHILIPPINES

2. 姓名：(中) 克里斯汀 歐瑞爾斯
(英) ORIAS, CHRISTIAN

國籍：(中) 菲律賓
(英) PHILIPPINES

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2005/12/30 ; 11/323,903 有主張優先權

(此處由本局於收
文時黏貼條碼)

851520

發明專利說明書**公告本**

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95147203

406K 19/077 (2006.01)

※申請日期：95年12月15日

※IPC分類：406K 19/04 (2006.01)

一、發明名稱：

(中) 整合RFID標籤的晶片阻隔器和其製造方法，以及含有該阻隔器的系統
 (英) Chip-spacer integrated radio frequency ID tags, methods of making same, and systems containing same

二、申請人：(共1人)

1. 姓名：(中) 英特爾股份有限公司
 (英) INTEL CORPORATION

代表人：(中) 1. 大衛 賽門
 (英) 1. SIMON, DAVID

地址：(中) 美國加州聖大克拉瑞密遜學院路二二〇〇號
 (英) 2200 Mission College Blvd., Santa Clara, CA 95052, USA

國籍：(中英) 美國 U.S.A.

三、發明人：(共2人)

1. 姓名：(中) 瓊 布歐特
 (英) BUOT, JOAN REY V.

國籍：(中) 菲律賓
 (英) PHILIPPINES

2. 姓名：(中) 克里斯汀 歐瑞爾斯
 (英) ORIAS, CHRISTIAN

國籍：(中) 菲律賓
 (英) PHILIPPINES

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 美國 ; 2005/12/30 ; 11/323,903 有主張優先權

(1)

九、發明說明

【發明所屬之技術領域】

本發明之實施例一般係有關於裝置之晶片級整合。

【先前技術】

由於微電子裝置的降低尺寸，在處理期間（例如：晶粒分類和晶粒組裝期間）以及在運送之後，產品識別是一項增加的挑戰。堆疊晶片尺度的封裝（SCSP）缺乏適當的產品識別以供原設備廠商（OEM）和其他終端使用者。

【發明內容】

根據一些實施例，係揭示一種晶片封裝，包括：配置於晶片封裝中之晶粒的一表面上之射頻識別（RFID）標籤，作為阻隔器結構。一種方法，包括：將 RFID 阻隔器結構組裝於至少一晶片，例如：記憶體或邏輯。一種運算系統，包括：一晶片封裝中的 RFID 阻隔器結構。

【實施方式】

此說明書中的實施例有關於包括位於一阻隔器結構中的射頻識別（RFID）標籤，其係以晶片級尺寸配置於鄰近 IC 晶粒。實施例有關於包括 RFID 標籤阻隔器結構之堆疊晶片尺度的封裝（SCSP），例如：位於二堆疊晶片間含矽之結構。實施例有關於阻隔器結構中之配置於晶粒上和配置於基板中的 RFID 標籤。實施例亦有關於組裝此

(2)

種 RFID 標籤和 IC 晶粒之方法。實施例亦有關於包含晶粒級 RFID 標籤之運算系統。實施例亦有關於具有配置於基板中的 RFID 標籤之運算系統。

以下在包括用詞（例如：上、下、第一、第二等等）的敘述中，其僅用於敘述性用途而非被理解為用於限制。此處所述之裝置或物件之實施例可以數種位置和方向來製造、使用、或配送。用詞「晶粒」和「晶片」一般係指實體物件，其為藉由各種製程操作而轉換至所欲之積體電路裝置的基本工件。晶粒通常係自晶圓而單粒化，而晶圓可由半導體材料、非半導體材料、或是半導體和非半導體材料之組合而製程。主機板通常為注入樹脂的纖維玻璃結構，其作為晶粒的安裝基板。

現在將參考圖式而加以敘述，其中相似的結構將以相似的元件符號而提供。為了最為清楚來顯示各種實施例的結構，此處包括之圖式係為積體電路結構之概要性表示。因此，製造結構（例如：光微影）之實際外觀可能不盡相同，然而仍包含所述實施例之必須結構。再者，圖式係顯示對於了解所述實施例所需的結構。為了圖式之簡潔起見，此技藝中所熟知的額外結構並未包含於其中。

第 1 圖係為根據一實施例介於二微電子晶粒間的一阻隔器結構中的射頻識別裝置（RFID）標籤之剖視圖。封裝 100 包括具有作用表面 112 和背側表面 114 的第一晶粒 110。RFID 標籤阻隔器 116 配置於第一晶粒 110 的作用表面 112 上。在一實施例中，第一晶粒 110 係打線接合至一

(3)

安裝基板 118。打線接合伴隨著至少一接合線（其中之一係以元件符號 120 加以標示）。在一實施例中，安裝基板 118 藉由複數個電性凸塊（其中之一係以元件符號 120 加以標示）而與外部領域作電性通訊。在一實施例中，第一晶粒 110 係為邏輯晶片，例如，由加州聖塔克萊拉英特爾公司所製造的處理器。在一實施例中，第一晶粒 110 係為記憶體晶片。在一實施例中，第一晶粒 110 係為數位信號處理（DSP）晶片。

在一實施例中，第二晶粒 124 配置於 RFID 標籤阻隔器 116 上。在一實施例中，第二晶粒 124 包括作用表面 126 和背側表面 128。RFID 標籤阻隔器 116 配置於第二晶粒 124 的背側表面 128 上。在一實施例中，第二晶粒 124 係打線接合至安裝基板 128。在一實施例中，打線接合伴隨著至少一接合線（其中之一係以元件符號 130 加以標示）。

在一實施例中，第一晶粒 110 係為例如處理器的一邏輯晶片，以及第二晶粒 124 係為例如快閃記憶體的一記憶體晶片。在一實施例中，第一晶粒 110 係為記憶體晶片，以及第二晶粒 124 係為處理器。在一實施例中，第一晶粒 110 係為邏輯晶片，以及第二晶粒 124 係為 DSP 晶片。顯然可知的，第一晶粒 110 和第二晶粒 124 可為處理器、記憶體、和 DSP 晶片的任意組合。這些組合的其中之一包括二處理器。記憶體晶片。這些組合的其中之一包括一處理器和一記憶體晶片。這些組合的其中之一包括二記憶體

(4)

晶片。這些組合的其中之一包括替代記憶體晶片或處理器的一 DSP 晶片。這些組合的其中之一包括一處理器或記憶體晶片中的內建 DSP 晶片。

第 2 圖係為根據一實施例之阻隔器結構 116 中的 RFID 標籤 232 和天線 234 之平面圖 200。來自第 1 圖的 RFID 標籤阻隔器結構 116 用於說明用途。在一實施例中，RFID 標籤 232 係為包括根據習知技術之積體 RFID 的 IC 晶片。因此，數位記憶體涵蓋在 RFID 電路中，使得產品資訊（例如：製造批次、製造位置、晶圓 ID、和其他）涵蓋在數位記憶體中。在一實施例中，RFID 標籤 232 包括至少一元件，而該元件為根據習知技術之 RFID 電路的一部分。在一實施例中，RFID 標籤 232 包括 IC 晶片和至少一元件，而該元件為根據習知技術之 RFID 電路的一部分。天線 234 係以和 RFID 標籤 232 相連接的螺狀天線加以敘述，導致根據習知技術之 RFID 收發機。在一實施例中，以螺旋天線來替代螺狀天線。

在一實施例中，RFID 收發機 232、234 之組合配置於阻隔器結構 116，而阻隔器結構 116 係為有機材料，例如：撓性基板。在一實施例中，RFID 收發機 232、234 之組合配置於阻隔器結構 116，而阻隔器結構 116 係為無機材料，例如：矽的氧化物。在一實施例中，RFID 收發機 232、234 之組合配置於阻隔器結構 116，而阻隔器結構 116 係為無機材料，例如：複晶矽分佈。之後，配置於結構 116 中的 RFID 收發機 232、234（作為一單元）稱為

(5)

RFID 標籤阻隔器 116。

在一實施例中，RFID 標籤阻隔器 116 具有約 $0.5 \mu\text{m}$ （微米）至約 $100 \mu\text{m}$ 的範圍之厚度。在一實施例中，RFID 標籤阻隔器 116 具有約 $1 \mu\text{m}$ 至約 $60 \mu\text{m}$ 的範圍之厚度。在一實施例中，RFID 標籤阻隔器 116 具有約 $2 \mu\text{m}$ 至約 $20 \mu\text{m}$ 的範圍之厚度。

再次參考第 1 圖，RFID 標籤阻隔器 116 並非電性耦合至第一晶粒 110 或是第二晶粒 124。因此，RFID 標籤阻隔器 116 是獨立的收發機，其可以使用加入的輻射能來回復根據一實施例的一確認信號。

第 3 圖係為根據一實施例之介於二微電子晶粒間的 RFID 標籤阻隔器的剖視圖。封裝 300 包括具有作用表面 312 和背側表面 314 的第一晶粒 310。RFID 標籤阻隔器 316 配置於第一晶粒 310 的作用表面 312 上。在一實施例中，第一晶粒 310 係打線接合至一安裝基板 318。打線接合伴隨著至少一接合線（其中之一係以元件符號 320 加以標示）。在一實施例中，安裝基板 318 藉由複數個電性凸塊（其中之一係以元件符號 322 加以標示）而與外部領域作電性通訊。

在一實施例中，第二晶粒 324 配置於 RFID 標籤阻隔器 316 上。在一實施例中，第二晶粒 324 包括作用表面 326 和背側表面 328。RFID 標籤阻隔器 316 配置於第二晶粒 324 的背側表面 328 上。在一實施例中，第二晶粒 324 係打線接合至一安裝基板 318。打線接合伴隨著至少一接

(6)

合線（其中之一係以元件符號 330 加以標示）。

在此實施例中，RFID 標籤阻隔器 316 係藉由 RFID 接合導線 332 而電性耦合至第二晶粒 324。因此，RFID 標籤阻隔器 316 可接收來自第二晶粒 324 的電力和信號通訊之一者或二者。在一實施例中，RFID 標籤阻隔器 316 中的收發機可使用加入的輻射能來回復根據一實施例的一確認信號。

在一實施例中，第一晶粒 310 係為例如處理器的一邏輯晶片，以及第二晶粒 324 係為一記憶體晶片。在一實施例中，第一晶粒 310 係為記憶體晶片，以及第二晶粒 324 係為處理器。在一實施例中，第一晶粒 310 係為邏輯晶片，以及第二晶粒 324 係為 DSP 晶片。顯然可知的，第一晶粒 310 和第二晶粒 324 可為處理器、記憶體、和 DSP 晶片的任意組合。這些組合的其中之一包括二處理器。記憶體晶片。這些組合的其中之一包括一處理器和一記憶體晶片。這些組合的其中之一包括二記憶體晶片。這些組合的其中之一包括替代記憶體晶片或處理器的一 DSP 晶片。這些組合的其中之一包括一處理器或記憶體晶片中的內建 DSP 晶片。

第 4 圖係為根據一實施例之介於二微電子晶粒間的 RFID 標籤阻隔器的剖視圖。封裝 400 包括具有作用表面 412 和背側表面 414 的第一晶粒 410。RFID 標籤阻隔器 416 配置於第一晶粒 410 的作用表面 412 上。在一實施例中，第一晶粒 410 係打線接合至一安裝基板 418。打線接

(7)

合伴隨著至少一接合線（其中之一係以元件符號 420 加以標示）。在一實施例中，安裝基板 418 藉由複數個電性凸塊（其中之一係以元件符號 422 加以標示）而與外部領域作電性通訊。

在一實施例中，第二晶粒 424 配置於 RFID 標籤阻隔器 416 上。在一實施例中，第二晶粒 424 包括作用表面 426 和背側表面 428。RFID 標籤阻隔器 416 配置於第二晶粒 424 的背側表面 428 上。在一實施例中，第二晶粒 424 係打線接合至一安裝基板 418。打線接合伴隨著至少一接合線（其中之一係以元件符號 430 加以標示）。

在此實施例中，RFID 標籤阻隔器 416 係藉由 RFID 接合導線 432 而電性耦合至安裝基板 418。因此，RFID 標籤阻隔器 416 可接收來自第二晶粒 424 的電力和信號通訊之一者或二者。在一實施例中，RFID 標籤阻隔器 416 中的收發機可使用加入的輻射能來回復根據一實施例的一確認信號。

在一實施例中，第一晶粒 410 係為例如處理器的一邏輯晶片，以及第二晶粒 424 係為一記憶體晶片。在一實施例中，第一晶粒 410 係為記憶體晶片，以及第二晶粒 424 係為處理器。在一實施例中，第一晶粒 410 係為邏輯晶片，以及第二晶粒 424 係為 DSP 晶片。顯然可知的，第一晶粒 410 和第二晶粒 424 可為處理器、記憶體、和 DSP 晶片的任意組合。這些組合的其中之一包括二處理器。記憶體晶片。這些組合的其中之一包括一處理器和一記憶體

(8)

晶片。這些組合的其中之一包括二記憶體晶片。這些組合的其中之一包括替代記憶體晶片或處理器的一 DSP 晶片。這些組合的其中之一包括一處理器或記憶體晶片中的內建 DSP 晶片。

第 5 圖係為根據一實施例之介於二微電子晶粒間的 RFID 標籤阻隔器的剖視圖。封裝 500 包括具有作用表面 512 和背側表面 514 的第一晶粒 510。RFID 標籤阻隔器 516 配置於第一晶粒 510 的作用表面 512 上。在一實施例中，第一晶粒 510 係打線接合至一安裝基板 518。打線接合伴隨著至少一接合線（其中之一係以元件符號 520 加以標示）。在一實施例中，安裝基板 518 藉由複數個電性凸塊（其中之一係以元件符號 522 加以標示）而與外部領域作電性通訊。

在一實施例中，第二晶粒 524 配置於 RFID 標籤阻隔器 516 上。在一實施例中，第二晶粒 524 包括作用表面 526 和背側表面 528。RFID 標籤阻隔器 516 配置於第二晶粒 524 的背側表面 528 上。在一實施例中，第二晶粒 524 係打線接合至一安裝基板 518。打線接合伴隨著至少一接合線（其中之一係以元件符號 530 加以標示）。

在此實施例中，RFID 標籤阻隔器 516 係藉由 RFID 接合導線 532 而電性耦合至第一晶粒 510 的作用表面 512。因此，RFID 標籤阻隔器 516 可接收來自第二晶粒 524 的電力和信號通訊之一者或二者。在一實施例中，RFID 標籤阻隔器 516 中的收發機可使用加入的輻射能來回復根

(9)

據一實施例的一確認信號。

在一實施例中，第一晶粒 510 係為例如處理器的一邏輯晶片，以及第二晶粒 524 係為一記憶體晶片。在一實施例中，第一晶粒 510 係為記憶體晶片，以及第二晶粒 524 係為處理器。在一實施例中，第一晶粒 510 係為邏輯晶片，以及第二晶粒 524 係為 DSP 晶片。顯然可知的，第一晶粒 510 和第二晶粒 424 可為處理器、記憶體、和 DSP 晶片的任意組合。這些組合的其中之一包括二處理器。記憶體晶片。這些組合的其中之一包括一處理器和一記憶體晶片。這些組合的其中之一包括二記憶體晶片。這些組合的其中之一包括替代記憶體晶片或處理器的一 DSP 晶片。這些組合的其中之一包括一處理器或記憶體晶片中的內建 DSP 晶片。

第 6 圖係為根據一實施例與安裝基板整合的阻隔器結構中之 RFID 標籤的剖視圖。封裝 600 包括具有作用表面 612 和背側表面 614 的第一晶粒 610。RFID 標籤阻隔器 616 係和安裝基板 618 整合而配置。因此，RFID 標籤阻隔器 616 配置於第一晶粒 610 的背側表面 614 上。在一實施例中，第一晶粒 610 係打線接合至安裝基板 618。打線接合伴隨著至少一接合線（其中之一係以元件符號 620 加以標示）。在一實施例中，安裝基板 618 藉由複數個電性凸塊（其中之一係以元件符號 622 加以標示）而與外部領域作電性通訊。

在一實施例中，第二晶粒 624 藉由使用黏著劑 638 而

(10)

配置於第一晶粒 610 的上方。在一實施例中，第二晶粒 624 包括作用表面 626 和背側表面 628。在一實施例中，第二晶粒 624 係打線接合至一安裝基板 618。打線接合伴隨著至少一接合線（其中之一係以元件符號 630 加以標示）。

在此實施例中，RFID 標籤阻隔器 616 並非電性耦合至第一晶粒 610 或第二晶粒 624。因此，RFID 標籤阻隔器 616 是獨立的收發機，其可以使用加入的輻射能來回復根據一實施例的一確認信號。

在一實施例中，第一晶粒 610 係為例如處理器的一邏輯晶片，以及第二晶粒 624 係為一記憶體晶片。在一實施例中，第一晶粒 610 係為記憶體晶片，以及第二晶粒 624 係為處理器。在一實施例中，第一晶粒 610 係為邏輯晶片，以及第二晶粒 624 係為 DSP 晶片。顯然可知的，第一晶粒 610 和第二晶粒 624 可為處理器、記憶體、和 DSP 晶片的任意組合。這些組合的其中之一包括二處理器。記憶體晶片。這些組合的其中之一包括一處理器和一記憶體晶片。這些組合的其中之一包括二記憶體晶片。這些組合的其中之一包括替代記憶體晶片或處理器的一 DSP 晶片。這些組合的其中之一包括一處理器或記憶體晶片中的內建 DSP 晶片。

第 7 圖係為根據一實施例之介於覆晶晶片和打線接合晶片間的 RFID 標籤阻隔器的剖視圖。封裝 700 包括具有作用表面 712 和背側表面 714 的第一晶粒 710。RFID 標

(11)

籐阻隔器 716 配置於第一晶粒 710 的背側表面 714 上。在一實施例中，第一晶粒 710 係覆晶接合至一安裝基板 718。覆晶接合伴隨著至少一電性凸塊（其中之一係以元件符號 720 加以標示）。在一實施例中，安裝基板 718 藉由複數個電性凸塊（其中之一係以元件符號 722 加以標示）而與外部領域作電性通訊。在一實施例中，第一晶粒 710 係為邏輯晶片。在一實施例中，第一晶粒 710 係為記憶體晶片。在一實施例中，第一晶粒 710 係為 DSP 晶片。

在一實施例中，第二晶粒 724 配置於 RFID 籐阻隔器 716 上。在一實施例中，第二晶粒 724 包括作用表面 726 和背側表面 728。RFID 籐阻隔器 716 配置於第二晶粒 724 的背側表面 728 上。在一實施例中，第二晶粒 724 係打線接合至安裝基板 718。打線接合伴隨著至少一接合線（其中之一係以元件符號 730 加以標示）。

在一實施例中，第一晶粒 710 係為例如處理器的一邏輯晶片，以及第二晶粒 724 係為一記憶體晶片。在一實施例中，第一晶粒 710 係為記憶體晶片，以及第二晶粒 724 係為處理器。在一實施例中，第一晶粒 710 係為邏輯晶片，以及第二晶粒 724 係為 DSP 晶片。顯然可知的，第一晶粒 710 和第二晶粒 724 可為處理器、記憶體、和 DSP 晶片的任意組合。這些組合的其中之一包括二處理器。記憶體晶片。這些組合的其中之一包括一處理器和一記憶體晶片。這些組合的其中之一包括二記憶體晶片。這些組合的其中之一包括替代記憶體晶片或處理器的一 DSP 晶片。

(12)

。這些組合的其中之一包括一處理器或記憶體晶片中的內建 DSP 晶片。

如所述，RFID 標籤阻隔器 716 並非電性耦合至第一晶粒 710、第二晶粒 724、和安裝基板 718 中的任一者。在一實施例中，覆晶晶片 710 和 RFID 標籤阻隔器 716 係電性耦合，例如第 4 圖中所述，其中電性耦合是經由接合導線 730 和電性凸塊 720。其他的電性耦合（例如：RFID 標籤阻隔器 716 至第一晶粒 710 和至第二晶粒 724）之實施例可伴隨著此說明書所提出的各式實施例所述。

第 8 圖係為根據一實施例與安裝基板整合的阻隔器結構中之 RFID 標籤的剖視圖。封裝 800 包括具有作用表面 812 和背側表面 814 的第一晶粒 810。RFID 標籤阻隔器 816 係和安裝基板 818 整合而配置。第一晶粒 810 係以覆晶方式配置於安裝基板 818 上。覆晶接合伴隨著至少一電性凸塊（其中之一係以元件符號 820 加以標示）。在一實施例中，安裝基板 818 藉由複數個電性凸塊（其中之一係以元件符號 822 加以標示）而與外部領域作電性通訊。

在一實施例中，第二晶粒 824 藉由使用黏著劑 838 而配置於第一晶粒 810 上。在一實施例中，第二晶粒 824 包括作用表面 826 和背側表面 828。在一實施例中，第二晶粒 824 係打線接合至一安裝基板 818。打線接合伴隨著至少一接合線（其中之一係以元件符號 830 加以標示）。

在一實施例中，RFID 標籤阻隔器 816 並非電性耦合至第一晶粒 810 或第二晶粒 824。因此，RFID 標籤阻隔

(13)

器 816 是獨立的收發機，其可以使用加入的輻射能來回復根據一實施例的一確認信號。

在一實施例中，第一晶粒 810 係為例如處理器的一邏輯晶片，以及第二晶粒 824 係為一記憶體晶片。在一實施例中，第一晶粒 810 係為記憶體晶片，以及第二晶粒 824 係為處理器。在一實施例中，第一晶粒 810 係為邏輯晶片，以及第二晶粒 824 係為 DSP 晶片。顯然可知的，第一晶粒 810 和第二晶粒 824 可為處理器、記憶體、和 DSP 晶片的任意組合。這些組合的其中之一包括二處理器。記憶體晶片。這些組合的其中之一包括一處理器和一記憶體晶片。這些組合的其中之一包括二記憶體晶片。這些組合的其中之一包括替代記憶體晶片或處理器的一 DSP 晶片。這些組合的其中之一包括一處理器或記憶體晶片中的內建 DSP 晶片。

在一實施例中，覆晶晶片 810 係電性凸塊 820 而與 RFID 標籤阻隔器 816 電性耦合。其他的電性耦合（例如：RFID 標籤阻隔器 816 至第一晶粒 810 和至第二晶粒 824）之實施例可伴隨著此說明書所提出的各式實施例所述。

第 9 圖係為說明方法流程實施例的流程圖 900。

該方法包括：在 910，形成 RFID 標籤阻隔器於第一晶粒的第一晶粒作用表面和第一晶粒背側表面之一上。在非限制的例子中，RFID 標籤阻隔器 116 係形成於第一晶粒 110 的作用表面 112 上。在非限制的例子中，RFID 標

(14)

籤阻隔器 716 係形成於第一晶粒 710 的背側表面 714 上。在一實施例中，該方法在 910 開始並在 910 結束。

該方法包括：在 920，RFID 標籤阻隔器係整合至安裝基板。在非限制例子中，RFID 標籤阻隔器 116 係利用層壓法來將第一晶粒 610 耦合至 RFID 標籤阻隔器 616，而形成於第一晶粒 610 的背側表面 614 上，上述層壓法例如：在 RFID 標籤阻隔器 616 的個別作用表面 612（例如：係為用於金屬化的介電氧化物）和氧化物材料之間的氧化物—氧化物接合。

該方法包括：在 922，將 RFID 標籤阻隔器電性耦合封裝中之結構。在非限制例子中，RFID 標籤阻隔器 816 利用配置於二者間的電性凸塊 820，經由安裝基板 818 而耦合至第一晶粒 810。

該方法包括：在 940，藉由黏著層而將第二晶粒形成於第一晶粒上的第一晶粒作用表面或是背側表面上。在非限制的例子中，第二晶粒 624 係以黏著劑 638 而形成於第一晶粒 610 的上方，且介於其間的接點係在第一晶粒 610 的作用表面 612 上。在非限制的例子中，第二晶粒 824 係以黏著劑 838 而形成於第一晶粒 810 的上方，且介於其間的接點係在第一晶粒 810 的作用表面 812 上。在一實施例中，該方法在 910 開始並在 940 結束。

該方法包括：在 930，將第一晶粒配置在安裝基板上。在非限制的例子中，第一晶粒 110 首先和 RFID 標籤阻隔器 116 層壓，並接著配置在安裝基板 118 上。在非限制

(15)

的例子中，第一晶粒 810 配置在安裝基板 118 上，緊接著 RFID 標籤阻隔器 116 接合至第一晶粒 110 的作用表面 112。

該方法包括：在 932，第一晶粒係為打線接合晶粒。在非限制的例子中，第一晶粒 110 係配置於安裝基板 118 上並被打線接合。RFID 標籤阻隔器 116 至第一晶粒 110 的組裝可在第一晶粒 110 打線接合至安裝基板 118 之前或之後。

該方法包括：在 934，第一晶粒係為覆晶晶粒。在非限制的例子中，第一晶粒 710 係受控倒置而配置於安裝基板 718 和電性凸塊 720 上，以形成至安裝基板 718 的接合。RFID 標籤阻隔器 716 至第一晶粒 710 的組裝可在第一晶粒 110 受控倒置接合至安裝基板 118 之前或之後。

該方法包括：在 936，將 RFID 標籤阻隔器電性耦合至封裝中的結構。在非限制的例子中，RFID 標籤阻隔器 316 經由接合導線 332 而耦合至第二晶粒 310。

該方法包括：在 950，形成第二晶粒於 RFID 標籤阻隔器上以及第二晶粒之作用背側表面上。在非限制的例子中，第二晶粒 724 係形成於 RFID 標籤阻隔器 716 上。在一實施例中，該方法在 910 開始並在 950 結束。

第 10 圖係為說明根據一實施例之運算系統 1000 的剖視圖。在運算系統 1000 中（例如：第 10 圖中的運算系統 1000），可利用一或多個前述實施例之 RFID 標籤阻隔器。之後，任何 RFID 標籤阻隔器之實施例單獨或與任何其

(16)

他實施例之合併可作為實施例組態。

舉例而言，運算系統 1000 包括至少一處理器 1010（其封入於 IC 晶片封裝中）、資料儲存系統 1012、至少一輸入裝置 1014（例如：鍵盤）、以及至少一輸出裝置 1016（例如：顯示器）。運算系統 1000 包括處理資料信號的一處理器，以及可包括（舉例而言）可由英特爾公司所得的一微處理器。除了鍵盤 1014 以外，舉例而言，運算系統 1000 可包括其他使用者輸入裝置（例如：滑鼠 1018）。運算系統 1000 可包括例如具有一給定的 RFID 標籤阻隔器實施例之如第 1 至 8 圖所述的結構。

針對此說明書之用途，實施根據所請求標的之元件的運算系統 1000 可包括利用微電子裝置系統之任何系統，其可包括，例如：耦合至外部資料儲存器 1012（例如：動態隨機存取記憶體 DRAM、聚合物記憶體、快閃記憶體、以及相變化記憶體）之至少一 RFID 標籤阻隔器實施例。在此實施例中，該實施例藉由耦合一處理器而可耦合至這些功能之任意組合。然而，在一實施例中，此說明書所提出的實施例組態係耦合至任何這些功能。針對一範例實施例，資料儲存器包括在晶粒上的一內嵌之 DRAM 快取。附加地，在一實施例中，耦合至該處理器（圖未示）的實施例組態係為具有耦合至 DRAM 快取之資料儲存器的實施例組態之系統的一部分。附加地，在一實施例中，實施例組態係耦合至資料儲存器 1012。

在一實施例中，運算系統 1000 亦可包括含有數位信

(17)

號處理器（DSP）、微控制器、特殊應用積體電路（ASIC）、或微處理器的一晶粒。在此實施例中，實施例組態係藉由耦合至一處理棄而耦合至這些功能的任意組合。針對一範例實施例，DSP係為可包括分開之處理器的晶片組之一部分，DSP作為主機板1020上的晶片組之單獨部分。在此實施例中，實施例組態係耦合至DSP，且單獨實施例組態可藉耦合至IC晶片封裝1010中之處理器而提出。附加地，在一實施例中，實施例組態係耦合至DSP，而DSP係安裝在和IC晶片封裝1010相同之主機板1020上。現在應可理解的是，實施例組態可加以組合，如同相關於運算系統1000所述，在此說明書所提及之RFID標籤阻隔器的各種實施例和其均等物之實施例組態的組合。

現在應可理解的是，在此說明書中所提及的實施例可應用至除了傳統電腦以外的裝置和設備。舉例而言，晶粒可藉實施例組態而封裝，並被置放在可攜式裝置（例如：無線通訊器）、或手持裝置（例如：個人資料助理PDA）等等。其他例子係為，晶粒可藉實施例組態而封裝，並被置放在汽車、機車、飛機、船、和太空船。

第11圖係為根據一實施例之電子系統1100的示意圖。如所述，電子系統1100可實施如第10圖所述之運算系統，然而電子系統係較為一般性地敘述。電子系統1100包含至少一電子組件1110，例如：第1至8圖所述之IC晶粒。在一實施例中，電子系統1100係為一電腦系統，其包括系統匯流排1120，用於電性地耦合電子系統1100

(18)

之各種元件。系統匯流排 1120 係為單獨匯流排或根據各種實施例的匯流排之任意組合。電子系統 1100 包括電壓源 1130，其提供電力至積體電路 1110。在一些實施例中，電壓源 1130 經由系統匯流排 1120 而提供電流至積體電路 1110。

積體電路 1110 係電性耦合至系統匯流排 1120，並包括任意電路或根據一實施例的電路之組合。在一實施例中，積體電路 1110 包括可為任意類型的處理器 1112。如此處所使用，處理器 1112 係指任意類型的電路，例如但並未限制於：微處理器、微控制器、圖形處理器、數位信號處理器、或其他處理器。可包括在積體電路 1110 中的其他類型電路係為常用電路或 ASIC，例如：使用於無線裝置（例如：手機、傳呼器、可攜式電腦、二向式無線電、和相類似電子系統）的通訊電路 1114。在一實施例中，處理器 1110 包括晶粒上的記憶體 1116，例如：SRAM。在一實施例中，處理器 1110 包括晶粒上的記憶體 1116，例如：eDRAM。

在一實施例中，電子系統 1100 亦包括外部記憶體 1140，其依序可包括適於特定應用的一或多個記憶體元件，例如：RAM 形式的主記憶體 1142、一或多個硬碟 1144、及／或一或多個處理可移除式媒體的裝置 1146，例如：軟碟、光碟、DVD、快閃記憶鍵、以及此技術所熟知的其他可移除媒體。

在一實施例中，電子系統 1100 亦包括顯示裝置 1150

(19)

、音訊輸出 1160。在一實施例中，電子系統 1100 包括控制器 1170，例如：鍵盤、滑鼠、軌跡球、遊戲控制器、麥克風、聲音辨識裝置、或是將資訊輸入至電子系統 1100 之任何其他裝置。

如此處所顯示，積體電路 1110 可在數個不同實施例中實施，其包括電子封裝、電子系統、電腦系統、一或多個製造積體電路之方法、以及一或多個製造電子組件（其包括此處所提及的各種實施例中之 RFID 標籤阻隔器之一和其此技藝中的均等物）之方法。元件、材料、幾何、尺寸、和操作順序可不為相同，以適於特定封裝需求。

提出此說明書之摘要以符合 37 C.F.R § 1.72(b)，其要求摘要能允許讀者迅速地確定技術揭露之性質。此摘要不應用於解釋或限制申請專利範圍之涵義的範圍義。

於上述實施方式中，為了使揭露流暢並增加其清楚性而將各種特徵聚集於單一個實施例中。此揭露之方法不應被視為表現欲申請專利保護之本發明的實施例需要比申請專利範圍的每一項中明確描述的更多的特徵之意圖。更確切地來說，如同下列申請專利範圍所表現，具發明性之標地比單一揭露之實施例的所有特徵更少。因此，下列申請專利範圍在此包含於實施方式中，其中每一項申請專利範圍可單獨成立作為單獨的較佳實施例。

雖已敘述本發明之某些實施例，但此些實施例僅作為範例而不致限縮本發明之範圍。為了解釋而非限制之目的，例如：特定結構、架構、介面、技術等之特定細節係被

(20)

加以說明，以提供對本發明的完全了解。然而，本案之各種態樣可以在沒有特定細節的情形下加以實施。此外，對此處所述之方法與系統進行各種刪減、替代與形式上之改變仍不會脫離所附申請專利範圍中所定義之發明概念的精神及範圍。所附之申請專利範圍可涵蓋各種形式與修改而不脫離本發明之精神與範圍。

【圖式簡單說明】

爲了敘述其中獲得此些實施例的方法，此些實施例之較爲詳細敘述將簡要地敘述如上，其可藉由參照伴隨圖式所述的範例實施例而得。應了解的是，這些圖式僅敘述典型實施例，其並未依照其相對尺寸繪圖，且本發明的範圍並不受實施例之限定，此些實施例將伴隨著圖式而更清楚敘述與說明其額外特點與細節，其中：

第 1 圖係爲根據一實施例介於二微電子晶粒間的一阻隔器結構中的射頻識別裝置 (RFID) 標籤之剖視圖。

第 2 圖係爲根據一實施例之阻隔器結構中的 RFID 標籤和天線之平面圖。

第 3 圖係爲根據一實施例之介於二微電子晶粒間的 RFID 標籤阻隔器的剖視圖。

第 4 圖係爲根據一實施例之介於二微電子晶粒間的 RFID 標籤阻隔器的剖視圖。

第 5 圖係爲根據一實施例之介於二微電子晶粒間的 RFID 標籤阻隔器的剖視圖。

(21)

第 6 圖係為根據一實施例與安裝基板整合的阻隔器結構中之 RFID 標籤的剖視圖。

第 7 圖係為根據一實施例之介於覆晶晶片和打線接合晶片間的 RFID 標籤阻隔器的剖視圖。

第 8 圖係為根據一實施例與安裝基板整合的阻隔器結構中之 RFID 標籤的剖視圖。

第 9 圖係為說明方法流程實施例的流程圖。

第 10 圖係為說明根據一實施例之運算系統的剖視圖。

第 11 圖係為根據一實施例之電子系統的示意圖。

【主要元件符號說明】

100：封裝

110：第一晶粒

112：作用表面

114：背側表面

116：RFID 標籤阻隔器

118：安裝基板

120：接合導線

122：電性凸塊

124：第二晶粒

126：作用表面

128：背側表面

130：接合導線

(22)

200：平面圖

232：RFID 標籤

234：天線

300：封裝

310：第一晶粒

312：作用表面

314：背側表面

316：RFID 標籤阻隔器

318：安裝基板

320：接合導線

322：電性凸塊

324：第二晶粒

326：作用表面

328：背側表面

330：接合導線

332：RFID 接合導線

400：封裝

410：第一晶粒

412：作用表面

414：背側表面

416：RFID 標籤阻隔器

418：安裝基板

420：接合導線

422：電性凸塊

(23)

- 424 : 第二晶粒
- 426 : 作用表面
- 428 : 背側表面
- 430 : 接合導線
- 434 : RFID 接合導線
- 500 : 封裝
- 510 : 第一晶粒
- 512 : 作用表面
- 514 : 背側表面
- 516 : RFID 標籤阻隔器
- 518 : 安裝基板
- 520 : 接合導線
- 522 : 電性凸塊
- 524 : 第二晶粒
- 526 : 作用表面
- 528 : 背側表面
- 530 : 接合導線
- 536 : RFID 接合導線
- 600 : 封裝
- 610 : 第一晶粒
- 612 : 作用表面
- 614 : 背側表面
- 616 : RFID 標籤阻隔器
- 618 : 安裝基板

(24)

- 620 : 接合導線
- 622 : 電性凸塊
- 624 : 第二晶粒
- 626 : 作用表面
- 628 : 背側表面
- 630 : 接合導線
- 638 : 黏著劑
- 700 : 封裝
- 710 : 第一晶粒
- 712 : 作用表面
- 714 : 背側表面
- 716 : RFID 標籤阻隔器
- 718 : 安裝基板
- 720 : 電性凸塊
- 722 : 電性凸塊
- 724 : 第二晶粒
- 726 : 作用表面
- 728 : 背側表面
- 730 : 接合導線
- 800 : 封裝
- 810 : 第一晶粒
- 812 : 作用表面
- 814 : 背側表面
- 816 : RFID 標籤阻隔器

(25)

- 818 : 安裝基板
- 820 : 電性凸塊
- 822 : 電性凸塊
- 824 : 第二晶粒
- 826 : 作用表面
- 828 : 背側表面
- 830 : 接合導線
- 838 : 黏著劑
- 1000 : 運算系統
- 1010 : IC 晶片封裝
- 1012 : 資料儲存系統
- 1014 : 輸入裝置
- 1016 : 輸出裝置
- 1018 : 使用者輸入裝置
- 1020 : 主機板
- 1100 : 電子系統
- 1110 : 積體電路 (晶粒)
- 1112 : 處理器
- 1114 : 通訊電路
- 1116 : 晶粒上記憶體
- 1120 : 系統匯流排
- 1130 : 電壓源
- 1140 : 外部記憶體
- 1142 : 主記憶體

(26)

1144 : 硬碟

1146 : 可移除式媒體

1150 : 顯示裝置

1160 : 音訊輸出

1170 : 輸入裝置

五、中文發明摘要

發明名稱：整合 RFID 標籤的晶片阻隔器和其製造方法，以及含有該阻隔器的系統

一種晶片封裝，包括：配置於晶片封裝中之晶粒的一表面上之射頻識別（RFID）標籤，作為阻隔器結構。一種方法，包括：將 RFID 阻隔器結構組裝於至少一晶片，例如：記憶體或邏輯。一種運算系統，包括：一晶片封裝中的 RFID 阻隔器結構。

六、英文發明摘要

發明名稱：

CHIP-SPACER INTEGRATED RADIO FREQUENCY ID TAGS,
METHODS OF MAKING SAME, AND SYSTEMS CONTAINING
SAME

A chip package includes a radio-frequency identification (RFID) tag disposed as a spacer structure on a surface of a die in a chip package. A method includes assembling an RFID spacer structure, to at least one chip such as memory or logic. A computing system includes an RFID spacer structure in a chip package.

十一、圖式：

851520

圖1

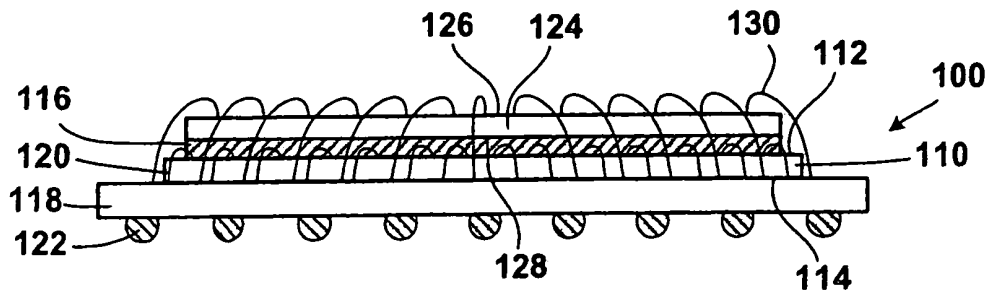


圖2

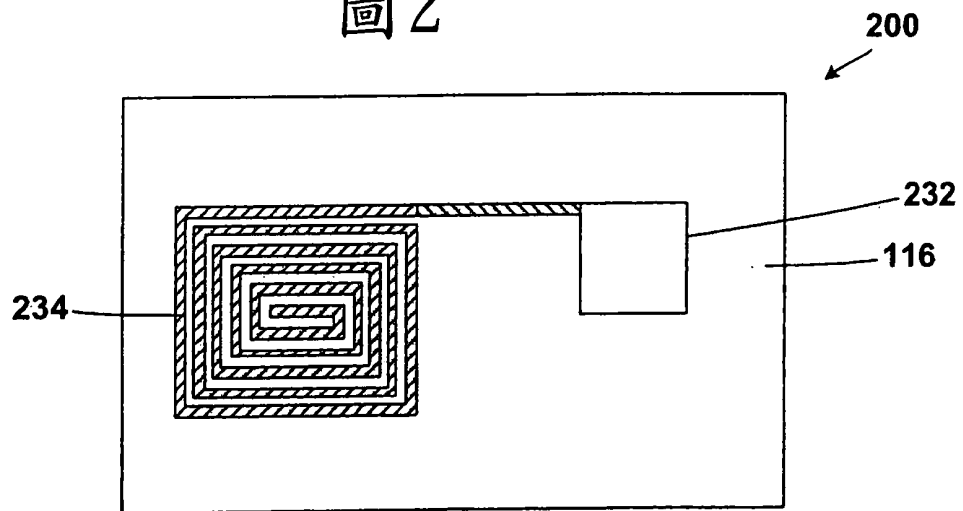


圖3

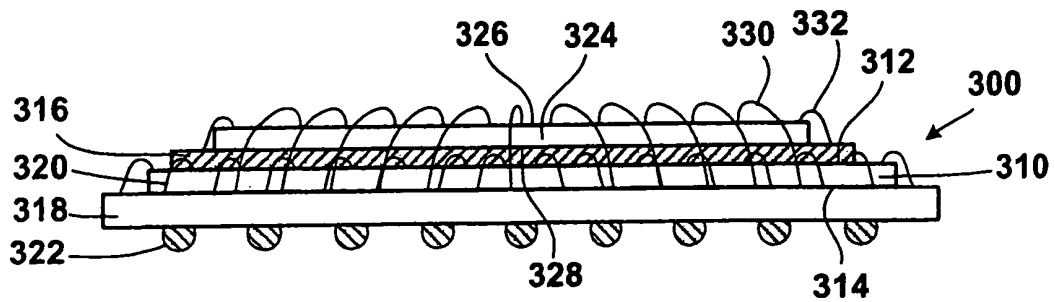


圖4

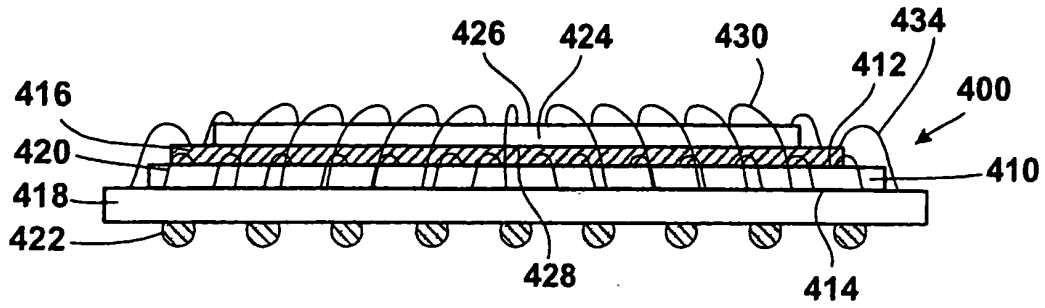


圖5

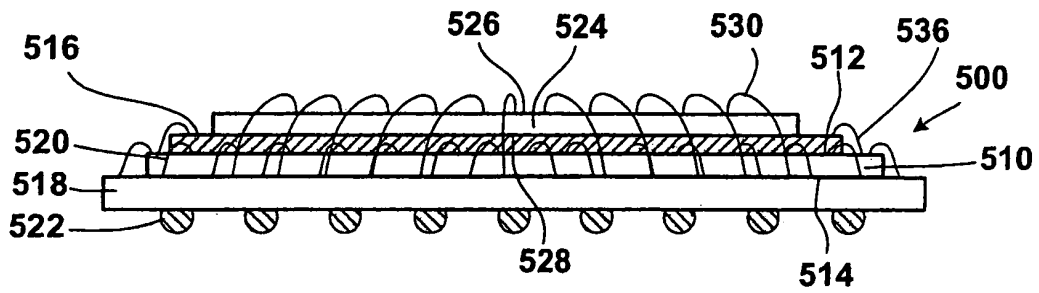


圖6

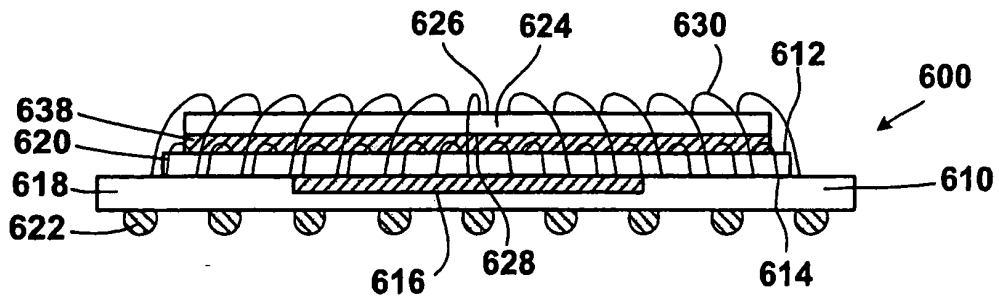


圖 7

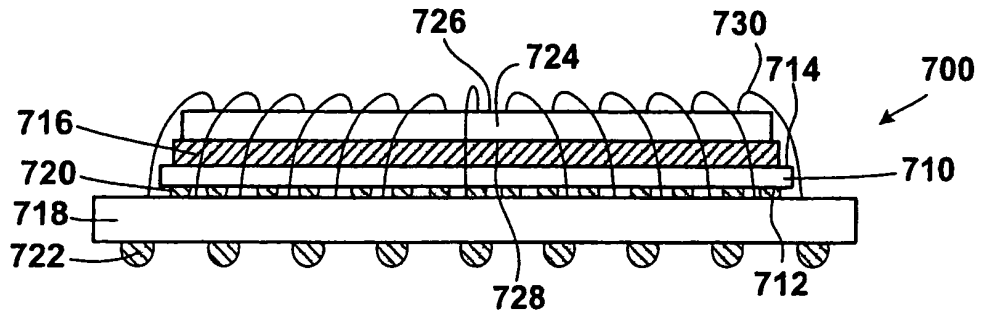


圖 8

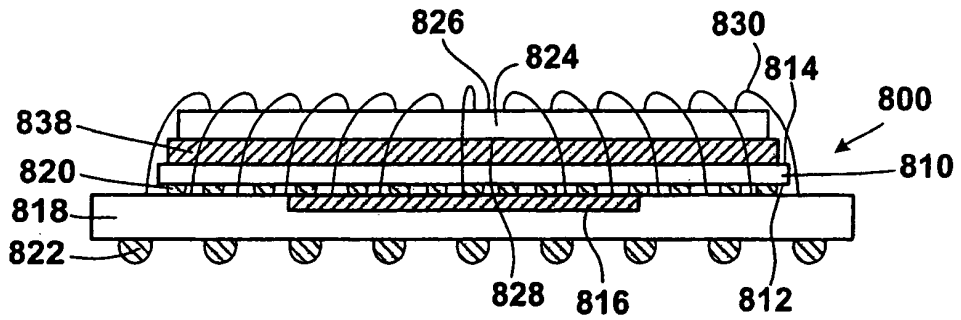


圖9

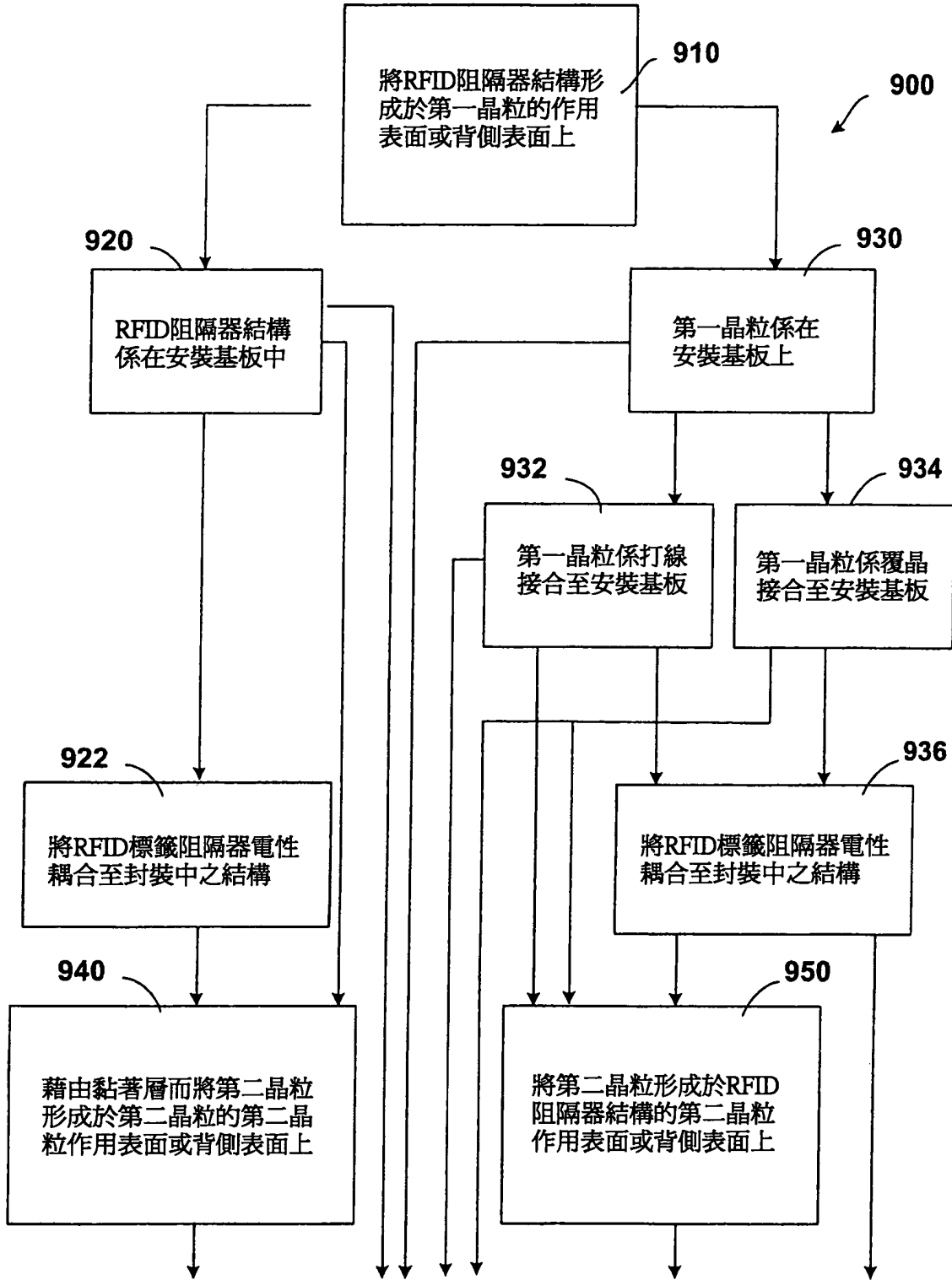


圖 10

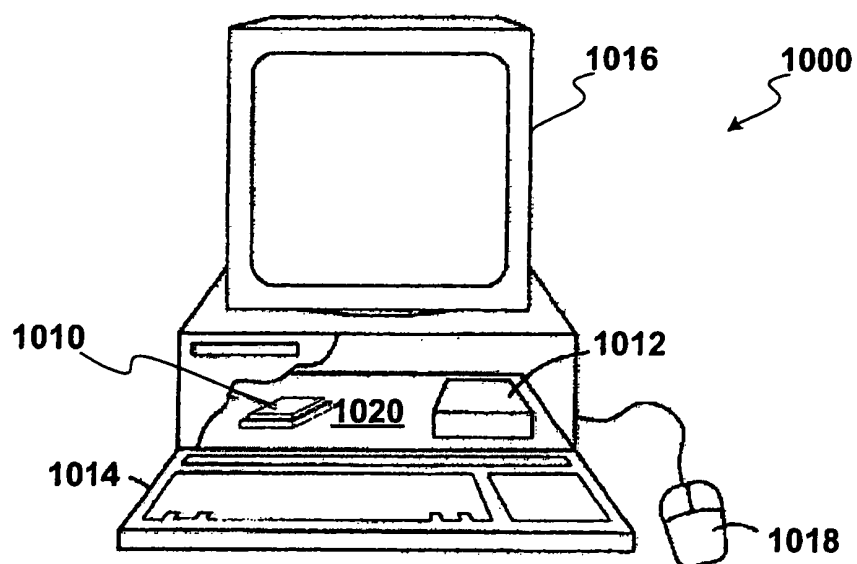
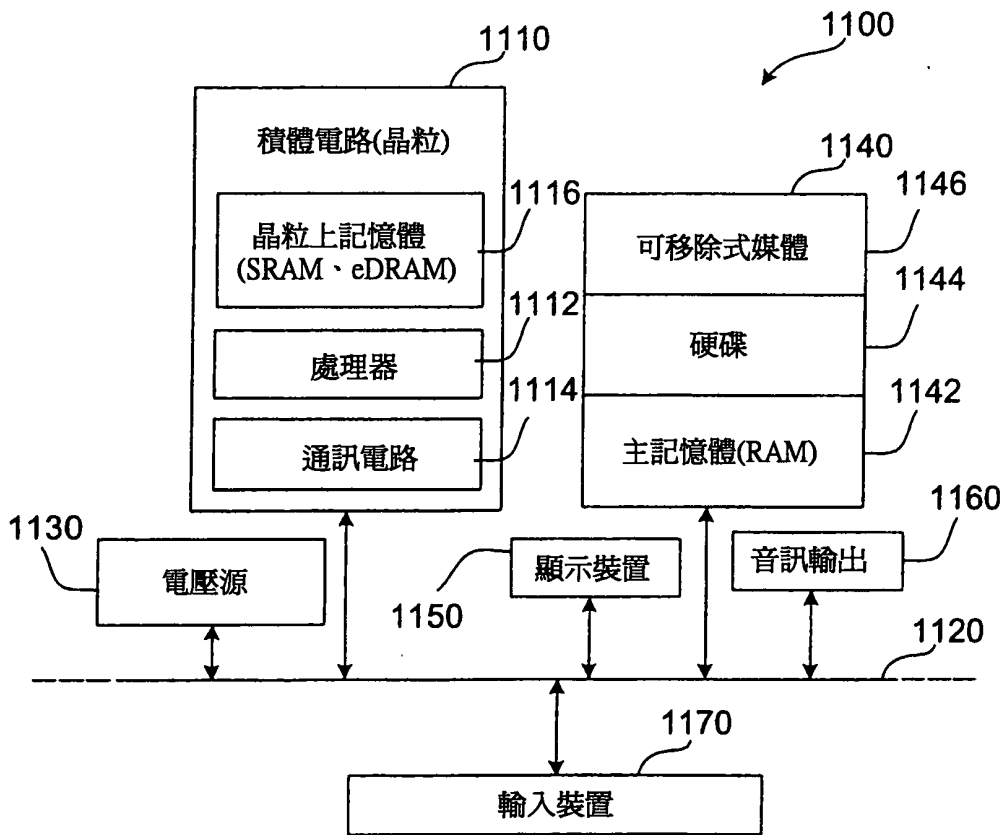


圖 11



七、指定代表圖：

(一)、本案指定代表圖為：第 (1) 圖

(二)、本代表圖之元件代表符號簡單說明：

- 100：封裝
- 110：第一晶粒
- 112：作用表面
- 114：背側表面
- 116：RFID 標籤阻隔器
- 118：安裝基板
- 120：接合導線
- 122：電性凸塊
- 124：第二晶粒
- 126：作用表面
- 128：背側表面
- 130：接合導線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

十、申請專利範圍

附件 3A：第 95147203 號專利申請案

中文申請專利範圍 替換本

民國 99 年 5 月 11 日修正

1. 一種晶片封裝裝置，包含：

一第一晶粒，包括一第一晶粒作用表面和一第一晶粒背側表面；

一阻隔器結構，其配置於該第一晶粒作用表面和該第一晶粒背側表面其中之一上，且其中該阻隔器結構包括一射頻識別（RFID）標籤。

2. 如申請專利範圍第 1 項所述之裝置，更包括介於該第一晶粒和該 RFID 標籤之間的一電性連接。

3. 如申請專利範圍第 1 項所述之裝置，其中該阻隔器結構係朝該第一晶粒背側表面配置。

4. 如申請專利範圍第 1 項所述之裝置，其中該第一晶粒係配置在一安裝基板上，且其中該阻隔器結構被整合至該安裝基板。

5. 如申請專利範圍第 1 項所述之裝置，其中該第一晶粒係配置在一安裝基板上，且其中該阻隔器結構被整合至該安裝基板，該裝置更包括：

一第二晶粒，包括一第二晶粒作用表面和一第二晶粒背側表面，其中該第二晶粒係配置在該第一晶粒上方，且其中該第一晶粒和該第二晶粒其中之一主要包括動態隨機存取記憶體，且其中該第一晶粒和該第二晶粒其中另一者

主要包括邏輯電路。

6. 如申請專利範圍第 1 項所述之裝置，其中該阻隔器結構係朝該第一晶粒背側表面配置，其中該第一晶粒主要包括邏輯電路或動態隨機存取記憶體其中之一，該裝置更包括：

一 第二晶粒，包括一第二晶粒作用表面和一第二晶粒背側表面，其中該阻隔器結構係配置在該第二晶粒作用表面上，且其中該第二晶粒主要包括邏輯電路和動態隨機存取記憶體其中另一者。

7. 如申請專利範圍第 1 項所述之裝置，其中該 RFID 阻隔器結構包括耦合至該 RFID 標籤的一天線，以形成一詢答器。

8. 如申請專利範圍第 1 項所述之裝置，其中該 RFID 阻隔器結構含有一感應器，該感應器係選自一螺狀感應器、一螺旋感應器、以及其組合。

9. 如申請專利範圍第 1 項所述之裝置，更包括配置於該第一晶粒下方的一安裝基板，且其中該 RFID 阻隔器結構係配置於該第一晶粒和一第二晶粒以及其背側表面之間。

10. 如申請專利範圍第 1 項所述之裝置，更包括一安裝基板，且其中該第一晶粒藉由一選自打線接合和覆晶的組態而配置於該安裝基板上。

11. 一種晶片封裝方法，包含：

形成一 RFID 阻隔器結構於一第一晶粒上，其中該第

一晶粒包括一第一晶粒作用表面和一第一晶粒背側表面，且其中該形成包括形成該 RFID 阻隔器結構於該第一晶粒作用表面和該第一晶粒背側表面的其中之一上。

12. 如申請專利範圍第 11 項所述之方法，更包括：

形成一第二晶粒於該 RFID 阻隔器結構上，該第二晶粒包括一第二晶粒作用表面和一第二晶粒背側表面。

13. 如申請專利範圍第 11 項所述之方法，更包括：

形成一第二晶粒於該 RFID 阻隔器結構上，該第二晶粒包括一第二晶粒作用表面和一第二晶粒背側表面；以及將該 RFID 阻隔器結構電性耦合至該第一晶粒作用表面和該第二晶粒作用表面的其中之一上。

14. 如申請專利範圍第 11 項所述之方法，更包括：
將該第一晶粒配置於一安裝基板上。

15. 如申請專利範圍第 11 項所述之方法，更包括：
將該第一晶粒配置於一安裝基板上；以及
將該 RFID 阻隔器結構電性耦合至該安裝基板。

16. 如申請專利範圍第 11 項所述之方法，更包括：
將該第一晶粒配置於一安裝基板上；以及
將該 RFID 阻隔器結構電性耦合至該第一晶粒作用表面和該第二晶粒晶粒作用表面的其中之一上。

17. 如申請專利範圍第 11 項所述之方法，更包括：
將該第一晶粒配置於一安裝基板上；以及
形成一第二晶粒於該 RFID 標籤層上，該第二晶粒包括一第二晶粒作用表面和一第二晶粒背側表面。

18. 一種晶片封裝系統，包含：

— 第一晶粒，包括一作用表面和一背側表面；

— RFID 阻隔器結構，其配置於該第一晶粒作用表面和該第一晶粒背側表面其中之一上；以及

耦合至該第一晶粒的動態隨機存取記憶體。

19. 如申請專利範圍第 18 項所述之系統，其中該第一晶粒係配置於一安裝基板上，且其中該 RFID 阻隔器結構被整合至該安裝基板。

20. 如申請專利範圍第 18 項所述之系統，其中該系統係配置於一電腦、一無線通訊器、一手持裝置、一汽車、一機車、一飛機、一船、和一太空船的其中之一。

21. 如申請專利範圍第 18 項所述之系統，其中該晶粒係選自一資料儲存裝置、一數位信號處理器、一微控制器、一特殊應用積體電路、和一微處理器。