



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0144117

(43) 공개일자 2015년12월24일

(51) 국제특허분류(Int. Cl.)

H01L 33/14 (2010.01)

(21) 출원번호 10-2014-0072815

(22) 출원일자 2014년06월16일

심사청구일자 2014년06월16일

(71) 출원인

고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

유현용

서울특별시 서초구 사평대로 240 503동 706호 (반포동, 미도2차아파트)

김광식

서울특별시 성북구 안암로 145 고려대학교 전기전자공학과(안암동5가)

(뒷면에 계속)

(74) 대리인

특허법인충현

전체 청구항 수 : 총 10 항

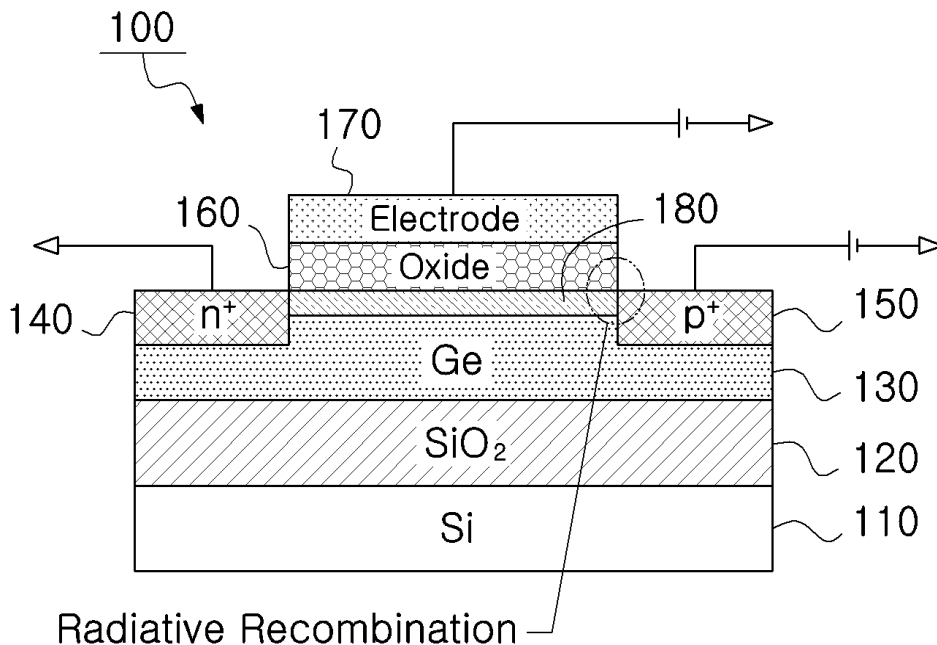
(54) 발명의 명칭 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법

(57) 요약

본 발명은 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법에 관한 것으로서, 보다 바람직하게는 기판을 마련하는 단계: 상기 기판의 상면에 절연층을 적층하여 형성하는 단계; 상기 절연층의 상면에 제1 반도체층을 적층하여 형성하는 단계; 상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 반도체층의 상면 일부를 식

(뒷면에 계속)

대표도 - 도1



각하고, 식각된 상기 제1 반도체층의 상면에 제1 전극을 형성하는 단계; 상기 제1 전극 및 상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 전극과 소정거리 이격된 상기 제1 반도체층의 상면을 식각하고, 식각된 상기 제1 반도체층의 상면에 제2 전극을 형성하는 단계; 상기 제1 반도체층의 상면에 제2 반도체층을 적층하여 형성하는 단계; 상기 제2 반도체층의 상면에 전류확산층을 적층하여 형성하는 단계; 상기 전류확산층에 전압을 인가하여, 상기 제2 반도체층과 상기 제1 반도체층 사이에 채널층을 형성하는 단계; 및 상기 제1 전극 및 제2 전극에 각각 전압을 인가하여, 상기 채널층과 제2 전극의 계면 사이에서 빛을 방출하는 단계;를 포함하는 것을 특징으로 한다.

이러한 구성에 의해, 본 발명의 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법은 전기적 방식을 이용하여 고농도 채널층을 형성하여 보다 많은 방사성 재결합이 되도록 함으로써, 간접 밴드갭 반도체 전기발광소자의 발광효율을 향상시킬 수 있는 효과가 있다.

(72) 발명자

김승환

서울특별시 중구 동호로25길 23-4 303호(장충동2가, 한성빌라)

김정규

서울특별시 성북구 안암로 145 고려대학교 전기전자공학과 (안암동5가)

명세서

청구범위

청구항 1

간접 밴드갭 반도체 전기발광소자의 제조방법에 있어서,

기판을 마련하는 단계;

상기 기판의 상면에 절연층을 적층하여 형성하는 단계;

상기 절연층의 상면에 제1 반도체층을 적층하여 형성하는 단계;

상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 반도체층의 상면 일부를 식각하고, 식각된 상기 제1 반도체층의 상면에 제1 전극을 형성하는 단계;

상기 제1 전극 및 상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 전극과 소정거리 이격된 상기 제1 반도체층의 상면을 식각하고, 식각된 상기 제1 반도체층의 상면에 제2 전극을 형성하는 단계;

상기 제1 반도체층의 상면에 제2 반도체층을 적층하여 형성하는 단계;

상기 제2 반도체층의 상면에 전류확산층을 적층하여 형성하는 단계;

상기 전류확산층에 전압을 인가하여, 상기 제2 반도체층과 상기 제1 반도체층 사이에 채널층을 형성하는 단계; 및

상기 제1 전극 및 제2 전극에 각각 전압을 인가하여, 상기 채널층과 제2 전극의 계면 사이에서 빛을 방출하는 단계;

를 포함하는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자의 제조방법.

청구항 2

제1항에 있어서,

상기 제1 전극을 형성하는 단계는

식각된 상기 제1 반도체층의 상면에 N 형 불순물을 도핑하여 제1 전극을 형성하는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자의 제조방법.

청구항 3

제1항에 있어서,

상기 제2 전극을 형성하는 단계는

식각된 상기 제1 반도체층의 상면에 P 형 불순물을 도핑하여 제2 전극을 형성하는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자의 제조방법.

청구항 4

제1항에 있어서,

상기 제1 반도체층에 인장 변형을 인가하는 단계;

를 더 포함하는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자의 제조방법.

청구항 5

제1항에 있어서,

상기 채널층을 형성하는 단계는

10^{20} cm^{-3} 와 같거나 높은 농도를 갖는 채널층을 형성하는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자의 제조방법.

청구항 6

간접 밴드갭 반도체 전기발광소자에 있어서,

기관;

상기 기관의 상면에 적층하여 형성되는 절연층;

상기 절연층의 상면에 적층하여 형성되는 제1 반도체층;

상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 반도체층의 상면 일부가 식각되고, 식각된 상기 제1 반도체층의 상면에 형성되는 제1 전극;

상기 제1 전극 및 상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 전극과 소정거리 이격된 상기 제1 반도체층의 상면이 식각되고, 식각된 상기 제1 반도체층의 상면에 형성되는 제2 전극;

상기 제1 반도체층의 상면에 적층하여 형성되는 제2 반도체층;

상기 제2 반도체층의 상면에 적층하여 형성되는 전류확산층; 및

상기 전류확산층에 전압이 인가되면, 상기 제2 반도체층과 상기 제1 반도체층 사이에 형성되는 채널층;

을 포함하며,

상기 제1 전극 및 제2 전극에 각각 전압이 인가되어, 상기 채널층과 제2 전극의 계면 사이에서 빛을 방출하는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자.

청구항 7

제6항에 있어서,

상기 제1 전극, 제2 전극, 제2 반도체층 및 전류확산층은 원형으로 형성되는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자.

청구항 8

제6항에 있어서,

상기 채널층은

10^{20} cm^{-3} 보다 같거나 높은 농도를 갖도록 형성되는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자.

청구항 9

제6항에 있어서,

상기 제1 전극은

식각된 상기 제1 반도체층의 상면에 N 형 불순물이 도핑되어 형성되는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자.

청구항 10

제6항에 있어서,

상기 제2 전극은

식각된 상기 제1 반도체층의 상면에 P 형 불순물이 도핑되어 형성되는 것을 특징으로 하는 간접 밴드갭 반도체 전기발광소자.

발명의 설명

기술 분야

[0001] 본 발명은 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법에 관한 것으로, 특히 고농도 도핑을 통해 원하는 파장대역의 빛을 방출할 수 있는 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법에 관한 것이다.

배경 기술

[0002] 반도체 물질을 기반으로 하는 광소자는 태양전지와 같이 빛을 흡수하여 전류 및 전압의 형태인 전기에너지로 변환시키는 소자와, 광 다이오드와 같이 빛을 검출하는 소자, 발광 다이오드 또는 레이저 다이오드와 같이 전기에너지를 빛에너지로 변환시키는 전기발광소자 등의 형태로 나누어진다.

[0003] 이러한 광소자를 구현하는 반도체는 구리 또는 금과 같이 전기가 매우 잘 통하는 도체와 유리와 같이 전기가 거의 통하지 않는 부도체의 중간 특성을 갖는 물질로서, 다수의 반도체 물질 입자가 모여서 고체를 이룰 때, 고체 내 전자가 가질 수 있는 에너지 상태들은 각각의 반도체 물질 입자들의 상호작용을 통해 매우 촘촘한 밴드로 분리된다.

[0004] 이러한, 에너지 밴드는 전자가 채워진 하위 에너지 밴드와 전자가 채워지지 않은 상위 에너지 밴드로 분리되는데, 전자가 채워진 에너지 밴드를 가전자대(Valence Band, VB)라고 하고, 전자가 채워지지 않은 밴드를 전도대(Conduction Band, CB)라고 한다. 이러한 가전자대와 전도대의 두 에너지 밴드 사이에는 전자가 가질 수 있는 에너지 상태가 없는, 즉 전자가 존재할 수 없는 금지대(forbidden band)가 존재하며, 따라서, 가전자대와 전도대 사이에는 밴드갭(bandgap)이 존재하고, 상기 전도대의 최소값과 가전자대의 최대값 사이의 차를 밴드갭 에너지라고 한다.

[0005] 이때, 가전자대에 위치한 전자가 밴드갭 에너지보다 큰 에너지의 열 에너지 또는 빛 에너지를 외부로부터 인가 받으면, 상기 전자는 전도대의 빈 에너지 상태로 전이하고, 이로 인해 전도대에는 전자가 생성되고, 가전자대에는 기존에 있던 전자의 빈자리를 나타내는 정공이 생성된다. 이처럼, 전도대에서 생성된 전자와 가전자대에서 생성된 정공은 각각 반도체 내에서 전기 에너지를 운반해주는 반송자(Carrier) 역할을 한다.

[0006] 이에 따라, 반도체 내 전자 또는 정공의 농도를 증가시켜 반도체로 구현되는 전기발광소자가 빛 에너지를 발생시키고 있다. 이러한 전기발광소자는 광효율을 향상시키기 위해, 반도체 내 전자 또는 정공의 농도를 증가시키는 다양한 기술이 연구되고 있다. 하지만 그럼에도 불구하고, 고농도 도핑 기술을 정확한 파장대에서 고농도 수치를 구현하기 어려워, 전기발광소자의 발광효율이 떨어진다는 문제점이 발생했다.

선행기술문헌

특허문헌

[0007] (특허문헌 0001) KR 10-2014-0049275호 (발광소자 및 그 제조방법, 조명 시스템, 엘지이노텍 주식회사)

2014.04.25.

발명의 내용

해결하려는 과제

[0008] 상기와 같은 종래 기술의 문제점을 해결하기 위해, 본 발명은 MOSFET 구조를 이용하여 간접 밴드갭 반도체의 전자 및 정공간에 방사성 재결합을 유도함으로써, 발광효율을 향상시킬 수 있는 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법을 제공하고자 한다.

과제의 해결 수단

[0009] 위와 같은 과제를 해결하기 위한 본 발명의 한 실시 예에 따른 간접 밴드갭 반도체 전기발광소자의 제조방법은 기판을 마련하는 단계: 상기 기판의 상면에 절연층을 적층하여 형성하는 단계; 상기 절연층의 상면에 제1 반도체층을 적층하여 형성하는 단계; 상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 반도체층의 상면 일부를 식각하고, 식각된 상기 제1 반도체층의 상면에 제1 전극을 형성하는 단계; 상기 제1 전극 및 상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 전극과 소정거리 이격된 상기 제1 반도체층의 상면을 식각하고, 식각된 상기 제1 반도체층의 상면에 제2 전극을 형성하는 단계; 상기 제1 반도체층의 상면에 제2 반도체층을 적층하여 형성하는 단계; 상기 제2 반도체층의 상면에 전류확산층을 적층하여 형성하는 단계; 상기 전류확산층에 전압을 인가하여, 상기 제2 반도체층과 상기 제1 반도체층 사이에 채널층을 형성하는 단계; 및 상기 제1 전극 및 제2 전극에 각각 전압을 인가하여, 상기 채널층과 제2 전극의 계면 사이에서 빛을 방출하는 단계;를 포함하는 것을 특징으로 한다.

[0010] 특히, 식각된 상기 제1 반도체층의 상면에 N 형 불순물을 도핑하여 제1 전극을 형성하는 제1 전극을 형성하는 단계를 포함할 수 있다.

[0011] 특히, 식각된 상기 제1 반도체층의 상면에 P 형 불순물을 도핑하여 제2 전극을 형성하는 제2 전극을 형성하는 단계를 포함할 수 있다.

[0012] 보다 바람직하게는 상기 제1 반도체층에 인장 변형을 인가하는 단계;를 더 포함할 수 있다.

[0013] 특히, 10^{20} cm^{-3} 와 같거나 높은 농도를 갖는 채널층을 형성하는 단계를 포함할 수 있다.

[0014] 위와 같은 과제를 해결하기 위한 본 발명의 다른 실시 예에 따른 간접 밴드갭 반도체 전기발광소자는 기판; 상기 기판의 상면에 적층하여 형성되는 절연층; 상기 절연층의 상면에 적층하여 형성되는 제1 반도체층; 상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 반도체층의 상면 일부가 식각되고, 식각된 상기 제1 반도체층의 상면에 형성되는 제1 전극; 상기 제1 전극 및 상기 제1 반도체층의 상면에 포토 레지스트를 현상하여 상기 제1 전극과 소정거리 이격된 상기 제1 반도체층의 상면이 식각되고, 식각된 상기 제1 반도체층의 상면에 형성되는 제2 전극; 상기 제1 반도체층의 상면에 적층하여 형성되는 제2 반도체층; 상기 제2 반도체층의 상면에 적층하여 형성되는 전류확산층; 및 상기 전류확산층에 전압이 인가되면, 상기 제2 반도체층과 상기 제1 반도체층 사이에 형성되는 채널층;을 포함하며, 상기 제1 전극 및 제2 전극에 각각 전압이 인가되어, 상기 채널층과 제2 전극의 계면 사이에서 빛을 방출하는 것을 특징으로 한다.

[0015] 특히, 상기 제1 전극, 제2 전극, 제2 반도체층 및 전류확산층은 원형으로 형성될 수 있다.

[0016] 특히, 10^{20} cm^{-3} 보다 같거나 높은 농도를 갖도록 형성되는 채널층을 포함할 수 있다.

[0017] 특히, 식각된 상기 제1 반도체층의 상면에 N 형 불순물이 도핑되어 형성되는 제1 전극을 포함할 수 있다.

[0018] 특히, 식각된 상기 제1 반도체층의 상면에 P 형 불순물이 도핑되어 형성되는 제2 전극을 포함할 수 있다.

발명의 효과

[0019] 본 발명의 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법은 전기적 방식을 이용하여 고농도 채널층을 형성

하여 보다 많은 방사성 재결합이 되도록 함으로써, 간접 밴드갭 반도체 전기발광소자의 발광효율을 향상시킬 수 있는 효과가 있다.

[0020] 또한 본 발명의 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법은 기존의 III-V족 화합물 반도체와 실리콘 공정간의 낮은 호환성 문제에 대하여 MOSFET 구조를 적용하여 기존의 CMOS 공정방식을 그대로 유지함으로써, 제조공정에 따른 시간 및 비용을 향상시킬 수 있는 효과가 있다.

[0021] 더불어, 본 발명의 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법은 본 발명을 적용한 칩과 칩, 또는 소자와 소자간 광통신이 가능하다면, 전자소자 기술의 대용량 정보처리용량의 증가에 따른 효율적 처리와 소비전력을 감소시킬 수 있고, 소자의 소형화로 인해 발생하는 인터커넥션 라인 내의 RC delay 및 cross talk과 같은 문제를 해결할 수 있는 효과가 있다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 일 실시 예에 따른 간접 밴드갭 반도체 전기발광소자의 단면도이다.
 도 2는 본 발명의 다른 실시 예에 따른 간접 밴드갭 반도체 전기발광소자의 단면도이다.
 도 3은 본 발명의 또 다른 실시 예에 따른 간접 밴드갭 반도체 전기발광소자의 제조방법을 나타낸 공정순서도이다.
 도 4는 밴드 필링 기술을 나타낸 E-K 다이어그램이다.
 도 5는 인장 변형 기술을 나타낸 E-K 다이어그램이다.
 도 6은 고농도 전자 채널층의 시뮬레이션 결과를 나타낸 도면이다.
 도 7은 채널층과 간접 밴드갭 반도체와 P형으로 도핑된 부분의 접합 부분의 접합 전후에 따른 에너지 밴드 다이어그램이다.
 도 8은 MOS구조를 FinFET 구조에 적용한 간접 밴드갭 반도체 전기발광소자의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 본 발명을 바람직한 실시 예와 첨부한 도면을 참고로 하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며, 여기에서 설명하는 실시 예에 한정되는 것은 아니다.

[0024] 먼저, 본 발명에 대해 설명하기에 앞서 반도체 소자 내 전자 및 정공간 재결합 과정에 대하여 설명하도록 한다.

[0025] 반도체에 특정 불순물(Dopant)을 주입시킴으로써, 전자 또는 정공의 농도를 선택적으로 증가시킬 수 있는데, 전도대의 전자농도가 월등히 늘어난 형태의 반도체를 n형 반도체라고 하고, 가전자대의 정공농도가 월등히 늘어난 형태의 반도체를 p형 반도체라고 한다.

[0026] 이러한 n형 반도체와 p형 반도체를 서로 접합시키면, 접합면 부근에서 각각의 전자와 정공들이 반대편 반도체로 확산되고, 이에 따라 접합면 부근에는 전자와 정공들이 존재하지 않는 공핍층(Depletion region)이 발생한다. 또한, 이러한 공핍층에는 에너지 장벽(Energy Barrier)이 생성되는데, 상기 에너지 장벽으로 인하여 n형 반도체에 존재하는 전자가 p형으로 더 이상 확산되지 못하고, p형 반도체에 존재하는 정공 또한 n형으로 더 이상 확산되지 못하여 열적 평형상태(thermal equilibrium)에 도달한다.

[0027] 이처럼, p형 반도체와 n형 반도체를 접합하여 생성된 반도체 소자를 다이오드(diode)라고 하고, 이러한 반도체 소자는 p형 반도체에 양전압을 인가하거나, n형 반도체에 음전압을 인가하는 경우에 전류가 흐르고, 그 반대의 경우에는 전류를 차단하는 스위칭 효과를 갖는다. 이러한 스위칭 시, 전류가 잘 흐르는 상태를 순방향 바이어스 상태(Forward Bias Condition)라고 하고, 잘 흐르지 않는 상태를 역방향 바이어스 상태(Reverse Bias Condition)라고 한다.

[0028] 특히, 순방향 바이어스 상태에서 p형 반도체에 양전압을 인가하거나, n형 반도체에 음전압을 인가하여 전류가 흐르는 원리는 공핍층에 존재하는 에너지 장벽의 크기를 낮춰, n형의 반도체에 존재하는 전자가 p형으로 확산되고, p형 반도체에 존재하는 정공들이 n형 반도체로 확산되도록 한다.

[0029] 특히, n형 반도체에서 p형 반도체로 넘어가는 다량의 전도대의 전자들과 p형 반도체에서 n형 반도체로 넘어가는 다량의 정공들은 서로 접합면 부근에서 마주치는데, 이때, 각각의 전자와 정공들은 재결합, 즉 전도대의 전자가 다시 가전자대의 정공과 합쳐져서 가전자대의 빈 에너지준위를 채우는데, 이때 빛 또는 열 에너지 형태로 밴드갭 에너지 크기에 해당하는 만큼의 에너지가 방출된다.

[0030] 이처럼 방출되는 에너지의 형태는 반도체 내의 전자의 파수 (k, wave number)에 따른 에너지 (E)를 나타내는 E-k 다이어그램의 구조에 의해 빛의 형태인지 또는 열의 형태인지 결정된다. 이때, 고체 내 전자의 k값은 전자의 운동량과 매우 밀접하며, 격자 내에서 전자가 이동하는 방향에 따라 전자 파동의 형태가 바뀌고, 이에 따라 k값이 변한다.

[0031] 또한 하기의 수학적 식 1에 기재된 바와 같이, 운동량이 바뀌면 운동에너지 또한 변하므로, 상기 k값의 변화에 따라 전자가 갖는 총 에너지에도 변화가 발생한다.

수학적 식 1

$$E=P^2/2m$$

[0032]

[0033] 이때, 상기 E는 운동에너지를 나타내고, 상기 P는 운동량을 나타낸다.

[0034] 즉, 특정 물질의 고체 내 존재하는 전자의 k값에 따른 전자의 에너지를 나타낸 그래프를 E-k 다이어그램이라고 한다.

[0035] 예를 들어, 전도대의 최소 에너지준위의 k값과 가전자대의 최대 에너지준위의 k값이 일치하는 E-k 다이어그램을 가진 반도체의 경우에는 각각의 에너지준위에 위치한 전자와 정공이 재결합할 때 광자(photon)를 방출하는데, 이러한 반도체를 직접 밴드갭 반도체라고 하며, 대표적으로 GaAs, GaN 와 같은 III-V족 화합물 반도체가 있다. 이때, 빛의 형태로 에너지를 방출하는 재결합을 방사성 재결합(Radiative Recombination)이라고 한다.

[0036] 하지만 이와 반대로, 전도대의 최소 에너지준위의 k값과 가전자대의 최대 에너지준위의 k값이 일치하지 않는 반도체의 경우에는 각각의 에너지준위에 위치한 전자와 정공이 재결합할 때 포논(phonon)을 방출하는데, 이러한 반도체는 간접 밴드갭 반도체라고 하고, 대표적으로 오늘날 대부분의 전자칩 기판으로 사용되는 실리콘(Si)과, 게르마늄(Ge) 등이 있다. 이때, 열의 형태로 에너지를 방출하는 재결합을 비방사성 재결합(Non-Radiative Recombination)이라고 한다.

[0037] 즉, 직접 밴드갭 반도체 내에서 밴드간 전자 천이가 발생할 경우, 에너지 보존 법칙에 의해 하기의 수학적 식 2에 기재된 파장(λ [μm])을 갖는 광자(photon)를 방출한다.

수학적 식 2

$$\lambda=1.24/E_g$$

[0038]

[0039] 이때, 상기 E_g 는 밴드갭 에너지를 나타낸다.

[0040] 이에 따라, 종래에 개발된 발광 다이오드 및 레이저 다이오드와 같은 반도체 전기발광소자는 주로 대표적인 직접 밴드갭 반도체인 III-V 화합물 반도체를 기반으로 하는 p-n 다이오드를 이용하여 제작된다.

[0041] 하지만 III-V족 화합물 반도체는 상대적으로 가격이 고가면서도 실리콘 기판의 전자칩 공정과 호환성이 매우 좋지 않아, III-V족 화합물 반도체를 기반으로 하는 발광소자는 실리콘 전자칩 내에 집적하기 어려운 관계로 실리콘 칩 내에 단일집적(Monolithic integration)이 가능한 물질을 기반으로 하는 전기발광소자의 연구가 요구되고 있다.

[0042] 이러한 요구에 부응하고자 실리콘 칩 내 단일집적이 가능한 물질을 기반으로 하는 전기발광소자 중 게르마늄

(Ge)을 기반으로 하는 전기발광소자를 제작하는 기술에 대해 많은 연구가 집중되고 있다.

[0043] 특히, 이러한 게르마늄 기반의 전기발광소자는 실리콘 기반 위에서 제작이 가능하고, 실리콘 공정과 호환성이 매우 뛰어나며 따라, 공정 시 소요비용이 절감된다는 큰 장점을 갖는다.

[0044] 하지만 이러한 게르마늄은 상술한 바와 같이, 기본적으로 간접 밴드갭을 가지고 있는 물질로서, 일반적으로는 발광 효과를 볼 수 없지만, 가장 낮은 전도대 에너지 준위(L-valley)를 제외하고도 L-valley보다 약 0.14eV가 높은 에너지를 지닌 두 번째로 낮은 전도대 에너지 준위(Γ -valley)가 존재하는데 이러한 Γ -valley의 k값은 가장 높은 가전자대의 k값과 일치하므로, 이러한 에너지 준위를 통해 전자의 밴드천이가 발생하는 경우, 빛이 방출된다.

[0045] 또한 이러한 Γ -valley의 에너지 준위와 가장 높은 가전자대의 에너지 준위의 차이는 약 0.8eV이고, 상기 Γ -valley를 통해 전자가 밴드 천이가 발생하면, 상기의 수학적 2에 따라, 약 1.5 μ m 파장대의 빛이 방출되는데, 이러한 파장대는 현재 광통신에서 사용되고 있는 표준통신 파장영역에 해당한다.

[0046] 이러한 게르마늄 기반의 전기발광소자는 실리콘 칩 내 단일집적 광 인터커넥션을 구현할 수 있어, Γ -valley를 이용하여 밴드 천이를 하도록 유도하는 기술에 대한 다양한 연구가 이루어지고 있다.

[0047] 특히, 본 발명을 구현하기 위해, E-k 다이어그램에서 k=0인 지점에 전도대의 국지적으로 최소값을 갖는 Γ -valley가 존재하는 간접 밴드갭 반도체를 선택한다. 이와 같이 선택된 간접 밴드갭 반도체를 기반으로 하여 MOSFET 구조를 적용할 수 있다.

[0048] 이하, 도 1을 참조하여 본 발명에 따른 간접 밴드갭 반도체 전기발광소자에 대하여 자세히 살펴보도록 한다.

[0049] 도 1은 본 발명의 일 실시 예에 따른 간접 밴드갭 반도체 전기발광소자의 단면도이다.

[0050] 도 1에 도시된 바와 같이, 본 발명의 간접 밴드갭 반도체 전기발광소자(100)는 기판(110), 절연층(120), 제1 반도체층(130), 제1 전극(140), 제2 전극(150), 제2 반도체층(160), 전류확산층(170), 채널층(180)을 포함한다.

[0051] 기판(110)은 실리콘(Si)뿐만 아니라, 탄화규소(SiC), 스피넬(MgAl₂O₄), 산화마그네슘(MgO), LiAlO₂, LiGaO₂, 질화갈륨(GaN), 사파이어 등의 물질로 이루어질 수 있다.

[0052] 절연층(120)은 상기 기판(110)의 상면에 적층하여 형성되는데, SiO_x, SiO_xN_y, 질화규소(Si₃N₄), 알루미늄(Al₂O₃), 산화타이타늄(TiO₂) 중에서 선택적으로 이루어질 수 있다. 또한, 상기 절연층(120)은 유전율이 매우 높은 유전체를 사용하고, 이때, 유전체의 두께는 최소화하도록 형성한다.

[0053] 이러한 유전체의 조건은 앞서 수학적 2를 통해 정량적으로 확인할 수 있는데, 하기의 수학적 3에 기재된 Q를 산화막 전계에 의해 유도된 반도체층의 전하량이라고 한다면, 본 MOS 캐패시터의 C 값에 따라 비례하는 값을 갖는다.

수학적 3

$$Q=C \cdot V$$

[0054]

[0055] 따라서, 상기 C가 높아질수록, 같은 금속의 전압에도 더욱 높은 밀도의 전자층을 유도할 수 있는데 이때, 상기 C는 하기의 수학적 4에 기재된 바와 같이, 절연층으로 사용된 유전체의 유전율(ϵ_i)에 비례하고, 절연층의 두께(t)에 반비례한다. 결과적으로, 절연층의 형성 시, 유전율이 높고, 두께가 최소화된 유전체를 선택함으로써, 이후 고농도의 채널층을 보다 효과적으로 얻을 수 있도록 한다.

수학적 4

$$C=\epsilon_i \cdot (A/t)$$

[0056]

- [0057] 이때, 상기 A는 MOS 커패시터의 면적을 나타내고, 상기 t는 MOS 커패시터의 두께를 나타낸다.
- [0058] 제1 반도체층(130)은 상기 절연층(120)의 상면에 적층하여 형성된다. 이러한 제1 반도체층(130)은 대표적인 물질인 Si, Ge 이외에도, SiC, AlP, GaP, PbTe 등과 같이 서로 다른 4족 원소들 결합된 화합물 또는 이들에 3족 또는 5족의 다른 원소가 첨가된 형태로도 형성될 수 있으며, 뿐만 아니라 이외에도 반도체로 분류되지 않지만 E-k 다이어그램에서 $k=0$ 인 지점에서 Γ -valley를 갖는 물질이면 모두 간접 밴드갭 반도체층에 이용될 수 있다.
- [0059] 제1 전극(140)은 상기 제1 반도체층(130)의 상면에 포토 레지스트(Photo Resist)를 현상하여 상기 제1 반도체층(130)의 상면 일부가 식각됨에 따라, 식각된 상기 제1 반도체층(130)의 상면에 형성되며, 특히 N형 불순물이 도핑되어 형성될 수 있다.
- [0060] 제2 전극(150)은 상기 제1 전극(140) 및 상기 제1 반도체층(130)의 상면에 포토 레지스트를 현상하여 상기 제1 전극(140)과 소정거리 이격된 상기 제1 반도체층(130)의 상면이 식각되고, 식각된 상기 제1 반도체층(130)의 상면에 형성된다. 이때, 상기 제2 전극(150)은 상기 제1 전극(140)과 달리, 식각된 상기 제1 반도체층(130)의 상면에 P형 불순물이 도핑되어 형성될 수 있다.
- [0061] 이러한 제1 전극(140) 및 제2 전극(150)은 외부로부터 전기 신호를 인가받기 위하여 도전성 와이어나 솔더 범프 등과 접촉하는 영역으로 제공된다.
- [0062] 제2 반도체층(160)은 상기 제1 반도체층(130)의 상면에 적층하여 형성된다.
- [0063] 전류확산층(170)은 상기 제2 반도체층(160)의 상면에 적층하여 형성된다. 이러한 전류확산층(170)은 광 투과율이 높으면서도 옴릭컨택 성능이 상대적으로 우수한 ITO, ClO, ZnO 등과 같은 투명 전도성 산화물로 이루어질 수 있다.
- [0064] 채널층(180)은 상기 전류확산층(170)에 전압이 인가되면, 상기 제2 반도체층(160)과 상기 제1 반도체층(130) 간 서로 맞닿은 지점의 제1 반도체층(160)에서 형성된다. 이러한 상기 채널층(180)은 절연 물질 또는 전도 물질의 투광성 물질로 형성될 수 있는데, 예를 들면, SiO₂, SiO_x, SiO_xNy, Si₃N₄, Al₂O₃, TiO₂, ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinctin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide), AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IrO_x, RuO_x, RuO_x/ITO, Ni/IrO_x/Au, 및 Ni/IrO_x/Au/ITO 중 적어도 하나를 포함하여 이루어질 수 있다. 또한 상기 채널층(180)은 상기 전류확산층(170)에 외부로부터 전압이 인가되면, 10^{20} cm^{-3} 보다 같거나 높은 농도를 갖도록 형성될 수 있다.
- [0065] 또한, 상기 제1 전극(140) 및 제2 전극(150)에 각각 전압이 인가되어, 상기 채널층(180)과 제2 전극(150)의 계면 사이에서 약 1.5 μm 의 빛을 방출한다.
- [0066] 도 2는 본 발명의 다른 실시 예에 따른 간접 밴드갭 반도체 전기발광소자의 단면도이다.
- [0067] 도 2에 도시된 본 발명의 간접 밴드갭 반도체 전기발광소자는 앞서 도 1을 통해 설명한 구성요소와 그 내용이 유사하나, 제1 전극(240), 제2 전극(250), 제2 반도체층(260) 및 전류확산층(270)의 형태구조만 차이므로, 이하에서는 도 1의 구성과 차이나는 구성에 대해서만 설명하고, 동일한 부분에 대해서는 그 설명을 생략하도록 한다.
- [0068] 도 2(a) 내지 도 2(b)에 도시된 바와 같이, 본 발명의 간접 밴드갭 반도체 전기발광소자는 사각형태로 형성된 기관(210), 절연층(220), 제1 반도체층(230)과 달리, 제1 전극(240), 제2 전극(250), 제2 반도체층(260) 및 전류확산층(270)은 원형으로 형성될 수 있다. 즉, 상기 제1 반도체층(230)의 상면 중앙에 제1 전극(240)을 둘러싸며 제2 전극(250)이 형성된다. 이러한 경우, 도 1에서 설명한 사각형태로 형성되는 구조 보다 전자와 정공간에 재결합 양이 더욱 증가하게 되어, 보다 많은 양의 빛이 방출될 수 있다.
- [0069] 이하에서는 상술한 간접 밴드갭 반도체 전기발광소자의 제조방법에 대하여 자세히 살펴보도록 한다.
- [0070] 도 3은 본 발명의 또 다른 실시 예에 따른 간접 밴드갭 반도체 전기발광소자의 제조방법을 나타낸 공정순서도이다.
- [0071] 도 3에 도시된 바와 같이, 본 발명에 따른 간접 밴드갭 반도체 전기발광소자의 제조방법은 먼저, 전기발광소자를 적층하기 위한 기관(310)을 준비한다(a 단계). 이때, 준비되는 기관(310)은 실리콘(Si)뿐만 아니라, 탄화규소(SiC), 스피넬(MgAl₂O₄), 산화마그네슘(MgO), LiAlO₂, LiGaO₂, 질화갈륨(GaN), 사파이어 등의 물질로 이루어

질 수 있다.

- [0072] 이처럼 준비된 기판(310)의 상부에 절연층(320)을 적층하여 형성하는데(b 단계), 이때 상기 절연층(320)은 SiO_x , SiO_xN_y , 질화규소(Si_3N_4), 알루미늄(Al_2O_3), 산화타이타늄(TiO_2) 중에서 선택적으로 형성될 수 있다.
- [0073] 이어서, 상기 절연층(320)의 상면에 제1 반도체층(330)을 적층하여 형성한다(c 단계). 이때, 상기 제1 반도체층은 게르마늄(Ge)으로 이루어질 수 있다.
- [0074] 이후, 상기 제1 반도체층(330)의 상면에 포토 레지스트(Photo Resist)를 현상하여 상기 제1 반도체층(330)의 상면 일부를 식각하고, 식각된 상기 제1 반도체층(330)의 상면에 제1 전극(340)을 형성한다(d 단계).
- [0075] 상기 제1 전극(340) 및 상기 제1 반도체층(330)의 상면에 포토 레지스트를 현상하여 상기 제1 전극(340)과 소정 거리 이격된 상기 제1 반도체층(330)의 상면 일부를 식각하고, 식각된 상기 제1 반도체층(330)의 상면에 제2 전극(350)을 형성한다(e 단계).
- [0076] 이어서, 상기 제1 반도체층(330)의 상면에 제2 반도체층(360)을 적층하여 형성한다(f 단계).
- [0077] 상기 제2 반도체층(360)의 상면에 전류확산층(370)을 적층하여 형성한다(g 단계). 이러한 전류확산층(370)은 광 투과성과 도전성이 있는 전극층으로서, 산화주석, 산화인듐, 백금, 금 등의 박막을 유리에 피복하여 형성되어, 전기화학반응을 하면서 생성물의 흡수 스펙트럼을 측정할 수 있다.
- [0078] 이와 같이 형성된 상기 전류확산층(370)에 전압을 인가하여, 상기 제2 반도체층(360)과 상기 제1 반도체층(330) 사이에 채널층(180)을 형성한다(h 단계). 이때, 형성된 채널층은 10^{20} cm^{-3} 보다 같거나 높은 농도를 갖도록 형성될 수 있다.
- [0079] 이후, 상기 제1 전극(340) 및 제2 전극(350)에 각각 전압을 인가하여, 상기 채널층(380)과 제2 전극(350)의 계면 사이에서 빛을 방출한다(i 단계). 즉, 도 4(a)에 도시된 바와 같이, 가장 낮은 에너지 준위(L-valley)에 불순물을 나타내는 고농도의 도너 불순물을 주입하여 전자를 모두 채움으로써 게르마늄으로 이루어진 제1 반도체층의 Γ -valley로 전자를 보낸다.
- [0080] 이에 따라, 도 4(b)에 도시된 바와 같이, Γ -valley에 있는 전자와 가전자대에 있는 정공이 재결합함으로써 채널층(380)과 제2 전극(350)의 계면 사이에서 약 $1.5 \mu\text{m}$ 의 빛 에너지가 방출될 수 있다.
- [0081] 이에 더하여, 상술한 방법외에도 상기 제1 반도체층에 인장 변형(tensile strain)을 더 인가하여 고농도 채널층을 구현하여 빛 에너지를 방출할 수 있다.
- [0082] 도 5는 인장 변형 기술을 나타낸 E-K 다이어그램이다.
- [0083] 도 5에 도시된 바와 같이, 게르마늄으로 이루어지는 제1 반도체층에 인장 변형을 인가하여 Γ -valley의 에너지 준위를 낮추고, L-valley의 에너지 준위를 높임으로써, 상기 Γ -valley와 L-valley 간 차이를 줄이며, 이에 따라 일반적인 게르마늄에 비해 상대적으로 적은 전자의 농도에도 불구하고, Γ -valley에 전자를 채울 수 있도록 유도하여 채널층과 제2 전극 사이의 계면에서 빛 에너지가 방출되도록 한다.
- [0084] 도 6은 고농도 전자 채널층의 시뮬레이션 결과를 나타낸 도면이다.
- [0085] 도 6에 도시된 바와 같이, 알루미늄(Aluminum), 산화하프늄(HfO_2 , 5nm), n형 게르마늄(Ge)과 같은 MOS 캐패시터를 구성한 후, 금속 전극 알루미늄에 2V의 전압을 인가했을 때, 산화하프늄으로 이루어진 제2 반도체층의 하부 게르마늄으로 이루어진 제1 반도체층에서 약 $2.446 \times 10^{21} \text{ cm}^{-3}$ 의 농도를 갖는 채널층이 형성되는 것을 알 수 있다.
- [0086] 이와 같은 채널층의 정량적인 농도는 화학적인 도핑 방법을 통해서도 구현하기 어렵지만, 본 발명과 같은 MOSFET 구조를 이용한 전기적 방법을 이용하는 경우, 보다 향상된 농도의 채널층을 용이하고 정확하게 구현함으로써, 제1 반도체층의 Γ -valley로 보다 많은 전자를 전달하여 보다 많은 방사성 재결합을 유도하도록 한다.
- [0087] 또한, 이러한 MOSFET 구조를 이용한 전기적 방법과 더불어, 인장 변형을 함께 인가하는 경우에는 에너지 밴드갭의 크기 변화를 고려할 필요가 없다.
- [0088] 도 7은 채널층과 간접 밴드갭 반도체와 P형으로 도핑된 부분의 접합 부분의 접합 전후에 따른 에너지 밴드 다이어그램이다.

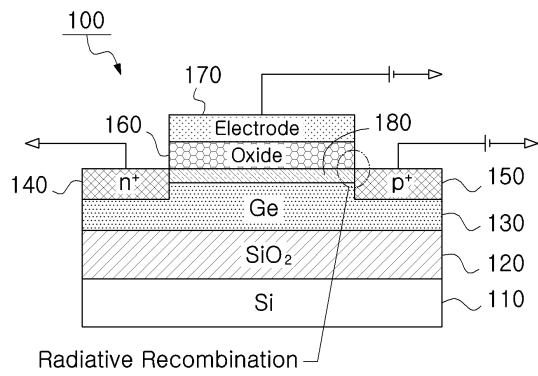
- [0089] 도 7(a)에 도시된 바와 같이, χ 는 간접 밴드갭 반도체의 전자친화도를 나타내고, Φ_1 는 고농도 채널층을 갖는 간접 밴드갭 반도체의 일함수를 나타내고, Φ_2 는 고농도 채널층을 갖는 간접 밴드갭 반도체와 p형 간접 밴드갭 반도체의 일함수를 나타낸다.
- [0090] 이후, 상기 n형과 p형 간접 밴드갭 반도체가 서로 접합하는 경우에는 도 7(b)에 도시된 바와 같이 각각의 페르미레벨은 서로 일치하게 되고 열적 평형상태에 도달한다.
- [0091] 고농도의 전자를 갖는 채널층을 표현하는 에너지 밴드 다이어그램의 경우, 페르미레벨이 전도대(E_c)보다 높게 형성되는데, 이를 통해 채널층의 전자 농도가 상대적으로 매우 높은 것을 알 수 있다.
- [0092] 이에 따라, 두 반도체의 접합면 부근에는 V_{bi} 라는 내부 전압이 형성되고, 형성된 내부전압이 전자 또는 정공에 대한 에너지 장벽으로 작용하는데, 이때 상기 내부전압 V_{bi} 의 크기는 Φ_1 , Φ_2 의 차이로 결정된다. 이러한 열적 평형 상태에서는 각각 반도체 사이에서의 반송자(캐리어)의 이동이 매우 적기 때문에, 전자-정공 쌍의 재결합으로 인한 빛 방출을 관찰할 수 없다.
- [0093] 따라서, 도 7(c)와 같이, 에너지 장벽으로 작용하는 상기 내부전압 V_{bi} 의 크기를 감소시켜야 고농도 전자로 이루어지는 n형 채널층으로부터 드레인(drain) 영역으로 전자들이 확산되고, 상기 드레인 영역에 존재하고 있는 정공들이 채널층으로 확산됨으로써, 서로 재결합한다.
- [0094] 이때, 상기 내부전압 V_{bi} 는 외부에서 전원이 인가됨에 따라 그 크기가 감소하거나 증가할 수 있는데, 이러한 구조에서는 상기 드레인 영역에 V_a 크기의 순방향 바이어스 전압을 인가해주는 경우, 내부 전압 V_{bi} 는 도 7(c)에 도시된 바와 같이 V_a 만큼 감소하는 것을 알 수 있다.
- [0095] 이에 더하여, 도 8에 도시된 바와 같이, MOSFET구조를 FinFET형 구조에 적용하여 전기발광소자를 제조하면 전자와 정공간의 방사성 재결합이 발생하는 활성 영역(active region)이 증가하여, 발광소자의 면적 대비 빛 에너지 방출량을 향상시킬 수 있다.
- [0096] 본 발명의 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법은 전기적 방식을 이용하여 고농도 채널층을 형성하여 보다 많은 방사성 재결합이 되도록 함으로써, 간접 밴드갭 반도체 전기발광소자의 발광효율을 향상시킬 수 있는 효과가 있다.
- [0097] 또한 본 발명의 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법은 기존의 III-V족 화합물 반도체와 실리콘 공정간의 낮은 호환성 문제에 대하여 MOSFET 구조를 적용하여 기존의 CMOS 공정방식을 그대로 유지함으로써, 제조공정에 따른 시간 및 비용을 향상시킬 수 있는 효과가 있다.
- [0098] 더불어, 본 발명의 간접 밴드갭 반도체 전기발광소자 및 이의 제조방법은 본 발명을 적용한 칩과 칩, 또는 소자와 소자간 광통신이 가능하다면, 전자소자 기술의 대용량 정보처리용량의 증가에 따른 효율적 처리와 소비전력을 감소시킬 수 있고, 소자의 소형화로 인해 발생하는 인터커넥션 라인 내의 RC delay 및 cross talk과 같은 문제를 해결할 수 있는 효과가 있다.
- [0099] 상기에서는 본 발명의 바람직한 실시 예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 본 발명의 기술 사상 범위 내에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 첨부된 특허청구범위에 속하는 것은 당연하다.

부호의 설명

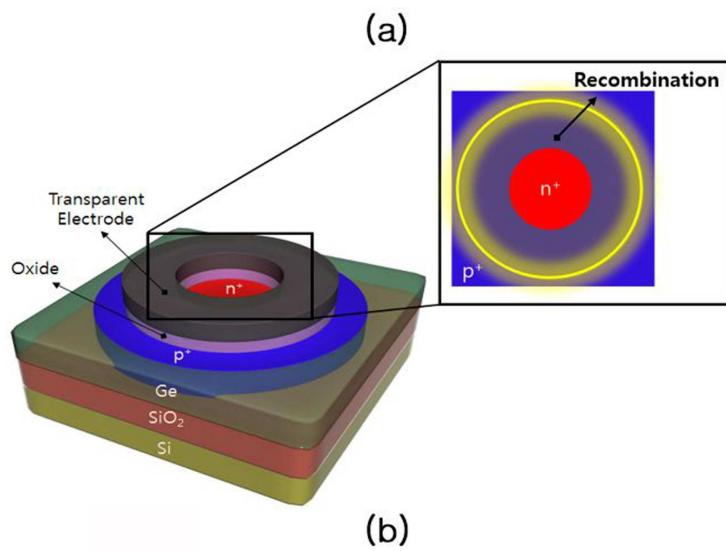
- [0100] 110: 기판 120: 절연층
- 130: 제1 반도체층 140: 제1 전극
- 150: 제2 전극 160: 제2 반도체층
- 170: 전류확산층 180: 채널층

도면

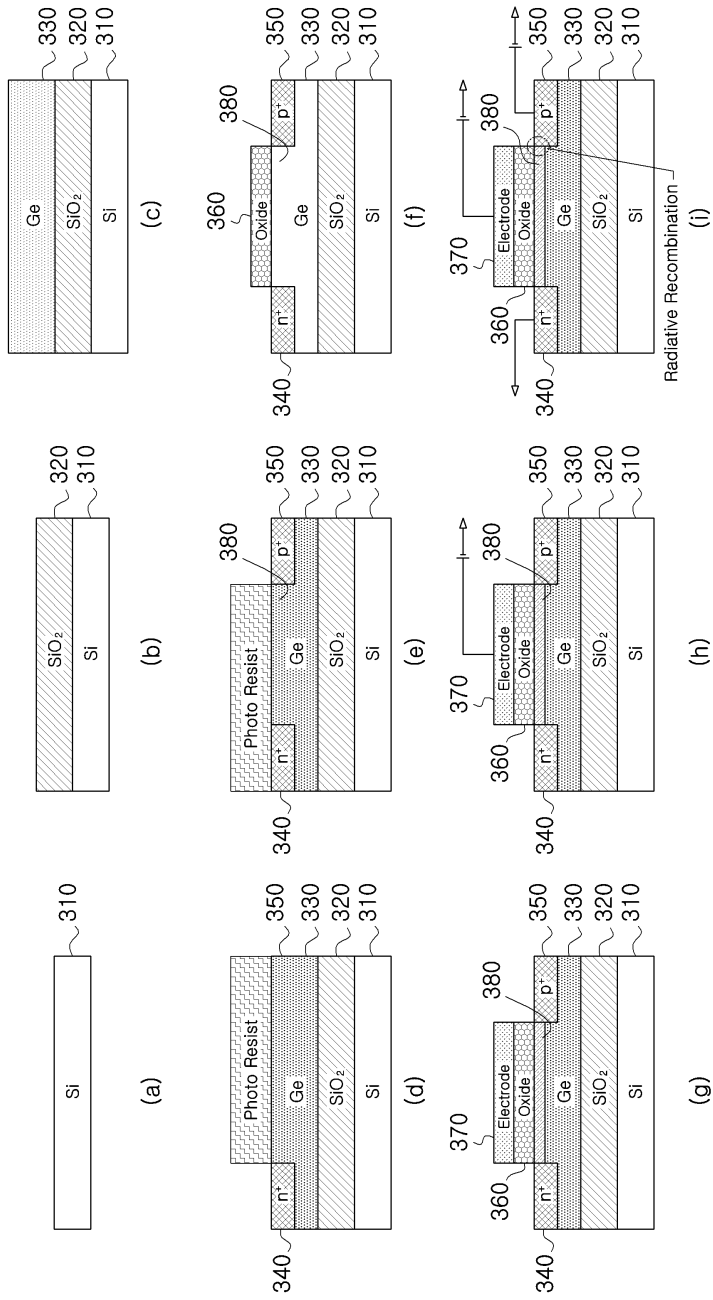
도면1



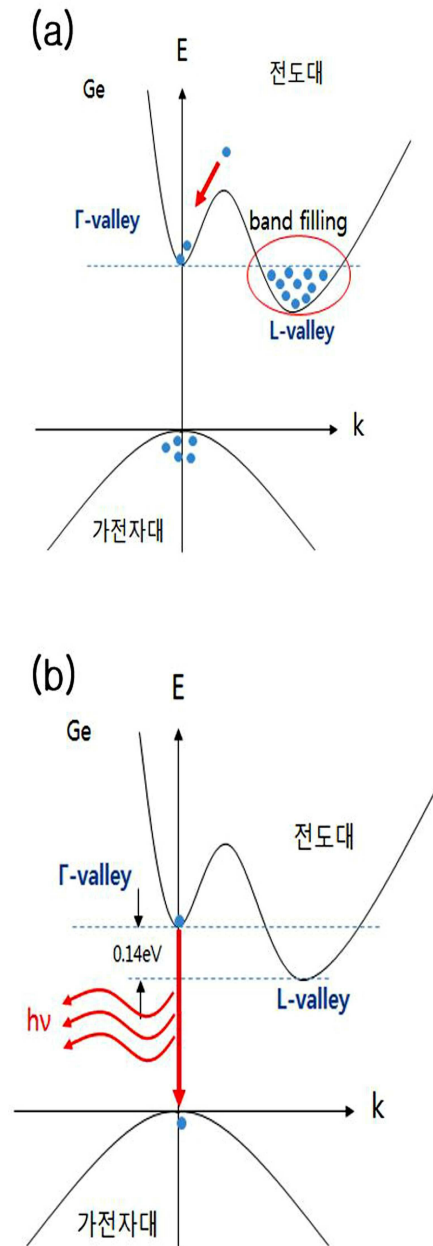
도면2



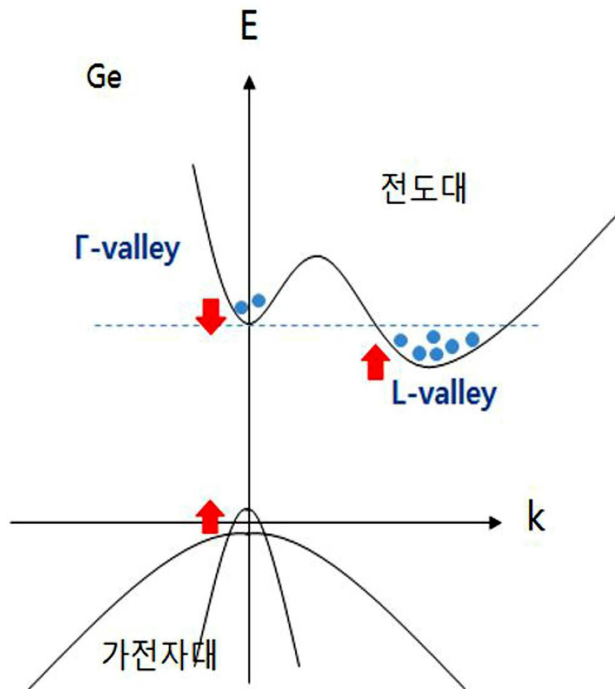
도면3



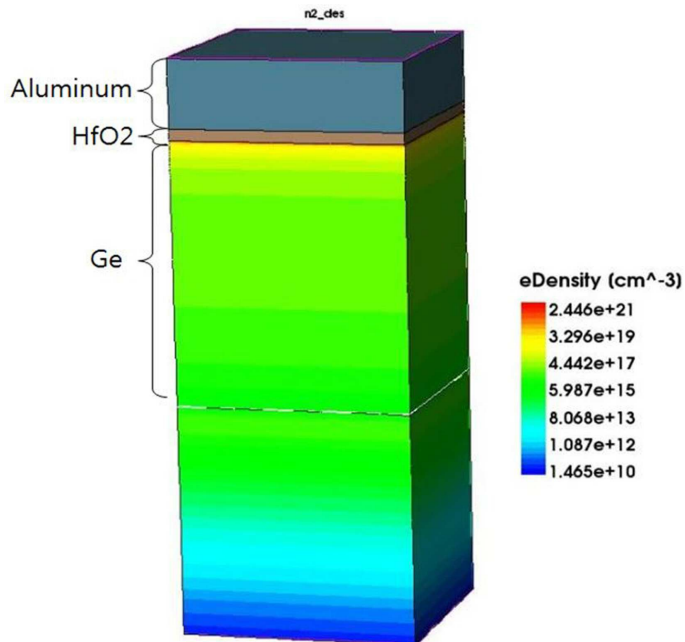
도면4



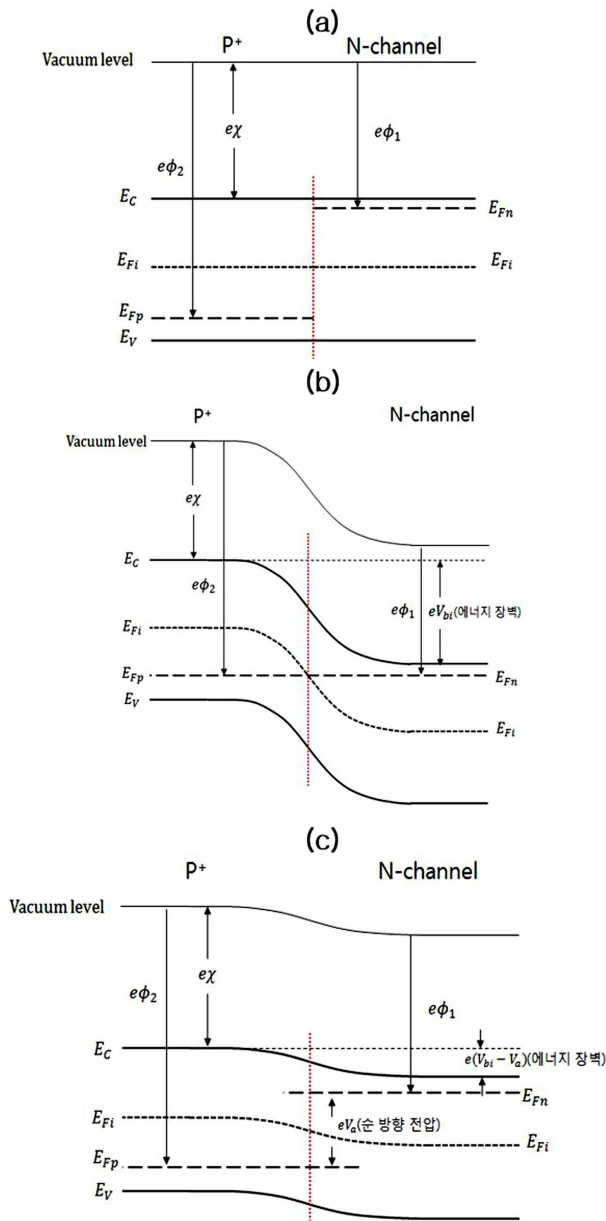
도면5



도면6



도면7



도면8

