

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6102632号
(P6102632)

(45) 発行日 平成29年3月29日(2017.3.29)

(24) 登録日 平成29年3月10日(2017.3.10)

(51) Int.Cl.

F I

G 0 6 F 12/02 (2006.01)

G 0 6 F 12/02 5 7 0 A

請求項の数 11 (全 47 頁)

(21) 出願番号 特願2013-168419 (P2013-168419)
 (22) 出願日 平成25年8月14日(2013.8.14)
 (65) 公開番号 特開2015-36905 (P2015-36905A)
 (43) 公開日 平成27年2月23日(2015.2.23)
 審査請求日 平成27年12月28日(2015.12.28)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100112955
 弁理士 丸島 敏一
 (72) 発明者 藤波 靖
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 審査官 滝谷 亮一

最終頁に続く

(54) 【発明の名称】 記憶制御装置、ホストコンピュータ、情報処理システムおよび記憶制御装置の制御方法

(57) 【特許請求の範囲】

【請求項1】

論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報の中から選択された一部のエントリを保持するアドレス変換情報保持部と、

ホストコンピュータにより指定された前記論理アドレスを含む前記エントリが前記アドレス変換情報保持部に保持されていない場合には当該保持されていないエントリを前記ホストコンピュータから取得して前記アドレス変換情報保持部に保持させるアドレス変換情報取得部と、

前記アドレス変換情報保持部に保持された前記エントリに基づいて前記指定された論理アドレスを前記物理アドレスに変換するアドレス変換部と、

前記変換された物理アドレスを用いて転送データを転送するデータ転送処理を実行するデータ転送部と
 を具備する記憶制御装置。

【請求項2】

前記エントリの各々について前記エントリに対応する前記論理アドレスに対するアクセス頻度を保持するアクセス頻度保持部をさらに具備し、

前記データ転送部は、前記アクセス頻度が高い前記エントリを優先して前記一部のエントリを選択して前記アドレス変換情報保持部に保持させる処理を含む初期化処理をさらに実行する請求項1記載の記憶制御装置。

【請求項3】

前記データ転送部は、前記記憶装置から前記エントリの全てを取得して前記ホストコンピュータに転送する処理をさらに含む前記初期化処理を実行する
請求項 2 記載の記憶制御装置。

【請求項 4】

前記ホストコンピュータにより指定されるアドレスは前記物理アドレスまたは前記論理アドレスであり、

前記アドレス変換部は、前記ホストコンピュータにより指定されたアドレスが前記論理アドレスである場合には前記エントリに基づいて前記指定された論理アドレスを前記物理アドレスに変換し、

前記データ転送部は、前記ホストコンピュータにより指定された物理アドレスまたは前記変換された物理アドレスを用いて前記転送データを転送する
請求項 1 から 3 のいずれかに記載の記憶制御装置。

10

【請求項 5】

前記ホストコンピュータにより指定されるアドレスは前記論理アドレスおよび前記物理アドレスと前記論理アドレスとのいずれかであり、

前記アドレス変換部は、前記ホストコンピュータにより指定されたアドレスが前記論理アドレスおよび前記物理アドレスである場合には前記指定された論理アドレスに対応する前記エントリを前記指定された物理アドレスに基づいて更新する
請求項 4 記載の記憶制御装置。

【請求項 6】

20

前記ホストコンピュータは、前記物理アドレスまたは前記論理アドレスを指定するコマンドと、前記論理アドレスおよび当該論理アドレスに新たに割り当てた前記物理アドレスを示す通知とを前記記憶制御装置に供給し、

前記アドレス変換部は、前記通知が供給された場合には前記通知の示す論理アドレスに対応する前記エントリを前記通知の示す物理アドレスに基づいて更新する
請求項 4 記載の記憶制御装置。

【請求項 7】

論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報を保持する保持部と、

前記記憶装置との間で転送される転送データのデータサイズが所定サイズに満たない場合には前記保持されたエントリに基づいて前記論理アドレスを前記物理アドレスに変換するアドレス変換部と、

30

前記論理アドレスまたは前記変換された物理アドレスを指定して前記転送データの転送を記憶制御装置に指示する指示部と
を具備するホストコンピュータ。

【請求項 8】

前記論理アドレスと当該論理アドレスに新たに割り当てられた物理アドレスとを示す通知を前記記憶制御装置に供給するアドレス変換情報管理部をさらに具備し、

前記保持部は、前記論理アドレスが割り当てられていない前記物理アドレスを空き物理アドレスとしてさらに保持し、

40

前記アドレス変換部は、前記論理アドレスに物理アドレスが対応付けられていない場合には前記空き物理アドレスを前記論理アドレスに新たに割り当てる
請求項 7 記載のホストコンピュータ。

【請求項 9】

前記アドレス変換部は、前記記憶装置と前記ホストコンピュータとの間で転送される前記転送データのデータサイズが前記所定サイズに満たず、かつ、前記論理アドレスに前記物理アドレスが対応付けられている場合には前記保持されたエントリに基づいて前記論理アドレスを前記物理アドレスに変換する
請求項 7 記載のホストコンピュータ。

【請求項 10】

50

論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報を保持するホストコンピュータと、

前記アドレス変換情報の中から選択された一部のエントリを保持するアドレス変換情報保持部と、前記ホストコンピュータにより指定された前記論理アドレスを含む前記エントリが前記アドレス変換情報保持部に保持されていない場合には当該保持されていないエントリを前記ホストコンピュータから取得して前記アドレス変換情報保持部に保持させるアドレス変換情報取得部と、前記アドレス変換情報保持部に保持された前記エントリに基づいて前記指定された論理アドレスを前記物理アドレスに変換するアドレス変換部と、前記変換された物理アドレスを用いて転送データを転送するデータ転送処理を実行するデータ転送部とを備える記憶制御装置と

10

を具備する情報処理システム。

【請求項 1 1】

アドレス変換情報取得部が、論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報の中から選択された一部のエントリを保持するアドレス変換情報保持部に、ホストコンピュータにより指定された前記論理アドレスを含む前記エントリが保持されていない場合には当該保持されていないエントリを前記ホストコンピュータから取得して前記アドレス変換情報保持部に保持させるアドレス変換情報取得手順と、

アドレス変換部が、前記アドレス変換情報保持部に保持された前記エントリに基づいて前記指定された論理アドレスを前記物理アドレスに変換するアドレス変換手順と、

20

データ転送部が、前記変換された物理アドレスを用いて転送データを転送するデータ転送処理を実行するデータ転送手順と

を具備する記憶制御装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、記憶制御装置、ホストコンピュータ、情報処理システムおよび記憶制御装置の制御方法に関する。詳しくは、アドレス変換を行う記憶制御装置、ホストコンピュータ、情報処理システムおよび記憶制御装置の制御方法に関する。

【背景技術】

30

【0002】

従来より、記憶装置の管理においては、論理アドレスを記憶装置の物理アドレスに変換するアドレス変換が行われている。アドレス変換により、汎用性のあるプログラムの設計や不揮発性メモリのウェアレベリングなどを行うことができるためである。アドレス変換においては、通常、論理アドレスと物理アドレスとを対応付けたエントリを複数含むアドレス変換情報が用いられる。このアドレス変換情報のデータサイズは、記憶装置の記憶容量の増大に応じて大きくなる。このため、メモリコントローラなどのアドレス変換装置がアドレス変換情報の全てのエントリを保持する構成では、そのアドレス変換装置のリソースに余裕がなくなるおそれや、リソースの増設によりアドレス変換装置のコストが高くなるおそれがある。

40

【0003】

そこで、アドレス変換を行うメモリコントローラが、アドレス変換情報の一部のエントリを保持しておくメモリシステムが提案されている（例えば、特許文献1および特許文献2参照。）。このメモリシステムでは、アドレス変換情報における全エントリがユーザデータとともに不揮発性メモリに予め格納されており、メモリコントローラは、それらの一部のエントリを読み出す。メモリコントローラは、読み出したエントリをメモリコントローラ自身のRAM(Random Access Memory)に保持しておく。そして、メモリコントローラは、ホストコンピュータにより指定された論理アドレスを含むエントリをRAM内に保持していれば、そのエントリに基づいてアドレス変換を行う。一方、指定された論理アドレスを含むエントリを保持していなければ、メモリコントローラは、そのエントリを不揮

50

発性メモリから読み出してアドレス変換を行う。論理アドレスを不揮発性メモリの物理アドレスに変換すると、メモリコントローラは、その物理アドレスにアクセスして、不揮発性メモリとの間でユーザデータの転送を行う。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2001-142774号公報

【特許文献2】特開2007-280329号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0005】

しかしながら、上述の従来技術では、データの転送速度が低下するおそれがある。上述のメモリシステムにおいてメモリコントローラは、アドレス変換情報の不揮発性メモリからの読出しと、ユーザデータの転送と同時に行うことができない。アドレス変換情報およびユーザデータは、いずれも、メモリコントローラと不揮発性メモリとの間のインターフェース（データ線など）を介して転送されるためである。したがって、アドレス変換情報の読出しが生じると、その読出しにかかる遅延時間の分、ユーザデータの転送が遅延する問題がある。

【0006】

本技術はこのような状況に鑑みて生み出されたものであり、情報処理システムにおいてデータの転送速度を向上させることを目的とする。

20

【課題を解決するための手段】

【0007】

本技術は、上述の問題点を解消するためになされたものであり、その第1の側面は、論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報の中から選択された一部のエントリを保持するアドレス変換情報保持部と、ホストコンピュータにより指定された上記論理アドレスを含む上記エントリが上記アドレス変換情報保持部に保持されていない場合には当該保持されていないエントリを上記ホストコンピュータから取得して上記アドレス変換情報保持部に保持させるアドレス変換情報取得部と、上記アドレス変換情報保持部に保持された上記エントリに基づいて上記指定された論理アドレスを上記物理アドレスに変換するアドレス変換部と、上記変換された物理アドレスを用いて転送データを転送するデータ転送処理を実行するデータ転送部とを具備する記憶制御装置、および、その制御方法である。これにより、アドレス変換情報保持部に保持されていないエントリがホストコンピュータから取得され、転送データが転送されるという作用をもたらす。

30

【0008】

また、この第1の側面において、前記エントリの各々について前記エントリに対応する前記論理アドレスに対するアクセス頻度を保持するアクセス頻度保持部をさらに具備し、前記データ転送部は、前記アクセス頻度が高い前記エントリを優先して前記一部のエントリを選択して前記アドレス変換情報保持部に保持させる処理を含む初期化処理をさらに実行してもよい。これにより、アクセス頻度が高い上記エントリを優先して一部のエントリが選択されるという作用をもたらす。

40

【0009】

また、この第1の側面において、前記データ転送部は、前記記憶装置から前記エントリの全てを取得して前記ホストコンピュータに転送する処理をさらに含む前記初期化処理を実行してもよい。これにより、記憶装置からエントリの全てがホストコンピュータに転送されるという作用をもたらす。

【0010】

また、この第1の側面において、上記ホストコンピュータにより指定されるアドレスは上記物理アドレスまたは上記論理アドレスであり、上記アドレス変換部は、上記ホストコ

50

ンピュータにより指定されたアドレスが上記論理アドレスである場合には上記エントリに基づいて上記指定された論理アドレスを上記物理アドレスに変換し、上記データ転送部は、上記ホストコンピュータにより指定された物理アドレスまたは上記変換された物理アドレスを用いて上記転送データを転送してもよい。これにより、ホストコンピュータにより指定された物理アドレス、または、変換された物理アドレスを用いた転送が行われるという作用をもたらす。

【 0 0 1 1 】

また、この第1の側面において、前記ホストコンピュータにより指定されるアドレスは前記論理アドレスおよび前記物理アドレスと前記論理アドレスとのいずれかであり、前記アドレス変換部は、前記ホストコンピュータにより指定されたアドレスが前記論理アドレスおよび前記物理アドレスである場合には前記指定された論理アドレスに対応する前記エントリを前記指定された物理アドレスに基づいて更新してもよい。これにより、指定されたアドレスが論理アドレスおよび物理アドレスである場合には指定された論理アドレスに対応するエントリが指定された物理アドレスに基づいて更新されるという作用をもたらす。

10

【 0 0 1 2 】

また、この第1の側面において、前記ホストコンピュータは、前記物理アドレスまたは前記論理アドレスを指定するコマンドと、前記論理アドレスおよび当該論理アドレスに新たに割り当てた前記物理アドレスを示す通知とを前記記憶制御装置に供給し、前記アドレス変換部は、前記通知が供給された場合には前記通知の示す論理アドレスに対応する前記エントリを前記通知の示す物理アドレスに基づいて更新してもよい。これにより、論理アドレスおよび論理アドレスに新たに割り当てた物理アドレスを示す通知が供給された場合には通知の示す論理アドレスに対応するエントリが通知の示す物理アドレスに基づいて更新されるという作用をもたらす。

20

【 0 0 1 3 】

また、本技術の第2の側面は、論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報を保持する保持部と、上記記憶装置と上記ホストコンピュータとの間で転送される転送データのデータサイズが所定サイズに満たない場合には上記保持されたエントリに基づいて上記論理アドレスを上記物理アドレスに変換するアドレス変換部と、上記論理アドレスまたは上記変換された物理アドレスを指定して上記転送データの転送を記憶制御装置に指示する指示部とを具備するホストコンピュータである。これにより、論理アドレス、または、変換された物理アドレスを指定した転送データの転送が行われるという作用をもたらす。

30

【 0 0 1 4 】

また、この第2の側面において、前記論理アドレスと当該論理アドレスに新たに割り当てられた物理アドレスとを示す通知を前記記憶制御装置に供給するアドレス変換情報管理部をさらに具備し、前記保持部は、前記論理アドレスが割り当てられていない前記物理アドレスを空き物理アドレスとしてさらに保持し、前記アドレス変換部は、前記論理アドレスに物理アドレスが対応付けられていない場合には前記空き物理アドレスを前記論理アドレスに新たに割り当ててもよい。これにより、論理アドレスに物理アドレスが対応付けられていない場合には空き物理アドレスが論理アドレスに新たに割り当てられ、論理アドレスと当該論理アドレスに新たに割り当てられた物理アドレスとを示す通知が記憶制御装置に供給されるという作用をもたらす。

40

【 0 0 1 5 】

また、この第2の側面において、前記アドレス変換部は、前記記憶装置と前記ホストコンピュータとの間で転送される転送データのデータサイズが前記所定サイズに満たず、かつ、前記論理アドレスに前記物理アドレスが対応付けられている場合には前記保持されたエントリに基づいて前記論理アドレスを前記物理アドレスに変換してもよい。これにより、転送データのデータサイズが所定サイズに満たず、かつ、論理アドレスに物理アドレスが対応付けられている場合には論理アドレスが物理アドレスに変換されるという作用をも

50

たらず。

【 0 0 1 6 】

また、本技術の第 2 の側面は、論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報を保持するホストコンピュータと、上記アドレス変換情報の中から選択された一部のエントリを保持するアドレス変換情報保持部と、ホストコンピュータにより指定された上記論理アドレスを含む上記エントリが上記アドレス変換情報保持部に保持されていない場合には当該保持されていないエントリを上記ホストコンピュータから取得して上記アドレス変換情報保持部に保持させるアドレス変換情報取得部と、上記アドレス変換情報保持部に保持された上記エントリに基づいて上記指定された論理アドレスを上記物理アドレスに変換するアドレス変換部と、上記変換された物理アドレスを用いて転送データを転送するデータ転送処理を実行するデータ転送部とを具備する情報処理システムである。これにより、アドレス変換情報保持部に保持されていないエントリがホストコンピュータから取得され、転送データが転送されるという作用をもたらす。

10

【発明の効果】

【 0 0 1 7 】

本技術によれば、情報処理システムにおいてデータの転送速度が向上するという優れた効果を奏し得る。

【図面の簡単な説明】

【 0 0 1 8 】

【図 1】第 1 の実施の形態における情報処理システムの一例を示す全体図である。

20

【図 2】第 1 の実施の形態におけるホストコンピュータの一構成例を示すブロック図である。

【図 3】第 1 の実施の形態におけるホストコンピュータの機能構成例を示すブロック図である。

【図 4】第 1 の実施の形態における転送コマンドのデータ構成の一例を示す図である。

【図 5】第 1 の実施の形態におけるアドレス変換情報の一例を示す図である。

【図 6】第 1 の実施の形態におけるメモリコントローラの一構成例を示すブロック図である。

【図 7】第 1 の実施の形態におけるメモリコントローラの機能構成例を示すブロック図である。

30

【図 8】第 1 の実施の形態における転送リクエストのデータ構成の一例を示す図である。

【図 9】第 1 の実施の形態におけるアドレス変換情報保持領域およびアドレス変換情報管理テーブル保持領域に保持されるデータの一例を示す図である。

【図 10】第 1 の実施の形態におけるアクセス頻度情報保持領域に保持されるデータの一例を示す図である。

【図 11】第 1 の実施の形態における空き物理アドレス情報保持領域に保持されるデータの一例を示す図である。

【図 12】第 1 の実施の形態における不揮発性メモリの一構成例を示すブロック図である。

【図 13】第 1 の実施の形態におけるメモリセルアレイの使用状況の一例を示す図である。

40

【図 14】第 1 の実施の形態における管理情報領域に保持されるデータの一例を示す図である。

【図 15】第 1 の実施の形態における物理ページのデータ構成の一例を示す図である。

【図 16】第 1 の実施の形態におけるホスト側処理の一例を示すフローチャートである。

【図 17】第 1 の実施の形態におけるホスト側初期化処理の一例を示すフローチャートである。

【図 18】第 1 の実施の形態におけるコントローラ側処理の一例を示すフローチャートである。

【図 19】第 1 の実施の形態におけるコントローラ側初期化処理の一例を示すフローチャ

50

ートである。

【図 2 0】第 1 の実施の形態におけるリード制御処理の一例を示すフローチャートである。

【図 2 1】第 1 の実施の形態におけるデータ転送処理の一例を示すフローチャートである。

【図 2 2】第 1 の実施の形態におけるライト制御処理の一例を示すフローチャートである。

【図 2 3】第 1 の実施の形態における空き物理アドレス割当処理の一例を示すフローチャートである。

【図 2 4】第 1 の実施の形態における初期化時の情報処理システムの動作を示すシーケンス図の一例である。 10

【図 2 5】第 1 の実施の形態におけるユーザデータのリード時の情報処理システムの動作を示すシーケンス図の一例である。

【図 2 6】第 1 の実施の形態におけるリード時のメモリコントローラの動作を示すタイミングチャートの一例である。

【図 2 7】第 2 の実施の形態におけるホストコンピュータの機能構成例を示すブロック図である。

【図 2 8】第 2 の実施の形態における転送コマンドのデータ構成の一例を示す図である。

【図 2 9】第 2 の実施の形態におけるホスト側処理の一例を示すフローチャートである。

【図 3 0】第 2 の実施の形態におけるホスト側初期化処理の一例を示すフローチャートである。 20

【図 3 1】第 2 の実施の形態におけるコントローラ側初期化処理の一例を示すフローチャートである。

【図 3 2】第 2 の実施の形態におけるリード制御処理の一例を示すフローチャートである。

【図 3 3】第 2 の実施の形態におけるライト制御処理の一例を示すフローチャートである。

【図 3 4】第 2 の実施の形態における初期化時の情報処理システムの動作を示すシーケンス図の一例である。

【図 3 5】第 2 の実施の形態におけるリード時の情報処理システムの動作を示すシーケンス図の一例である。 30

【発明を実施するための形態】

【0019】

以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

1. 第 1 の実施の形態（ホストコンピュータからアドレス変換情報ページを取得する例）

2. 第 2 の実施の形態（転送ページ数が少ないときにホストコンピュータがアドレス変換を行う例）

【0020】 40

< 1. 第 1 の実施の形態 >

[メモリシステムの構成例]

図 1 は、第 1 の実施の形態における情報処理システムの一構成例を示す全体図である。この情報処理システムは、ホストコンピュータ 100、メモリコントローラ 200 および不揮発性メモリ 300 を備える。

【0021】

ホストコンピュータ 100 は、情報処理システム全体を制御するものである。このホストコンピュータ 100 は、論理アドレスを指定した転送コマンドや、転送データを生成してメモリコントローラ 200 に信号線 109 を介して供給する。また、ホストコンピュータ 100 は、メモリコントローラ 200 から信号線 109 を介してデータやステータスを 50

受け取る。データは、転送データや管理情報を含む。

【 0 0 2 2 】

ここで、論理アドレスは、メモリコントローラ 2 0 0 および不揮発性メモリ 3 0 0 を含むストレージが定義したアドレス空間におけるアドレスである。論理アドレス空間のアクセス単位がページである場合、それぞれのページの論理アドレスは、論理ページアドレスと呼ばれる。

【 0 0 2 3 】

また、転送データは、例えば、ホストコンピュータ 1 0 0 においてプログラム等により処理されるユーザデータである。管理情報の詳細については、後述する。転送コマンドは、データの転送を行うためのコマンドであり、例えば、データの書込みを指示するライトコマンドや、データの読出しを指示するリードコマンドを含む。ステータスは、転送コマンドの実行結果やメモリコントローラ 2 0 0 等の状況を通知する情報である。

【 0 0 2 4 】

メモリコントローラ 2 0 0 は、不揮発性メモリ 3 0 0 を制御するものである。このメモリコントローラ 2 0 0 は、ホストコンピュータ 1 0 0 により指示されたときや、電源投入時などにおいて初期化処理を実行する。この初期化処理においてメモリコントローラ 2 0 0 は、アドレス変換情報を不揮発性メモリ 3 0 0 から信号線 2 0 9 を介して取得し、ホストコンピュータ 1 0 0 に転送する。ここで、アドレス変換情報は、論理アドレスを不揮発性メモリ 3 0 0 の物理アドレスに変換するための情報であり、具体的には、論理アドレスと物理アドレスを対応付けたエントリを複数含む情報である。不揮発性メモリ 3 0 0 のアクセス単位がページである場合、それぞれのページの物理アドレスは、物理ページアドレスと呼ばれる。

【 0 0 2 5 】

この初期化処理において、メモリコントローラ 2 0 0 は、そのアドレス変換情報の中から一部のエントリを選択して保持する。全エントリを保持しないのは、前述したように、メモリコントローラ 2 0 0 のリソースに余裕がなくなるおそれや、メモリコントローラ 2 0 0 のコストが高くなるおそれがあるためである。

【 0 0 2 6 】

初期化処理の後にホストコンピュータ 1 0 0 から転送コマンドを受け取ると、メモリコントローラ 2 0 0 は、保持しているエントリに基づいて、その転送コマンドにより指定された論理アドレスを物理アドレスに変換する。また、指定された論理アドレスを含むエントリを保持していない場合には、メモリコントローラ 2 0 0 は、そのエントリをホストコンピュータ 1 0 0 から取得する。このような論理アドレスから物理アドレスに変換する処理をアドレス変換と称する。このアドレス変換により、不揮発性メモリにおいて書込み不良が発生した物理ページへの書込みを排除するための代替処理や、各メモリセルの書込み頻度を平準化するウェアレベリング処理などを行うことができる。

【 0 0 2 7 】

アドレス変換を行うと、メモリコントローラ 2 0 0 は、変換した物理アドレスを用いて信号線 1 0 9 および信号線 2 0 9 を介してホストコンピュータ 1 0 0 と不揮発性メモリ 3 0 0 との間で転送データの転送を行う。

【 0 0 2 8 】

上述したようにメモリコントローラ 2 0 0 がアドレス変換情報のエントリをホストコンピュータ 1 0 0 から信号線 1 0 9 を介して取得する構成とすれば、メモリコントローラ 2 0 0 は、転送データの転送中にアドレス変換情報の転送を行うことができる。これは、メモリコントローラ 2 0 0 が不揮発性メモリ 3 0 0 との間の信号線 2 0 9 を介して転送データを転送する一方で、アドレス変換情報については、ホストコンピュータ 1 0 0 との間の信号線 1 0 9 を介して転送することができるためである。このように、メモリコントローラ 2 0 0 は、アドレス変換情報の転送と転送データの転送とを並列に行うことができるため、転送データの転送の遅延を抑制することができる。

【 0 0 2 9 】

なお、メモリコントローラ 200 は、特許請求の範囲に記載の記憶制御装置の一例である。

【0030】

不揮発性メモリ 300 は、メモリコントローラ 200 の制御に従って、データを記憶するものである。この不揮発性メモリ 300 は、管理情報と、転送データ（ユーザデータ）とを記憶する。管理情報は、アドレス変換情報、アクセス頻度情報および空き物理アドレス情報を含む。ここで、アクセス頻度情報は、アドレス変換情報におけるエントリごとに、そのエントリに対応する論理アドレスに対するアクセス頻度を示す情報である。また、空き物理アドレス情報は、論理アドレスが対応付けられていない物理ページアドレスを示す情報である。論理アドレスが対応付けられていない物理アドレスは、空いている物理アドレスとして扱われる。不揮発性メモリ 300 は、メモリコントローラ 200 の制御に従って、管理情報をメモリコントローラ 200 に信号線 209 を介して供給する。また、不揮発性メモリ 300 は、メモリコントローラ 200 の制御に従って転送データの転送を行う。

10

【0031】

なお、情報処理システムは、不揮発性メモリ 300 にデータを記憶させているが、この構成に限定されない。データを記憶する記憶装置であれば、不揮発性メモリ 300 以外の装置（例えば、HDD：Hard Disk Drive）にデータを記憶させてもよい。また、不揮発性メモリ 300 は、特許請求の範囲に記載の記憶装置の一例である。

【0032】

20

また、情報処理システムは、記憶装置を制御する記憶制御装置としてメモリコントローラ 200 を備えるが、不揮発性メモリ以外の記憶装置を用いる場合、HDDコントローラなど、メモリコントローラ以外の記憶制御装置を備えてもよい。また、メモリコントローラ 200 は 1 つの不揮発性メモリ 300 を制御する構成としているが、複数の不揮発性メモリ 300 を制御する構成であってもよい。

【0033】

〔ホストコンピュータの構成例〕

図 2 は、第 1 の実施の形態におけるホストコンピュータ 100 の一構成例を示すブロック図である。このホストコンピュータ 100 は、CPU（Central Processing Unit）120、RAM 130、ROM（Read Only Memory）111、バス 112、記憶部 113 およびコントローラインターフェース 116 を備える。記憶部 113 には、アプリケーションプログラム 114 およびデバイスドライバ 115 などが記憶される。

30

【0034】

CPU 120 は、ホストコンピュータ 100 全体を制御するものである。RAM 130 は、CPU 120 が実行する処理において必要となるデータを一時的に保持するものである。ROM 111 は、CPU 120 が実行するプログラム等を記憶するものである。バス 112 は、CPU 120、RAM 130、ROM 111、記憶部 113 およびコントローラインターフェース 116 が相互にデータを交換するための共通の経路である。コントローラインターフェース 116 は、ホストコンピュータ 100 とメモリコントローラ 200 とがデータやコマンドを相互に交換するためのインターフェースである。

40

【0035】

図 3 は、第 1 の実施の形態におけるホストコンピュータ 100 の機能構成例を示すブロック図である。このホストコンピュータ 100 は、初期化処理部 121、転送コマンド発行部 122、データ転送処理部 123、RAM 130 およびアドレス変換情報管理部 124 を備える。RAM 130 には、アドレス変換情報保持領域 131 が設けられる。なお、RAM 130 は、特許請求の範囲に記載の保持部の一例である。

【0036】

図 3 における初期化処理部 121 の機能は、例えば、図 2 における CPU 120、デバイスドライバ 115 およびコントローラインターフェース 116 などにより実現される。また、図 3 における転送コマンド発行部 122 およびデータ転送処理部 123 の機能は、

50

例えば、図 2 における CPU 120、アプリケーションプログラム 114、デバイスドライバ 115 およびコントローラインターフェース 116 などにより実現される。図 3 におけるアドレス変換情報管理部 124 の機能も、図 2 における CPU 120、アプリケーションプログラム 114、デバイスドライバ 115 およびコントローラインターフェース 116 などにより実現される。

【0037】

初期化処理部 121 は、情報処理システムへの電源投入時などに、所定の初期化処理を実行するものである。この初期化処理において、初期化処理部 121 は、アドレス変換情報を読み出すための初期化コマンドを発行して、メモリコントローラ 200 からアドレス変換情報およびステータスを受け取る。初期化処理部 121 は、取得したアドレス変換情報

10

【0038】

また、初期化処理部 121 は、アクセス頻度情報を読み出すための初期化コマンドと、空き物理アドレス情報を読み出すための初期化コマンドと、アドレス変換情報の一部のエントリとを読み出すための初期化コマンドとをそれぞれ発行する。ただし、これらの初期化コマンドにおいて、転送先は、ホストコンピュータ 100 およびメモリコントローラ 200 のうちメモリコントローラ 200 に設定される。メモリコントローラ 200 は、これら

20

【0039】

ここで、初期化コマンドは、読出開始ページアドレス、転送ページ数、および、転送先アドレスをさらに含む。読出開始ページアドレスは、リードデータの読出しを開始するページアドレスである。転送先アドレスは、リードデータの転送先のアドレスであり、ホストコンピュータ 100 およびメモリコントローラ 200 のいずれかの RAM のアドレスが設定される。

【0040】

30

転送コマンド発行部 122 は、転送コマンドを発行するものである。この転送コマンドは、リードコマンドおよびライトコマンドを含む。リードコマンドは、読出開始ページアドレス、転送ページ数および転送先アドレスを含む。読出開始ページアドレスは、リードデータの読出しを開始するページアドレスである。転送先アドレスは、リードデータの転送先のアドレスであり、ホストコンピュータ 100 の RAM のアドレスが設定される。

【0041】

また、ライトコマンドは、転送元アドレス、書込開始ページアドレスおよび転送ページ数を含む。転送元アドレスは、ライトデータの転送元のアドレスであり、ホストコンピュータ 100 の RAM のアドレスが設定される。書込開始ページアドレスは、ライトデータの書込みを開始する論理ページアドレスである。

40

【0042】

ここで、転送コマンドにおいては、メモリコントローラ 200 を含むストレージが定義する所定の論理ページアドレス空間内のアドレスが指定される。例えば、論理ページアドレス空間として、507, 904 (= 0x7c000) ページが定義される。この論理ページアドレス空間内の論理ページアドレスは、例えば、0x00000 乃至 0x07bfff である。ここで、「0x」を付した数値は、16 進数で表した数値である。以下、「0x」を付した数値は 16 進数で表したものであり、付していない数値は 10 進数で表したものとする。

【0043】

一方、不揮発性メモリ 300 において、ユーザデータの記憶容量は、例えば、2 ギガ (

50

= 2, 147, 483, 648) バイトであり、また、冗長データを含まない物理ページのサイズは4096バイトである。この場合、不揮発性メモリ300の物理ページ数は、524, 288 (= 2, 147, 483, 648 / 4096) ページであり、物理ページアドレスは、例えば、0x00000乃至0x07ffffである。下記の式より、物理ページ数(524, 288)は、論理ページ数(507, 904)に対して、約3%の余裕をもつ。

$$524, 288 / 507, 904 = 1.03 \quad \dots \text{式 1}$$

このように論理ページ数が設定されるのは、不揮発性メモリ300内の物理ページが書き込み不良などにより使用不可となった場合に代替して論理ページに割り当てることができるように、空いている物理ページを確保しておくためである。また、不揮発性メモリ300内の記憶素子のそれぞれの書き換え回数を平準化するウェアレベリングを実現するためである。

【0044】

上述の論理ページアドレス空間のサイズは、2ギガバイトの記憶容量の不揮発性メモリ300が1つ接続された構成を想定しているが、そのサイズは、接続される不揮発性メモリ300の記憶容量や個数に依存する。例えば、不揮発性メモリ300の記憶容量または個数を2倍にする場合、論理ページアドレス空間のサイズは2倍に設定される。

【0045】

データ転送処理部123は、メモリコントローラ200との間でデータを転送するものである。このデータ転送処理部123は、転送コマンドがライトコマンドの場合、書き込む対象のユーザデータを生成して、ライトコマンドとともにメモリコントローラ200に供給する。そして、データ転送処理部123は、ステータスをメモリコントローラ200から受け取る。一方、転送コマンドがリードコマンドの場合、データ転送処理部123は、リードコマンドをメモリコントローラ200に供給して、読み出されたユーザデータとステータスとをメモリコントローラ200から受け取る。

【0046】

なお、論理アドレス空間および物理アドレス空間のアクセス単位として「ページ」の名称を用いているが、アクセス単位の名称はページに限定されない。例えば、セクタやブロックであってもよい。また、論理アドレス空間および物理アドレス空間のそれぞれにおけるアクセス単位の名称およびデータサイズは同一であるが、論理アドレス空間と物理アドレス空間とで、アクセス単位の名称や、そのデータサイズが異なる構成であってもよい。

【0047】

なお、データ転送処理部123は、特許請求の範囲に記載の指示部の一例である。

【0048】

アドレス変換情報保持領域131には、アドレス変換情報が保持される。このアドレス変換情報は、論理ページアドレスと物理ページアドレスとを対応付けたエントリを複数含む。ただし、ユーザデータが書き込まれていない論理ページアドレスには、有効な物理ページアドレスが割り当てられていない。言い換えれば、無効な物理ページアドレスが割り当てられている。

【0049】

前述したように論理ページ数が507, 904であるから、アドレス変換情報内のエントリ数は507, 904である。ここで、アクセス単位であるページ1つに、アドレス変換情報における1, 024エントリを格納することができるものとする。このため、アドレス変換情報は、各々が1, 024エントリからなる496 (= 507, 904 / 1, 024) ページのアドレス変換情報ページに分割して管理される。

【0050】

アドレス変換情報管理部124は、アドレス変換情報を管理するものである。具体的には、アドレス変換情報管理部124は、アドレス変換情報ページを要求するページ取得リクエストをメモリコントローラ200から受け取ると、要求されたアドレス変換情報ページをRAM130から読み出す。そして、アドレス変換情報管理部124は、読み出した

10

20

30

40

50

アドレス変換情報ページをメモリコントローラ 200 に供給する。また、アドレス変換情報管理部 124 は、メモリコントローラ 200 からアドレス変換情報ページを受け取ると、RAM 130 においてページ番号が同一のアドレス変換情報ページを、受け取ったアドレス変換情報ページにより更新する。

【0051】

なお、メモリコントローラ 200 からのページ取得リクエストに対し、アドレス変換情報管理部 124 が、要求されたアドレス変換情報ページを読み出しているが、この構成に限定されない。例えば、メモリコントローラ 200 が、ホストコンピュータ 100 内のアドレス変換情報保持領域 131 に直接アクセスして、必要なアドレス変換情報ページを読み出してもよい。

10

【0052】

[転送コマンドのデータ構成例]

図 4 は、第 1 の実施の形態における転送コマンドのデータ構成の一例を示す図である。同図における a は、リードコマンドのデータ構成の一例を示す図である。同図の a に示すように、リードコマンドは、読出開始ページアドレス、転送ページ数および転送先アドレスを含む。読出開始ページアドレスには、データの読出しを開始するページアドレスであり、ユーザデータの読出しの場合には論理ページアドレスが設定される。転送ページ数には、リードコマンドにより連続して読み出されるリードデータのページ数が設定される。転送先アドレスには、ホストコンピュータ 100 の RAM のアドレス（論理アドレスまたは物理アドレス）が設定される。なお、管理情報を読み出すための初期化コマンドは、転送先種別をさらに含む。転送先種別には、ホストコンピュータ 100 またはメモリコントローラ 200 が設定される。また、初期化コマンドの転送先アドレスには、ホストコンピュータ 100 またはメモリコントローラ 200 の RAM のアドレス（論理アドレスまたは物理アドレス）が設定される。また、初期化コマンドの読出開始ページアドレスには、物理ページアドレスが設定される。これは、管理情報の読出しの場合には、アドレス変換が行われないためである。

20

【0053】

図 4 における b は、ライトコマンドのデータ構成の一例を示す図である。同図の b に示すように、ライトコマンドは、転送元アドレス、書込開始ページアドレスおよび転送ページ数を含む。転送元アドレスには、ホストコンピュータ 100 の RAM のアドレスが設定される。書込開始ページアドレスには、データの書込みを開始する論理ページアドレスであり、ユーザデータの書込みの場合には論理ページアドレスが設定される。

30

【0054】

[アドレス変換情報のデータ構成例]

図 5 は、第 1 の実施の形態におけるアドレス変換情報の一例を示す図である。アドレス変換情報は、496 ページのアドレス変換情報ページを含む。それぞれのアドレス変換情報ページは、1,024 エントリを含む。エントリの各々は、論理ページアドレス、割当状況および物理ページアドレスを含む。

【0055】

割当状況は、論理ページアドレスに物理ページアドレスが割り当てられているか否かを示す。ユーザデータが書き込まれていない論理ページアドレスには、無効な物理ページアドレスが対応付けられ、割当状況に「未割当」が設定される。ユーザデータの書込みが行われた論理ページアドレスには、有効な物理ページアドレスが対応付けられ、割当状況に「割当済」が設定される。「割当済」の論理ページアドレスに書き込まれたデータが消去コマンドなどにより消去された場合には、割当状況は「未割当」に更新され、対応する物理ページアドレスは無効になる。

40

【0056】

割当状況のデータサイズは例えば、1 バイトであり、物理ページアドレスのデータサイズは例えば、3 バイトであり、これらからなるエントリの各々のデータサイズは 4 バイトである。このため、1,024 エントリからなるアドレス変換情報ページのそれぞれのデ

50

ータサイズは、 $4,096 (= 1,024 \times 4)$ バイトである。したがって、 496 ページからなるアドレス変換情報全体のデータサイズは、 $2,031,616 (= 496 \times 4,096)$ バイトである。

【0057】

[メモリコントローラの構成例]

図6は、第1の実施の形態におけるメモリコントローラ200の一構成例を示すブロック図である。このメモリコントローラ200は、CPU220、RAM230、ROM211、バス212、ホストインターフェース213、ECC処理部214およびメモリアンターフェース215を備える。

【0058】

CPU220は、メモリコントローラ200全体を制御するものである。RAM230は、CPU220が実行する処理において必要となるデータを一時的に保持するものである。ROM211は、CPU220が実行するプログラム等を記憶するものである。バス212は、CPU220、RAM230、ROM211、ホストインターフェース213、ECC処理部214およびメモリアンターフェース215が相互にデータを交換するための共通の経路である。ホストインターフェース213は、メモリコントローラ200とホストコンピュータ100とがデータやコマンドを相互に交換するためのインターフェースである。

【0059】

ECC処理部214は、ライトデータをECC (Error detection and Correction Code) に符号化し、リードデータに対して誤りの検出および訂正を行うものである。ECC処理部214において、例えば、BCH (Bose-Chaudhuri-Hocquenghem) 符号や、RS (Reed-Solomon) 符号がECCとして用いられる。メモリアンターフェース215は、メモリコントローラ200と不揮発性メモリ300とがデータ等を相互に交換するためのインターフェースである。

【0060】

図7は、第1の実施の形態におけるメモリコントローラ200の機能構成例を示すブロック図である。このメモリコントローラ200は、アドレス変換情報取得部222、アドレス変換部223、データ転送部224およびRAM230を備える。RAM230には、アドレス変換情報保持領域231、アドレス変換情報管理テーブル保持領域232、アクセス頻度情報保持領域233および空き物理アドレス情報保持領域234が設けられる。なお、RAM230は、特許請求の範囲に記載のアドレス変換情報保持部およびアクセス頻度保持部の一例である。

【0061】

図7におけるアドレス変換情報取得部222の機能は、例えば、図6におけるCPU220およびホストインターフェース213などにより実現される。また、図7におけるアドレス変換部223の機能は、例えば、図6におけるCPU220などにより実現される。図7におけるデータ転送部224の機能は、例えば、図6におけるCPU220、ホストインターフェース213、ECC処理部214およびメモリアンターフェース215などにより実現される。

【0062】

データ転送部224は、ホストコンピュータ100の制御に従って、所定の初期化処理と、ユーザデータを転送するデータ転送処理とを実行するものである。初期化処理において、データ転送部224は、アドレス変換情報の全エントリを読み出すための初期化コマンドをホストコンピュータ100から受け取ると、その初期化コマンドからリードリクエストを生成する。

【0063】

初期化コマンドから生成されたリードリクエストは、例えば、転送元ページアドレス、転送先種別、転送先アドレスを示す情報を含む。転送元ページアドレスは、リードデータを読み出すページアドレスであり、不揮発性メモリ300の物理ページアドレスが設定さ

10

20

30

40

50

れる。転送先種別は、ホストコンピュータ 100 およびメモリコントローラ 200 のいずれが転送先であるかを示す。転送先アドレスは、リードデータの転送先のアドレスであり、ホストコンピュータ 100 またはメモリコントローラ 200 のアドレスが設定される。

【0064】

データ転送部 224 は、メモリリードコマンドにより全エントリを不揮発性メモリ 300 から読み出し、ホストコンピュータ 100 に転送する。

【0065】

また、アクセス頻度情報を読み出すための初期化コマンドをホストコンピュータ 100 から受け取ると、データ転送部 224 は、メモリリードコマンドによりアクセス頻度情報を不揮発性メモリ 300 から読み出す。データ転送部 224 は、読み出したアクセス頻度情報をアクセス頻度情報保持領域 233 に保持させる。このアクセス頻度情報は、アドレス変換情報ページごとに、そのページ内の論理ページアドレスに対するアクセス回数を含む。データ転送部 224 は、保持させた、アドレス変換情報ページのそれぞれのアクセス回数を読み出し、その値に対して所定の係数（例えば、0.5）を乗じる重み付けを行って書き戻す。

【0066】

初期化処理の後において、アクセス回数は、対応するアドレス変換情報ページ内のいずれかの論理ページアドレスに対してアクセスが生じるたびに増分される。そして、メモリコントローラ 200 への電源供給停止時などに実行される終了処理において、メモリコントローラ 200 において更新されたアクセス頻度情報は、不揮発性メモリ 300 に書き戻される。

【0067】

前述した所定の係数で、前回の終了処理時のアクセス回数に重み付けを行うことにより、計数された時期が古いほど、係数（すなわち、重み）を小さくした重み付けを行うことができる。例えば、1 回目の終了処理の次に 2 回目の初期化処理が行われるとき、1 回目の終了処理時のアクセス回数 F_1 に対して 0.5 の重み付けが行われる。2 回目の終了処理の次に 3 回目の初期化処理が行われるとき、2 回目の終了処理時のアクセス回数 F_2 に対して 0.5 の重み付けが行われる。この F_2 には、1 回目の $F_1 \times 0.5$ の値が含まれるため、 F_2 に 0.5 を乗じたアクセス回数には、 $F_1 \times 0.25$ の値が含まれることとなる。同様に、3 回目の終了処理時のアクセス回数 F_3 に対して 0.5 を乗じたアクセス回数には、 $F_2 \times 0.25$ の値が含まれ、この $F_2 \times 0.25$ の値には $F_1 \times 0.125$ の値が含まれる。このように、計数された時期が古いほど、アクセス回数に対する係数が小さくなる。

【0068】

なお、データ転送部 224 は、前回の終了処理時のアクセス回数に対して重み付けを行っているが、この重み付けを行わない構成としてもよい。この場合には、前回の終了処理時のアクセス回数がアクセス頻度情報保持領域 233 にそのまま保持される。

【0069】

また、データ転送部 224 は、空き物理アドレス情報を読み出すための初期化コマンドをホストコンピュータ 100 から受け取ると、メモリリードコマンドにより空き物理アドレス情報を不揮発性メモリ 300 から読み出す。そして、データ転送部 224 は、読み出した空き物理アドレス情報を、空き物理アドレス情報保持領域 234 に保持させる。

【0070】

そして、データ転送部 224 は、アドレス変換情報の一部を読み出すための初期化コマンドを受け取ると、アクセス頻度の高いアドレス変換情報ページを優先して 32 ページのアドレス変換情報ページを不揮発性メモリ 300 から読み出す。

【0071】

なお、データ転送部 224 がアドレス変換情報の一部を不揮発性メモリ 300 から読み出す構成としているが、この構成に限定されない。データ転送部 224 は、アドレス変換情報の一部をホストコンピュータ 100 から取得してもよい。

【 0 0 7 2 】

また、読み出すページ数は、アドレス変換情報の全ページ数（ 4 9 6 ）より少ないページであればよく、 3 2 ページに限定されない。また、アクセス頻度の高いものを優先して一部を読み出す構成としているが、この構成に限定されない。例えば、メモリコントローラ 2 0 0 は、ページ番号の若いページから順に 3 2 ページを読み出してよい。

【 0 0 7 3 】

データ転送部 2 2 4 は、読み出したアドレス変換情報ページをアドレス変換情報保持領域 2 3 1 に保持させる。また、データ転送部 2 2 4 は、アドレス変換情報管理テーブルを生成して、アドレス変換情報管理テーブル保持領域 2 3 2 に保持させる。アドレス変換情報管理テーブルの構成については後述する。

10

【 0 0 7 4 】

また、データ転送処理において、データ転送部 2 2 4 は、転送コマンドから転送リクエストを生成する。例えば、転送リクエストは、転送ページ数に等しい個数の転送リクエストに分割される。転送リクエストは、リードリクエストおよびライトリクエストを含む。リードリクエストは、転送元ページアドレスおよび転送先アドレスを示す情報を含み、ライトリクエストは、転送元アドレスおよび転送先ページアドレスを示す情報を含む。

【 0 0 7 5 】

ライトリクエストを発行した場合、データ転送部 2 2 4 は、メモリライトコマンドを順に不揮発性メモリ 3 0 0 に供給する。また、データ転送部 2 2 4 は、ホストコンピュータ 1 0 0 からのライトデータを E C C に符号化して不揮発性メモリ 3 0 0 に転送する。一方、リードリクエストを発行した場合、データ転送部 2 2 4 は、メモリリードコマンドを順に不揮発性メモリ 3 0 0 に供給し、リードデータを不揮発性メモリ 3 0 0 から受け取る。データ転送部 2 2 4 は、リードデータに対して誤りの検出および訂正を行い、訂正したリードデータをホストコンピュータ 1 0 0 に転送する。また、データ転送部 2 2 4 は、ステータスを生成してホストコンピュータ 1 0 0 に供給する。なお、図 7 においてステータスの記載は、省略されている。

20

【 0 0 7 6 】

アドレス変換情報取得部 2 2 2 は、転送コマンドにより指定された論理ページアドレスに対応するエントリが R A M 2 3 0 に保持されていない場合には、そのエントリをホストコンピュータ 1 0 0 から取得するものである。具体的には、アドレス変換情報取得部 2 2 2 は、ホストコンピュータ 1 0 0 から転送コマンドを受け取ると、その転送コマンドの指定する論理ページアドレスを含むアドレス変換情報ページの番号を求める。アドレス変換情報ページは、 1 , 0 2 4 エントリからなるため、指定された論理ページアドレスを $0 \times 0 0 4 0 0 (= 1, 0 2 4)$ で除した商を求めればよい。その商が、該当するアドレス変換情報ページの番号を示す。

30

【 0 0 7 7 】

例えば、アドレス変換情報ページを「 0 」乃至「 4 9 5 」とし、指定された論理ページアドレスが $0 \times 0 1 3 f f$ である場合について考える。 $0 \times 0 1 3 f f$ を $0 \times 0 0 4 0 0$ で割った商は、 $0 \times 0 0 0 0 4$ になる。このため、指定された論理ページアドレスを含むアドレス変換情報ページの番号は、「 4 」である。

40

【 0 0 7 8 】

アドレス変換情報取得部 2 2 2 は、算出した番号のアドレス変換情報ページが R A M 2 3 0 に保持されているか否かを判断する。保持されていない場合には、アドレス変換情報取得部 2 2 2 は、その保持されていないアドレス変換情報ページを要求するページ取得リクエストを発行してホストコンピュータ 1 0 0 に供給する。このページ要求リクエストには、例えば、要求するアドレス変換情報ページのページ番号が含まれる。アドレス変換情報取得部 2 2 2 は、要求したアドレス変換情報ページをホストコンピュータ 1 0 0 から受け取ると、 R A M 2 3 0 内のアクセス頻度情報およびアドレス変換情報を参照する。アドレス変換情報取得部 2 2 2 は、 R A M 2 3 0 に保持されているアドレス変換情報ページのうち最もアクセス頻度の低いアドレス変換情報ページを、ホストコンピュータ 1 0 0 から

50

受け取ったアドレス変換情報ページに置き換える。また、アドレス変換情報取得部 2 2 2 は、アドレス変換情報ページの置き換えに伴い、アドレス変換情報管理テーブルを更新する。更新内容の詳細については、図 9 において後述する。

【 0 0 7 9 】

算出した番号のアドレス変換情報ページが R A M 2 3 0 に保持されている場合、または、そのアドレス変換情報ページを受け取った場合、アドレス変換情報取得部 2 2 2 は、対応するエントリが保持されていることをアドレス変換部 2 2 3 に通知する。

【 0 0 8 0 】

アドレス変換部 2 2 3 は、R A M 2 3 0 に保持されているエントリに基づいて、転送コマンドにより指定された論理ページアドレスを物理ページアドレスに変換するものである。転送コマンドにより指定された論理ページアドレスに対応するエントリが保持されていることが通知されると、アドレス変換部 2 2 3 は、指定された論理ページアドレスに対応するエントリの位置を求める。アドレス変換情報ページは 1 , 0 2 4 エントリからなるため、指定された論理ページアドレスを $0 \times 0 0 4 0 0 (= 1 , 0 2 4)$ で除した剰余を求めればよい。その剰余が、アドレス変換情報ページ内における、該当するエントリの位置を示す。

【 0 0 8 1 】

例えば、指定された論理ページアドレスが $0 \times 0 1 3 f f$ である場合について考える。 $0 \times 0 1 3 f f$ を $0 \times 0 0 4 0 0$ で割った商は、 $0 \times 0 0 0 0 4$ であり、剰余は $0 \times 0 0 3 f f$ である。このため、ページ番号が「 4 」のアドレス変換情報ページにおける 1 , 0 2 3 ($= 0 \times 0 0 3 f f$) 番目のエントリが、指定された論理ページアドレスに対応するエントリである。アドレス変換部 2 2 3 は、そのエントリを R A M 2 3 0 から読出し、その割当状況を参照する。

【 0 0 8 2 】

参照したエントリにおいて、物理ページアドレスが未割当である場合、アドレス変換部 2 2 3 は、空き物理アドレス情報を参照して、空いている物理ページアドレスのいずれかを選択するとともに、空き物理アドレス情報を更新する。また、アドレス変換部 2 2 3 は、参照したエントリの物理ページアドレスを、選択した物理ページアドレスにより更新し、その物理ページアドレスに対応する割当状況を「割当済」に更新する。

【 0 0 8 3 】

アドレス変換部 2 2 3 は、更新したアドレス変換情報ページをホストコンピュータ 1 0 0 に供給する。また、アドレス変換部 2 2 3 は、更新したアドレス変換情報ページに基づいて、指定された論理ページアドレスを、対応する物理ページアドレスに変換し、アドレスを変換した転送コマンドをデータ転送部 2 2 4 に供給する。

【 0 0 8 4 】

一方、参照したエントリにおいて物理ページアドレスが割当済である場合、アドレス変換部 2 2 3 は、指定された論理ページアドレスを、その論理ページアドレスに対応する物理ページアドレスに変換する。そして、アドレス変換部 2 2 3 は、アドレスを変換した転送コマンドをデータ転送部 2 2 4 に供給する。

【 0 0 8 5 】

[転送リクエストのデータ構成例]

図 8 は、第 1 の実施の形態における転送リクエストのデータ構成の一例を示す図である。同図における a は、リードリクエストのデータ構成の一例を示す図である。同図の a に示すように、リードリクエストは、転送元ページアドレス、転送先アドレスを含む。転送元ページアドレスには、不揮発性メモリ 3 0 0 の物理ページアドレスが設定される。転送先アドレスには、ホストコンピュータ 1 0 0 の R A M のアドレスが設定される。なお、管理情報を読み出す際に用いられるリードリクエストは、転送先種別をさらに含む。転送先種別には、ホストコンピュータ 1 0 0 およびメモリコントローラ 2 0 0 のいずれが設定される。また、転送先アドレスには、ホストコンピュータ 1 0 0 またはメモリコントローラ 2 0 0 の R A M のアドレスが設定される。

【 0 0 8 6 】

図 8 における b は、ライトリクエストのデータ構成の一例を示す図である。同図の b に示すように、ライトリクエストは、転送元アドレスおよび転送先ページアドレスを含む。転送元アドレスには、ホストコンピュータ 1 0 0 の R A M のアドレスが設定される。転送先ページアドレスには、不揮発性メモリ 3 0 0 の物理ページアドレスが設定される。なお、管理情報を書き込む際に用いられるライトリクエストは、転送元種別をさらに含む。転送元種別には、ホストコンピュータ 1 0 0 およびメモリコントローラ 2 0 0 のいずれが設定される。また、転送元アドレスには、ホストコンピュータ 1 0 0 またはメモリコントローラ 2 0 0 の R A M のアドレスが設定される。

【 0 0 8 7 】

10

図 9 は、第 1 の実施の形態におけるアドレス変換情報保持領域 2 3 1 およびアドレス変換情報管理テーブル保持領域 2 3 2 に保持されるデータの一例を示す図である。同図における a は、アドレス変換情報保持領域 2 3 1 に保持されるデータの一例を示す図である。同図の a に示すように、アドレス変換情報保持領域 2 3 1 には、領域内ページ # 0 乃至 3 1 のそれぞれに、アドレス変換情報ページが保持される。アドレス変換情報ページのそれぞれのデータサイズは 4 0 9 6 バイトであるため、アドレス変換情報保持領域 2 3 1 には、1 3 1 , 0 7 2 (= 4 0 9 6 × 3 2) バイトのデータが保持される。

【 0 0 8 8 】

図 9 における b は、アドレス変換情報管理テーブル保持領域 2 3 2 に保持されるデータの一例を示す図である。同図の b に示すように、アドレス変換情報管理テーブル保持領域 2 3 2 には、領域内ページ # 0 乃至 # 3 1 のそれぞれに保持されているアドレス変換情報ページのページ番号が保持される。なお、同図の a および b に例示したように、メモリコントローラ 2 0 0 は、ページ番号をアドレス変換情報保持領域 2 3 1 と別の領域に保持しているが、同じ領域に保持してもよい。この場合、領域内ページのそれぞれに、アドレス変換情報ページと、そのページ番号とが保持される。メモリコントローラ 2 0 0 は、アドレス変換情報内のアドレス変換情報ページを新たなページに置き換えた場合、アドレス変換情報管理テーブルにおいて置き換えたページに対応する領域内ページを、アドレス変換情報ページのページ番号に更新する。

20

【 0 0 8 9 】

図 1 0 は、第 1 の実施の形態におけるアクセス頻度情報保持領域 2 3 3 に保持されるデータの一例を示す図である。このアクセス頻度情報保持領域 2 3 3 には、アドレス変換情報ページ # 0 乃至 # 4 9 5 のそれぞれについて、そのページにおける論理ページアドレスに対するアクセス頻度を示す情報（例えば、アクセス回数）が保持される。アクセス回数のそれぞれのサイズは、例えば 4 バイトであり、4 9 6 ページのそれぞれについてのアクセス回数を含むアクセス頻度情報全体のデータサイズは、1 , 9 8 4 (= 4 9 6 × 4) バイトである。

30

【 0 0 9 0 】

図 1 1 は、第 1 の実施の形態における空き物理アドレス情報保持領域 2 3 4 に保持されるデータの一例を示す図である。この空き物理アドレス情報保持領域 2 3 4 には、0 x 0 0 0 0 0 0 乃至 0 x 7 f b f f の物理ページアドレスのそれぞれについて、使用状況を示す情報が保持される。

40

【 0 0 9 1 】

使用状況は、対応する物理ページアドレスの状態として、「使用中」、「未使用」、および、「使用不能」のいずれかを示す。「使用中」は、物理ページアドレスに論理ページアドレスが割り当てられていることを示し、「未使用」は、割り当てられていないことを示す。未使用の物理ページアドレスは、空いている物理ページアドレスとして扱われる。また、「使用不能」は、エラーの発生等の理由により、現在使用されておらず、今後の使用が推奨されないことを示す。使用状況は、3 状態を 2 ビットで表すため、5 2 3 , 2 6 4 個の物理ページアドレスの各々の使用状況からなる空き物理アドレス情報のデータサイズは、1 3 0 , 8 1 6 (= 5 2 3 , 2 6 4 × 2 / 8) バイトである。アクセス単位（ペー

50

ジ) のデータサイズが 4 0 9 6 バイトであるため、この空き物理アドレス情報は、3 2 (= 3 0 , 8 1 6 / 4 0 9 6) ページの空き物理アドレス情報ページに分割して管理される。それぞれの空き物理アドレス情報ページは、1 6 , 3 5 2 (= 5 2 3 , 2 6 4 / 3 2) 個の使用状況を含む。

【 0 0 9 2 】

[不揮発性メモリの構成例]

図 1 2 は、第 1 の実施の形態における不揮発性メモリ 3 0 0 の一構成例を示すブロック図である。この不揮発性メモリ 3 0 0 は、ページバッファ 3 1 1、メモリセルアレイ 3 2 0、アドレスデコーダ 3 1 2、バス 3 1 3、制御インターフェース 3 1 4 およびアクセス制御部 3 1 5 を備える。

10

【 0 0 9 3 】

ページバッファ 3 1 1 は、アクセス制御部 3 1 5 の制御に従って、ライトデータやリードデータをページ単位で保持するものである。メモリセルアレイ 3 2 0 は、マトリックス状に配列された複数のメモリセルを備える。各々のメモリセルとして、不揮発性の記憶素子が用いられる。具体的には、NAND 型や NOR 型のフラッシュメモリ、ReRAM (Resistive RAM)、PCRAM (Phase-Change RAM)、または、MRAM (Magnetoresistive RAM) などが記憶素子として用いられる。アドレスデコーダ 3 1 2 は、メモリ転送コマンドにより指定されたアドレスを解析して、そのアドレスに対応するメモリセルを選択するものである。バス 3 1 3 は、ページバッファ 3 1 1、メモリセルアレイ 3 2 0、アドレスデコーダ 3 1 2、制御インターフェース 3 1 4 およびアクセス制御部 3 1 5 が相互にデータを交換するための共通の経路である。制御インターフェース 3 1 4 は、メモリコントローラ 2 0 0 と不揮発性メモリ 3 0 0 とがデータやリクエストを相互に交換するためのインターフェースである。

20

【 0 0 9 4 】

アクセス制御部 3 1 5 は、メモリセルアレイ 3 2 0 にアクセスしてデータの書込み、または、読出しを行うものである。アクセス制御部 3 1 5 は、メモリライトコマンドを受け取ると、ライトデータをページバッファ 3 1 1 に保持させる。また、アクセス制御部 3 1 5 は、メモリライトコマンドにより指定されたアドレスをアドレスデコーダ 3 1 2 に供給する。アドレスデコーダ 3 1 2 によりメモリセルが選択されると、アクセス制御部 3 1 5 は、ドライバ (不図示) を制御して、そのメモリセルにデータを書き込ませる。

30

【 0 0 9 5 】

また、メモリリードコマンドを受け取ると、アクセス制御部 3 1 5 は、メモリリードコマンドにより指定されたアドレスをアドレスデコーダ 3 1 2 に供給する。アドレスデコーダ 3 1 2 によりメモリセルが選択されると、アクセス制御部 3 1 5 は、ドライバを制御して、そのメモリセルに格納されたデータを読み出させ、ページバッファ 3 1 1 に保持させる。ページバッファ 3 1 1 にリードデータが保持されると、アクセス制御部 3 1 5 は、制御インターフェース 3 1 4 を制御して、そのリードデータをメモリコントローラ 2 0 0 に出力させる。

【 0 0 9 6 】

図 1 3 は、第 1 の実施の形態におけるメモリセルアレイ 3 2 0 の使用状況の一例を示す図である。メモリセルアレイ 3 2 0 には、管理情報領域 3 2 1 およびユーザデータ領域 3 2 5 が設けられる。管理情報領域 3 2 1 には、アドレス変換情報、空き物理アドレス情報およびアクセス頻度情報が保持される。ユーザデータ領域 3 2 5 には、ユーザデータが保持される。メモリセルアレイ 3 2 0 に格納することができる物理ページ数は、例えば、5 2 4 , 2 8 8 ページである。これらのうち、例えば、5 2 3 , 2 6 4 ページからなる領域がユーザデータ領域 3 2 5 として用いられ、残りの 1 , 0 2 4 ページからなる領域が管理情報領域 3 2 1 として用いられる。

40

【 0 0 9 7 】

ここで、メモリコントローラ 2 0 0 がアドレス変換を行う構成であるため、ユーザデータ領域 3 2 5 において書込み不良が生じて、メモリコントローラ 2 0 0 は、空いている

50

物理ページアドレスを代わりに割り当てることができる。管理情報領域 3 2 1 においても書込み不良は生じうるため、管理情報の初期化コマンドにおいても、メモリコントローラ 2 0 0 はアドレス変換を行うことが望ましい。しかし、説明を簡略化するために、管理情報領域 3 2 1 に対する初期化コマンドにおいては、アドレス変換が行われないものとする。なお、管理情報の初期化コマンドにおいてもメモリコントローラ 2 0 0 がアドレス変換を行う構成としてもよい。

【 0 0 9 8 】

図 1 4 は、第 1 の実施の形態における管理情報領域 3 2 1 に保持されるデータの一例を示す図である。管理情報領域 3 2 1 には、アドレス変換情報保持領域 3 2 2、アクセス頻度情報保持領域 3 2 3 および空き物理アドレス情報保持領域 3 2 4 が設けられる。アドレス変換情報保持領域 3 2 2 には、4 9 6 ページのアドレス変換情報ページからなるアドレス変換情報が保持される。このアドレス変換情報の全ページは、ホストコンピュータ 1 0 0 に転送されて保持される。また、アドレス変換情報の一部（例えば、3 2 ページ）は、メモリコントローラ 2 0 0 に転送されて保持される。

10

【 0 0 9 9 】

アクセス頻度情報保持領域 3 2 3 には、アクセス頻度情報が保持される。空き物理アドレス情報保持領域 3 2 4 には、空き物理アドレス情報が保持される。これらのアクセス頻度情報および空き物理アドレス情報は、メモリコントローラ 2 0 0 に転送されて保持される。

【 0 1 0 0 】

20

[物理ページのデータ構成例]

図 1 5 は、第 1 の実施の形態におけるユーザデータ領域に格納される物理ページの一例を示す図である。物理ページの各々は、データ部および冗長部を備える。データ部は、物理ページのうち、E C C に符号化される前の元データの部分である。冗長部には、符号化において、元データから生成されるパリティなどが含まれる。データ部のサイズは、例えば、4 , 0 9 6 バイトであり、冗長部のサイズは、例えば、1 2 8 バイトである。データ部および冗長部からなる物理ページのサイズは、例えば、4 , 2 2 4 バイトである。

【 0 1 0 1 】

[ホストコンピュータの動作例]

図 1 6 は、第 1 の実施の形態におけるホスト側処理の一例を示すフローチャートである。このホスト側処理は、例えば、情報処理システムに電源が投入されたときに、ホストコンピュータ 1 0 0 により開始される。

30

【 0 1 0 2 】

ホストコンピュータ 1 0 0 は、まず、ホスト側初期化処理を実行する（ステップ S 9 1 0）。そして、ホストコンピュータ 1 0 0 は、アプリケーションプログラム 1 1 4 などを実行し、必要に応じて転送コマンドを発行する。ホストコンピュータ 1 0 0 は、転送コマンドを発行したか否かを判断する（ステップ S 9 2 3）。転送コマンドを発行していなければ（ステップ S 9 2 3 : N o）、ホストコンピュータ 1 0 0 は、ステップ S 9 2 3 に戻る。

【 0 1 0 3 】

40

転送コマンドを発行した場合には（ステップ S 9 2 3 : Y e s）、ホストコンピュータ 1 0 0 は、コントローラインターフェース 1 1 6 を介して、転送コマンドをメモリコントローラ 2 0 0 に供給する（ステップ S 9 2 4）。なお、転送コマンドがライトコマンドであれば、転送コマンドとともにライトデータも供給される。

【 0 1 0 4 】

ホストコンピュータ 1 0 0 は、メモリコントローラ 2 0 0 からのページ取得要求リクエストがあるか否かを判断する（ステップ S 9 2 5）。ページ取得要求リクエストがある場合には（ステップ S 9 2 5 : Y e s）、ホストコンピュータ 1 0 0 は、そのページ取得要求リクエストにより要求されたアドレス変換情報ページをメモリコントローラ 2 0 0 に供給する（ステップ S 9 2 6）。

50

【 0 1 0 5 】

ページ取得要求リクエストがない場合（ステップ S 9 2 5 : N o ）、または、ステップ S 9 2 6 の後、ホストコンピュータ 1 0 0 は、メモリコントローラ 2 0 0 により読み出されたリードデータを取得する。また、更新されたアドレス変換情報ページがメモリコントローラ 2 0 0 から供給されると、ホストコンピュータ 1 0 0 は、そのアドレス変換情報ページにより、保持しているアドレス変換情報を更新する（ステップ S 9 2 7 ）。ステップ S 9 2 7 の後、ホストコンピュータ 1 0 0 は、ステップ S 9 2 3 に戻る。

【 0 1 0 6 】

図 1 7 は、第 1 の実施の形態におけるホスト側初期化処理の一例を示すフローチャートである。ホストコンピュータ 1 0 0 は、アドレス変換情報を読み出すための初期化コマンドを発行する。この初期化コマンドにおいて、読出開始ページアドレスは、アドレス変換情報保持領域 3 2 2 の物理ページアドレスに設定され、リードデータであるアドレス変換情報の転送先はホストコンピュータ 1 0 0 に設定される。ホストコンピュータ 1 0 0 は、その初期化コマンドをメモリコントローラ 2 0 0 に供給する（ステップ S 9 1 1 ）。 10

【 0 1 0 7 】

そして、ホストコンピュータ 1 0 0 は、読み出されたアドレス変換情報ページを保持する（ステップ S 9 1 2 ）。ホストコンピュータ 1 0 0 は、アドレス変換情報ページの全ページの読出しが終了したか否かを、メモリコントローラ 2 0 0 からのステータスに基づいて判断する（ステップ S 9 1 3 ）。全ページの読出しが終了していなければ（ステップ S 9 1 3 : N o ）、ホストコンピュータ 1 0 0 は、ステップ S 9 1 2 に戻る。 20

【 0 1 0 8 】

全ページの読出しが終了したのであれば（ステップ S 9 1 3 : Y e s ）、ホストコンピュータ 1 0 0 は、アクセス頻度情報を読み出すための初期化コマンドを発行する。この初期化コマンドにおいて、読出開始ページアドレスは、アクセス頻度情報保持領域 3 2 3 の物理ページアドレスに設定され、リードデータであるアクセス頻度情報の転送先はメモリコントローラ 2 0 0 に設定される。ホストコンピュータ 1 0 0 は、その初期化コマンドをメモリコントローラ 2 0 0 に供給する（ステップ S 9 1 4 ）。ホストコンピュータ 1 0 0 は、アクセス頻度情報の読出しが終了したか否かを、メモリコントローラ 2 0 0 からのステータスに基づいて判断する（ステップ S 9 1 5 ）。アクセス頻度情報の読出しが終了していなければ（ステップ S 9 1 5 : N o ）、ホストコンピュータ 1 0 0 は、ステップ S 9 1 5 に戻る。 30

【 0 1 0 9 】

アクセス頻度情報の読出しが終了したのであれば（ステップ S 9 1 5 : Y e s ）、ホストコンピュータ 1 0 0 は、空き物理アドレス情報を読み出すための初期化コマンドを発行する。この初期化コマンドにおいて、読出開始ページアドレスは空き物理アドレス情報保持領域 3 2 4 の物理ページアドレスに設定され、リードデータである空き物理アドレス情報の転送先はメモリコントローラ 2 0 0 に設定される。ホストコンピュータ 1 0 0 は、その初期化コマンドをメモリコントローラ 2 0 0 に供給する（ステップ S 9 1 9 ）。ホストコンピュータ 1 0 0 は、空き物理アドレス情報の読出しが終了したか否かを、メモリコントローラ 2 0 0 からのステータスに基づいて判断する（ステップ S 9 2 0 ）。空き物理アドレス情報の読出しが終了していなければ（ステップ S 9 2 0 : N o ）、ホストコンピュータ 1 0 0 は、ステップ S 9 2 0 に戻る。 40

【 0 1 1 0 】

空き物理アドレス情報の読出しが終了したのであれば（ステップ S 9 2 0 : Y e s ）、ホストコンピュータ 1 0 0 は、アドレス変換情報の一部を読み出すための初期化コマンドを発行する。この初期化コマンドにおいて、読出開始ページアドレスは、アドレス変換情報保持領域 3 2 2 の物理ページアドレスに設定され、リードデータであるアドレス変換情報の転送先はメモリコントローラ 2 0 0 に設定される。ホストコンピュータ 1 0 0 は、その初期化コマンドをメモリコントローラ 2 0 0 に供給する（ステップ S 9 2 1 ）。ホストコンピュータ 1 0 0 は、アドレス変換情報の一部の読出しが終了したか否かを、メモリコ 50

ントローラ 200 からのステータスに基づいて判断する (ステップ S 9 2 2)。アドレス変換情報の一部の読出しが終了していなければ (ステップ S 9 2 2 : No)、ホストコンピュータ 100 は、ステップ S 9 2 2 に戻る。一方、アドレス変換情報の一部の読出しが終了したのであれば (ステップ S 9 2 2 : Yes)、ホストコンピュータ 100 は、ホスト側初期化処理を終了する。

【0111】

なお、情報処理システムは、アドレス変換情報の全部、アクセス頻度情報、空き物理アドレス情報、および、アドレス変換情報の一部のそれぞれの読出しを初期化処理において全て行う構成としているが、この構成に限定されない。例えば、メモリコントローラ 200 がアクセス頻度に関わらずにアドレス変換情報の一部を保持する場合には、情報処理システムはアクセス頻度情報の読出しを初期化処理において行わない構成とすることもできる。また、情報処理システムは、ホストコンピュータ 100 がアドレス変換情報を初期化処理前に既に保持している場合などには、その読出しを初期化処理において行わない構成とすることもできる。例えば、ホストコンピュータ 100 が、一回目の初期化処理において読み出したアドレス変換情報を、不揮発性メモリ 300 以外の不揮発性の記憶装置に保持しておく構成では、二回目の初期化処理において、アドレス変換情報の読出しは不要となる。

【0112】

また、情報処理システムは、アクセス頻度情報および空き物理アドレス情報の転送先をメモリコントローラ 200 に設定しているが、メモリコントローラ 200 の代わりにホストコンピュータ 100 を転送先に設定してもよい。アクセス頻度情報の転送先をホストコンピュータ 100 に設定した場合、アクセス頻度情報の管理をホストコンピュータ 100 が行う。そして、メモリコントローラ 200 に保持させるアドレス変換情報ページをホストコンピュータ 100 がアクセス頻度に基づいて決定し、メモリコントローラ 200 に指示する。また、空き物理アドレス情報の転送先をホストコンピュータ 100 に設定した場合、未割当の論理ページに対する、空き物理アドレスの割り当てをホストコンピュータ 100 が行う。そして、ホストコンピュータ 100 は、アドレス変換情報ページを更新し、更新したページをメモリコントローラ 200 に供給する。

【0113】

また、初期化処理において、アドレス変換情報の全部、アクセス頻度情報、空き物理アドレス情報、および、アドレス変換情報の一部のそれぞれの読出しの順番は、この順番に限定されない。例えば、アドレス変換情報の一部の読出しにおいて、アクセス頻度情報を参照しない構成においては、アドレス変換情報の一部とアクセス頻度情報とのそれぞれの読出しの順番は任意である。

【0114】

[メモリコントローラの動作例]

図 18 は、第 1 の実施の形態におけるコントローラ側処理の一例を示すフローチャートである。この動作は、例えば、情報処理システムに電源が投入されたときにメモリコントローラ 200 により開始される。メモリコントローラ 200 は、まず、コントローラ側初期化処理を実行する (ステップ S 9 3 0)。

【0115】

そして、メモリコントローラ 200 は、データ転送処理 (ステップ S 9 6 0) を実行する。また、メモリコントローラ 200 は、リードコマンドを受信したか否かを判断する (ステップ S 9 4 1)。リードコマンドを受信したのであれば (ステップ S 9 4 1 : Yes)、メモリコントローラ 200 は、リード制御処理 (ステップ S 9 5 0) を実行する。

【0116】

リードコマンドを受信していなければ (ステップ S 9 4 1 : No)、メモリコントローラ 200 は、ライトコマンドを受信したか否かを判断する (ステップ S 9 4 2)。ライトコマンドを受信したのであれば (ステップ S 9 4 2 : Yes)、メモリコントローラ 200 は、ライト制御処理 (ステップ S 9 7 0) を実行する。ライトコマンドを受信していな

い場合（ステップS 9 4 2：N o）、または、ステップS 9 5 0、S 9 7 0の後、メモリコントローラ2 0 0は、ステップS 9 4 1に戻る。

【0 1 1 7】

図1 9は、第1の実施の形態におけるコントローラ側初期化処理の一例を示すフローチャートである。メモリコントローラ2 0 0は、アドレス変換情報を読み出すための初期化コマンドを受信したか否かを判断する（ステップS 9 3 1）。アドレス変換情報を読み出すための初期化コマンドを受信していなければ（ステップS 9 3 1：N o）、メモリコントローラ2 0 0は、ステップS 9 3 1に戻る。一方、その初期化コマンドを受信していれば（ステップS 9 3 1：Y e s）、メモリコントローラ2 0 0は、アドレス変換情報を不揮発性メモリ3 0 0から読み出して、ホストコンピュータ1 0 0に転送する。また、メモリコントローラ2 0 0は、初期化コマンドの実行結果を記載したステータスをホストコンピュータ1 0 0に供給する（ステップS 9 3 2）。 10

【0 1 1 8】

また、メモリコントローラ2 0 0は、アクセス頻度情報を読み出すための初期化コマンドを受信したか否かを判断する（ステップS 9 3 3）。アクセス頻度情報を読み出すための初期化コマンドを受信していなければ（ステップS 9 3 3：N o）、メモリコントローラ2 0 0は、ステップS 9 3 3に戻る。一方、その初期化コマンドを受信していれば（ステップS 9 3 3：Y e s）、メモリコントローラ2 0 0は、アクセス頻度情報を不揮発性メモリ3 0 0から取得してR A M 2 3 0に保持する。そして、メモリコントローラ2 0 0は、アドレス変換情報ページのそれぞれのアクセス回数に対して所定の係数（例えば、0 20 . 5）を乗じる重み付けを行ってR A M 2 3 0に書き戻す。また、メモリコントローラ2 0 0は、初期化コマンドの実行結果を記載したステータスをホストコンピュータ1 0 0に供給する（ステップS 9 3 4）。

【0 1 1 9】

また、メモリコントローラ2 0 0は、空き物理アドレス情報を読み出すための初期化コマンドを受信したか否かを判断する（ステップS 9 3 5）。空き物理アドレス情報を読み出すための初期化コマンドを受信していなければ（ステップS 9 3 5：N o）、メモリコントローラ2 0 0は、ステップS 9 3 5に戻る。一方、その初期化コマンドを受信していれば（ステップS 9 3 5：Y e s）、メモリコントローラ2 0 0は、空き物理アドレス情報を不揮発性メモリ3 0 0から取得して保持する。また、メモリコントローラ2 0 0は、初期化コマンドの実行結果を記載したステータスをホストコンピュータ1 0 0に供給する（ステップS 9 3 6）。 30

【0 1 2 0】

また、メモリコントローラ2 0 0は、アドレス変換情報の一部を読み出すための初期化コマンドを受信したか否かを判断する（ステップS 9 3 7）。アドレス変換情報の一部を読み出すための初期化コマンドを受信していなければ（ステップS 9 3 7：N o）、メモリコントローラ2 0 0は、ステップS 9 3 7に戻る。一方、その初期化コマンドを受信していれば（ステップS 9 3 7：Y e s）、メモリコントローラ2 0 0は、アクセス頻度に基づいてアドレス変換情報の一部（例えば、3 2ページ）を不揮発性メモリ3 0 0から取得して保持する（ステップS 9 3 8）。 40

【0 1 2 1】

具体的には、ステップS 9 3 8においてメモリコントローラ2 0 0は、アクセス頻度情報を参照して、アクセス頻度の高い上位3 2ページのアドレス変換情報ページのそれぞれのページ番号を取得する。これらのページ番号をK i（iは、1乃至K 3 2の整数）とする。

【0 1 2 2】

そして、データ転送部2 2 4は、次の式を使用して、読み出す物理ページアドレスP iを取得し、その物理ページアドレスを指定したリードリクエストを発行する。

$$P i = P 0 + (\text{ページサイズ}) \times K i \quad \cdot \cdot \cdot \text{式 2}$$

上式において、P 0は、不揮発性メモリ3 0 0内のアドレス変換情報保持領域3 2 2にお 50

ける先頭の物理ページアドレスである。また、ページサイズは、アドレス変換情報ページのデータサイズであり、4,096(バイト)である。

【0123】

メモリコントローラ200は、読み出した32ページのアドレス変換情報ページを、メモリコントローラ200内のアドレス変換情報保持領域231に保持する。

【0124】

また、メモリコントローラ200は、初期化コマンドの実行結果を記載したステータスをホストコンピュータ100に供給する(ステップS938)。ステップS938の後、メモリコントローラ200は、コントローラ側初期化処理を終了する。

【0125】

なお、メモリコントローラ200は、ホストコンピュータ100からの初期化コマンドに従って、コントローラ側初期化処理を行う構成としているが、この構成に限定されない。例えば、ホスト側初期化処理においてホストコンピュータ100が初期化コマンドを発行せず、メモリコントローラ200が、コントローラ側初期化処理を自発的に行ってもよい。

【0126】

図20は、第1の実施の形態におけるリード制御処理の一例を示すフローチャートである。メモリコントローラ200は、リードコマンドにより指定された論理ページアドレスおよび転送ページ数が適切な値であるか否かを判断する(ステップS951)。

【0127】

具体的には、次の3つの場合に、論理ページアドレスまたは転送ページ数が適切な値でないと判断される。まず、指定された、読出開始ページアドレスまたは書込開始ページアドレスが、予め定義された論理ページアドレス空間内のアドレスでない場合には、その論理ページアドレスが適切な値でないと判断される。例えば、0x00000乃至0x07bffffの範囲外の論理ページアドレスなどである。

【0128】

また、転送ページ数が、論理ページアドレス空間の全ページ数(507,904)より多い場合には、転送ページ数が適切な値でないと判断される。なお、論理ページアドレス空間の全ページ数より小さな上限値(例えば、256)を予め定義しておき、転送ページ数が、その上限値より大きい場合に、適切な値でないと判断する構成であってもよい。

【0129】

また、指定された論理ページアドレスに転送ページ数を加えたアドレスが、定義された論理ページアドレス空間内のアドレスに該当しない場合には、指定された論理ページアドレスおよび転送ページ数が適切な値でないと判断される。

【0130】

指定された論理ページアドレスおよび転送ページ数が適切な値でない場合(ステップS951:No)、メモリコントローラ200は、エラーを記載したステータスを生成してホストコンピュータ100に通知する(ステップS952)。

【0131】

一方、指定された論理ページアドレスおよび転送ページ数が適切な値である場合(ステップS951:Yes)、メモリコントローラ200は、読み出す対象の対象論理ページアドレスを含むアドレス変換情報ページのページ番号を取得する。そして、メモリコントローラ200は、そのページ番号のアドレス変換情報ページが、保持しているアドレス変換情報内にあるか否かを判断する(ステップS953)。ここで、対象論理ページアドレスには、読出開始ページアドレスが最初に設定される。

【0132】

該当するアドレス変換情報ページがなければ(ステップS953:No)、メモリコントローラ200は、ページ取得要求リクエストにより、そのアドレス変換情報ページをホストコンピュータ100から取得する(ステップS954)。

【0133】

10

20

30

40

50

該当するアドレス変換情報ページがある場合（ステップS953：Yes）、または、ステップS954の後、メモリコントローラ200は、指定された論理ページアドレスを物理ページアドレスに変換する（ステップS955）。

【0134】

そして、メモリコントローラ200は、その物理ページアドレスを指定するリードリクエストを生成し、そのリクエストを待ち行列に追加する。また、メモリコントローラ200は、アクセス頻度情報を更新する。具体的には、対象論理ページアドレスを含むアドレス変換情報ページのアクセス回数を所定値（例えば、「1」）だけ増分する（ステップS956）。

【0135】

メモリコントローラ200は、指定されたページ数を読み出すためのリードリクエストの生成が終了したか否かを判断する（ステップS957）。リードリクエストの生成が終了していなければ（ステップS957：No）、メモリコントローラ200は、現在の対象論理ページアドレスの次のページアドレスに、対象論理ページアドレスを更新する。例えば、現在の対象論理ページアドレスが0x013ffである場合、そのアドレスに0x00001を加えた0x01400に対象論理ページアドレスが更新される（ステップS958）。ステップS958の後、メモリコントローラ200は、ステップS953に戻る。

【0136】

リードリクエストの生成が終了した場合（ステップS957：Yes）、または、ステップS952の後、メモリコントローラ200は、リード制御処理を終了する。

【0137】

なお、論理ページアドレスおよび転送ページ数が適切な値であるか否かを判断する処理をメモリコントローラ200が行う構成としているが、メモリコントローラ200の代わりにホストコンピュータ100が、この処理を行う構成としてもよい。

【0138】

図21は、第1の実施の形態におけるデータ転送処理の一例を示すフローチャートである。メモリコントローラ200は、リクエストの待ち行列に、実行待ちのリードリクエストがあるか否かを判断する（ステップS961）。

【0139】

実行待ちのリードリクエストがある場合には（ステップS961：Yes）、メモリコントローラ200は、そのリードリクエストを待ち行列から取り出して、不揮発性メモリ300に供給する。そして、メモリコントローラ200は、指定した物理ページアドレスからのリードデータを不揮発性メモリ300から取得する（ステップS962）。

【0140】

メモリコントローラ200は、ECCに基づいてリードデータの誤りの検出および訂正を行う（ステップS963）。メモリコントローラ200は、訂正したリードデータをステータスとともにホストコンピュータ100に転送する。ただし、訂正に失敗した場合には、メモリコントローラ200は、エラーを記載したステータスを生成してホストコンピュータ100に供給する（ステップS964）。

【0141】

メモリコントローラ200は、リードデータまたはステータスの転送が終了したか否かを判断する（ステップS965）。転送が終了していなければ（ステップS965：No）、メモリコントローラ200は、ステップS965に戻る。一方、転送が終了していれば（ステップS965：Yes）、メモリコントローラ200は、ステップS961に戻る。

【0142】

実行待ちのリードリクエストがない場合には（ステップS961：No）、メモリコントローラ200は、リクエストの待ち行列に、実行待ちのライトリクエストがあるか否かを判断する（ステップS966）。実行待ちのライトリクエストがある場合には（ステッ

10

20

30

40

50

プ S 9 6 6 : Y e s)、メモリコントローラ 2 0 0 は、そのライトリクエストを待ち行列から取り出して、不揮発性メモリ 3 0 0 に供給する。

【 0 1 4 3 】

メモリコントローラ 2 0 0 は、ライトデータを E C C に符号化する (ステップ S 9 6 7)。メモリコントローラ 2 0 0 は、符号化したライトデータとともにライトリクエストを不揮発性メモリ 3 0 0 に供給して、ライトデータの書き込みを行う。ここで、不揮発性メモリ 3 0 0 が書き込みに失敗した場合には、メモリコントローラ 2 0 0 は、エラーを記載したステータスを生成してホストコンピュータ 1 0 0 に供給する (ステップ S 9 6 8)。

【 0 1 4 4 】

メモリコントローラ 2 0 0 は、ライトデータの書き込みが終了したか否かを判断する (ステップ S 9 6 9)。書き込みが終了していなければ (ステップ S 9 6 9 : N o)、メモリコントローラ 2 0 0 は、ステップ S 9 6 9 - 1 に戻る。一方、書き込みが終了していれば (ステップ S 9 6 9 : Y e s)、メモリコントローラ 2 0 0 は、ステップ S 9 6 1 に戻る。

10

【 0 1 4 5 】

実行待ちのライトリクエストがない場合には (ステップ S 9 6 6 : N o)、メモリコントローラ 2 0 0 は、データ転送処理を終了する。

【 0 1 4 6 】

図 2 2 は、第 1 の実施の形態におけるライト制御処理の一例を示すフローチャートである。メモリコントローラ 2 0 0 は、ライトコマンドにより指定された論理ページアドレスおよび転送ページ数が適切な値であるか否かを判断する (ステップ S 9 7 1)。

20

【 0 1 4 7 】

指定された論理ページアドレスおよび転送ページ数が適切な値でない場合 (ステップ S 9 7 1 : N o)、メモリコントローラ 2 0 0 は、エラーを記載したステータスを生成してホストコンピュータ 1 0 0 に通知する (ステップ S 9 7 2)。

【 0 1 4 8 】

一方、指定された論理ページアドレスおよび転送ページ数が適切な値である場合 (ステップ S 9 7 1 : Y e s)、メモリコントローラ 2 0 0 は、書き込む対象の対象論理ページアドレスを含むアドレス変換情報ページのページ番号を取得する。そして、メモリコントローラ 2 0 0 は、そのページ番号のアドレス変換情報ページが、保持しているアドレス変換情報内にあるか否かを判断する (ステップ S 9 7 3)。ここで、対象論理ページアドレスには、書込開始ページアドレスが最初に設定される。

30

【 0 1 4 9 】

該当するアドレス変換情報ページがなければ (ステップ S 9 7 3 : N o)、メモリコントローラ 2 0 0 は、ページ取得要求リクエストにより、そのアドレス変換情報ページをホストコンピュータ 1 0 0 から取得する (ステップ S 9 7 4)。

【 0 1 5 0 】

該当するアドレス変換情報ページがある場合 (ステップ S 9 7 3 : Y e s)、または、ステップ S 9 7 4 の後、メモリコントローラ 2 0 0 は、空き物理アドレス割当処理を行う (ステップ S 9 8 0)。メモリコントローラ 2 0 0 は、アドレス変換情報ページに基づいて、指定された論理ページアドレスを物理ページアドレスに変換する (ステップ S 9 7 5)。

40

【 0 1 5 1 】

そして、メモリコントローラ 2 0 0 は、その物理ページアドレスを指定するライトリクエストを生成し、そのリクエストを待ち行列に追加する。また、メモリコントローラ 2 0 0 は、アクセス頻度情報を更新する (ステップ S 9 7 6)。

【 0 1 5 2 】

メモリコントローラ 2 0 0 は、指定されたページ数を書き込むためのライトリクエストの生成が終了したか否かを判断する (ステップ S 9 7 7)。ライトリクエストの生成が終了していなければ (ステップ S 9 7 7 : N o)、メモリコントローラ 2 0 0 は、現在の対象論理ページアドレスの次のページアドレスに、対象論理ページアドレスを更新する (ス

50

テップ S 9 7 8)。ステップ S 9 7 8 の後、メモリコントローラ 2 0 0 は、ステップ S 9 7 3 に戻る。

【 0 1 5 3 】

ライトリクエストの生成が終了した場合 (ステップ S 9 7 7 : Y e s)、または、ステップ S 9 7 2 の後、メモリコントローラ 2 0 0 は、ライト制御処理を終了する。

【 0 1 5 4 】

図 2 3 は、第 1 の実施の形態における空き物理アドレス割当処理の一例を示すフローチャートである。メモリコントローラ 2 0 0 は、指定された論理ページアドレスに対応するエントリを参照して、その論理ページアドレスに物理ページアドレスが割当済であるか否かを判断する (ステップ S 9 8 1)。

10

【 0 1 5 5 】

物理ページアドレスが割当済でない場合 (ステップ S 9 8 1 : N o)、メモリコントローラ 2 0 0 は、空き物理アドレス情報を参照し、空いている物理ページアドレスのいずれかを選択する。メモリコントローラ 2 0 0 は、空き物理アドレス情報において、選択した物理ページアドレスの使用状況を「使用中」に更新する (ステップ S 9 8 2)。また、メモリコントローラ 2 0 0 は、選択した物理ページアドレスを指定された論理ページアドレスに割り当てる。具体的には、メモリコントローラ 2 0 0 は、指定された論理ページアドレスにかかるエントリ内の物理ページアドレスを、選択した物理ページアドレスにより更新する。また、メモリコントローラ 2 0 0 は、そのエントリの割当状況を「割当済」に更新する (ステップ S 9 8 3)。そして、メモリコントローラ 2 0 0 は、更新したアドレス変換情報ページをホストコンピュータ 1 0 0 に供給する (ステップ S 9 8 4)。

20

【 0 1 5 6 】

物理ページアドレスが割当済である場合 (ステップ S 9 8 1 : Y e s)、または、ステップ S 9 8 4 の後、メモリコントローラ 2 0 0 は、空き物理アドレス割当処理を終了する。

【 0 1 5 7 】

図 2 4 は、第 1 の実施の形態における初期化時の情報処理システムの動作を示すシーケンス図の一例である。まず、ホストコンピュータ 1 0 0 は、アドレス変換情報保持領域 3 2 2 のアドレスを指定し、転送先をホストコンピュータ 1 0 0 に設定した初期化コマンドを発行してメモリコントローラ 2 0 0 に供給する。メモリコントローラ 2 0 0 は、初期化コマンドに従って、アドレス変換情報の全部を不揮発性メモリ 3 0 0 から読み出し、ホストコンピュータ 1 0 0 に転送する。ホストコンピュータ 1 0 0 は、転送されたアドレス変換情報を保持する (ステップ S 9 1 2)。

30

【 0 1 5 8 】

また、ホストコンピュータ 1 0 0 は、アクセス頻度情報保持領域 3 2 3 のアドレスを指定し、転送先をメモリコントローラ 2 0 0 に設定した初期化コマンドを発行してメモリコントローラ 2 0 0 に供給する。メモリコントローラ 2 0 0 は、初期化コマンドに従って、アクセス頻度情報を不揮発性メモリ 3 0 0 から読み出して保持する (ステップ S 9 3 4)。

【 0 1 5 9 】

また、ホストコンピュータ 1 0 0 は、空き物理アドレス情報保持領域 3 2 4 のアドレスを指定し、転送先をメモリコントローラ 2 0 0 に設定した初期化コマンドを発行してメモリコントローラ 2 0 0 に供給する。メモリコントローラ 2 0 0 は、初期化コマンドに従って、空き物理アドレス情報を不揮発性メモリ 3 0 0 から読み出して保持する (ステップ S 9 3 6)。

40

【 0 1 6 0 】

また、ホストコンピュータ 1 0 0 は、アドレス変換情報保持領域 3 2 2 のアドレスを指定し、転送先をメモリコントローラ 2 0 0 に設定した初期化コマンドを発行してメモリコントローラ 2 0 0 に供給する。メモリコントローラ 2 0 0 は、初期化コマンドに従って、アドレス変換情報の一部を不揮発性メモリ 3 0 0 から読み出して保持する (ステップ S 9

50

38)。

【0161】

図25は、第1の実施の形態におけるユーザデータのリード時の情報処理システムの動作を示すシーケンス図の一例である。転送ページ数が2ページのリードコマンドC1が発行され、そのリードコマンドC1がメモリリードコマンドR1aおよびR1bに分割されたものとする。また、リードコマンドC1の1ページ目の論理ページアドレスL1aに対応するエントリはメモリコントローラ200に保持されており、2ページ目の論理ページアドレスL1bに対応するエントリは、メモリコントローラ200に保持されていないものとする。

【0162】

ホストコンピュータ100は、リードコマンドC1を発行してメモリコントローラ200に供給する。メモリコントローラ200は、リードコマンドC1の1ページ目の論理ページアドレスL1aに対応するエントリを参照し、その論理ページアドレスL1aを物理ページアドレスP1aに変換する(ステップS955)。そして、メモリコントローラ200は、物理ページアドレスP1aを指定したメモリリードコマンドR1aを生成して、不揮発性メモリ300に供給する。メモリコントローラ200は、物理ページアドレスP1aから読み出されたユーザデータD1aを不揮発性メモリ300から取得して、ホストコンピュータ100に転送する。

【0163】

また、メモリコントローラ200は、2ページ目の論理ページアドレスL1bに対応するエントリを保持していないため、そのエントリを含むアドレス変換情報ページをページ取得リクエストにより、ホストコンピュータ100に要求する。ユーザデータD1aの読み出し中などにおいて、メモリコントローラ200は、要求したアドレス変換情報ページをホストコンピュータ100から取得する。詳細には、このアドレス変換情報の取得は、ユーザデータD1aの不揮発性メモリ300からの読み出し(ステップS962)、誤り訂正(ステップS963)、ホストへのユーザデータD1aの転送(ステップS964)のいずれかあるいは複数の処理と同時に進行される。メモリコントローラ200は、そのアドレス変換情報ページに基づいて論理ページアドレスL1bを物理ページアドレスP1bに変換する(ステップS955)。そして、メモリコントローラ200は、物理ページアドレスP1bを指定したメモリリードコマンドR1bを生成して、不揮発性メモリ300に供給する。メモリコントローラ200は、物理ページアドレスP1bから読み出されたユーザデータD1bを不揮発性メモリ300から取得して、ホストコンピュータ100に転送する。

【0164】

図26は、第1の実施の形態におけるリード時のメモリコントローラの動作を示すタイミングチャートの一例である。転送ページ数が2ページのリードコマンドC1が発行され、そのリードコマンドC1がメモリリードコマンドR1aおよびR1bに分割されたものとする。また、リードコマンドC1の1ページ目の論理ページアドレスL1aに対応するエントリはメモリコントローラ200に保持されており、2ページ目の論理ページアドレスL1bに対応するエントリは、メモリコントローラ200に保持されていないものとする。

【0165】

図26のaは、アドレス変換情報ページをホストコンピュータ100から取得する第1の実施形態におけるタイミングチャートである。時刻t0においてアドレス変換部223は、リードコマンドC1の1ページ目の論理ページアドレスL1aに対応するエントリを参照して、論理ページアドレスL1aを物理ページアドレスP1bに変換する。

【0166】

時刻t1までの間にデータ転送部224は、変換した物理ページアドレスP1aを指定したメモリリードコマンドR1aを発行する。時刻t1から時刻t2までの間においてアドレス変換情報取得部222は、リードコマンドC1の2ページ目の論理ページアドレス

10

20

30

40

50

L 1 b に対応するアドレス変換情報ページをホストコンピュータ 1 0 0 に要求する。

【 0 1 6 7 】

また、時刻 t 1 において、データ転送部 2 2 4 は、物理ページアドレス P 1 a から読み出されたユーザデータ D 1 a の転送を開始する。

【 0 1 6 8 】

時刻 t 2 から時刻 t 3 までの間において、アドレス変換情報取得部 2 2 2 は、2 ページ目の論理ページアドレス L 1 b に対応するアドレス変換情報ページをホストコンピュータ 1 0 0 から取得する。

【 0 1 6 9 】

時刻 t 3 から時刻 t 4 の間において、アドレス変換部 2 2 3 は、取得したアドレス変換情報ページを参照して、論理ページアドレス L 1 b を物理ページアドレス P 1 b に変換する。また、データ転送部 2 2 4 は、その物理ページアドレス P 1 b を指定したメモリリードコマンド R 1 b を発行する。

10

【 0 1 7 0 】

そして時刻 t 5 においてユーザデータ D 1 a の転送が終了すると、データ転送部 2 2 4 は、物理ページアドレス P 1 b から読み出されたユーザデータ D 1 b の転送を開始する。時刻 t 5 の後の時刻 t 8 において、ユーザデータ D 1 b の転送が終了する。

【 0 1 7 1 】

図 2 6 の b は、アドレス変換情報ページを不揮発性メモリから取得する構成を仮定した比較例におけるタイミングチャートである。時刻 t 0 においてアドレス変換部 2 2 3 は、リードコマンド C 1 の 1 ページ目の論理ページアドレス L 1 a に対応するエントリを参照して、論理ページアドレス L 1 a を物理ページアドレス P 1 a に変換する。

20

【 0 1 7 2 】

時刻 t 1 までの間にデータ転送部 2 2 4 は、変換した物理ページアドレス P 1 a を指定したメモリリードコマンド R 1 a を発行する。時刻 t 1 から時刻 t 2 までの間においてアドレス変換部 2 2 3 は、2 ページ目の論理ページアドレス L 1 b に対応するアドレス変換情報ページを不揮発性メモリ 3 0 0 から取得する。

【 0 1 7 3 】

また、時刻 t 1 において、データ転送部 2 2 4 は、物理ページアドレス P 1 a から読み出されたユーザデータ D 1 a の転送を開始する。

30

【 0 1 7 4 】

時刻 t 5 においてユーザデータ D 1 a の転送が終了すると、時刻 t 5 から時刻 t 6 までの間において、アドレス変換部 2 2 3 は、論理ページアドレス L 1 b に対応するアドレス変換情報ページを不揮発性メモリ 3 0 0 から取得する。

【 0 1 7 5 】

なお、ホストコンピュータ 1 0 0 とメモリコントローラ 2 0 0 との間のデータ転送速度は、不揮発性メモリ 3 0 0 とメモリコントローラ 2 0 0 との間のデータ転送速度より高速であることが多い。このため、不揮発性メモリ 3 0 0 からのアドレス変換情報の取得にかかる時間 (= t 6 - t 5) は、ホストコンピュータ 1 0 0 からのアドレス変換情報の取得にかかる時間 (= t 3 - t 2) よりも長くなることが多い。

40

【 0 1 7 6 】

時刻 t 6 から時刻 t 7 の間において、アドレス変換部 2 2 3 は、取得したアドレス変換情報ページを参照して、論理ページアドレス L 1 b を物理ページアドレス P 1 b に変換する。また、データ転送部 2 2 4 は、その物理ページアドレス P 1 b を指定したメモリリードコマンドを発行する。

【 0 1 7 7 】

時刻 t 7 において、データ転送部 2 2 4 は、物理ページアドレス P 1 b から読み出されたユーザデータ D 1 b の転送を開始する。時刻 t 7 および t 8 の後の時刻 t 9 において、ユーザデータ D 1 b の転送が終了する。

【 0 1 7 8 】

50

アドレス変換情報をホストコンピュータ100から取得する場合の図26のaと、アドレス変換情報を不揮発性メモリ300から取得する場合の同図のbとを比較する。前者では、不揮発性メモリ300からのユーザデータの読出しと、ホストコンピュータ100からのアドレス変換情報の取得とを並行して実行することができる。このため、ユーザデータD1aの転送中に、メモリコントローラ200は、次のユーザデータD1bの転送に必要なアドレス変換情報ページを取得しておくことができる。したがって、メモリコントローラ200は、ユーザデータD1aの転送が終了した時刻t5において、ユーザデータD1bの転送を開始することができる。

【0179】

これに対して、後者では、アドレス変換情報を不揮発性メモリ300から読み出すため、アドレス変換情報の読出しとユーザデータの読出しとを並行して実行することができない。したがって、ユーザデータD1aの転送が終了した時刻t5になってからでないとメモリコントローラ200は、アドレス変換情報の転送を開始することができない。そして、そのアドレス変換情報の転送の終了した時刻t6になってからでないと、メモリコントローラ200は、次のユーザデータD1bの転送を開始することができない。言い換えれば、ユーザデータD1bの転送が、アドレス変換情報の転送時間の分、遅延してしまう。

【0180】

したがって、図26のaに例示したようにアドレス変換情報をホストコンピュータ100から取得することにより、同図のbに例示したように、アドレス変換情報の転送によりユーザデータD2の転送が遅延することが抑制される。この結果、データの転送時間が短くなる。

【0181】

このように、本技術の第1の実施の形態によれば、メモリコントローラ200がエントリをホストコンピュータ100から取得するため、エントリの取得と転送データの転送とを並列に行うことができる。これにより、エントリの取得による遅延を抑制して、転送データの転送時間を短くすることができる。

【0182】

< 2. 第2の実施の形態 >

[ホストコンピュータの構成例]

第1の実施の形態においては、転送データのデータサイズ(転送ページ数)に関わらず、メモリコントローラ200がアドレス変換を行っていた。しかし、転送コマンドにより指定された転送ページ数が比較的小さい場合には、メモリコントローラ200は、エントリの転送と転送データの転送とを並列に行うことができないおそれがある。例えば、転送ページ数が「1」のリードコマンドC1によるユーザデータD1の転送が終了してから、転送ページ数が「1」のリードコマンドC2が発行された場合を考える。この場合、ユーザデータD1の転送が終了しているため、メモリコントローラ200は、リードコマンドC2に対応するエントリの転送と、ユーザデータD1の転送とを並列に実行することができない。このため、転送データの転送時間を短くすることができなくなる。

【0183】

第2の実施の形態の情報処理システムは、転送ページ数が比較的小さい場合には、メモリコントローラ200の代わりにホストコンピュータ100がアドレス変換を行う点において第1の実施の形態と異なる。

【0184】

図27は、第2の実施の形態のホストコンピュータ100の一構成例を示すブロック図である。第2の実施の形態のホストコンピュータ100は、アドレス変換部125をさらに備える点において第1の実施の形態と異なる。また、第2の実施の形態のホストコンピュータ100は、RAM130に空き物理アドレス情報保持領域132をさらに設ける点において第1の実施の形態と異なる。

【0185】

第2の実施の形態の初期化処理部121は、初期化処理において、空き物理アドレス情

10

20

30

40

50

報を読み出すためのリードコマンドをさらに発行する。このリードコマンドの転送先は、ホストコンピュータ 100 に設定される。そして初期化処理部 121 は、空き物理アドレス情報をメモリコントローラ 200 から取得して空き物理アドレス情報保持領域 132 に保持させる。

【0186】

アドレス変換部 125 は、転送コマンドにより指定された転送ページ数が所定値（例えば、「2」）より少ないか否かを判断する。転送ページ数が所定値より少ない場合には、アドレス変換部 125 は、アドレス変換情報および空き物理アドレス情報を参照して、指定された論理ページアドレスを物理ページアドレスに変換する。そして、アドレス変換部 125 は、オンに設定した変換済フラグと、変換した物理ページアドレスとを転送コマンドに付加してデータ転送処理部 123 に供給する。この変換済フラグは、ホストコンピュータ 100 がアドレス変換を行ったか否かを示すフラグであり、例えば、ホストコンピュータ 100 がアドレス変換した場合にオンに設定され、そうでない場合にオフに設定される。

10

【0187】

一方、転送ページ数が所定値以上である場合には、アドレス変換部 125 は、アドレス変換を行わずに、オフに設定した変換済フラグを転送コマンドに付加してデータ転送処理部 123 に供給する。

【0188】

また、第 2 の実施の形態のアドレス変換情報管理部 124 は、更新されたアドレス変換情報ページを受け取った場合には、必要に応じて空き物理アドレス情報も更新する。

20

【0189】

また、変換済フラグがオンの転送コマンドを受け取ったメモリコントローラ 200 は、そのコマンドにより指定された論理ページアドレスおよび物理ページアドレスを用いて、RAM 230 内のアドレス変換情報および空き物理アドレス情報を更新する。これにより、ホストコンピュータ 100 およびメモリコントローラ 200 のそれぞれが保持するアドレス変換情報および空き物理アドレス情報の整合性が確保される。

【0190】

なお、メモリコントローラ 200 は変換済フラグがオンの転送コマンドを用いて、自身が保持するアドレス変換情報および空き物理アドレス情報を更新しているが、この構成に限定されない。例えば、ホストコンピュータ 100 内のアドレス変換情報管理部 124 は、更新にかかる論理ページアドレスおよび物理ページアドレスを示す通知を、転送コマンドと別途にメモリコントローラ 200 に供給する構成であってもよい。この場合、メモリコントローラ 200 は、それらのアドレスに基づいて、自身が保持するアドレス変換情報および空き物理アドレス情報を更新する。

30

【0191】

また、アドレス変換情報管理部 124 は、転送コマンドと別途に、更新されたアドレス変換情報ページおよび空き物理情報ページを示す通知をメモリコントローラ 200 に供給してもよい。この場合、メモリコントローラ 200 は、それらのページに基づいて、自身が保持するアドレス変換情報および空き物理アドレス情報を更新する。

40

【0192】

また、ホストコンピュータ 100 内のアドレス変換部 125 は、アドレス変換において、物理ページアドレスの新たな割り当てが必要であると判断した場合、メモリコントローラ 200 にアドレス変換を行わせる処理に変更してもよい。具体的には、アドレス変換部 125 は、転送ページ数が所定値未満であり、かつ、論理ページアドレスに物理ページアドレスが割当済である場合に、アドレス変換を行う。一方、転送ページ数が所定値以上である場合、または、論理ページアドレスに物理ページアドレスが未割当である場合には、ホストコンピュータ 100 は、アドレス変換を行わずに、変換済フラグをオフにした転送コマンドを供給する。この構成においては、ホストコンピュータ 100 は、空き物理アドレス情報を保持する必要はない。

50

【 0 1 9 3 】

図 2 8 は、第 2 の実施の形態における転送コマンドのデータ構成の一例を示す図である。同図における a は、転送ページ数が所定値以上である場合の転送コマンドの一例である。この場合には、ホストコンピュータ 1 0 0 はアドレス変換を行わないため、オフに設定された変換済フラグが転送コマンドに付加される。

【 0 1 9 4 】

図 2 8 における b は、転送ページ数が所定値未満である場合の転送コマンドの一例である。この場合には、ホストコンピュータ 1 0 0 はアドレス変換を行うため、オンに設定された変換済フラグと、変換された物理ページアドレスとが転送コマンドに付加される。また、変換前の論理ページアドレスは転送コマンドにおいて削除されず、物理ページアドレスとともにメモリコントローラ 2 0 0 に供給される。この論理ページアドレスは、アクセス頻度の更新に用いられる。なお、図 2 8 において、転送元アドレスまたは転送先アドレスは省略されている。

【 0 1 9 5 】

第 2 の実施の形態のメモリコントローラ 2 0 0 は、変換済フラグがオンである場合には、アドレス変換を行わず、付加された物理ページアドレスを指定した転送リクエストを生成する。一方、変換済フラグがオフである場合には、メモリコントローラ 2 0 0 は、第 1 の実施の形態と同様に、アドレス変換を行って転送リクエストを生成する。

【 0 1 9 6 】

なお、転送ページ数が所定値未満である場合に、ホストコンピュータ 1 0 0 は、物理ページアドレスとともに論理ページアドレスをメモリコントローラ 2 0 0 に供給する構成としているが、物理ページアドレスのみを供給してもよい。この場合には、ホストコンピュータ 1 0 0 がアドレス変換を行ったときに、メモリコントローラ 2 0 0 はアクセス頻度を更新しない。

【 0 1 9 7 】

図 2 9 は、第 2 の実施の形態におけるホスト側処理の一例を示すフローチャートである。第 2 の実施の形態のホスト側処理は、ステップ S 9 9 5 乃至 S 9 9 9 をさらに実行する点において第 1 の実施の形態と異なる。

【 0 1 9 8 】

転送コマンドが発行されると（ステップ S 9 2 3 : Y e s ）、ホストコンピュータ 1 0 0 は、転送コマンドにより指定された転送ページ数が 2 ページ以上であるか否かを判断する（ステップ S 9 9 5 ）。転送ページ数が 2 ページ以上である場合には（ステップ S 9 9 5 : Y e s ）、ホストコンピュータ 1 0 0 は、オフの変換済フラグを付加した転送コマンドをメモリコントローラ 2 0 0 に供給する（ステップ S 9 2 4 ）。そして、ホストコンピュータ 1 0 0 は、ステップ S 9 2 5 乃至 S 9 2 7 を実行する。

【 0 1 9 9 】

転送ページ数が 2 ページ未満である場合には（ステップ S 9 9 5 : N o ）、ホストコンピュータ 1 0 0 は、論理ページアドレスを物理ページアドレスに変換する（ステップ S 9 9 6 ）。ホストコンピュータ 1 0 0 は、アドレス変換において、空いている物理ページアドレスを新たに割り当てた場合には、空き物理アドレス情報を更新する（ステップ S 9 9 7 ）。40

【 0 2 0 0 】

ホストコンピュータ 1 0 0 は、変換済フラグをオンにする（ステップ S 9 9 8 ）。ホストコンピュータ 1 0 0 は、その変換済フラグおよび物理ページアドレスを転送コマンドに付加してメモリコントローラ 2 0 0 に供給し（ステップ S 9 9 9 ）、ステップ S 9 2 3 に戻る。

【 0 2 0 1 】

図 3 0 は、第 2 の実施の形態におけるホスト側初期化処理の一例を示すフローチャートである。第 2 の実施の形態のホスト側初期化処理は、ステップ S 9 1 6 乃至 S 9 1 8 をさらに実行する点において第 1 の実施の形態と異なる。

10

20

30

40

50

【 0 2 0 2 】

アクセス頻度情報の読出しが終了すると（ステップ S 9 1 5 : Y e s ）、ホストコンピュータ 1 0 0 は、空き物理アドレス情報を読み出すための初期化コマンドを発行する。この初期化コマンドにおいて、リードデータである空き物理アドレス情報の転送先はホストコンピュータ 1 0 0 に設定される。ホストコンピュータ 1 0 0 は、その初期化コマンドをメモリコントローラ 2 0 0 に供給する（ステップ S 9 1 6 ）。

【 0 2 0 3 】

そして、ホストコンピュータ 1 0 0 は、読み出された空き物理アドレス情報ページを保持する（ステップ S 9 1 7 ）。ホストコンピュータ 1 0 0 は、空き物理アドレス情報ページの全ページ（ 3 2 ページ）の読出しが終了したか否かを、メモリコントローラ 2 0 0 からのステータスに基づいて判断する（ステップ S 9 1 8 ）。全ページの読出しが終了していなければ（ステップ S 9 1 8 : N o ）、ホストコンピュータ 1 0 0 は、ステップ S 9 1 7 に戻る。

【 0 2 0 4 】

空き物理アドレス情報の読出しが終了したのであれば（ステップ S 9 1 8 : Y e s ）、ホストコンピュータ 1 0 0 は、ステップ S 9 1 9 乃至 S 9 2 2 を実行する。

【 0 2 0 5 】

図 3 1 は、第 2 の実施の形態におけるコントローラ側初期化処理の一例を示すフローチャートである。第 2 の実施の形態のコントローラ側初期化処理は、ステップ S 9 3 7 および S 9 3 8 をさらに実行する点において第 1 の実施の形態と異なる。

【 0 2 0 6 】

なお、図 3 0 および図 3 1 に例示したように、転送先の異なる 2 つの初期化コマンドに従ってメモリコントローラ 2 0 0 が、空き物理アドレス情報を転送および保持する構成としているが、この構成に限定されない。ホストコンピュータ 1 0 0 は、1 つの初期化コマンドを発行し、その初期化コマンドに従って、メモリコントローラ 2 0 0 が、空き物理アドレス情報を保持するとともに、ホストコンピュータ 1 0 0 へ転送する構成としてもよい。

【 0 2 0 7 】

空き物理アドレス情報を保持すると（ステップ S 9 3 6 ）、メモリコントローラ 2 0 0 は、空き物理アドレス情報を読み出すための初期化コマンドを受信したか否かを判断する（ステップ S 9 3 7 ）。空き物理アドレス情報を読み出すための初期化コマンドを受信していなければ（ステップ S 9 3 7 : N o ）、メモリコントローラ 2 0 0 はステップ S 9 3 7 に戻る。その初期化コマンドを受信したのであれば（ステップ S 9 3 7 : Y e s ）、メモリコントローラ 2 0 0 は、空き物理アドレス情報を不揮発性メモリ 3 0 0 から読み出してホストコンピュータ 1 0 0 に転送する（ステップ S 9 3 8 ）。ステップ S 9 3 8 の後、メモリコントローラ 2 0 0 は、ステップ S 9 3 9 および S 9 4 0 を実行する。

【 0 2 0 8 】

図 3 2 は、第 2 の実施の形態におけるリード制御処理の一例を示すフローチャートである。第 2 の実施の形態のリード制御処理は、ステップ S 9 5 9 をさらに実行する点において第 1 の実施の形態と異なる。

【 0 2 0 9 】

メモリコントローラ 2 0 0 は、指定された論理ページアドレスおよび転送ページ数が適切な値であるか否かを判断する（ステップ S 9 5 1 ）。ただし、変換済フラグがオンである場合、転送ページ数は 1 ページであるため、メモリコントローラ 2 0 0 は、論理ページアドレスのみについて、適切な値であるか否かを判断すればよい。

【 0 2 1 0 】

指定された論理ページアドレスおよび転送ページ数が適切な値である場合（ステップ S 9 5 1 : Y e s ）、メモリコントローラ 2 0 0 は、変換済フラグを参照する。そして、メモリコントローラ 2 0 0 は、ホストコンピュータ 1 0 0 により論理ページアドレスが変換済であるか否かを判断する（ステップ S 9 5 9 ）。論理ページアドレスが変換済でない場

10

20

30

40

50

合（ステップS959：No）、メモリコントローラ200は、ステップS953乃至S955を実行する。一方、論理ページアドレスが変換済である場合（ステップS959：Yes）、または、ステップS955の後、メモリコントローラ200は、変換された物理ページアドレスを指定するリードリクエストを生成する。また、転送コマンドにより指定された論理ページアドレスのアクセス頻度を更新する（ステップS956）。そして、メモリコントローラ200は、ステップS957以降の処理を実行する。

【0211】

図33は、第2の実施の形態におけるライト制御処理の一例を示すフローチャートである。第2の実施の形態のライト制御処理は、ステップS979をさらに実行する点において第1の実施の形態と異なる。

【0212】

指定された論理ページアドレスおよび転送ページ数が適切な値である場合（ステップS971：Yes）、メモリコントローラ200は、変換済フラグを参照する。そして、メモリコントローラ200は、ホストコンピュータ100により論理ページアドレスが変換済であるか否かを判断する（ステップS979）。論理ページアドレスが変換済でない場合（ステップS979：No）、メモリコントローラ200は、ステップS973乃至S975を実行する。一方、論理ページアドレスが変換済である場合（ステップS979：Yes）、または、ステップS975の後、メモリコントローラ200は、変換された物理ページアドレスを指定するライトリクエストを生成する。また、転送コマンドにより指定された論理ページアドレスのアクセス頻度を更新する（ステップS976）。そして、メモリコントローラ200は、ステップS977以降の処理を実行する。

【0213】

図34は、第2の実施の形態における初期化時の情報処理システムの動作を示すシーケンス図の一例である。ホストコンピュータ100は、メモリコントローラ200により転送されたアドレス変換情報を保持する（ステップS912）。

【0214】

また、メモリコントローラ200は、ホストコンピュータ100からの初期化コマンドに従って、不揮発性メモリ300から読み出したアクセス頻度情報を保持する（ステップS934）。

【0215】

そして、ホストコンピュータ100は、転送先をホストコンピュータ100に設定した初期化コマンドを発行してメモリコントローラ200に供給する。メモリコントローラ200は、初期化コマンドに従って、空き物理アドレス情報を不揮発性メモリ300から読み出し、ホストコンピュータ100に転送する。ホストコンピュータ100は、転送された空き物理アドレス情報を保持する（ステップS917）。

【0216】

また、メモリコントローラ200は、ホストコンピュータ100からの初期化コマンドに従って空き物理アドレス情報を保持し（ステップS936）、アドレス変換情報の一部を保持する（ステップS938）。

【0217】

図35は、第2の実施の形態におけるユーザデータのリード時の情報処理システムの動作を示すシーケンス図の一例である。指定する論理ページアドレスがそれぞれ異なるリードコマンドC1およびC2が順に発行されたものとする。リードコマンドC1の転送ページ数は2ページであり、リードコマンドC2の転送ページ数は、1ページであるものとする。また、リードコマンドC2の論理ページアドレスL2に対応するエントリは、メモリコントローラ200に保持されていないものとする。

【0218】

リードコマンドC1の転送ページ数は2ページであるため、論理ページアドレスは、第1の実施の形態と同様に、メモリコントローラ200により物理ページアドレスに変換される。

10

20

30

40

50

【 0 2 1 9 】

一方、リードコマンド C 2 の転送ページ数は 1 ページであるため、ホストコンピュータ 1 0 0 は、リードコマンド C 2 の論理ページアドレス L 2 を物理ページアドレス P 2 に変換する（ステップ S 9 2 6）。ホストコンピュータ 1 0 0 は、論理ページアドレス L 2 および物理ページアドレス P 2 を含むリードコマンド C 2 をメモリコントローラ 2 0 0 に供給する。メモリコントローラ 2 0 0 は、物理ページアドレス P 2 を指定したメモリリードコマンド R 2 を生成して、不揮発性メモリ 3 0 0 に供給する。また、メモリコントローラ 2 0 0 は、論理ページアドレス L 2 のアクセス頻度を更新する。

【 0 2 2 0 】

このように、第 2 の実施の形態によれば、転送データのデータサイズが所定サイズに満たない場合にホストコンピュータ 1 0 0 がアドレス変換を行うため、メモリコントローラ 2 0 0 はアドレス変換情報のエントリを取得する必要がなくなる。これにより、転送データのデータサイズが所定サイズに満たない場合において、エントリの取得によるデータ転送時間の遅延が抑制される。

10

【 0 2 2 1 】

なお、上述の各実施形態では不揮発性メモリ 3 0 0 に記録されていたアドレス変換情報をそのままホストコンピュータ 1 0 0 のアドレス変換情報保持領域 1 3 1 に保持している。しかし、予期せぬ変更や外部からのアクセスを防止するために、アドレス変換情報の保持にあたって暗号化や誤り検出符号の追加を行ってもよい。この場合において、暗号化、復号化、誤り検出符号の付与、および、誤り検出の各機能を実現する回路やプログラムは、ホストコンピュータ 1 0 0 あるいはメモリコントローラ 2 0 0 に配置される。

20

【 0 2 2 2 】

なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

【 0 2 2 3 】

また、上述の実施の形態において説明した処理手順は、これら一連の手順を有する方法として捉えてもよく、また、これら一連の手順をコンピュータに実行させるためのプログラム乃至そのプログラムを記憶する記録媒体として捉えてもよい。この記録媒体として、例えば、C D（Compact Disc）、M D（MiniDisc）、D V D（Digital Versatile Disc）、メモリカード、ブルーレイディスク（Blu-ray（登録商標）Disc）等を用いることができる。

30

【 0 2 2 4 】

なお、本技術は以下のような構成もとることができる。

（ 1 ）論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報の中から選択された一部のエントリを保持するアドレス変換情報保持部と、

40

ホストコンピュータにより指定された前記論理アドレスを含む前記エントリが前記アドレス変換情報保持部に保持されていない場合には当該保持されていないエントリを前記ホストコンピュータから取得して前記アドレス変換情報保持部に保持させるアドレス変換情報取得部と、

前記アドレス変換情報保持部に保持された前記エントリに基づいて前記指定された論理アドレスを前記物理アドレスに変換するアドレス変換部と、

前記変換された物理アドレスを用いて転送データを転送するデータ転送処理を実行するデータ転送部と

を具備する記憶制御装置。

（ 2 ）前記エントリの各々について前記エントリに対応する前記論理アドレスに対するア

50

クセス頻度を保持するアクセス頻度保持部をさらに具備し、

前記データ転送部は、前記アクセス頻度が高い前記エントリを優先して前記一部のエントリを選択して前記アドレス変換情報保持部に保持させる処理を含む初期化処理をさらに実行する前記(1)記載の記憶制御装置。

(3) 前記データ転送部は、前記記憶装置から前記エントリの全てを取得して前記ホストコンピュータに転送する処理をさらに含む前記初期化処理を実行する

前記(2)記載の記憶制御装置。

(4) 前記ホストコンピュータにより指定されるアドレスは前記物理アドレスまたは前記論理アドレスであり、

前記アドレス変換部は、前記ホストコンピュータにより指定されたアドレスが前記論理アドレスである場合には前記エントリに基づいて前記指定された論理アドレスを前記物理アドレスに変換し、

10

前記データ転送部は、前記ホストコンピュータにより指定された物理アドレスまたは前記変換された物理アドレスを用いて前記転送データを転送する

前記(1)乃至(3)のいずれかに記載の記憶制御装置。

(5) 前記ホストコンピュータにより指定されるアドレスは前記論理アドレスおよび前記物理アドレスと前記論理アドレスとのいずれかであり、

前記アドレス変換部は、前記ホストコンピュータにより指定されたアドレスが前記論理アドレスおよび前記物理アドレスである場合には前記指定された論理アドレスに対応する前記エントリを前記指定された物理アドレスに基づいて更新する

20

前記(4)記載の記憶制御装置。

(6) 前記ホストコンピュータは、前記物理アドレスまたは前記論理アドレスを指定するコマンドと、前記論理アドレスおよび当該論理アドレスに新たに割り当てた前記物理アドレスを示す通知とを前記記憶制御装置に供給し、

前記アドレス変換部は、前記通知が供給された場合には前記通知の示す論理アドレスに対応する前記エントリを前記通知の示す物理アドレスに基づいて更新する

前記(4)記載の記憶制御装置。

(7) 論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報を保持する保持部と、

前記記憶装置と前記ホストコンピュータとの間で転送される転送データのデータサイズが所定サイズに満たない場合には前記保持されたエントリに基づいて前記論理アドレスを前記物理アドレスに変換するアドレス変換部と、

30

前記論理アドレスまたは前記変換された物理アドレスを指定して前記転送データの転送を記憶制御装置に指示する指示部と

を具備するホストコンピュータ。

(8) 前記論理アドレスと当該論理アドレスに新たに割り当てられた物理アドレスとを示す通知を前記記憶制御装置に供給するアドレス変換情報管理部をさらに具備し、

前記保持部は、前記論理アドレスが割り当てられていない前記物理アドレスを空き物理アドレスとしてさらに保持し、

前記アドレス変換部は、前記論理アドレスに物理アドレスが対応付けられていない場合には前記空き物理アドレスを前記論理アドレスに新たに割り当てる

40

前記(7)記載のホストコンピュータ。

(9) 前記アドレス変換部は、前記記憶装置と前記ホストコンピュータとの間で転送される転送データのデータサイズが前記所定サイズに満たず、かつ、前記論理アドレスに前記物理アドレスが対応付けられている場合には前記保持されたエントリに基づいて前記論理アドレスを前記物理アドレスに変換する

前記(7)記載のホストコンピュータ。

(10) 論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報を保持するホストコンピュータと、

前記アドレス変換情報の中から選択された一部のエントリを保持するアドレス変換情報

50

保持部と、

ホストコンピュータにより指定された前記論理アドレスを含む前記エントリが前記アドレス変換情報保持部に保持されていない場合には当該保持されていないエントリを前記ホストコンピュータから取得して前記アドレス変換情報保持部に保持させるアドレス変換情報取得部と、

前記アドレス変換情報保持部に保持された前記エントリに基づいて前記指定された論理アドレスを前記物理アドレスに変換するアドレス変換部と、

前記変換された物理アドレスを用いて転送データを転送するデータ転送処理を実行するデータ転送部と

を具備する情報処理システム。

10

(11) アドレス変換情報取得部が、論理アドレスと記憶装置の物理アドレスとを対応付けたエントリを複数含むアドレス変換情報の中から選択された一部のエントリを保持するアドレス変換情報保持部に、ホストコンピュータにより指定された前記論理アドレスを含む前記エントリが保持されていない場合には当該保持されていないエントリを前記ホストコンピュータから取得して前記アドレス変換情報保持部に保持させるアドレス変換情報取得手順と、

アドレス変換部が、前記アドレス変換情報保持部に保持された前記エントリに基づいて前記指定された論理アドレスを前記物理アドレスに変換するアドレス変換手順と、

データ転送部が、前記変換された物理アドレスを用いて転送データを転送するデータ転送処理を実行するデータ転送手順と

20

を具備する記憶制御装置の制御方法。

【符号の説明】

【0225】

100 ホストコンピュータ

111、211 ROM

112、212、313 バス

113 記憶部

114 アプリケーションプログラム

115 デバイスドライバ

116 コントローラインターフェース

30

120、220 CPU

121 初期化処理部

122 転送コマンド発行部

123 データ転送処理部

124 アドレス変換情報管理部

125、223 アドレス変換部

130、230 RAM

131、231、322 アドレス変換情報保持領域

132、234、324 空き物理アドレス情報保持領域

200 メモリコントローラ

40

213 ホストインターフェース

214 ECC処理部

215 メモリインターフェース

222 アドレス変換情報取得部

224 データ転送部

232 アドレス変換情報管理テーブル保持領域

233、323 アクセス頻度情報保持領域

300 不揮発性メモリ

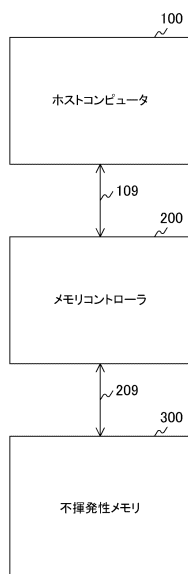
311 ページバッファ

312 アドレスデコーダ

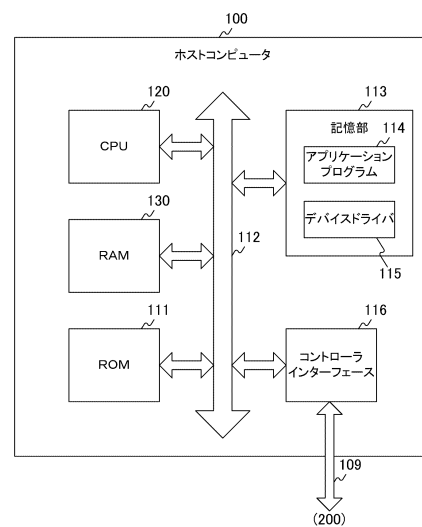
50

- 3 1 4 制御インターフェース
- 3 1 5 アクセス制御部
- 3 2 0 メモリセルアレイ
- 3 2 1 管理情報領域
- 3 2 5 ユーザデータ領域

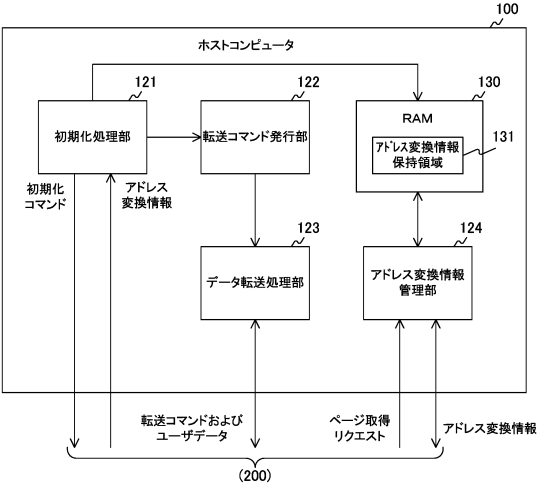
【図 1】



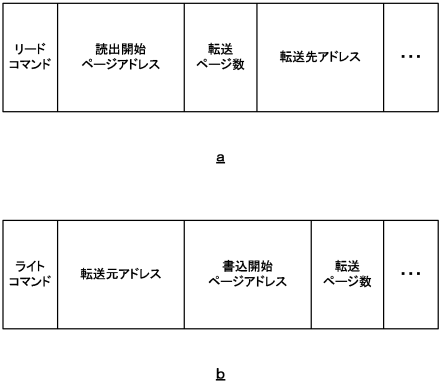
【図 2】



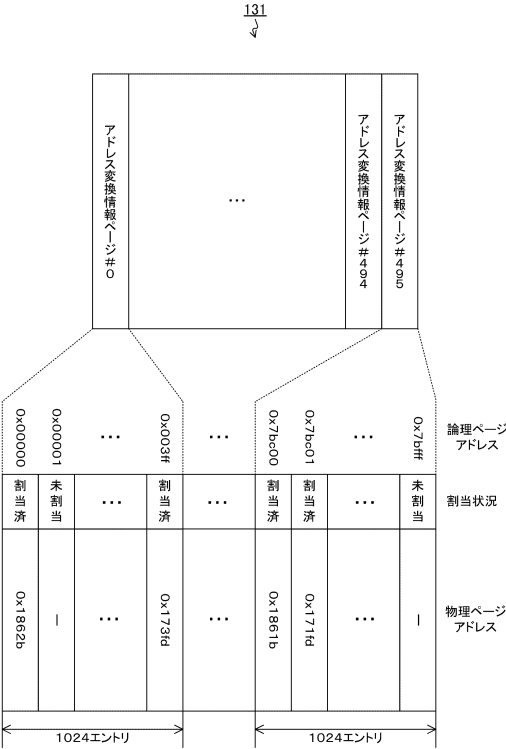
【図 3】



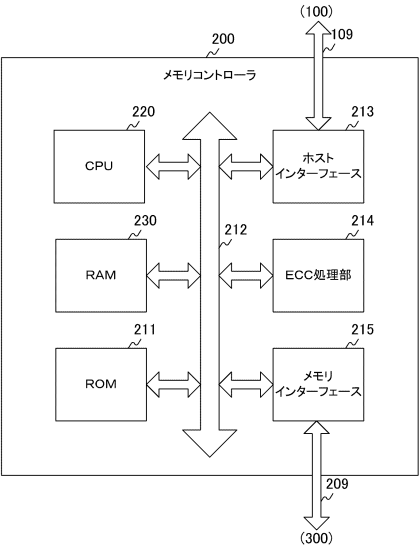
【図 4】



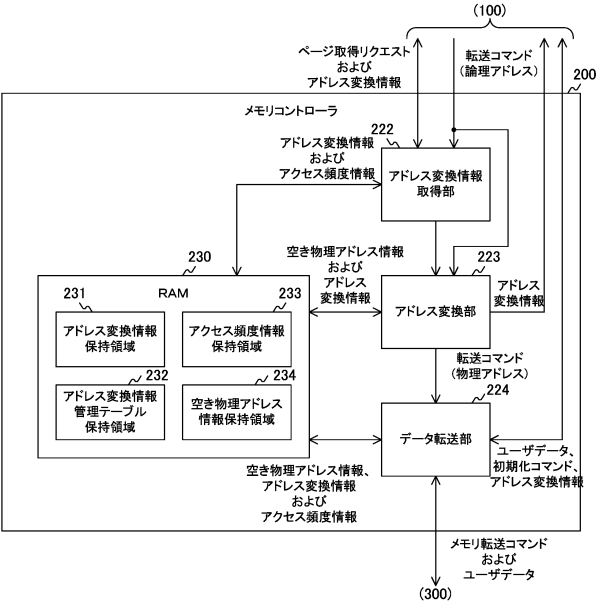
【図 5】



【図 6】



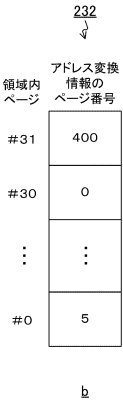
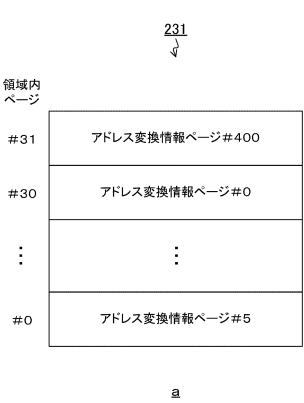
【図 7】



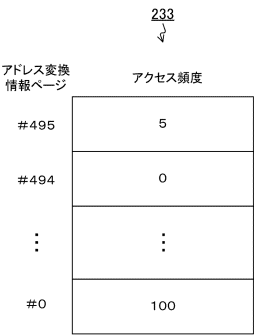
【図 8】



【図 9】



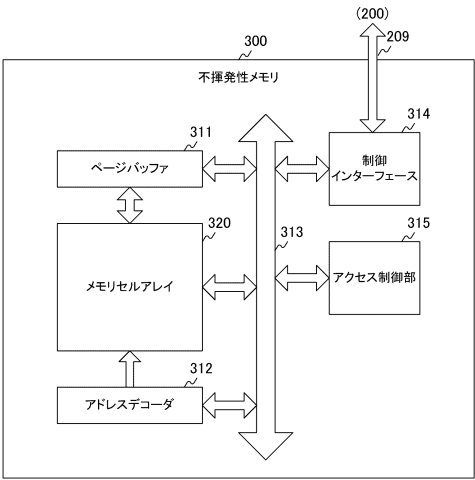
【図 10】



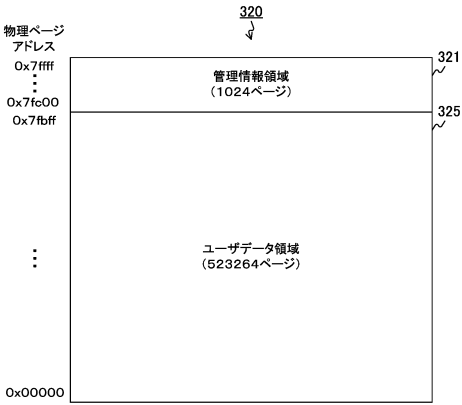
【図 1 1】



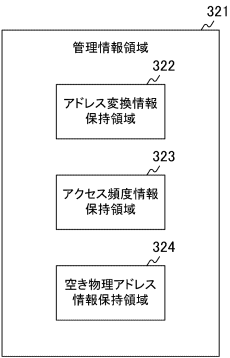
【図 1 2】



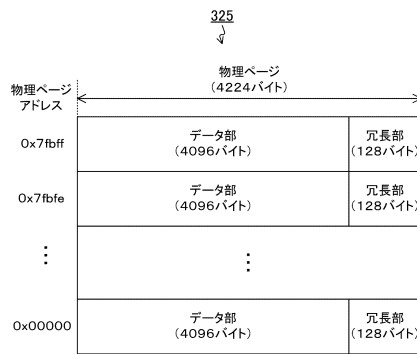
【図 1 3】



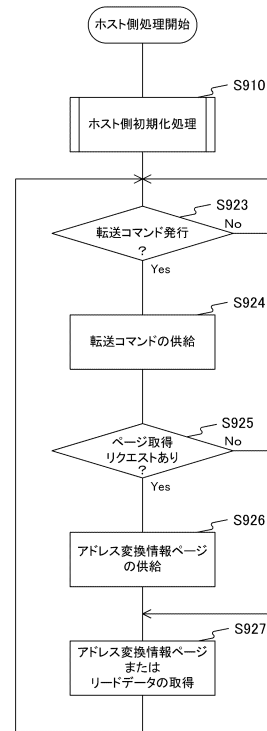
【図 1 4】



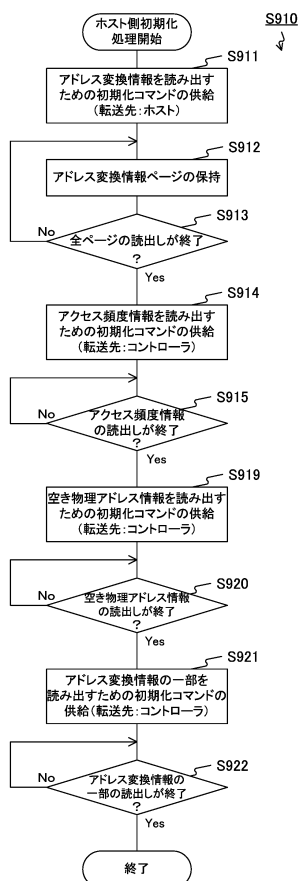
【図 15】



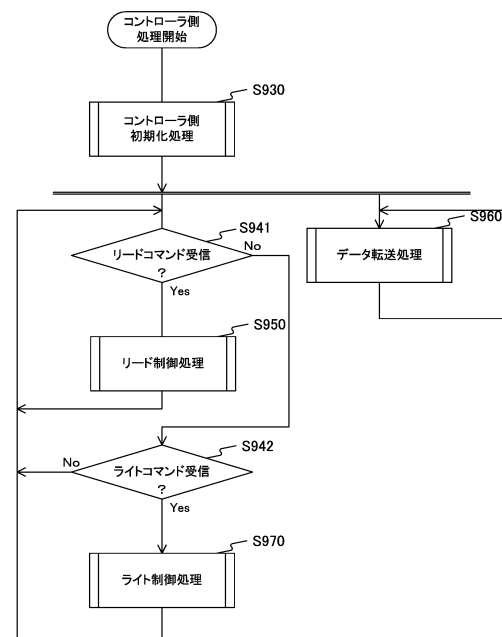
【図 16】



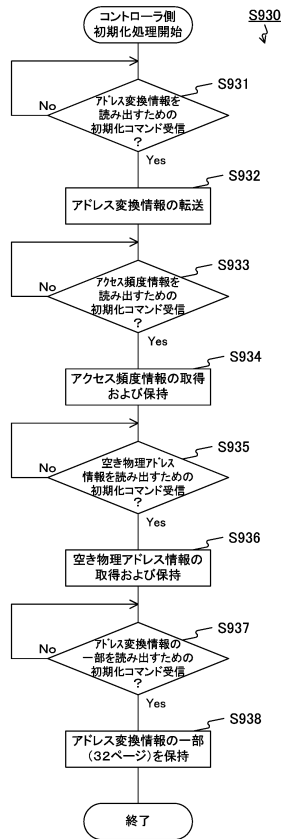
【図 17】



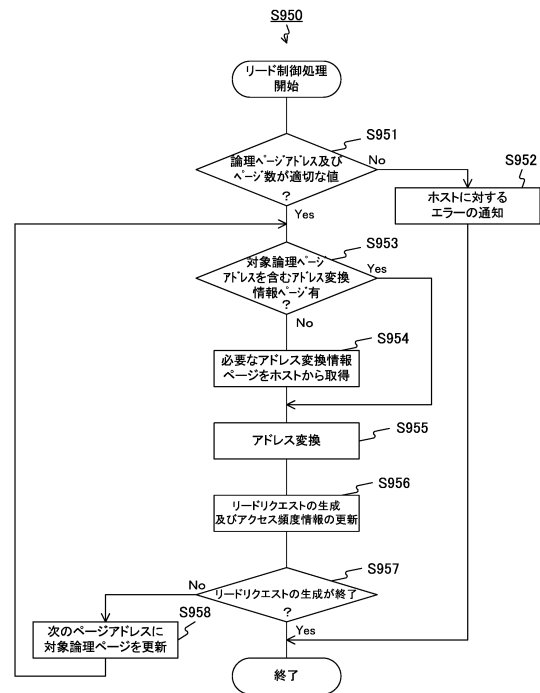
【図 18】



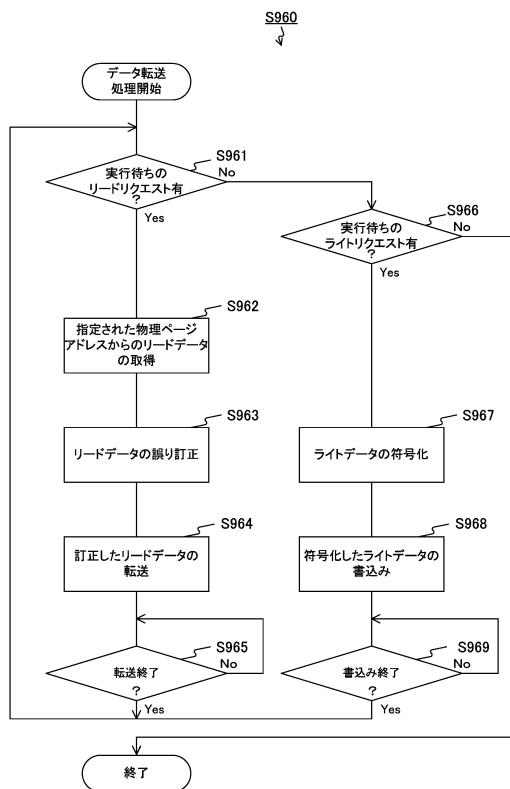
【図 19】



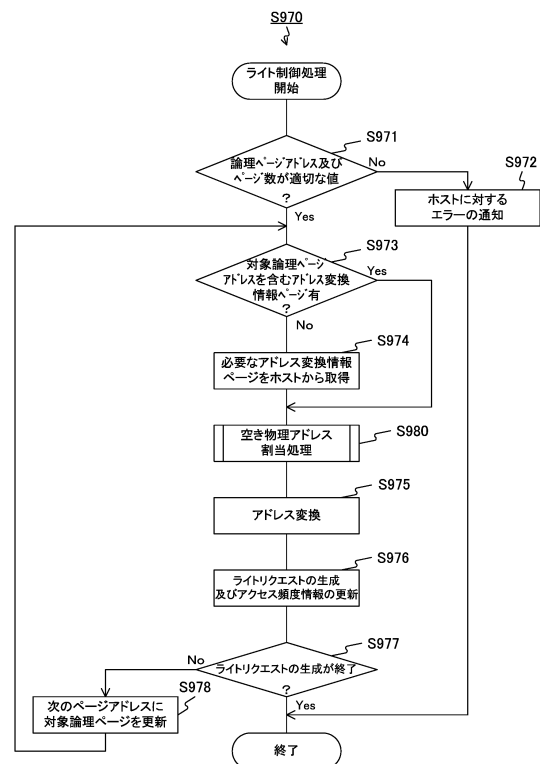
【図 20】



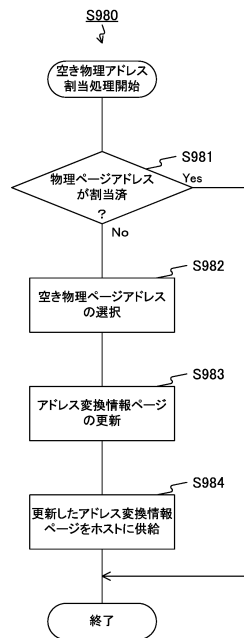
【図 21】



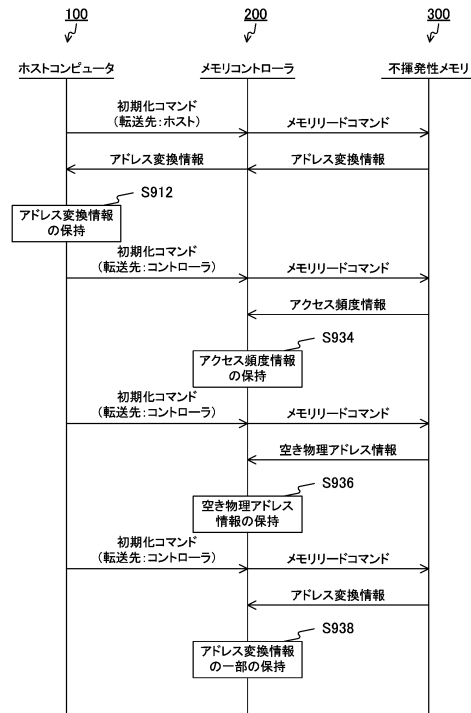
【図 22】



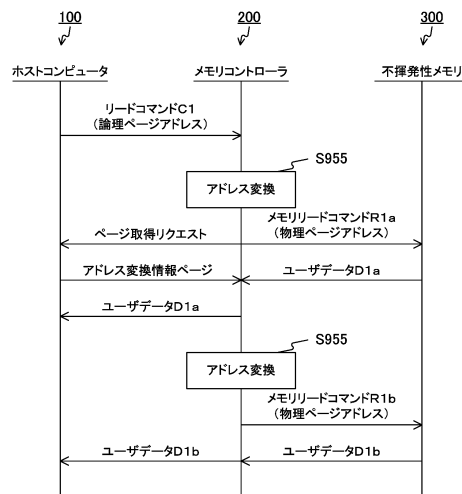
【図 23】



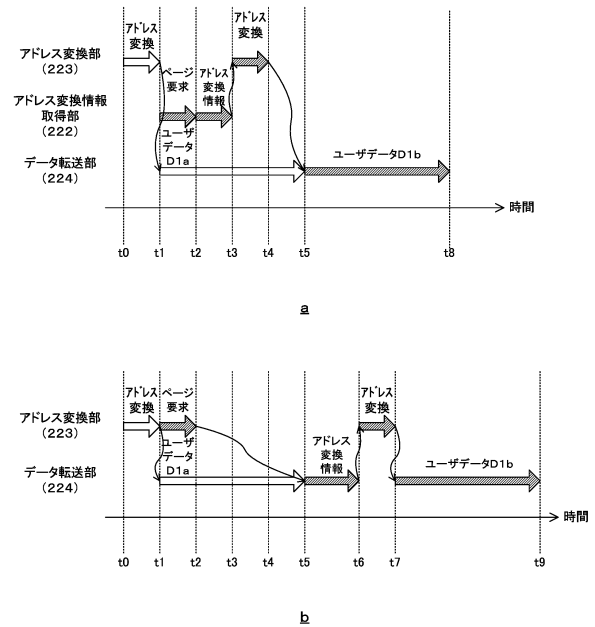
【図 24】



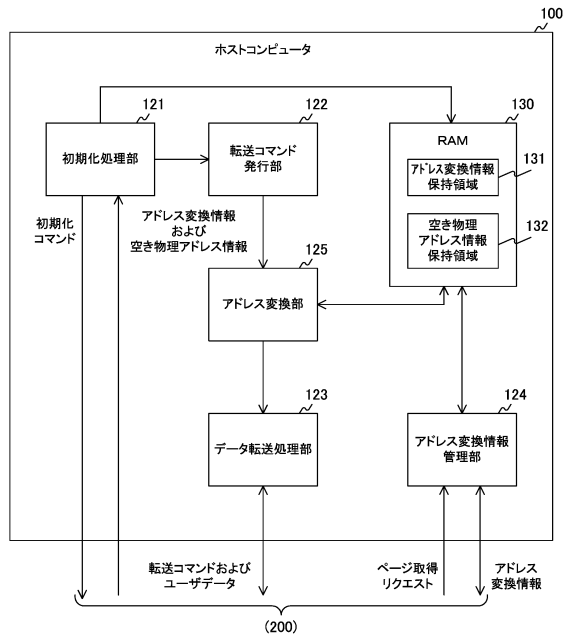
【図 25】



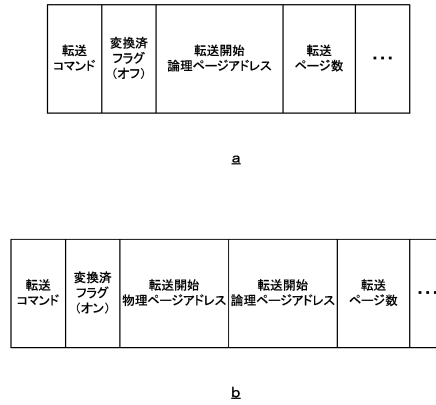
【図 26】



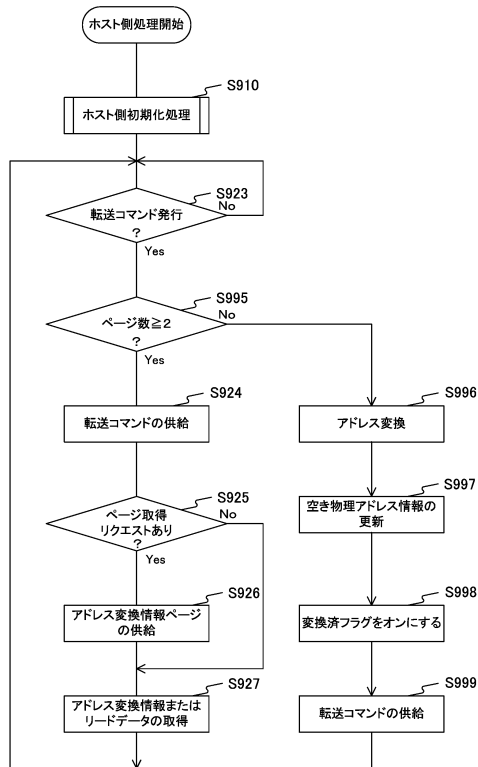
【図 27】



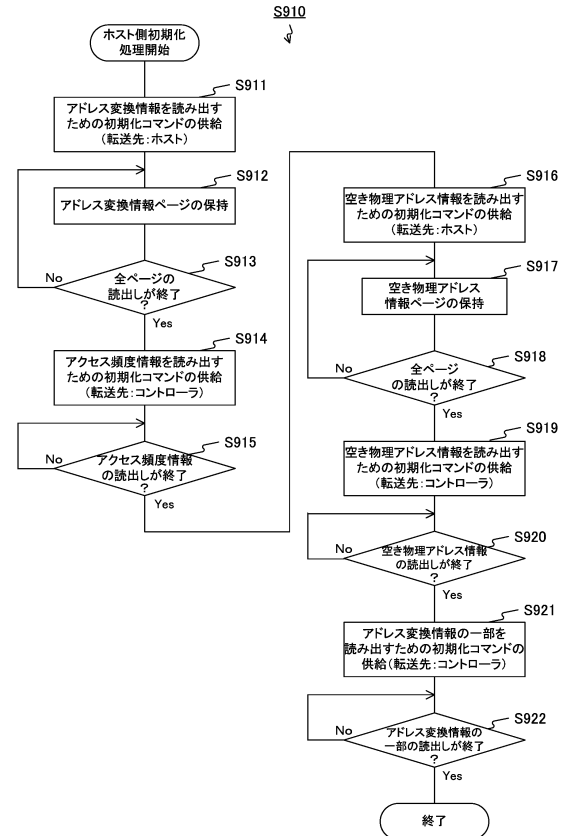
【図 28】



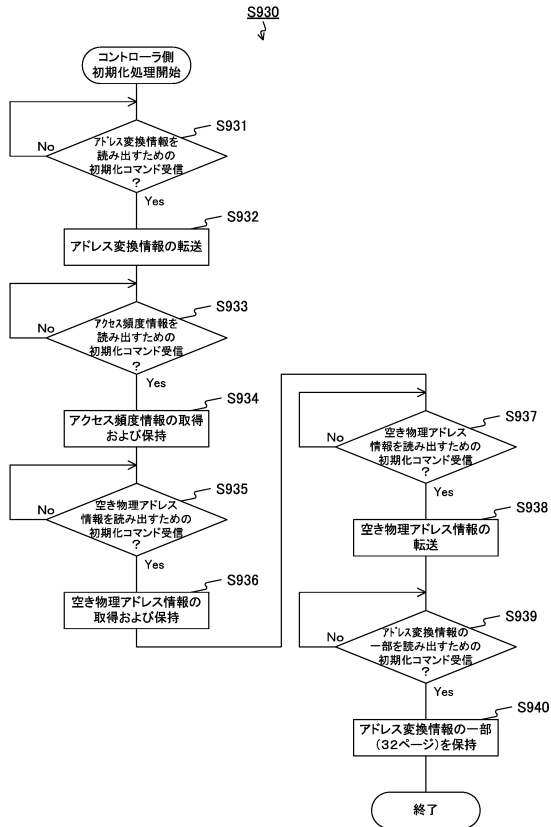
【図 29】



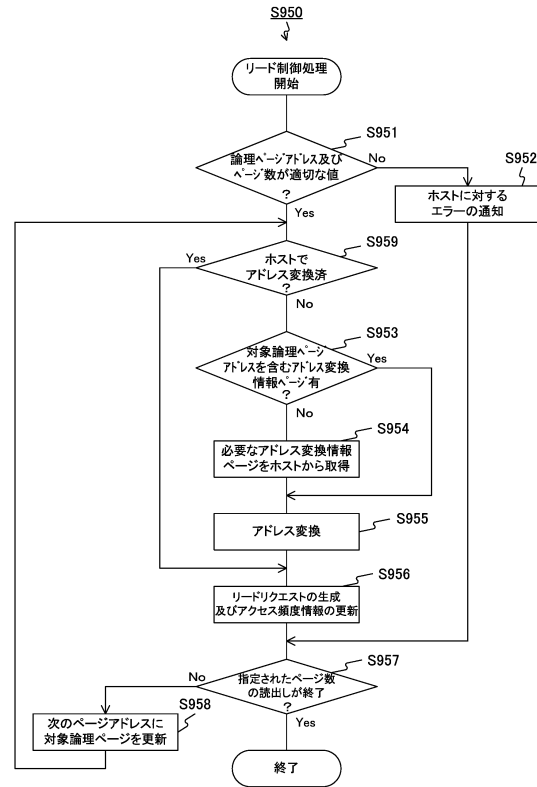
【図 30】



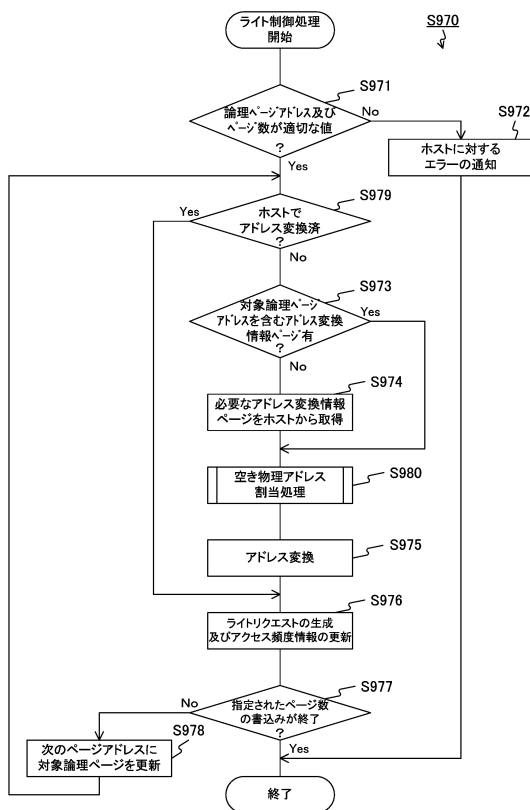
【図 3 1】



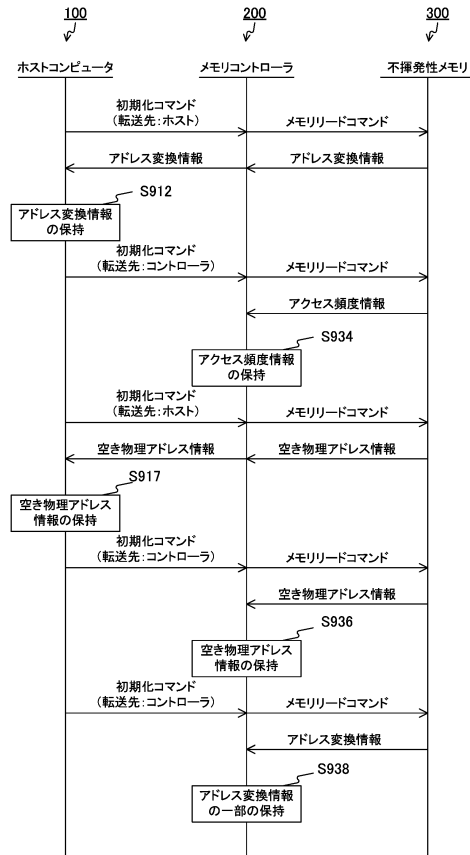
【図 3 2】



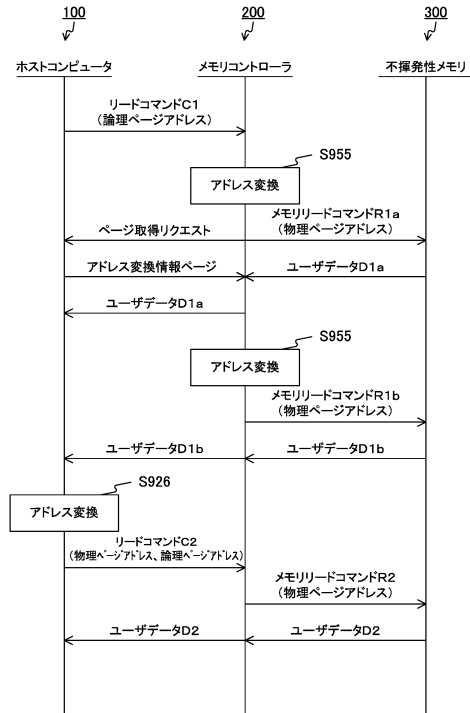
【図 3 3】



【図 3 4】



【図 35】



フロントページの続き

(56)参考文献 特開2013-152676(JP,A)
特開2003-256269(JP,A)
特開2013-097789(JP,A)
特開2007-304747(JP,A)
特開2013-109419(JP,A)

(58)調査した分野(Int.Cl., DB名)
G06F 12/02