

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7575395号
(P7575395)

(45)発行日 令和6年10月29日(2024.10.29)

(24)登録日 令和6年10月21日(2024.10.21)

(51)国際特許分類		F I			
H 0 1 G	4/33 (2006.01)	H 0 1 G	4/33	1 0 2	
H 0 1 G	4/30 (2006.01)	H 0 1 G	4/30	5 4 1	
H 0 1 G	4/38 (2006.01)	H 0 1 G	4/30	5 4 4	
		H 0 1 G	4/38		A

請求項の数 7 (全18頁)

(21)出願番号	特願2021-554072(P2021-554072)	(73)特許権者	000006231 株式会社村田製作所 京都府長岡京市東神足1丁目10番1号
(86)(22)出願日	令和2年7月9日(2020.7.9)	(74)代理人	110001195 弁理士法人深見特許事務所
(86)国際出願番号	PCT/JP2020/026831	(72)発明者	永田 真己 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
(87)国際公開番号	WO2021/079566	(72)発明者	清水 康弘 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
(87)国際公開日	令和3年4月29日(2021.4.29)	合議体	
審査請求日	令和4年4月18日(2022.4.18)	審判長	井上 信一
審判番号	不服2024-2732(P2024-2732/J1)	審判官	山本 章裕
審判請求日	令和6年2月16日(2024.2.16)	審判官	畑中 博幸
(31)優先権主張番号	特願2019-193614(P2019-193614)		
(32)優先日	令和1年10月24日(2019.10.24)		
(33)優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54)【発明の名称】 複合キャパシタ

(57)【特許請求の範囲】

【請求項1】

複合キャパシタであって、
前記複合キャパシタは、
互いに積層された複数のキャパシタと、
前記複数のキャパシタの積層方向を中心軸の軸方向として、前記複数のキャパシタの周側面を覆う絶縁部とを備え、
前記複数のキャパシタの各々は、
支持電極層と、
前記支持電極層に対して前記積層方向の一方側において、前記支持電極層から前記積層方向に沿って延出し、かつ、ナノサイズの外径を有する、複数の導電柱状部と、
前記支持電極層の前記一方側において前記支持電極層および前記複数の導電柱状部を被覆する誘電体層と、
前記誘電体層を被覆し、前記誘電体層を介して前記支持電極層および前記複数の導電柱状部と対向する、対向電極層とを含み、
前記複数のキャパシタは、
第1キャパシタと、
前記第1キャパシタに対して前記一方側に位置する、第2キャパシタとを含み、
前記第2キャパシタは、前記第1キャパシタと並列に接続されており、
前記第1キャパシタの前記対向電極層は、前記第2キャパシタの前記支持電極層と電気

10

20

的に接続されている、複合キャパシタ。

【請求項 2】

前記複数のキャパシタの少なくとも 1 つの前記支持電極層は、前記絶縁部を貫通して、前記絶縁部のキャパシタ側とは反対側に引き出されている、請求項 1 に記載の複合キャパシタ。

【請求項 3】

前記第 2 キャパシタの前記支持電極層は、前記絶縁部を貫通して、前記絶縁部のキャパシタ側とは反対側に引き出されている、請求項 1 または請求項 2 に記載の複合キャパシタ。

【請求項 4】

前記絶縁部のキャパシタ側とは反対側において前記絶縁部上に設けられた一方の側方電極部と、

10

前記絶縁部のキャパシタ側とは反対側において、前記一方の側方電極部と離間して前記絶縁部上に設けられた他方の側方電極部とをさらに備え、

前記一方の側方電極部は、前記第 1 キャパシタの前記支持電極層および前記第 2 キャパシタの前記対向電極層の各々に電氣的に接続され、

前記他方の側方電極部は、前記第 1 キャパシタの前記対向電極層および前記第 2 キャパシタの前記支持電極層の各々に電氣的に接続されている、請求項 1 から請求項 3 のいずれか 1 項に記載の複合キャパシタ。

【請求項 5】

前記複数の導電柱状部は、カーボンナノチューブからなる、請求項 1 から請求項 4 のいずれか 1 項に記載の複合キャパシタ。

20

【請求項 6】

前記支持電極層を被覆する前記誘電体層は、前記支持電極層とともに前記絶縁部を貫通して、前記絶縁部のキャパシタ側とは反対側に引き出されている、請求項 2 に記載の複合キャパシタ。

【請求項 7】

前記複数の導電柱状部の各々の長さは、20 μm 以上である、請求項 1 から請求項 6 のいずれか 1 項に記載の複合キャパシタ。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、複合キャパシタに関する。

【背景技術】

【0002】

ナノサイズの外径を有する導電柱状部を備えるキャパシタを開示した文献として、特許第 5511746 号(特許文献 1)がある。特許文献 1 に記載されたキャパシタにおいては、カーボン・ナノチューブが、触媒パッドから上向きに略垂直方向に延びるように配向されている。誘電体層は、触媒パッド上に堆積されている。誘電体層はまた、カーボン・ナノチューブの各々の外側も被覆している。絶縁基板の上に堆積された導電性材料のブラケット層は、隣接するカーボン・ナノチューブ間の空いた空間を充填し、ナノチューブ、絶縁基板、および触媒パッドを覆っている。

40

【先行技術文献】

【特許文献】

【0003】

【文献】特許第 5511746 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 に記載されたキャパシタの静電容量を向上させようとする場合、導電柱状部であるカーボン・ナノチューブの並んでいる方向に、キャパシタを大きくすることが考え

50

られる。しかしながら、このように静電容量を向上させた場合、導電柱状部の延出方向から見たときの面積当たりの容量密度は向上しない。

【0005】

また、特許文献1に記載されたキャパシタは上下方向に対向電極が並んでいる。このため、上記キャパシタを複数個準備し、これら複数のキャパシタを互いに積層した場合には、複数のキャパシタが互いに直列に接続される。このように構成された複合キャパシタは、全体としての静電容量が増加しない。

【0006】

本発明は上記の問題点に鑑みてされたものであり、キャパシタの積層方向から見たときの面積容量密度を高くし、かつ、静電容量を増加させることができる、複合キャパシタを提供することを目的とする。

10

【課題を解決するための手段】

【0007】

本発明に基づく複合キャパシタは、複数のキャパシタと、絶縁部とを備えている。複数のキャパシタは、互いに積層されている。絶縁部は、複数のキャパシタの積層方向を中心軸の軸方向として、複数のキャパシタの周側面を覆っている。複数のキャパシタの各々は、支持電極層と、複数の導電柱状部と、誘電体層と、対向電極層とを含んでいる。複数の導電柱状部の各々は、支持電極層に対して積層方向の一方側において、支持電極層から積層方向に沿って延出している。複数の導電柱状部の各々は、ナノサイズの外径を有している。誘電体層は、支持電極層の上記一方側において支持電極層および複数の導電柱状部を被覆する。対向電極層は、誘電体層を被覆し、誘電体層を介して支持電極層および複数の導電柱状部と対向する。複数のキャパシタは、第1キャパシタと、第2キャパシタとを含んでいる。第2キャパシタは、第1キャパシタに対して上記一方側に位置している。第2キャパシタは、第1キャパシタと並列に接続されている。

20

【発明の効果】

【0008】

本発明によれば、複合キャパシタについて、キャパシタの積層方向から見たときの面積容量密度を高くし、かつ、静電容量を増加させることができる。

【図面の簡単な説明】

【0009】

30

【図1】本発明の実施形態1に係る複合キャパシタを示す断面図である。

【図2】本発明の実施形態1の変形例に係る複合キャパシタを示す断面図である。

【図3】比較例に係る複合キャパシタを示す断面図である。

【図4】本発明の実施形態1に係る複合キャパシタの製造方法において、基板に複数の導電柱状部を形成した状態を示す断面図である。

【図5】本発明の実施形態1に係る複合キャパシタの製造方法において、複数の導電柱状部を基板から集合支持電極層に転写した状態を示す断面図である。

【図6】本発明の実施形態1に係る複合キャパシタの製造方法において、集合支持電極層および複数の導電柱状部に誘電体層を被覆した状態を示す断面図である。

【図7】本発明の実施形態1に係る複合キャパシタの製造方法において、誘電体層に対向電極層を被覆した状態を示す断面図である。

40

【図8】本発明の実施形態1に係る複合キャパシタの製造方法において、対向電極層を平坦化した状態を示す断面図である。

【図9】本発明の実施形態1に係る複合キャパシタの製造方法において、対向電極層を分割した状態を示す断面図である。

【図10】本発明の実施形態1に係る複合キャパシタの製造方法において、集合支持電極層と誘電体層とを分割した状態を示す断面図である。

【図11】本発明の実施形態1に係る複合キャパシタの製造方法において、複数のキャパシタの各々に絶縁部を設けた状態を示す断面図である。

【図12】本発明の実施形態2に係る複合キャパシタを示す断面図である。

50

【図 1 3】本発明の実施形態 3 に係る複合キャパシタを示す断面図である。

【図 1 4】本発明の実施形態 4 に係る複合キャパシタを示す断面図である。

【発明を実施するための形態】

【0010】

以下、本発明の各実施形態に係る複合キャパシタについて図面を参照して説明する。以下の実施形態の説明においては、図中の同一または相当部分には同一符号を付して、その説明は繰り返さない。

【0011】

(実施形態 1)

図 1 は、本発明の実施形態 1 に係る複合キャパシタを示す断面図である。図 1 に示すように、本発明の実施形態 1 に係る複合キャパシタ 1 は、複数のキャパシタ 10 と、絶縁部 20 とを備えている。複数のキャパシタ 10 は、互いに積層されている。絶縁部 20 は、複数のキャパシタ 10 の積層方向を中心軸の軸方向として、複数のキャパシタ 10 の周側面 11 を覆っている。

10

【0012】

まず、複数のキャパシタ 10 の全てに共通する構成について説明する。図 1 に示すように、複数のキャパシタ 10 の各々は、支持電極層 100 と、複数の導電柱状部 110 と、誘電体層 120 と、対向電極層 130 とを含んでいる。

【0013】

支持電極層 100 は、平板状、箔状、または薄膜状であってもよい。支持電極層 100 が平板状であれば、複合キャパシタ 1 を製造する際の支持電極層 100 の取扱いが容易となり、複合キャパシタ 1 の設計が容易となる。支持電極層 100 が箔状であれば、複合キャパシタ 1 を製造する際の支持電極層 100 の取扱いが容易となる。支持電極層 100 が薄膜状であれば、複合キャパシタ 1 を低背化できる。

20

【0014】

支持電極層 100 を複数のキャパシタ 10 の積層方向から見たときの支持電極層 100 の外形および面積は、キャパシタ 10 の静電容量を考慮して適宜設計することができる。支持電極層 100 を上記積層方向から見たときに、支持電極層 100 は、矩形状、角部が湾曲した矩形状、または、楕円形状の外形を有している。支持電極層 100 は、上記積層方向から見たときに、孔が形成されていてもよい。

30

【0015】

支持電極層 100 を構成する材料は、特に限定されない。支持電極層 100 は、たとえば銅などの金属で構成されている。支持電極層 100 が金属で構成されている場合、他の導電部材と支持電極層 100 とを互い接触させることで、容易に導電経路を構成することができる。また、支持電極層 100 が金属で構成されている場合、支持電極層 100 の抵抗値を比較的低くすることができるとともに、耐熱性を向上できる。

【0016】

支持電極層 100 は、複数の導電柱状部 110 など他の導電部材と接続して導電経路を構成するための配線を有していてもよい。支持電極層 100 が配線を有する場合、支持電極層 100 の配線以外の部分は絶縁材料で構成されていてもよい。支持電極層 100 の配線以外の部分は、セラミックで構成されていてもよい。支持電極層 100 の配線以外の部分がセラミックで構成されている場合、支持電極層 100 の機械的特性が向上する。

40

【0017】

複数の導電柱状部 110 の各々は、支持電極層 100 に支持されている。複数の導電柱状部 110 の各々は、支持電極層 100 に対して積層方向の一方側において、支持電極層 100 から積層方向に沿って延出している。本実施形態において、複数の導電柱状部 110 の各々は、支持電極層 100 の表面上から延出するように設けられているが、支持電極層 100 の内部から外側へ延出するように設けられていてもよい。また、本実施形態においては、複数の導電柱状部 110 の各々は、支持電極層 100 を構成する部材と互いに異なる部材で構成されているが、複数の導電柱状部 110 の各々は、支持電極層 100 と

50

もに一体の部材で構成されていてもよい。

【0018】

複数の導電柱状部110の各々は、ナノサイズの外径を有している。本明細書において、ナノサイズとは、たとえば、0.1nm以上1000nm以下であることを意味する。複数の導電柱状部110の各々は、筒状であってもよいし、有底筒状であってもよい。

【0019】

複数の導電柱状部110を構成する材料は特に限定されない。本実施形態において、複数の導電柱状部110は、導電性材料または半導体材料で構成されているが、複数の導電柱状部110は、半導体材料もしくは絶縁材料で構成された部材が金属によって薄くコーティングされることによって形成された柱状物で構成されていてもよい。

10

【0020】

複数の導電柱状部110の各々は、たとえば、カーボンナノファイバー、または、ZnOなどで構成される他のナノファイバー、ZnO、GaNもしくはヘマタイトなどで構成されるナノロッドまたはナノワイヤを含んでいる。本実施形態において、複数の導電柱状部110は、具体的にはカーボンナノチューブからなり、より具体的には、複数の導電柱状部110の各々は、たとえば100本~200本の、複数のカーボンナノチューブからなる。

【0021】

本実施形態において、カーボンナノチューブのカイラリティは特に限定されない。カーボンナノチューブは、半導体型または金属型でもよく、カーボンナノチューブは、半導体型と金属型の両方を含んでいてもよい。電気抵抗の観点から、カーボンナノチューブは、半導体型と比較して金属型の比率が高いことが好ましい。

20

【0022】

本実施形態において、カーボンナノチューブを構成する層の数は特に限定されない。カーボンナノチューブは、1層で構成されるSWCNT(Single Wall Carbon Nanotube)でもよいし、2層以上で構成されるMWCNT(Multiwall Carbon Nanotube)でもよい。

【0023】

複数の導電柱状部110の各々の長さは特に限定されない。複数の導電柱状部110の各々の長さは、複数の導電柱状部110の延在方向に直交する面方向における面積あたりの容量密度の観点から、長いことが好ましい。複数の導電柱状部110の各々の長さは、たとえば、数 μm 以上、20 μm 以上、50 μm 以上、100 μm 以上、500 μm 以上、750 μm 以上、1000 μm 以上、または、2000 μm 以上である。

30

【0024】

また、複数の導電柱状部110の各々の長さは、互いに異なってもよいが、複数の導電柱状部110の各々の先端は、積層方向に略垂直な仮想平面上において整列していることが好ましい。これにより、キャパシタ10の静電容量を容易に制御することができる。

【0025】

誘電体層120は、支持電極層100の上記一方側において支持電極層100および複数の導電柱状部110を被覆する。誘電体層120は、複数の導電柱状部110が設けられた部分を除き、支持電極層100の導電柱状部110側の面の全体をさらに被覆している。

40

【0026】

誘電体層120と複数の導電柱状部110の間には、追加の導電体層が設けられていてもよい。これにより、キャパシタ10の寄生抵抗をより低減することができる。

【0027】

誘電体層120を構成する材料は、特に限定されないが、たとえば、二酸化シリコン、酸化アルミニウム、窒化シリコン、酸化タンタル、酸化ハフニウム、チタン酸バリウム、ジルコン酸チタン酸鉛、または、これらの組み合わせが挙げられる。

【0028】

50

対向電極層 130 は、誘電体層 120 を被覆し、誘電体層 120 を介して支持電極層 100 および複数の導電柱状部 110 と対向する。本実施形態において、対向電極層 130 の支持電極層 100 側とは反対側の面は、平面状である。

【0029】

対向電極層 130 を構成する材料は特に限定されないが、銀、金、銅、白金、アルミニウムなどの金属、または、これらを含む合金などが挙げられる。

【0030】

次に、複合キャパシタ 1 の全体の構成について説明する。

本実施形態に係る複合キャパシタ 1 においては、複数のキャパシタ 10 が、第 1 キャパシタ 10 A と、第 2 キャパシタ 10 B と、第 3 キャパシタ 10 C とを含んでいる。

10

【0031】

第 2 キャパシタ 10 B は、第 1 キャパシタ 10 A に対して、複数のキャパシタ 10 の積層方向のうち複数の導電柱状部 110 の延出側である一方側に位置している。本実施形態においては、複数のキャパシタ 10 のうちの 1 つである第 1 キャパシタ 10 A の対向電極層 130 は、第 1 キャパシタ 10 A の対向電極層 130 の上記一方側において最も近くに位置する他のキャパシタ 10 である第 2 キャパシタ 10 B の支持電極層 100 と電気的に直接接続されている。第 1 キャパシタ 10 A の対向電極層 130 と、第 2 キャパシタ 10 B の支持電極層 100 とは、導電接着剤 30 のみを介して互いに接合されている。

【0032】

第 3 キャパシタ 10 C は、第 2 キャパシタ 10 B に対して、複数のキャパシタ 10 の積層方向のうち複数の導電柱状部 110 の延出側である一方側に位置している。本実施形態においては、複数のキャパシタ 10 のうちの 1 つである第 2 キャパシタ 10 B の対向電極層 130 は、第 2 キャパシタ 10 B の対向電極層 130 の上記一方側において最も近くに位置する他のキャパシタ 10 である第 3 キャパシタ 10 C の支持電極層 100 と電気的に直接接続されている。第 2 キャパシタ 10 B の対向電極層 130 と、第 3 キャパシタ 10 C の支持電極層 100 とは、導電接着剤 30 のみを介して互いに接合されている。

20

【0033】

複数のキャパシタ 10 のうちの 1 つである第 1 キャパシタ 10 A の支持電極層 100 および当該支持電極層 100 を被覆する誘電体層 120 は、絶縁部 20 の端部を切り欠くように延出して、絶縁部 20 のキャパシタ 10 側とは反対側に引き出されている。

30

【0034】

複数のキャパシタ 10 のうちの 1 つである第 2 キャパシタ 10 B の支持電極層 100 および当該支持電極層 100 を被覆する誘電体層 120 は、絶縁部 20 を貫通して、絶縁部 20 のキャパシタ 10 側とは反対側に引き出されている。本実施形態において、第 2 キャパシタ 10 B の支持電極層 100 および誘電体層 120 が引き出される方向は、第 1 キャパシタ 10 A の支持電極層 100 および誘電体層 120 が引き出される方向と異なっている。

【0035】

複数のキャパシタ 10 のうちの 1 つである第 3 キャパシタ 10 C の支持電極層 100 および当該支持電極層 100 を被覆する誘電体層 120 は、絶縁部 20 を貫通して、絶縁部 20 のキャパシタ 10 側とは反対側に引き出されている。本実施形態において、第 3 キャパシタ 10 C の支持電極層 100 および誘電体層 120 が引き出される方向は、第 1 キャパシタ 10 A の支持電極層 100 および誘電体層 120 が引き出される方向と略同一である。

40

【0036】

本実施形態に係る複合キャパシタ 1 は、上面電極層 40 をさらに備えている。上面電極層 40 は、支持電極層 100 と同様の構成を有している。上面電極層 40 は、複数のキャパシタ 10 のうち、積層方向において最も上記一方側に位置するキャパシタ 10 である第 3 キャパシタ 10 C の対向電極層 130 と電気的に直接接続されている。上面電極層 40 は、第 3 キャパシタ 10 C の対向電極層 130 の支持電極層 100 側とは反対側に位置し

50

ている。第3キャパシタ10Cの対向電極層130と上面電極層40とは、導電接着剤30のみを介して互いに接合されている。

【0037】

上面電極層40は、絶縁部20の端部を切り欠くように延出して、絶縁部20のキャパシタ10側とは反対側に引き出されている。本実施形態において、上面電極層40が引き出される方向は、第2キャパシタ10Bの支持電極層100および誘電体層120が引き出される方向と略同一である。

【0038】

なお、本発明の実施形態1に係る複合キャパシタ1は、上面電極層40を備えていなくてもよい。図2は、本発明の実施形態1の変形例に係る複合キャパシタを示す断面図である。図2に示すように、本発明の実施形態1の変形例に係る複合キャパシタ1aは、上面電極層を備えていない。本変形例に係る複合キャパシタ1aは、第3キャパシタ10Cの対向電極層130が外部に露出している。

10

【0039】

以下、本発明の実施形態1に係る複合キャパシタ1に含まれる3つのキャパシタ10によって構成される回路について、比較例に係る複合キャパシタと対比することにより説明する。

【0040】

図3は、比較例に係る複合キャパシタを示す断面図である。図3に示すように、比較例に係る複合キャパシタ9は、支持電極層100、誘電体層120および上面電極層40が、絶縁部20のキャパシタ10側とは反対側に引き出されていない点で、本発明の実施形態1に係る複合キャパシタ1と異なっている。

20

【0041】

比較例に係る複合キャパシタ9においては、第1キャパシタ10Aの支持電極層100を一方の端子、上面電極層40を他方の端子として用いた場合、上記一方の端子から上記他方の端子にかけて回路が構成される。当該回路においては、複数のキャパシタ10が互いに直列に接続される。すなわち、比較例に係る複合キャパシタ9においては、第1キャパシタ10A、第2キャパシタ10Bおよび第3キャパシタ10Cは、互いに並列に接続されていない。

【0042】

一方、図1に示すように、本発明の実施形態1に係る複合キャパシタ1においては、第1キャパシタ10Aの支持電極層100および第3キャパシタ10Cの支持電極層100を電氣的に互いに接続することで、一方の端子として用いることができる。また、第2キャパシタ10Bの支持電極層100および上面電極層40を互いに電氣的に接続することで、他方の端子として用いることができる。

30

【0043】

本実施形態に係る複合キャパシタ1の上記一方の端子から上記他方の端子にかけて構成される回路においては、第2キャパシタ10Bは、第1キャパシタ10Aと並列に接続されている。第3キャパシタ10Cは、第1キャパシタ10Aおよび第2キャパシタ10Bの両方と並列に接続されている。このように、本実施形態に係る複合キャパシタ1においては、3つのキャパシタ10を、3並列×1直列で構成することができる。

40

【0044】

以下、本発明の実施形態1に係る複合キャパシタ1の製造方法について説明する。複合キャパシタ1の製造方法は特に限定されないが、本発明の実施形態1に係る複合キャパシタ1の製造方法は、基板に導電柱状部を形成する工程と、導電柱状部を集合支持電極層に転写する工程と、誘電体層を被覆する工程と、対向電極層を被覆する工程と、対向電極層を平坦化する工程と、対向電極層を分割する工程と、集合支持電極層と誘電体層とをそれぞれ分割する工程と、絶縁部を設ける工程と、積層工程とを備えている。

【0045】

図4は、本発明の実施形態1に係る複合キャパシタの製造方法において、基板に複数の

50

導電柱状部を形成した状態を示す断面図である。図4に示すように、まず、複数の導電柱状部110を、基板200に形成する。具体的には、基板200に触媒粒子が配置され、当該触媒粒子から導電柱状部110を成長させる。複数の導電柱状部110は、基板200側とは反対側に端部115を有する。

【0046】

触媒粒子は、導電柱状部110がカーボンナノチューブである場合はたとえばFe、NiまたはCo、もしくはこれらを含む合金などからなり、導電柱状部110がZnOを含む場合はたとえばPtまたはAuもしくはこれらを含む合金などからなる。触媒粒子を配置する方法としては、CVD(Cheical Vapor Deposition)法、スパッタリングまたはPVD(Physical Vapor Deposition)法と、リソグラフィまたはエッチングなどとを組み合わせることが挙げられる。なお、触媒粒子の位置はパターンニングにより適宜選択される。

10

【0047】

複数の導電柱状部110の成長方法は特に限定されない。本実施形態において、複数の導電柱状部110は、CVD法またはプラズマ強化CVD法などを用いて成長させることができる。CVD法またはプラズマ強化CVD法において使用するガスとしては、一酸化炭素、メタン、エチレン、アセチレン、または、これらと水素あるいはアンモニアの混合物などが挙げられる。

【0048】

複数の導電柱状部110の各々は、触媒粒子の表面から成長する。複数の導電柱状部110の各々は、端部115が、基板200から離れていくようにして、成長する。

20

【0049】

複数の導電柱状部110の各々を、上記CVDまたはプラズマ強化CVD法などを用いて成長させる場合、温度条件およびガス条件などを適宜選択することで、複数の導電柱状部110の各々が、所望の範囲内の長さおよび外径を有するように複数の導電柱状部110の各々を成長させることができる。ただし、複数の導電柱状部110の各々の具体的な長さは、基板200の表面上におけるガスの濃度、ガスの流量、温度のばらつきによって、互いに異なっている。

【0050】

基板200を構成する材料としては、たとえば、酸化シリコン、シリコン、ガリウム砒素、アルミニウム、または、SUSなどが挙げられる。

30

【0051】

図5は、本発明の実施形態1に係る複合キャパシタの製造方法において、複数の導電柱状部を基板から集合支持電極層に転写した状態を示す断面図である。図5に示すように、基板200上に形成された複数の導電柱状部110を、端部115において集合支持電極層100Xに接合させる。集合支持電極層100Xに複数の導電柱状部110を接合させた後、複数の導電柱状部110から基板200を剥がす。このようにして、複数の導電柱状部110を基板200から集合支持電極層100Xに転写する。集合支持電極層100Xは、複数のキャパシタ10の各々が備えている支持電極層100の集合体である。具体的には、集合支持電極層100Xは、複数の支持電極層100が面内方向において互いに接続された状態のものである。

40

【0052】

また、複数の導電柱状部110を基板200から集合支持電極層100Xに転写する際、複数の導電柱状部110を集合支持電極層100Xに化学的または機械的に差し込むように転写してもよい。これにより、複数の導電柱状部110の、支持電極層100から外側に延出している部分の長さを、互いに揃えることができる。

【0053】

なお、複数の導電柱状部110の各々は、支持電極層100とともに一体の部材で構成される場合には、上述した方法に代えて、1つの平板状の電極層の表面を、化学エッチングなどにより凹凸状に加工することにより、複数の導電柱状部110と集合支持電極層1

50

00Xとを形成してもよい。

【0054】

図6は、本発明の実施形態1に係る複合キャパシタの製造方法において、集合支持電極層および複数の導電柱状部に誘電体層を被覆した状態を示す断面図である。図6に示すように、複数の導電柱状部110が設けられた集合支持電極層100Xの全面にわたって、誘電体層120を被覆する。誘電体層120の被覆方法は特に限定されず、めっき法、ALD(Atomic Layer Deposition)法、CVD法、MOCVD(Metalorganic Chemical Vapor Deposition)法、超臨界流体成膜法、またはスパッタリングなどが挙げられる。

【0055】

図7は、本発明の実施形態1に係る複合キャパシタの製造方法において、誘電体層に対向電極層を被覆した状態を示す断面図である。図7に示すように、誘電体層120に対向電極層130を被覆する。対向電極層130の被覆方法は特に限定されず、めっき法、ALD法、CVD法、MOCVD法、超臨界流体成膜法、またはスパッタリングなどが挙げられる。

10

【0056】

図8は、本発明の実施形態1に係る複合キャパシタの製造方法において、対向電極層を平坦化した状態を示す断面図である。図8に示すように、対向電極層130のうち、複数の導電柱状部110の集合支持電極層100X側とは反対側に位置する部分を、CMP(Chemical Mechanical Polishing)により平坦化する。

【0057】

図9は、本発明の実施形態1に係る複合キャパシタの製造方法において、対向電極層を分割した状態を示す断面図である。図9に示すように、複数の導電柱状部110を複数のグループに分けて、複数の導電柱状部110に対応する対向電極層130が、上記グループごと互いに離間するように、対向電極層130を複数個に分割する。複数の対向電極層130同士の間においては、誘電体層120が露出する。対向電極層130の分割は、フォトマスクングおよびエッチング処理により行なう。

20

【0058】

図10は、本発明の実施形態1に係る複合キャパシタの製造方法において、集合支持電極層と誘電体層とを分割した状態を示す断面図である。図10に示すように、誘電体層120が露出している位置において、集合支持電極層100Xと誘電体層120とをダイシングにより分割する。これにより、集合支持電極層100Xが分割されることで形成された複数の支持電極層100の各々に対応するように、複数のキャパシタ10が形成される。このとき、支持電極層100および誘電体層120が、キャパシタ10において一方方向に延出するように、上記の分割を行なう。

30

【0059】

図11は、本発明の実施形態1に係る複合キャパシタの製造方法において、複数のキャパシタの各々に絶縁部を設けた状態を示す断面図である。図11に示すように、複数のキャパシタ10の各々の周側面11に絶縁部20を設ける。絶縁部20を設ける方法は特に限定されない。絶縁部20を設ける方法としては、絶縁材料を含むペースト状の基材を塗布した後に焼成する方法、めっき法、ALD法、CVD法、MOCVD法、超臨界流体成膜法、またはスパッタリングなどが挙げられる。

40

【0060】

最後に、絶縁部20が設けられた複数のキャパシタ10と、上面電極層40とを、導電接着剤30を介して互いに積層することにより、図1に示すような本発明の実施形態1に係る複合キャパシタが製造される。なお、絶縁部20を複数のキャパシタ10の各々に設ける前にキャパシタ10を互いに積層して、互いに積層された複数のキャパシタ10に絶縁部20を設けてもよい。また、積層工程において、絶縁部20が設けられた複数のキャパシタ10のみを、導電接着剤30を介して互いに積層すると、本発明の実施形態1の変形例に係る複合キャパシタ1aが製造される。

【0061】

50

上記のように、本発明の実施形態 1 に係る複合キャパシタ 1 は、複数のキャパシタ 1 0 と、絶縁部 2 0 とを備えている。複数のキャパシタ 1 0 は、互いに積層されている。絶縁部 2 0 は、複数のキャパシタ 1 0 の積層方向を中心軸の軸方向として、複数のキャパシタ 1 0 の周側面 1 1 を覆っている。複数のキャパシタ 1 0 の各々は、支持電極層 1 0 0 と、複数の導電柱状部 1 1 0 と、誘電体層 1 2 0 と、対向電極層 1 3 0 とを含んでいる。複数の導電柱状部 1 1 0 の各々は、支持電極層 1 0 0 に対して積層方向の一方側において、支持電極層 1 0 0 から積層方向に沿って延出している。複数の導電柱状部 1 1 0 の各々は、ナノサイズの外径を有している。誘電体層 1 2 0 は、支持電極層 1 0 0 の上記一方側において支持電極層 1 0 0 および複数の導電柱状部 1 1 0 を被覆する。対向電極層 1 3 0 は、誘電体層 1 2 0 を被覆し、誘電体層 1 2 0 を介して支持電極層 1 0 0 および複数の導電柱状部 1 1 0 と対向する。複数のキャパシタ 1 0 は、第 1 キャパシタ 1 0 A と、第 2 キャパシタ 1 0 B とを含んでいる。第 2 キャパシタ 1 0 B は、第 1 キャパシタ 1 0 A に対して上記一方側に位置している。第 2 キャパシタ 1 0 B は、第 1 キャパシタ 1 0 A と並列に接続されている。

10

【0062】

これにより、複合キャパシタ 1 について、キャパシタ 1 0 の積層方向から見たときの面積容量密度を高くし、かつ、静電容量を増加させることができる。

【0063】

本実施形態に係る複合キャパシタ 1 において、複数のキャパシタ 1 0 の少なくとも 1 つの支持電極層 1 0 0 は、絶縁部 2 0 を貫通して、絶縁部 2 0 のキャパシタ 1 0 側とは反対側に引き出されている。

20

【0064】

これにより、複数のキャパシタ 1 0 を互いに並列に接続するために、引き出された支持電極層 1 0 0 を、複合キャパシタ 1 の端子とすることができる。

【0065】

本実施形態に係る複合キャパシタ 1 において、複数のキャパシタ 1 0 の少なくとも 1 つの対向電極層 1 3 0 は、該対向電極層 1 3 0 の上記一方側において最も近くに位置する他のキャパシタ 1 0 の支持電極層 1 0 0 と電気的に接続されている。

【0066】

これにより、絶縁部 2 0 の内側において、複数のキャパシタ 1 0 の電極層同士を電気的に接続することができる。

30

【0067】

本実施形態に係る複合キャパシタ 1 において、上記他のキャパシタ 1 0 の支持電極層 1 0 0 は、絶縁部 2 0 を貫通して、絶縁部 2 0 のキャパシタ 1 0 側とは反対側に引き出されている。

【0068】

これにより、複数のキャパシタ 1 0 を互いに並列に接続するため、上記キャパシタ 1 0 の対向電極層 1 3 0 を、引き出された上記他のキャパシタ 1 0 の支持電極層 1 0 0 を介して、複合キャパシタ 1 の端子とすることができる。

【0069】

40

本実施形態に係る複合キャパシタ 1 において、複数の導電柱状部 1 1 0 は、カーボンナノチューブからなる。

【0070】

これにより、複数の導電柱状部 1 1 0 の機械的特性を向上できるため、複数のキャパシタ 1 0 を積層させた時に、キャパシタ 1 0 の構造が変化することを抑制でき、ひいては、複合キャパシタ 1 の静電容量の低下を抑制することができる。

【0071】

(実施形態 2)

以下、本発明の実施形態 2 に係る複合キャパシタについて説明する。本発明の実施形態 2 に係る複合キャパシタは、一部の複数のキャパシタ同士が直列に接続されている点が主

50

に、本発明の実施形態 1 に係る複合キャパシタ 1 と異なる。よって、本発明の実施形態 1 と同様の構成については説明を繰り返さない。

【0072】

図 1 2 は、本発明の実施形態 2 に係る複合キャパシタを示す断面図である。図 1 2 に示すように、本発明の実施形態 2 に係る複合キャパシタ 2 においては、複数のキャパシタ 1 0 が、第 1 キャパシタ 1 0 A と、第 2 キャパシタ 1 0 B と、第 4 キャパシタ 1 0 D と、第 5 キャパシタ 1 0 E とを含んでいる。

【0073】

第 4 キャパシタ 1 0 D は、第 1 キャパシタ 1 0 A に対して、複数のキャパシタ 1 0 の積層方向のうち複数の導電柱状部 1 1 0 の延出側である一方側に位置している。本実施形態においては、複数のキャパシタ 1 0 のうちの 1 つである第 1 キャパシタ 1 0 A の対向電極層 1 3 0 は、第 1 キャパシタ 1 0 A の対向電極層 1 3 0 の上記一方側において最も近くに位置する他のキャパシタ 1 0 である第 4 キャパシタ 1 0 D の支持電極層 1 0 0 と電氣的に直接接続されている。第 1 キャパシタ 1 0 A の対向電極層 1 3 0 と、第 4 キャパシタ 1 0 D の支持電極層 1 0 0 とは、導電接着剤 3 0 のみを介して互いに接合されている。

10

【0074】

第 2 キャパシタ 1 0 B は、第 4 キャパシタ 1 0 D に対して、複数のキャパシタ 1 0 の積層方向のうち複数の導電柱状部 1 1 0 の延出側である一方側に位置している。本実施形態においては、複数のキャパシタ 1 0 のうちの 1 つである第 4 キャパシタ 1 0 D の対向電極層 1 3 0 は、第 4 キャパシタ 1 0 D の対向電極層 1 3 0 の上記一方側において最も近くに位置する他のキャパシタ 1 0 である第 2 キャパシタ 1 0 B の支持電極層 1 0 0 と電氣的に直接接続されている。第 4 キャパシタ 1 0 D の対向電極層 1 3 0 と、第 2 キャパシタ 1 0 B の支持電極層 1 0 0 とは、導電接着剤 3 0 のみを介して互いに接合されている。

20

【0075】

すなわち、本実施形態において、第 1 キャパシタ 1 0 A の対向電極層 1 3 0 と、第 2 キャパシタ 1 0 B の支持電極層 1 0 0 とは、第 4 キャパシタ 1 0 D を介して、電氣的に間接的に互いに接続されている。

【0076】

第 5 キャパシタ 1 0 E は、第 2 キャパシタ 1 0 B に対して、複数のキャパシタ 1 0 の積層方向のうち複数の導電柱状部 1 1 0 の延出側である一方側に位置している。本実施形態においては、複数のキャパシタ 1 0 のうちの 1 つである第 2 キャパシタ 1 0 B の対向電極層 1 3 0 は、第 2 キャパシタ 1 0 B の対向電極層 1 3 0 の上記一方側において最も近くに位置する他のキャパシタ 1 0 である第 5 キャパシタ 1 0 E の支持電極層 1 0 0 と電氣的に直接接続されている。第 2 キャパシタ 1 0 B の対向電極層 1 3 0 と、第 5 キャパシタ 1 0 E の支持電極層 1 0 0 とは、導電接着剤 3 0 のみを介して互いに接合されている。

30

【0077】

第 4 キャパシタ 1 0 D および第 5 キャパシタ 1 0 E の各々の支持電極層 1 0 0 および当該支持電極層 1 0 0 を被覆する誘電体層 1 2 0 は、絶縁部 2 0 を貫通せず、絶縁部 2 0 のキャパシタ 1 0 側のみに位置している。

【0078】

上面電極層 4 0 は、複数のキャパシタ 1 0 のうち、積層方向において最も上記一方側に位置するキャパシタ 1 0 である第 5 キャパシタ 1 0 E における、対向電極層 1 3 0 の支持電極層 1 0 0 側とは反対側に位置して、当該対向電極層 1 3 0 と電氣的に接続されている。第 5 キャパシタ 1 0 E の対向電極層 1 3 0 と上面電極層 4 0 とは、導電接着剤 3 0 のみを介して互いに接合されている。本実施形態において、上面電極層 4 0 が引き出される方向は、第 1 キャパシタ 1 0 A の支持電極層 1 0 0 および誘電体層 1 2 0 が引き出される方向と略同一である。

40

【0079】

すなわち、本実施形態において、第 2 キャパシタ 1 0 B の対向電極層 1 3 0 と、上面電極層 4 0 とは、第 5 キャパシタ 1 0 E を介して、電氣的に間接的に互いに接続されている。

50

【0080】

本発明の実施形態2に係る複合キャパシタ2においては、第1キャパシタ10Aの支持電極層100および上面電極層40を互いに電氣的に接続することで、一方の端子として用いることができる。また、第2キャパシタ10Bの支持電極層100を他方の端子として用いることができる。

【0081】

本実施形態に係る複合キャパシタ2の上記一方の端子から上記他方の端子にかけて構成される回路においては、第4キャパシタ10Dが、第1キャパシタ10Aと直列に接続されている。第5キャパシタ10Eが、第2キャパシタ10Bと直列に接続されている。そして、第1キャパシタ10Aおよび第4キャパシタ10Dと、第2キャパシタ10Bおよび第5キャパシタ10Eとが、互いに並列に接続されている。このように、本実施形態に係る複合キャパシタ2においては、4つのキャパシタ10を、2並列×2直列で構成することができる。

10

【0082】

本発明の実施形態2に係る複合キャパシタ2においても、第2キャパシタ10Bは、第1キャパシタ10Aと並列に接続されている。さらに、本発明の実施形態2に係る複合キャパシタ2においては、複数のキャパシタ10のうち一部のキャパシタが直列に接続されているため、耐電圧を向上させることができる。

【0083】

(実施形態3)

以下、本発明の実施形態3に係る複合キャパシタについて説明する。本発明の実施形態3に係る複合キャパシタは、側方導電部をさらに備える点で、本発明の実施形態1に係る複合キャパシタ1と異なる。よって、本発明の実施形態1と同様の構成については説明を繰り返さない。

20

【0084】

図13は、本発明の実施形態3に係る複合キャパシタを示す断面図である。図13に示すように、本発明の実施形態3に係る複合キャパシタ3は、一方の側方電極部50と、他方の側方電極部60とをさらに備えている。一方の側方電極部50は、絶縁部20のキャパシタ10側とは反対側において絶縁部20上に設けられている。他方の側方電極部60は、絶縁部20のキャパシタ10側とは反対側において、一方の側方電極部50と離間して絶縁部20上に設けられている。

30

【0085】

一方の側方電極部50は、第1キャパシタ10Aの支持電極層100および第3キャパシタ10Cの支持電極層100の各々に接続されている。他方の側方電極部60は、第2キャパシタ10Bの支持電極層100および上面電極層40の各々に接続されている。

【0086】

このようにして、一方の側方電極部50は、第1キャパシタ10Aの支持電極層100および第2キャパシタ10Bの対向電極層130の各々に電氣的に接続されている。他方の側方電極部60は、第1キャパシタ10Aの対向電極層130および第2キャパシタ10Bの支持電極層100の各々に電氣的に接続されている。

40

【0087】

上記の構成により、複合キャパシタ3を、複数のキャパシタ10の積層方向が実装基板に対して垂直となるようにして実装基板に実装する際に、当該実装が容易になる。具体的には、上記のように複合キャパシタ3を実装した場合には、一方の側方電極部50を、複合キャパシタ3の一方の端子として機能させ、他方の側方電極部60を、複合キャパシタ3の他方の端子として機能させることができる。

【0088】

(実施形態4)

以下、本発明の実施形態4に係る複合キャパシタについて説明する。本発明の実施形態4に係る複合キャパシタは、絶縁部が1つのキャパシタ全体を取り囲んでいる点が主に、

50

本発明の実施形態 3 に係る複合キャパシタ 3 と異なる。よって、本発明の実施形態 3 に係る複合キャパシタ 3 と同様の構成については説明を繰り返さない。

【 0 0 8 9 】

図 1 4 は、本発明の実施形態 4 に係る複合キャパシタを示す断面図である。図 1 4 に示すように、本発明の実施形態 4 に係る複合キャパシタ 4 においては、複数のキャパシタ 1 0 が、互いに同一の構成を有している。

【 0 0 9 0 】

本実施形態に係る複合キャパシタ 4 は、複数の上面電極層 4 0 を備えている。複数の上面電極層 4 0 の各々は、複数のキャパシタ 1 0 の各々の対向電極層 1 3 0 の支持電極層 1 0 0 側とは反対側に位置して、当該対向電極層 1 3 0 と電気的に接続されている。

10

【 0 0 9 1 】

本実施形態においては、絶縁部 2 0 が、複数のキャパシタ 1 0 の各々および対応する上面電極層 4 0 の全体を取り囲むように位置している。このため、複数のキャパシタ 1 0 同士の間には、絶縁部 2 0 が位置している。ただし、複数のキャパシタ 1 0 の各々においては、上面電極層 4 0 の一部が絶縁部 2 0 から露出し、支持電極層 1 0 0 の一部が、上面電極層 4 0 の露出している方向とは異なる方向において絶縁部 2 0 から露出している。

【 0 0 9 2 】

本実施形態においては、複数の一方の側方電極部 5 0 および複数の他方の側方電極部 6 0 の各々が、複数のキャパシタ 1 0 の各々に対応するように位置している。複数のキャパシタ 1 0 の各々において、一方の側方電極部 5 0 は、上面電極層 4 0 と電気的に接続されている。複数の一方の側方電極部 5 0 同士は互いに電気的に接続されている。他方の側方電極部 6 0 は、支持電極層 1 0 0 と電気的に接続されている。複数の他方の側方電極部 6 0 同士は互いに電気的に接続されている。このため、本実施形態においても、第 2 キャパシタ 1 0 B は、第 1 キャパシタ 1 0 A と並列に接続される。

20

【 0 0 9 3 】

上述した実施形態の説明において、組み合わせ可能な構成を相互に組み合わせてもよい。

【 0 0 9 4 】

今回開示された実施形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

30

【符号の説明】

【 0 0 9 5 】

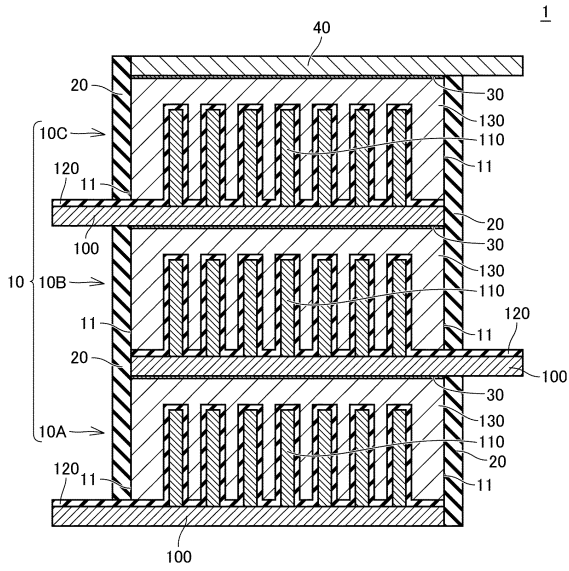
1, 1 a, 2, 3, 4, 9 複合キャパシタ、1 0 キャパシタ、1 0 A 第 1 キャパシタ、1 0 B 第 2 キャパシタ、1 0 C 第 3 キャパシタ、1 0 D 第 4 キャパシタ、1 0 E 第 5 キャパシタ、1 1 周側面、2 0 絶縁部、3 0 導電接着剤、4 0 上面電極層、5 0 一方の側方電極部、6 0 他方の側方電極部、1 0 0 支持電極層、1 0 0 X 集合支持電極層、1 1 0 導電柱状部、1 1 5 端部、1 2 0 誘電体層、1 3 0 対向電極層、2 0 0 基板。

40

【 図面 】

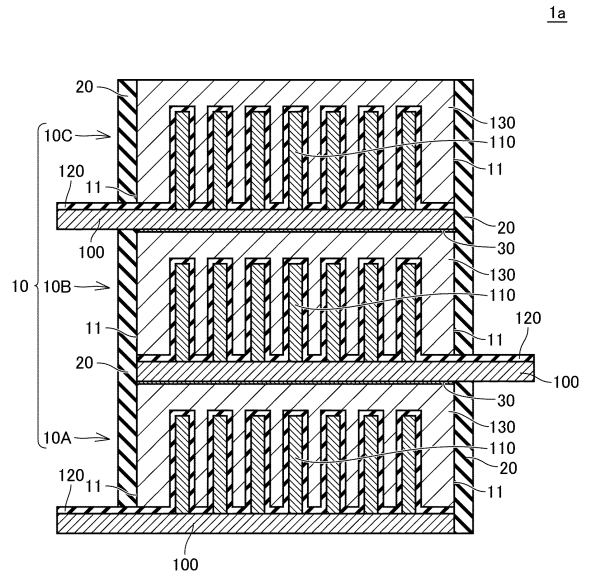
【 図 1 】

FIG.1



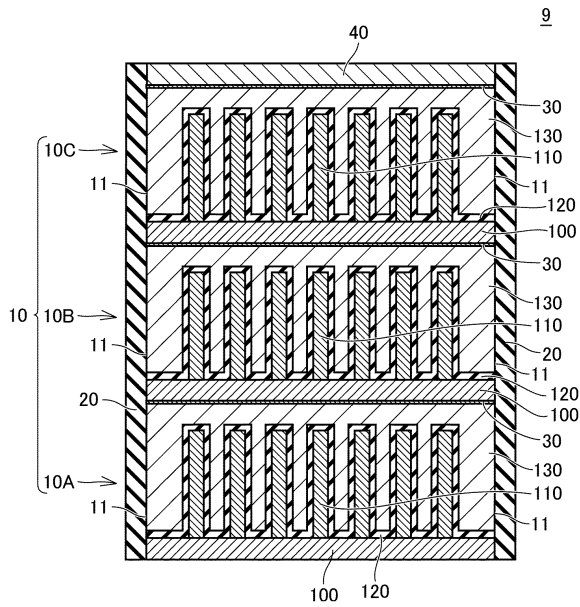
【 図 2 】

FIG.2



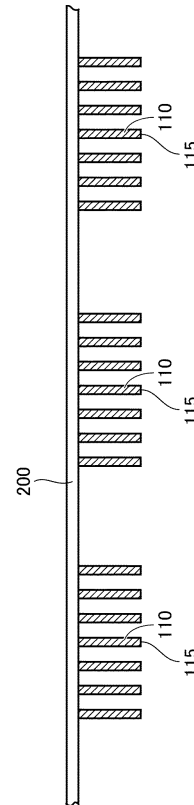
【 図 3 】

FIG.3



【 図 4 】

FIG.4



10

20

30

40

50

【 図 5 】

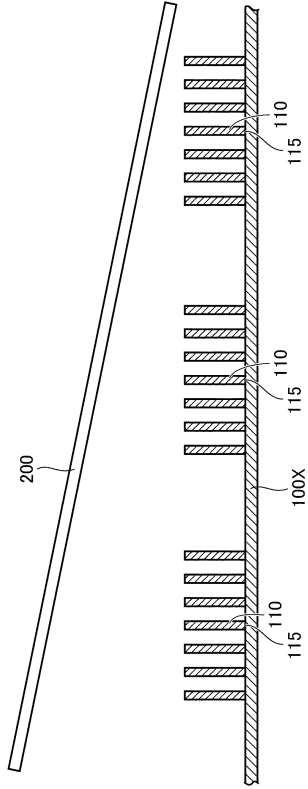


FIG.5

【 図 6 】

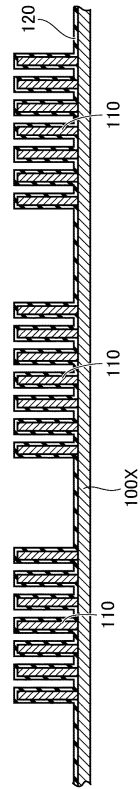


FIG.6

【 図 7 】

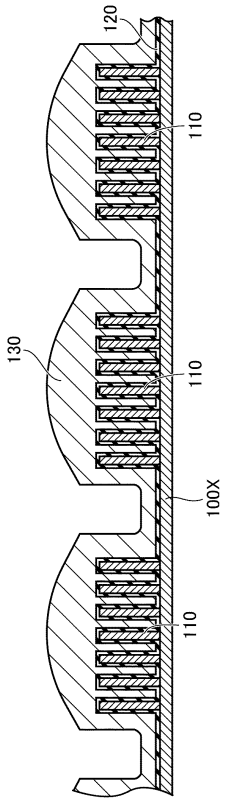


FIG.7

【 図 8 】

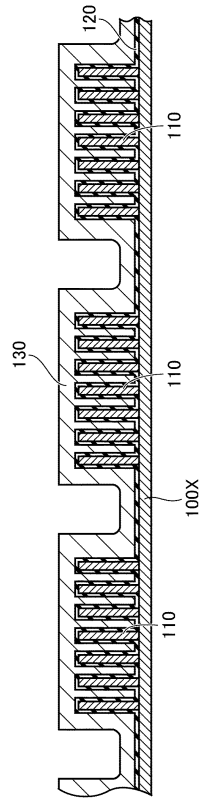


FIG.8

10

20

30

40

50

【図 9】

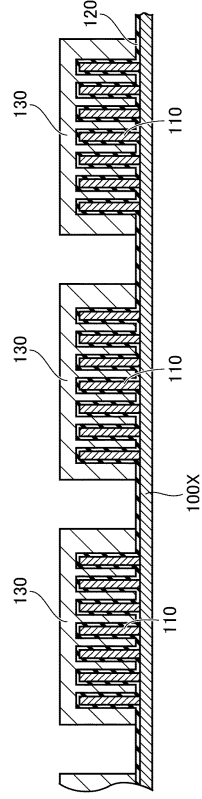


FIG.9

【図 10】

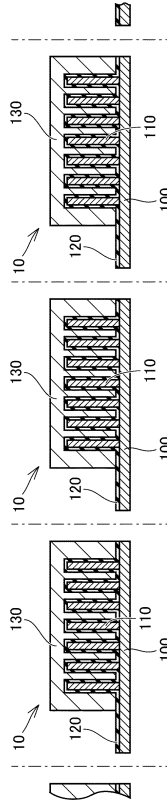


FIG.10

【図 11】

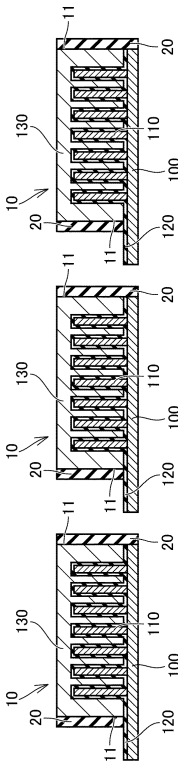
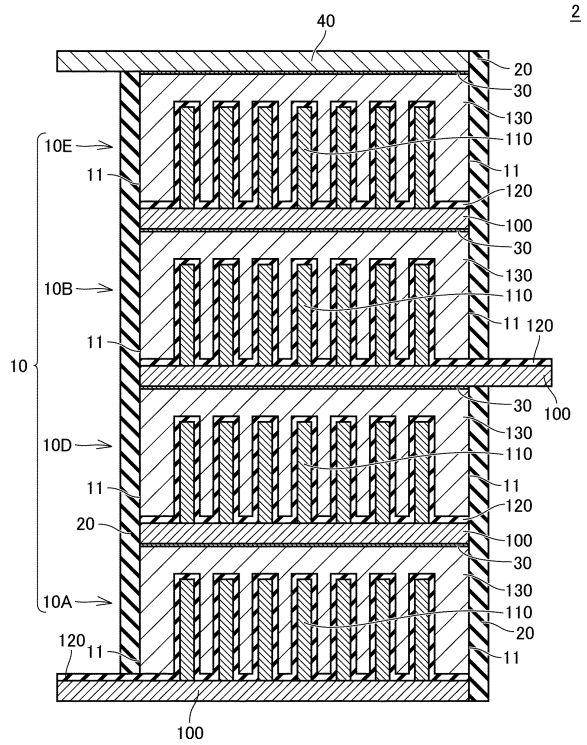


FIG.11

【図 12】

FIG.12



10

20

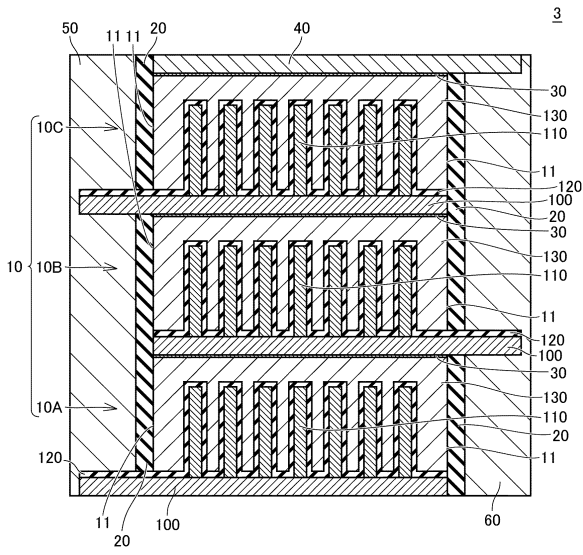
30

40

50

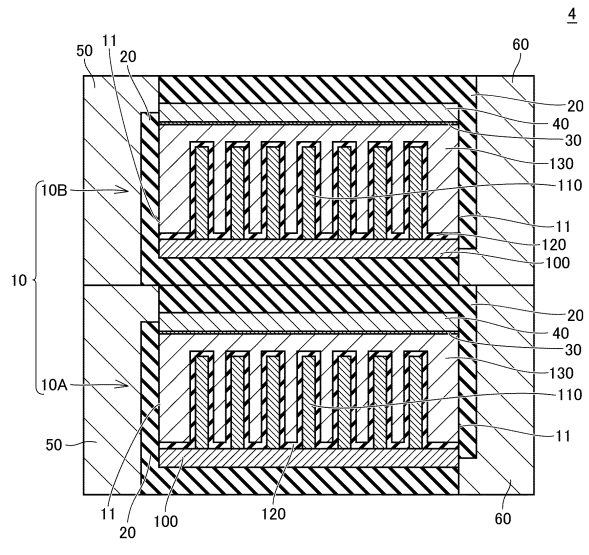
【 図 1 3 】

FIG.13



【 図 1 4 】

FIG.14



10

20

30

40

50

フロントページの続き

- (56)参考文献 特開2008-130778(JP,A)
特開2009-170861(JP,A)
特開2006-287197(JP,A)
特開2004-146520(JP,A)
特開2019-091877(JP,A)
特開2019-057703(JP,A)
米国特許出願公開第2008/0135908(US,A1)
- (58)調査した分野 (Int.Cl., DB名)
H01C 1/142,7/00