

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/027 (2006.01)

G03F 7/16 (2006.01)



[12] 发明专利说明书

专利号 ZL 200480036496.2

[45] 授权公告日 2009 年 1 月 14 日

[11] 授权公告号 CN 100452294C

[22] 申请日 2004. 11. 30

[21] 申请号 200480036496. 2

[30] 优先权

[32] 2003. 12. 9 [33] JP [31] 410105/2003

[86] 国际申请 PCT/JP2004/017752 2004. 11. 30

[87] 国际公布 WO2005/057633 日 2005. 6. 23

[85] 进入国家阶段日期 2006. 6. 8

[73] 专利权人 东京毅力科创株式会社

地址 日本东京都

[72] 发明人 筱塚真一 和田荣希 山下刚秀

[56] 参考文献

JP2003 - 45776A 2003. 2. 14

US2002/0170671A1 2002. 11. 21

CN1219757A 1999. 6. 16

CN1451174A 2003. 10. 22

JP2002 - 64075A 2002. 2. 28

JP2003 - 37043A 2003. 2. 7

JP2003 - 151878A 2003. 5. 23

JP10 - 172902A 1998. 6. 26

JP2001 - 167996A 2001. 6. 22

JP2003 - 158050A 2003. 5. 30

CN1333552A 2002. 1. 30

JP2003 - 115426A 2003. 4. 18

US2003/0201256A1 2003. 10. 30

US2003/0060917A1 2003. 3. 27

审查员 赵 哲

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 张天安

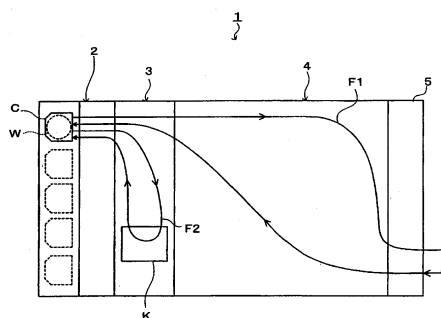
权利要求书 3 页 说明书 13 页 附图 8 页

[54] 发明名称

基板处理装置的控制方法以及基板处理装置

[57] 摘要

本发明的目的是在具有检查部的涂布显影处理装置中, 缩短进行准备所需要的时间、降低成本, 进而提高检查部的运行率。 在本发明中, 将涂布显影处理装置的控制程序设计成能够独立实施以下流程: 将基板从晶片盒工作站送入处理工作站, 在处理工作站和曝光装置中进行处理之后送回晶片盒工作站的处理流程; 以及将基板从晶片盒工作站送入检查工作站, 进行检查之后送回晶片盒工作站的检查流程。 在进行涂布显影处理装置的准备工作时, 能够实施检查流程和处理流程, 同时进行检查工作站的检查单元的评价作业以及处理工作站的处理单元的调整作业。 检查工作站空闲时, 能够从外部将基板送入晶片盒工作站对其进行检查。



1. 一种基板处理装置的控制方法，所述基板处理装置具有进行基板的输入输出的输入输出部，进行基板的处理的处理部，以及进行基板的检查的检查部，能够在这些部分之间进行基板的输送，其特征是，

独立实施将送入所述输入输出部中的基板送入所述处理部进行处理的基板处理流程、以及将送入所述输入输出部中的基板送入所述检查部进行检查的基板检查流程；

对基板以批次为单位实施所述基板处理流程和所述基板检查流程；

对所述基板处理流程结束后的批次实施所述基板检查流程；

以与该批次的所述基板检查流程的实施时间不重叠的方式，对从基板处理装置的外部送入所述输入输出部中的外部的批次实施所述基板检查流程。

2. 如权利要求1所述的基板处理装置的控制方法，其特征是，

将所述基板处理流程结束后的基板送回所述输入输出部，当所述检查部没有对其它基板进行检查时，对所述输入输出部的基板实施所述基板检查流程。

3. 如权利要求1所述的基板处理装置的控制方法，其特征是，

在所述检查部没有对所述基板处理流程结束后的基板进行检查时，对从基板处理装置的外部送入所述输入输出部中的外部的基板实施所述基板检查流程。

4. 如权利要求1所述的基板处理装置的控制方法，其特征是，

使对所述基板处理流程结束后的所述批次进行的所述基板检查流程优先于对所述外部的批次进行的所述基板检查流程。

5. 如权利要求1所述的基板处理装置的控制方法，其特征是，

使对所述外部的批次进行的所述基板检查流程优先于对所述基板处理流程结束后的所述批次进行的所述基板检查流程。

6. 如权利要求1所述的基板处理装置的控制方法，其特征是，

从设置在所述检查部中的多个检查单元之中选择既定的检查单元，对该被选择的检查单元中的基板实施所述基板检查流程。

7. 一种基板处理装置，具有进行基板的输入输出的输入输出部，

进行基板的处理的处理部，以及进行基板的检查的检查部，能够在这些部分之间进行基板的输送，其特征是，

具有控制部，所述控制部在基板处理装置中独立实施将送入所述输入输出部中的基板送入所述处理部进行处理的基板处理流程、以及将送入所述输入输出部中的基板送入所述检查部进行检查的基板检查流程；

所述控制部，对基板以批次为单位实施所述基板处理流程与所述基板检查流程，并且，对所述基板处理流程结束后的批次实施所述基板检查流程，以与该批次的所述基板检查流程的实施时间不重叠的方式，对从基板处理装置的外部送入所述输入输出部中的外部的批次实施所述基板检查流程。

8. 如权利要求7所述的基板处理装置，其特征是，

所述控制部，将所述基板处理流程结束后的基板送回所述输入输出部，当所述检查部没有对其它基板进行检查时，对所述输入输出部的基板实施所述基板检查流程。

9. 如权利要求7所述的基板处理装置，其特征是，

所述控制部，在所述检查部没有对所述基板处理流程结束后的基板进行检查时，对从基板处理装置的外部送入所述输入输出部中的外部的基板实施所述基板检查流程。

10. 如权利要求7所述的基板处理装置，其特征是，

所述控制部，使对所述基板处理流程结束后的所述批次进行的所述基板检查流程优先于对所述外部的批次进行的所述基板检查流程。

11. 如权利要求7所述的基板处理装置，其特征是，

所述控制部，使对所述外部的批次进行的所述基板检查流程优先于对所述基板处理流程结束后的所述批次进行的所述基板检查流程。

12. 如权利要求7所述的基板处理装置，其特征是，

所述控制部，能够切换成对所述基板处理流程结束后的所述批次进行的所述基板检查流程、以及对所述外部的批次进行的基板检查流程中的某一个优先。

13. 如权利要求7所述的基板处理装置，其特征是，

所述检查部中设置有多个检查单元，

所述控制部从所述多个检查单元之中选择既定的检查单元，对该

被选择的检查单元中的基板实施所述基板检查流程。

14. 如权利要求 7 所述的基板处理装置，其特征是，

所述控制部对所述输入输出部、所述处理部以及所述检查部进行控制。

基板处理装置的控制方法 以及基板处理装置

技术领域

本发明涉及基板处理装置的控制方法以及基板处理装置。

背景技术

例如，半导体器件制造过程中的基板光刻工序通常是采用涂布显影处理装置进行的。涂布显影处理装置，在其本体内具有进行基板的输入输出的加载·卸载部、进行抗蚀剂涂布处理、显影处理、热处理等一系列多种处理的处理部、以及与相邻于该装置设置的曝光装置之间进行基板的传递的接口部等，这些部分具有在各部分内或相邻部分之间进行基板的输送的输送单元。

此外，近年来，有人提出一种涂布显影处理装置内具有对处理后的基板的膜厚、线条宽度等进行检查的检查部的方案（例如可参照专利文献1）。根据这种涂布显影处理装置，能够立即对处理后的基板进行检查，早期发现基板处理存在的缺陷等。

过去，以涂布显影处理装置实施的基板处理流程的控制例如是以涂布显影处理装置内的控制部进行的。在不具有上述检查部的以往的涂布显影处理装置的控制部中，设定的是这样一种流程，即，将由加载·卸载部输入的基板送入处理部进行处理，再将处理结束后的基板送回加载·卸载部。而在具有上述检查部的涂布显影处理装置的控制部中，在以往的流程中又增加了检查部的检查流程，即，设定的是将由加载·卸载部输入的基板送入处理部进行处理，对从处理结束的基板之中选择的基板在检查部进行检查，之后，将所有基板送回加载·卸载部的流程。因此，在该涂布显影处理装置中进行处理的基板一旦被送入加载·卸载部，便必定被送入处理部进行处理，之后有选择地在检查部受到检查。

但是，在进行涂布显影处理装置的准备工作时，需要进行对处理部中各处理单元的各种设定进行调整的调整作业、以及对检查部的精度等进行评价的评价作业等。为了排除外部因素的影响，该处理部的

调整作业和检查部的评价作业必须分别单独进行。然而，在具有上述检查部的涂布显影处理装置中，一旦实施基板处理流程，基板必定要从处理部通过，其结果，会对基板产生外部干扰，因而无法通过实施流程进行检查部的评价作业。为此，在进行检查部的评价作业时，单独设置与检查部相邻地设置的、具有可在进行检查部评价作业时直接对上述检查部进行基板的送入送出的机构的专用的评价单元，经由该评价单元对检查部进行基板的送入送出。因此，在涂布显影处理装置的准备工作中需要使用专用的评价单元，对于基板制造厂来说，要承担评价单元的购入和维持成本，而对于装置制造厂和检查器制造厂来说，要承担评价单元的开发成本和开发工时。

此外，在使用专用的评价单元进行检查部的评价作业时，当然无法进行实际当中要在基板流动的情况下进行的处理部的调整作业。如上所述，以往，检查部的评价作业和处理部的调整作业无法同时进行，涂布显影处理装置的准备工作要占用很多时间。

再有，在以涂布显影处理装置进行基板处理时，多按照从既定片数中选一片的比例进行基板的检查，检查部多处于空闲状态。因此，人们希望能够提高检查部的运行率，高效率地利用检查部。

专利文献：日本专利特开 2000-223401 号公报

发明内容

本发明是鉴于上述情况而提出的，其目的是，提供一种基板处理装置的控制方法以及基板处理装置，在具有检查部的涂布显影处理装置等的基板处理装置中，可缩短装置进行准备所需要的时间，降低成本，还能够提高检查部的运行率。

为达到上述目的，本发明作为一种对具有进行基板的输入输出的输入输出部，进行基板的处理的处理部，以及进行基板的检查的检查部，能够在这些部分之间进行基板的输送而构成的基板处理装置的控制方法，其特征是，独立实施将送入所述输入输出部中的基板送入所述处理部进行处理的基板处理流程、以及将送入所述输入输出部中的基板送入所述检查部进行检查的基板检查流程；对基板以批次为单位实施所述基板处理流程和所述基板检查流程，对所述基板处理流程结束后的批次实施所述基板检查流程，以与该批次的所述基板检查流

程的实施时间不重叠的方式，对从基板处理装置的外部送入所述输入输出部中的外部的批次实施所述基板检查流程。

根据本发明，基板的处理流程和检查流程是独立实施的，因此，例如在进行基板处理装置的准备工作时，能够实施基板的检查流程，将送入输入输出部中的例如评价用基板直接送入检查部实施检查。由于能够根据检查的结果对检查部进行评价，因此，不需要设置以往的专用的评价单元，能够节省与该评价单元相关的费用。此外，由于能够同时进行基板的检查流程和处理流程，同时进行检查部的评价作业和处理部的调整作业，因此，能够缩短基板处理装置的准备工作所需要的时间。此外，还能够只单独使用基板处理装置的检查部，因此，能够充分利用空闲的检查部，提高检查部的运行率。

也可以设计成，将所述基板处理流程结束后的基板送回所述输入输出部，当所述检查部没有对其它基板进行检查时，对所述基板实施所述基板检查流程。按照这种方案，将基板处理流程结束后的基板送回输入输出部，因此，不需要在例如检查部中设置预先使基板待机的缓冲部等。其结果，能够减小检查部的体积，实现装置整体的小型化。

也可以设计成，在所述检查部没有对所述基板处理流程结束后的基板进行检查时，对从基板处理装置的外部送入所述输入输出部中的外部的基板实施所述基板检查流程。该外部的基板是仅仅以进行检查为目的被送入基板处理装置的输入输出部中的，例如是经过其它处理装置处理的基板。按照这种方案，能够对例如经过其它处理装置处理的基板进行检查，因此，例如能够减少进行基板制造的整个车间的检查单元的台数以谋求成本的降低。此外，能够提高检查部的运行率从而提高整个车间的处理效率。

也可以设计成，对所述基板处理流程结束后的所述批次进行的所述基板检查流程优先于对所述外部的批次进行的所述基板检查流程。按照这种方案，由于该基板处理装置所处理过的批次的检查优先，因此，在基板处理装置内流动的基板不会发生堵塞，即便是对来自外部的批次进行检查，也能够保持基板处理装置的处理效率。另外，也可以设计成，对所述外部的批次进行的所述基板检查流程优先于对所述基板处理流程结束后的所述批次进行的所述基板检查流程。

也可以设计成,从设置在所述检查部中的多个检查单元之中选择既定的检查单元,对该被选择的检查单元中的基板实施所述基板检查流程。按照这种方案,例如能够针对一个基板或一个批次自由选择必要的检查项目。

本发明的基板处理装置是一种具有进行基板的输入输出的输入输出部,进行基板的处理的处理部,以及进行基板的检查的检查部,能够在这些部分之间进行基板的输送的基板处理装置,其特征是,具有控制部,所述控制部能够独立实施将送入所述输入输出部中的基板送入所述处理部进行处理的基板处理流程、以及将送入所述输入输出部中的基板送入所述检查部进行检查的基板检查流程;所述控制部,能够对基板以批次为单位实施所述基板处理流程与所述基板检查流程,能够对所述基板处理流程结束后的批次实施所述基板检查流程,能够以与该批次的所述基板检查流程的实施时间不重叠的方式,对从基板处理装置的外部送入所述输入输出部中的外部的批次实施所述基板检查流程。

根据本发明,能够独立实施基板的处理流程和检查流程,因此,例如在进行基板处理装置的准备工作时,能够实施基板检查流程,将送入输入输出部中的例如评价用基板直接送入检查部实施检查。由于能够依据检查的结果对检查部进行评价,因此,不需要设置以往的专用的评价单元,能够节省与该评价单元相关的费用。此外,由于能够同时进行基板的检查流程和处理流程,同时进行检查部的评价作业和处理部的调整作业,因此,能够缩短基板处理装置进行准备所需要的时间。此外,还能够只单独使用基板处理装置的检查部,因此,能够充分利用空闲的检查部,提高检查部的运行率。

也可以设计成,所述控制部,能够将所述基板处理流程结束后的基板送回所述输入输出部,能够在所述检查部没有对其它基板进行检查时,对所述输入输出部的基板实施所述基板检查流程。按照这种方案,将基板处理流程结束后的基板送回输入输出部,因此,不需要在例如检查部中设置预先使基板待机的缓冲部等,能够减小检查部的体积,实现装置整体的小型化。

也可以设计成,所述控制部,能够在所述检查部没有对所述基板处理流程结束后的基板进行检查时,对从基板处理装置的外部送入所

述输入输出部中的外部的基板实施所述基板检查流程。按照这种方案，通过对外部的基板实施基板检查流程，可提高检查部的运行率。

也可以设计成，所述控制部，能够使对所述基板处理流程结束后的所述批次进行的所述基板检查流程优先于对所述外部的批次进行的所述基板检查流程。按照这种方案，由于使经过该基板处理装置处理过的批次的检查优先，因此，在基板处理装置内流动的基板的不会发生堵塞，即便是对来自外部的基板进行检查，也能够保持该基板处理装置的处理效率。

也可以设计成，所述控制部，能够使对所述外部的批次进行的所述基板检查流程优先于对所述基板处理流程结束后的所述批次进行的所述基板检查流程。此外，也可以设计成，所述控制部，能够切换成对所述基板处理流程结束后的所述批次进行的所述基板检查流程、以及对所述外部的批次进行的基板检查流程中的某一个优先。

也可以设计成，所述检查部中设置有多个检查单元，所述控制部能够从所述多个检查单元之中选择既定的检查单元，在该被选择的检查单元中对基板实施所述基板检查流程。按照这种方案，例如能够针对一个基板或一个批次自由选择必要的检查项目。

根据本发明，能够使具有检查部的基板处理装置缩短准备工作所需要的时间，降低费用，还能够提高检查部的运行率。

附图说明

图 1 是对本实施方式的涂布显影处理装置的构成概略进行展示的俯视图。

图 2 是图 1 的涂布显影处理装置的正面图。

图 3 是图 1 的涂布显影处理装置的后视图。

图 4 是对涂布显影处理装置中所设定的处理流程与检查流程进行说明的说明图。

图 5 是对处理流程与检查流程的实施时序进行说明的说明图。

图 6 是对从外部送入的批次实施检查流程时的流程图。

图 7 是对从外部送入的批次实施检查流程的实施时序的说明图。

图 8 是对从外部送入的批次实施检查流程时的流程图。

附图标记说明

1	涂布显影处理装置
2	晶片盒工作站
3	检查工作站
4	处理工作站
20, 21, 22	检查单元
120	控制单元
F ₁	处理流程
F ₂	检查流程
C ₁ ~ C ₄	晶片盒
R ₁ ~ R ₄	批次
W ₁ ~ W ₄	晶片

具体实施方式

下面，对本发明的优选实施方式进行说明。图 1 是对进行作为基板的晶片的光刻工序的涂布显影处理装置 1 的构成概略进行展示的俯视图，图 2 是涂布显影处理装置 1 的正面图，图 3 是涂布显影处理装置 1 的后视图。

涂布显影处理装置 1 如图 1 所示，由以下部分连接成一体而构成：作为例如以 25 片晶片 W 为一盒从外部相对于涂布显影处理装置 1 进行输入输出或者相对于晶片盒 C 进行晶片 W 的输入输出的输入输出部的晶片盒工作站 2、作为对晶片 W 进行检查的检查部的检查工作站 3、作为由在涂布显影工序中以单片处理方式实施既定处理的各种处理单元多层配置而成的处理部的处理工作站 4、以及与相邻于该处理工作站 4 设置的未图示的曝光装置之间进行晶片 W 的传递的接口部 5 等。

在晶片盒工作站 2，能够在晶片盒放置台 6 上的既定位置上沿 X 方向（图 1 中的上下方向）成一排放置多个、例如 5 个晶片盒 C。晶片盒工作站 2 中，设置有能够在输送路径 7 上沿 X 方向移动的晶片输送载体 8。晶片输送载体 8 还能够上下移动，有选择地对在晶片盒 C 内上下排列的晶片 W 进行访问。晶片输送载体 8 还能够围绕垂直的轴在 θ 方向上旋转，对后述的检查工作站 3 一侧的交接部 10 进行访问。

与晶片盒工作站 2 相邻的检查工作站 3，具有例如由多个检查单

元多层配置而成的检查单元组 K。检查工作站 3 具有可与晶片盒工作站 2 之间进行晶片 W 的传递的交接部 10。该交接部 10 中设置有例如放置晶片 W 用的放置部 10a。检查工作站 3 中设置有例如可在沿 X 方向延伸的输送路径 11 上移动的晶片输送装置 12。晶片输送装置 12 例如能够上下移动且能够在 θ 方向上自由旋转，能够对检查单元组 K 内的后述的各检查单元、交接部 10 以及处理工作站 4 的第 3 处理单元组 G3 内的后述的各处理单元进行访问。

在检查单元组 K 中，例如如图 2 所示，自下而上分 3 层重叠有：对晶片 W 上所形成的膜的厚度和蚀刻图案线条的宽度进行检测的膜厚、线条宽度检查单元 20；对晶片表面上的宏观缺陷进行检查的宏观缺陷检查单元 21；以及对曝光重合性的误差进行检查的重合性检查单元 22。

与检查工作站 3 相邻的处理工作站 4 如图 1 所示，具有由多个处理单元多层配置而成的例如 5 个处理单元组 G1~G5。在处理工作站 4 的 X 方向的负方向（图 1 中的下方）一侧，从检查工作站 3 一侧起顺序配置有第 1 处理单元组 G1、第 2 处理单元组 G2。在处理工作站 4 的 X 方向的正方向（图 1 中的上方）一侧，从检查工作站 3 一侧起顺序配置有第 3 处理单元组 G3、第 4 处理单元组 G4 以及第 5 处理单元组 G5。第 3 处理单元组 G3 与第 4 处理单元组 G4 之间设置有第 1 输送单元 30。第 1 输送单元 30 能够有选择地对第 1 处理单元组 G1、第 3 处理单元组 G3 以及第 4 处理单元组 G4 进行访问而进行晶片 W 的输送。第 4 处理单元组 G4 与第 5 处理单元组 G5 之间设置有第 2 输送单元 31。第 2 输送单元 31 能够有选择地对第 2 处理单元组 G2、第 4 处理单元组 G4 以及第 5 处理单元组 G5 进行访问而进行晶片 W 的输送。

如图 2 所示，在第 1 处理单元组 G1 中，自下而上分 5 层依次重叠有：向晶片 W 供给既定的液体进行处理的液处理单元，例如在晶片 W 上涂布抗蚀剂的抗蚀剂涂布单元 40、41、42；用来形成进行曝光处理时防止光发生反射的防反射膜的基底涂布单元 43、44。在第 2 处理单元组 G2 中，自下而上分 5 层依次重叠有：液处理单元，例如对晶片 W 进行显影处理的显影处理单元 50~54。此外，在第 1 处理单元组 G1 和第 2 处理单元组 G2 的最下层，分别设置有用来向各处理单元组 G1、G2 内的所述液处理单元供给各种处理液的化学室 60、61。

例如如图 3 所示, 在第 3 处理单元组 G3 中, 自下而上分 9 层依次重叠有: 温调单元 70; 进行晶片 W 的传递的转接单元 71; 在高精度温度管理下对晶片 W 进行加热处理的高精度温调单元 72~74; 以及对晶片 W 以高温进行处理的高温热处理单元 75~78。

在第 4 处理单元组 G4 中, 例如自下而上分 10 层依次重叠有: 高精度温调单元 80; 对抗蚀剂涂布处理后的晶片 W 进行加热处理的预烘焙单元 81~84; 以及对显影处理后的晶片 W 进行加热处理的后烘焙单元 85~89。

在第 5 处理单元组 G5 中, 自下而上分 10 层依次重叠有: 对晶片 W 进行热处理的多个热处理单元, 例如高精度温调单元 90~93; 以及对曝光后的晶片 W 进行加热处理的后曝光烘焙单元 94~99。

如图 1 所示, 在第 1 输送单元 30 的 X 方向的正方向一侧配置有多个处理单元, 例如如图 3 所示, 自下而上分 4 层依次重叠有: 对晶片 W 进行疏水化处理的粘着单元 100、101; 以及对晶片 W 进行加热的加热单元 102、103。如图 1 所示, 在第 2 输送单元 31 的 X 方向的正方向一侧, 例如配置有仅对晶片 W 的边缘部位有选择地进行曝光的周边曝光单元 104。

在接口部 5 中, 设置有例如如图 1 所示可在沿 X 方向延伸的输送路径 110 上移动的晶片输送载体 111、缓冲盒 112。晶片输送载体 111 能够在 Z 方向上移动并能够在 θ 方向上旋转, 能够对与接口部 5 相邻的未图示的曝光装置、缓冲盒 112 以及第 5 处理单元组 G5 进行访问而进行晶片 W 的输送。

对于如上构成的涂布显影处理装置 1 的控制, 例如以图 1 和图 2 所示设置在晶片盒工作站 2 的侧部的、作为控制部的控制单元 120 进行。控制单元 120 中储存有控制程序 P, 控制单元 120 能够按照控制程序 P 对涂布显影处理装置 1 内的处理单元、检查单元和输送单元的工作进行控制, 从而对涂布显影处理装置 1 中的晶片处理过程进行控制。控制程序 P 被设计成能够独立地实施下面的流程: 例如如图 4 所示地将晶片盒工作站 2 的晶片 W 经由检查工作站 3 送入处理工作站 4, 在处理工作站 4 以及曝光装置中实施处理后, 经由检查工作站 3 送回晶片盒工作站 2 的晶片 W 的处理流程 F_1 ; 以及, 将晶片盒工作站 2 的晶片 W 送入检查工作站 3, 实施既定的检查后送回晶片盒工作站 2 的

晶片 W 的检查流程 F_2 。

下面,对如上构成的涂布显影处理装置 1 的工作原理进行说明。首先,在进行涂布显影处理装置 1 的准备工作时,例如通过控制单元 120 分别实施控制程序 P 的处理流程 F_1 和检查流程 F_2 。当例如容纳有评价用晶片 W 的晶片盒 C 放置在晶片盒放置台 6 上时,该评价用晶片 W 通过晶片输送载体 8 交接到交接部 10,通过晶片输送装置 12 送入各检查单元 20~22 中,当各检查单元 20~22 中的检查结束时,经由晶片输送装置 12、交接部 10 以及晶片输送载体 8 送回晶片盒 C 中。例如通过对评价用晶片 W 在各检查单元 20~22 中的测定值进行评价来进行检查单元 20~22 的评价作业。此外,当例如容纳有处理用晶片 W 的晶片盒 C 放置在晶片盒放置台 6 上时,将该处理用晶片 W 通过晶片输送载体 8、交接部 10 以及晶片输送装置 12 送入处理工作站 4,在作为被调整对象的既定处理单元中的处理结束之后,再次通过晶片输送装置 12、交接部 10 以及晶片输送载体 8 送回晶片盒 C 中。例如根据被送回晶片盒 C 中的晶片 W 的处理状况对各处理单元の設定进行调整,以此完成各处理单元的调整作业。

其次,就涂布显影处理装置 1 的准备工作结束后,在涂布显影处理装置 1 中实际处理晶片 W 时的涂布显影处理装置 1 工作原理进行说明。在本实施方式中,以例如如图 1 所示晶片盒放置台 6 上放置有晶片盒 C_1 、 C_2 、 C_3 ,晶片盒 C_1 中容纳有构成批次 R_1 的多张晶片 W_1 ,晶片盒 C_2 中容纳有构成批次 R_2 的多张晶片 W_2 ,晶片盒 C_3 中容纳有构成批次 R_3 的多张晶片 W_3 为例进行说明。图 5 是对处理流程 F_1 和检查流程 F_2 的实施时序进行展示的说明图。

首先,一旦涂布显影处理装置 1 开始运行,将处于例如可通过控制单元 120 同时实施控制程序 P 的处理流程 F_1 和检查流程 F_2 的状态。对批次 R_1 实施处理流程 F_1 时,将晶片盒放置台 6 上的晶片盒 C_1 内的多张晶片 W_1 通过晶片输送载体 8 一片片依次传递给交接部 10,通过晶片输送装置 12 送入处理工作站 4 的属于第 3 处理单元组 G3 的温调单元 70 中。在处理工作站 4 内,对各晶片 W_1 依次进行以温调单元 70 进行的温调处理、以基底涂布单元 43 进行的防反射膜形成处理、以加热单元 102 进行的加热处理、以高温热处理单元 75 进行的高温加热处理、以高精度温调单元 80 进行的温度调整、以抗蚀剂涂布单元 40

进行的抗蚀剂涂布处理、以预烘焙单元 81 进行的预烘焙处理、以周边曝光单元 104 进行的周边曝光处理、以及以高精度温调单元 93 进行的温度调整。之后，将各晶片 W_1 通过晶片输送载体 111 依次经由接口部 5 送入曝光装置中，曝光处理结束后再次经由接口部 5 送回处理工作站 4 内。

之后，对各晶片 W_1 依次进行以后曝光烘焙单元 94 进行的加热处理、以高精度温调单元 91 进行的温度调节、以显影处理单元 50 进行的显影处理、以后烘焙单元 85 进行的加热处理、以及以高精度温调单元 72 进行的冷却处理等，通过晶片输送装置 12 从转接单元 71 传递到检查工作站 3 的交接部 10 中。将各晶片 W_1 通过晶片输送载体 8 从交接部 10 送回晶片盒 C_1 中。

在实施了晶片盒 C_1 的批次 R_1 的处理流程 F_1 ，所有的晶片 W_1 从晶片盒 C_1 内取出后，接下来如图 5 所示，对晶片盒放置台 6 上的晶片盒 C_2 的批次 R_2 实施处理流程 F_1 ，将多张晶片 W_2 从晶片盒 C_2 中取出，经由与各晶片 W_1 同样的路径实施处理。当晶片盒 C_2 内变空时，对晶片盒 C_3 的批次 R_3 实施处理流程 F_1 ，晶片 W_3 也经由同样的路径进行处理。如上所述，对各批次 $R_1 \sim R_3$ 依次实施处理流程 F_1 。

另一方面，当处理流程 F_1 结束后的批次 R_1 的晶片 W_1 被送回晶片盒 C_1 而开始实施检查流程 F_2 时，将从批次 R_1 中选择的多张晶片 W_1 通过晶片输送载体 8 一片片送入检查工作站 3 的交接部 10。再将该晶片 W_1 通过晶片输送装置 12 例如依次送入检查单元组 K 的膜厚、线条宽度检查单元 20、宏观缺陷检查单元 21、重合性检查单元 22，在各检查单元中实施既定的检查。将检查结束后的晶片 W_1 通过晶片输送装置 12 传递给交接部 10，通过晶片输送载体 8 从交接部 10 送回晶片盒 C_1 。并且，对于处理流程 F_1 结束后被送回晶片盒 C_2 、 C_3 中的批次 R_2 、批次 R_3 也同样实施检查流程 F_2 。

下面，就仅仅以进行检查为目的、如图 1 所示从装置外部将晶片盒 C_1 放置到晶片盒放置台 6 上时的工作原理进行说明。晶片盒 C_1 中例如容纳有经过其它处理装置完成处理的构成批次 R_1 的多张晶片 W_1 。图 6 示出此时的流程图。当在例如实施批次 R_1 的处理流程 F_1 的过程中批次 R_1 的晶片盒 C_1 放置到晶片盒放置台 6 上时，在对批次 R_1 开始实施检查流程 F_2 之前，例如由控制单元 120 判断该批次 R_1 的实施时

间是否与涂布显影处理装置 1 中正在进行处理的批次 R_1 的接下来的检查流程 F_2 的实施时间重叠。如果实施时间重叠, 则先实施对批次 R_1 的检查流程 F_2 , 此时, 批次 R_4 在晶片盒放置台 6 上的晶片盒 C_4 内待机。此外, 如图 7 所示, 批次 R_4 的检查流程 F_2 在批次 R_1 的检查结束后实施。

如果实施时间不重叠, 则立即对批次 R_4 实施检查流程 F_2 。如上所述, 涂布显影处理装置 1 内进行处理的批次 R_1 的检查流程 F_2 比来自外部的批次 R_4 优先进行。此外, 在晶片盒 C_4 放置到晶片盒放置台 6 上时批次 R_2 或批次 R_3 的处理流程 F_1 正在实施时也同样, 若检查流程 F_2 的实施时间发生重叠, 则接下来的批次 R_2 或批次 R_3 的检查流程 F_2 比批次 R_4 优先进行, 调整成使批次 R_4 的检查流程 F_2 的实施时间不会与批次 R_2 、 R_3 的实施时间重叠。

根据上述实施方式, 通过控制单元 120 能够独立实施控制程序 P 的处理流程 F_1 和检查流程 F_2 , 因此, 例如在进行涂布显影处理装置 1 的准备工作时, 能够同时进行检查工作站 3 的各检查单元 20~22 的评价作业和处理工作站 4 的各处理单元的调整作业。因此, 可以缩短进行准备工作的时间。此外, 从涂布显影处理装置 1 的晶片盒工作站 2 能够直接访问各检查单元 20~22, 因此, 不需要像以往那样设置评价作业专用的评价单元, 能够节省与该评价单元相关的费用。

此外, 即便是在涂布显影处理装置 1 内正在实施处理流程 F_1 的过程中, 只要检查单元 20~22 空闲, 便可对来自外部的批次 R_4 实施检查流程 F_2 , 因此, 能够提高检查单元 20~22 的运行率。此外, 涂布显影处理装置 1 内实施处理流程 F_1 的批次 R_1 ~批次 R_3 的检查流程 F_2 比来自外部的批次 R_4 优先进行, 因此, 尽管要对外部的批次 R_4 进行检查, 也不会降低涂布显影处理装置 1 内的晶片的处理效率。

在上述实施方式中, 设计成涂布显影处理装置 1 内进行处理的批次 R_1 ~ R_3 的检查流程 F_2 比从外部送入晶片盒放置台 6 的批次 R_4 的检查流程 F_2 优先进行, 但也可以设计成来自外部的批次 R_4 的检查流程 F_2 优先进行。图 8 示出这种情况下的流程图。在例如来自外部的晶片盒 C_4 放置在晶片盒放置台 6 时, 判断其它批次的检查流程 F_2 此时是否正在实施中。若检查流程 F_2 正在实施中, 则批次 R_4 在晶片盒放置台 6 上待机, 直到该实施中的检查流程 F_2 结束, 之后实施批次 R_4 的检查

流程 F_2 。若晶片盒 C_4 放置在晶片盒放置台 6 上时未实施其它批次的检查流程 F_2 ，则批次 R_4 的检查流程 F_2 立即实施。当在批次 R_4 的检查流程 F_2 实施的过程中涂布显影处理装置 1 内完成处理流程 F_1 的例如批次 $R_1 \sim R_3$ 返回到晶片盒 $C_1 \sim C_3$ 中时，批次 $R_1 \sim R_3$ 在晶片盒放置台 6 上待机，直到批次 R_4 的检查流程 F_2 结束。批次 $R_1 \sim R_3$ 的检查流程 F_2 在批次 R_4 的检查流程 F_2 结束后进行。在该例中，对于例如具有既定要求的批次 R_4 ，能够优先于涂布显影处理装置 1 的批次进行检查。

也可以设计成，上述外部批次 R_4 的检查流程 F_2 优先的模式、与涂布显影处理装置 1 内完成处理的批次 $R_1 \sim R_3$ 的检查流程 F_2 优先的模式能够通过控制单元 120 进行切换。按照这种方案，可以根据需要使外部批次 R_4 和内部批次 $R_1 \sim R_3$ 中的某一个优先。

上述实施方式中的处理流程 F_1 ，是在将晶片 W 从晶片盒工作站 2 送入处理工作站 4 并在处理工作站 4 和曝光装置中进行处理后，直接送回晶片盒工作站 2 的，但也可以设计成，将处理工作站 4 和曝光装置中的处理结束后的晶片 W 有选择地在检查工作站 3 进行检查之后送回晶片盒工作站 2。按照这种方案，在例如处理工作站 4 和曝光装置中的一系列处理结束、将晶片 W 送入检查工作站 3 时，若检查单元 20~22 空闲，则使晶片 W 在检查单元 20~22 中进行检查后返回晶片盒工作站 2，若检查单元 20~22 不空闲，则直接返回晶片盒工作站 2。对于未进行检查的晶片 W ，在返回晶片盒工作站 2 后，通过实施检查流程 F_2 进行检查。按照这种方案，即使检查单元 20~22 处于空闲状态，也不会使晶片 W 经由检查工作站 3 返回晶片盒工作站 2，因此，能够提高检查单元 20~22 的运行率。

也可以设计成，在上述检查流程 F_2 中，例如能够针对一个批次或一个晶片从检查单元组 X 之中任意选择进行检查的检查单元 20~22。此外，也可以设计成，能够针对一个晶片或一个批次改变同一检查单元 20~22 中的检查位置和检查范围等检查条件。

上述实施方式展示的是本发明的一个例子，但本发明并不限于该例子，还可以有各种不同的方案。例如，在上述实施方式中，检查工作站 3 之中的检查单元的种类和数量可任意选择。此外，在上述实施方式的涂布显影处理装置 1 中，晶片盒工作站 2 与处理工作站 4 之间设置了检查工作站 3，但例如也可以在处理工作站 4 和接口部 5 之间

设置检查工作站 3。在上述实施方式中，将本发明应用于涂布显影处理装置 1 中，但本发明例如也可以应用于清洗装置、腐蚀装置等其它基板处理装置中。此外，上述实施方式是对晶片 W 进行处理的涂布显影处理装置，但本发明也可以应用于除晶片之外的基板，例如 FPD（平板显示器）基板、掩模基板、标线（reticle）基板等其它基板。

产业上利用的可能性

本发明能够用来缩短具有基板检查部的基板处理装置的准备时间以及提高检查部的运行率。

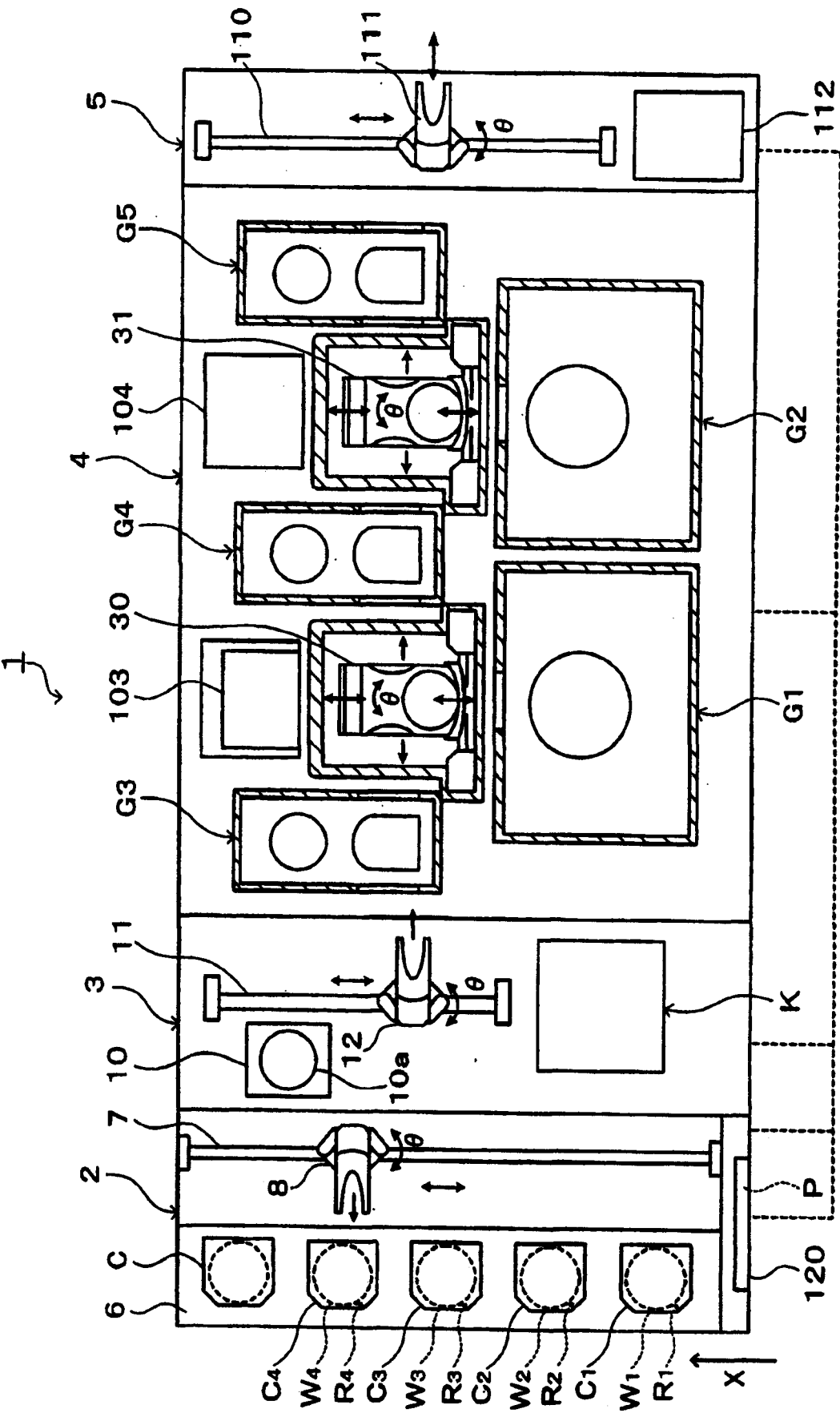
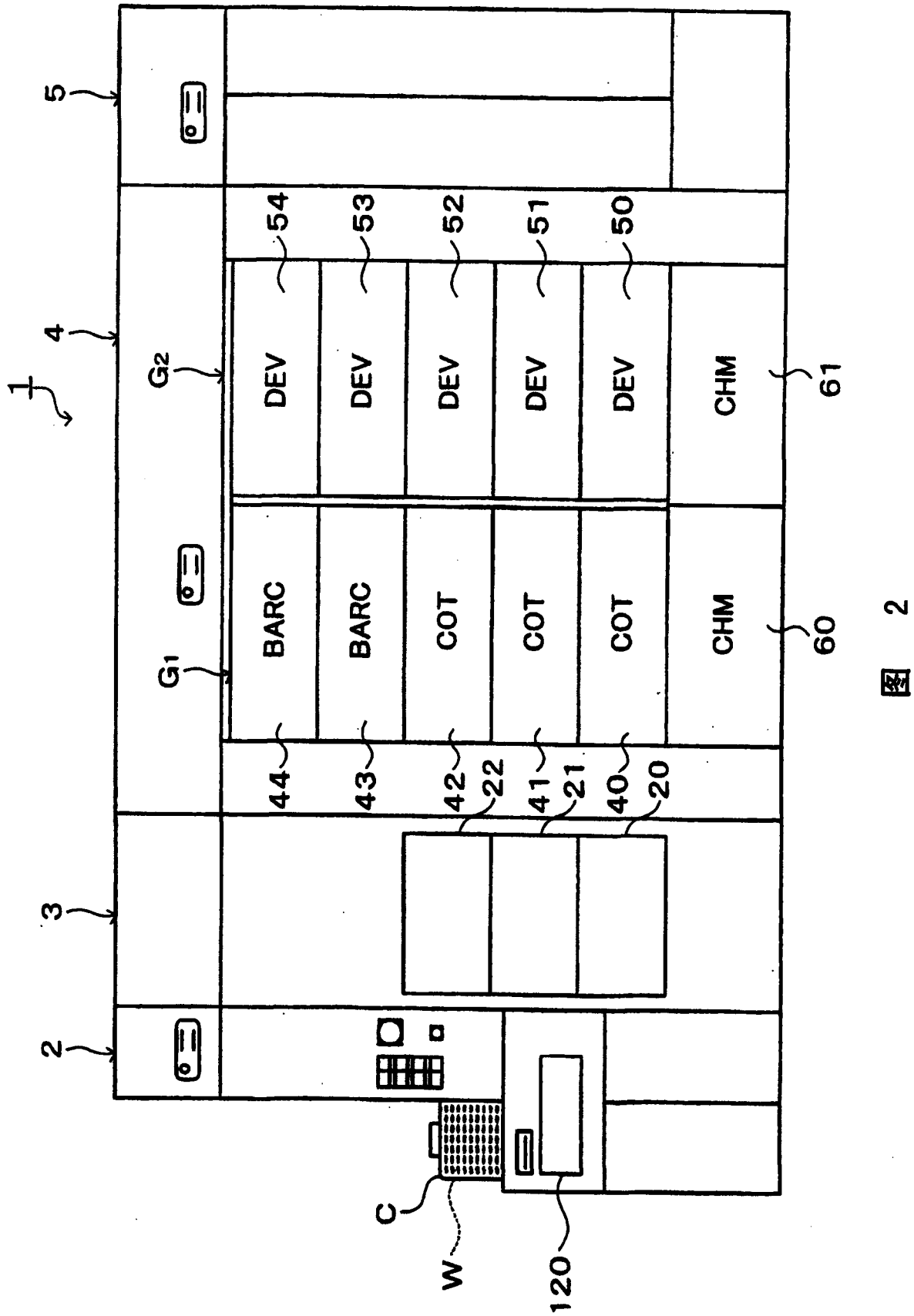


图 1



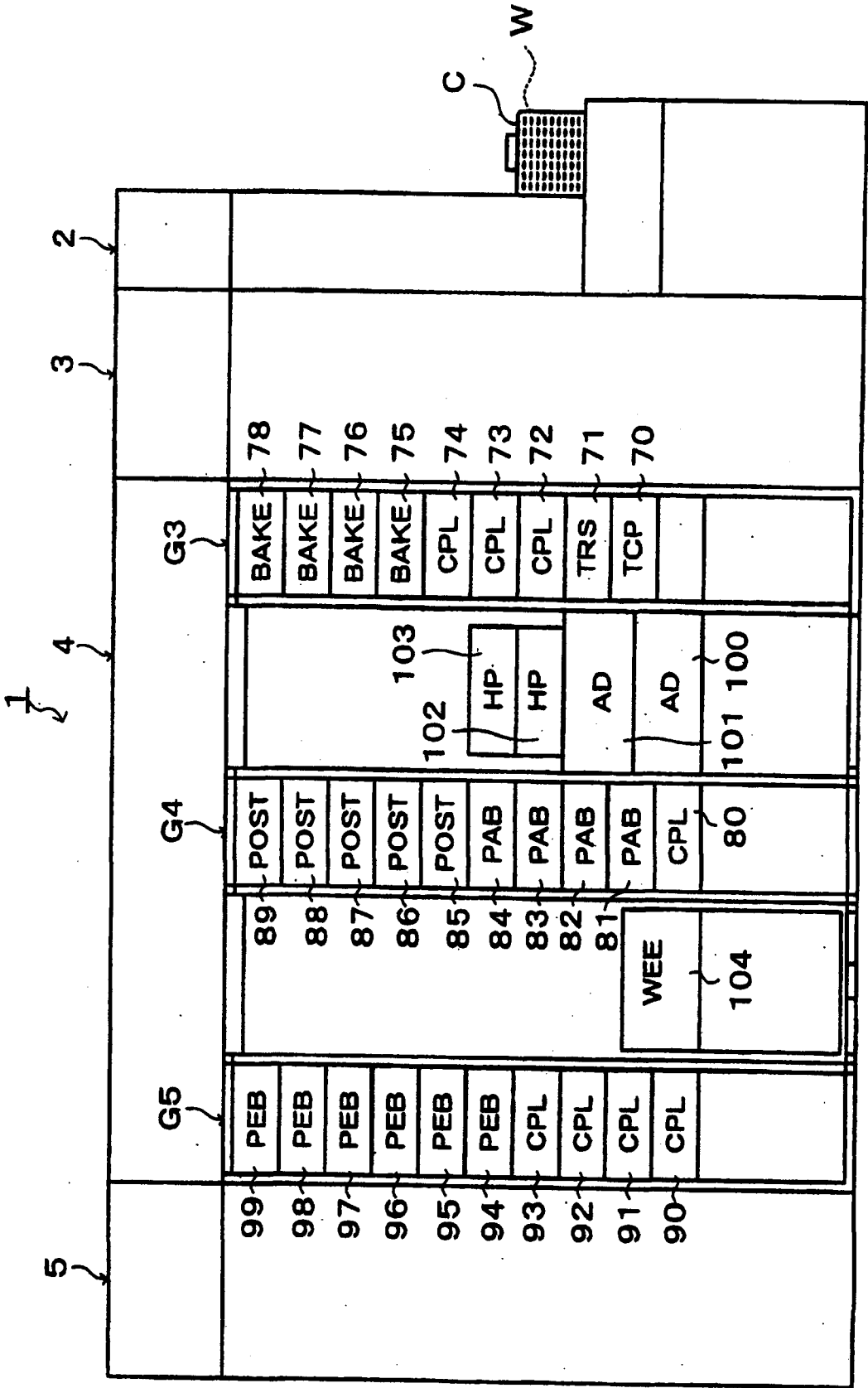


图 3

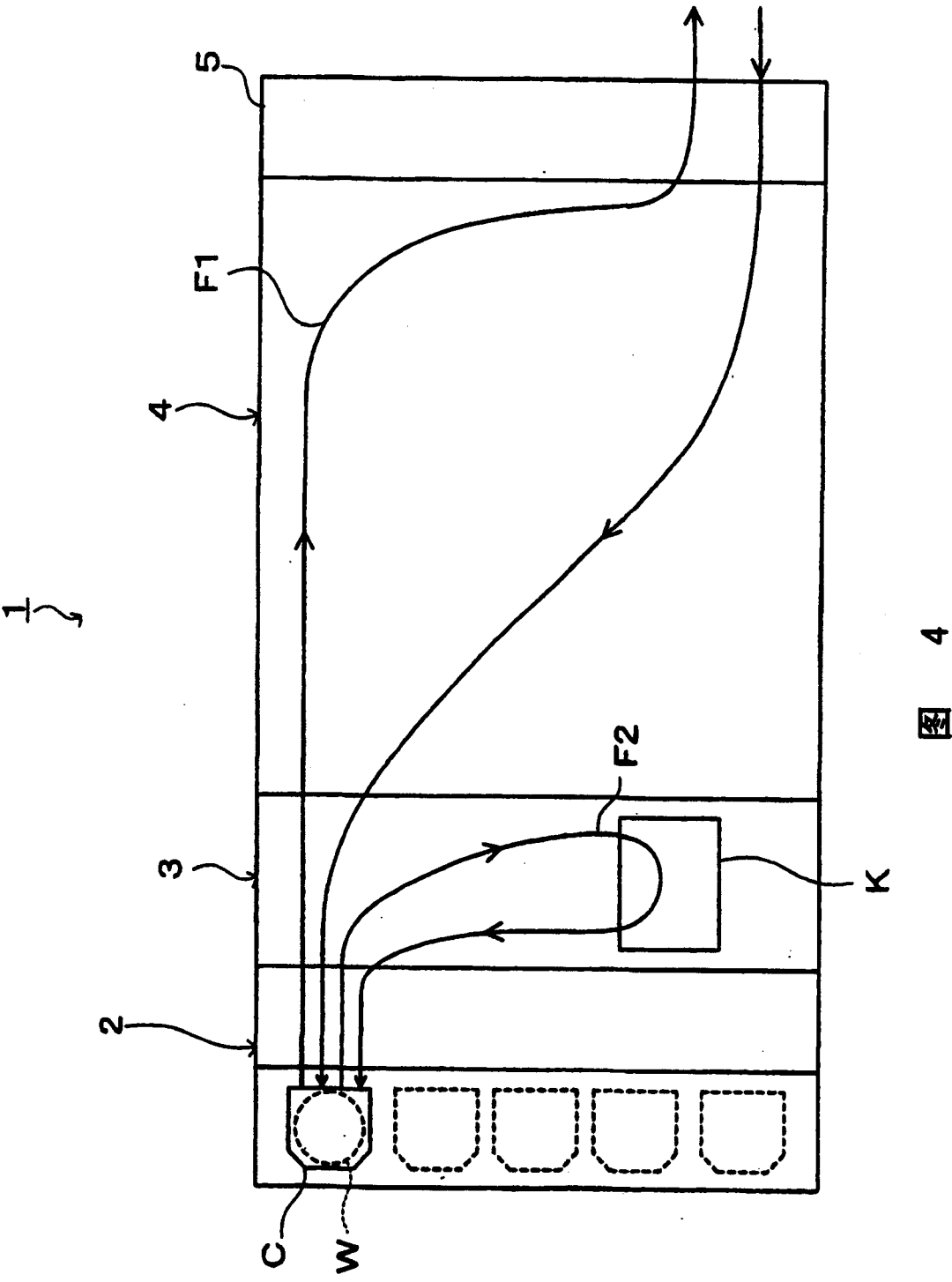


图 4

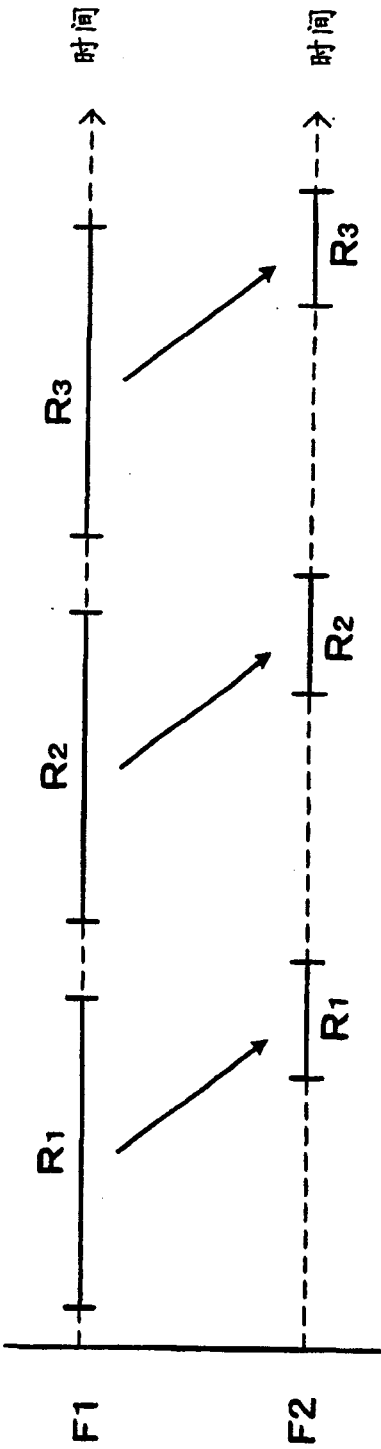


图 5

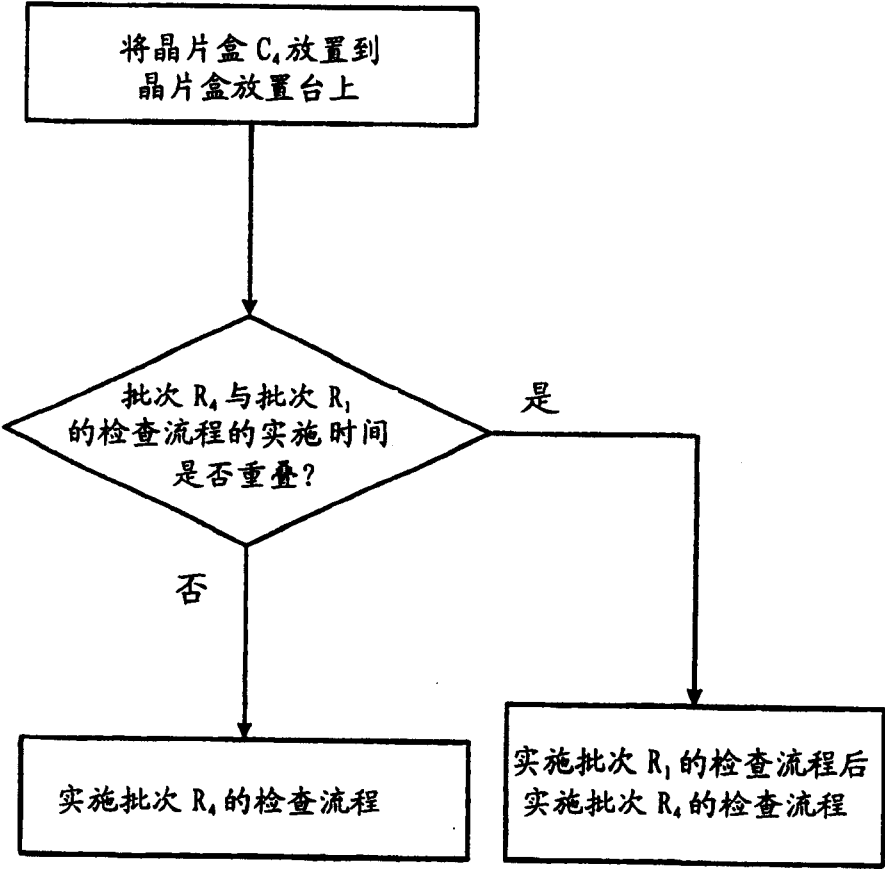


图 6

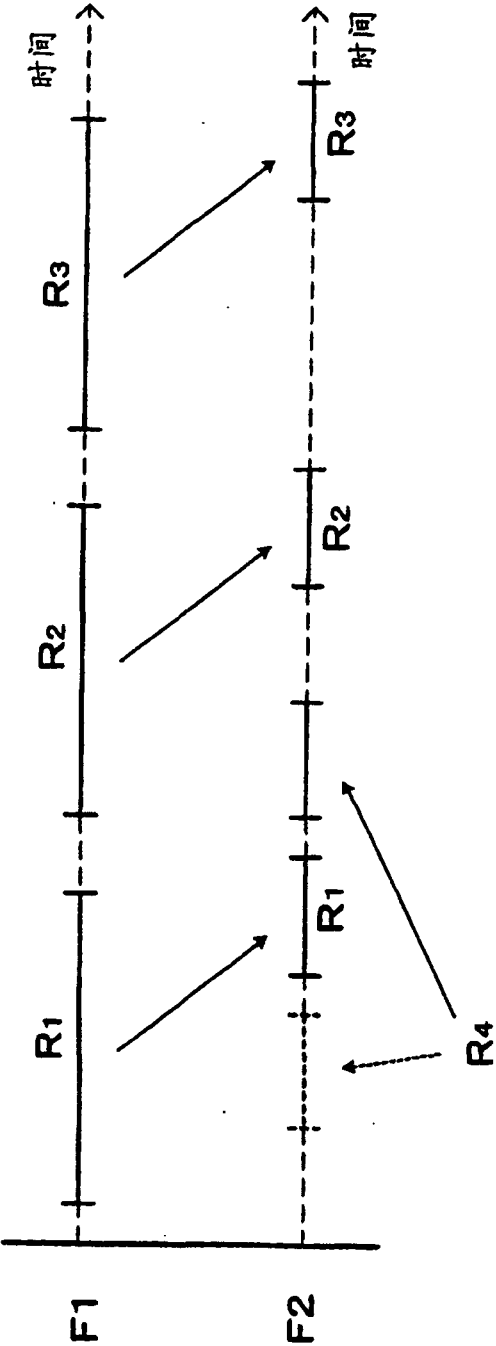


图 7

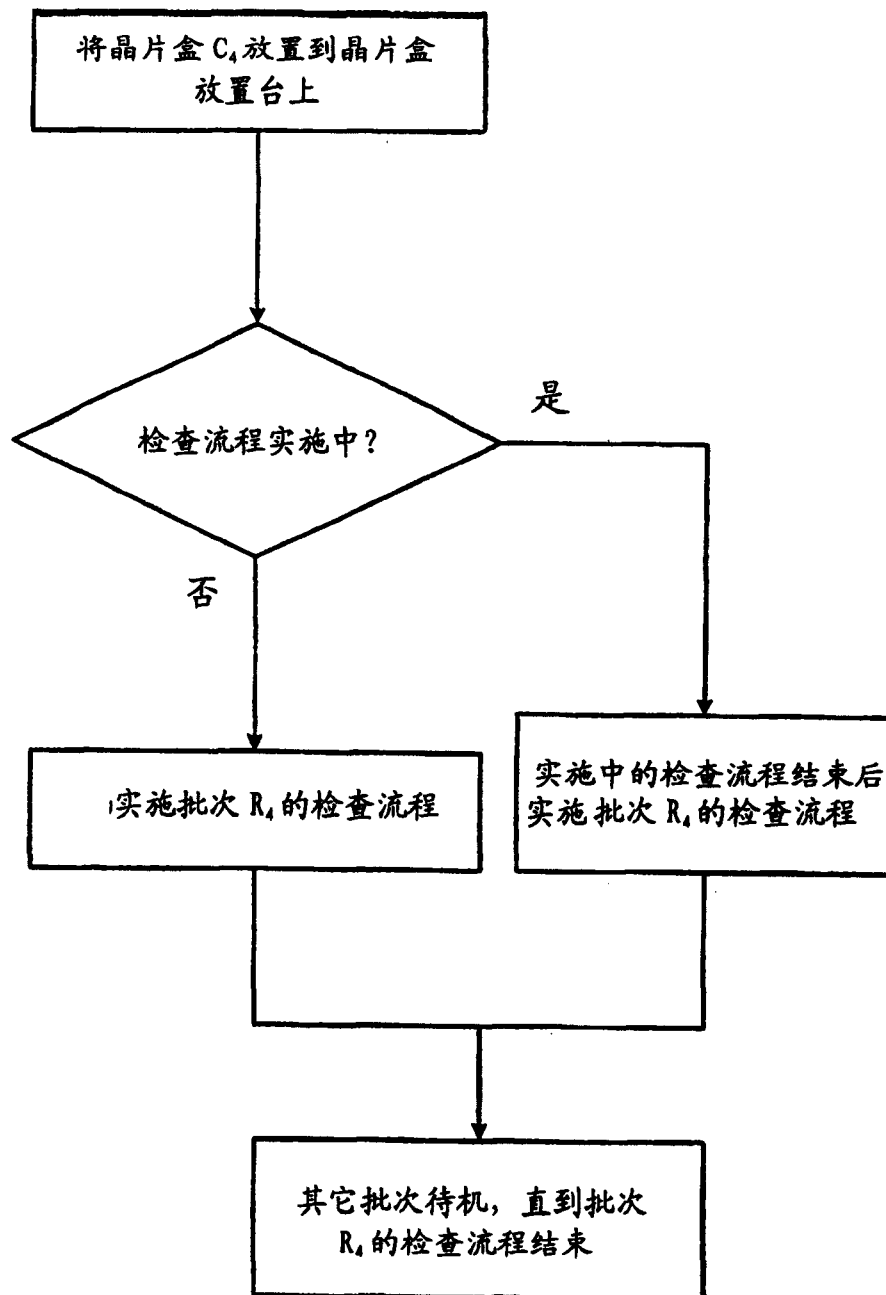


图 8