

310444

申請日期	85.10.9
案號	85112360
類別	Int. C10 1401K-1/00

(以上各欄由本局填註)

A4
C4

310444

310444

發明專利說明書

一、發明名稱	中文	具有混合導體及多重半徑圓頂之RF電漿反應器
	英文	RF PLASMA REACTOR WITH HYBRID CONDUCTOR AND MULTI-RADIUS DOME CEILING
二、發明人	姓名	(1)廣治花輪 (4)菲利普M.沙朗門 (2)葛雷德Z.元 (5)彼得K.拉維漢德特 (3)黛安娜X.馬 (6)艾倫·讓和
	國籍	(1)日本 (2)~(4)美國 (5)加拿大 (6)中國
	住、居所	(1)美國加州桑尼谷·史派斯大道696號 (2)美國加州桑尼谷·摩斯大道1063號#17-205 (3)美國加州沙拉托卡·凱特巷19600號 (4)美國加州聖喬斯·法格仁大道2282號 (5)美國加州聖塔克拉·胡椒樹巷812-900號 (6)美國加州山景·加州街1900號#6
三、申請人	姓名 (名稱)	美商·應用材料股份有限公司
	國籍	美國
	住、居所 (事務所)	美國加州聖大克萊拉包爾街3050號
	代表人 姓名	約瑟夫J.斯威尼

裝

訂

線

310444

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

美 國 (地區) 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權
1996, 2, 2 08/597, 445

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(¹)

本發明係為1995, 2, 15申請之第08/389,889號申請案之部分連續申請案。

本發明係有關於利用在處理半導體晶片中的射頻(R.F.)電感耦合或電容耦合電漿反應器,且特別是有關於其中為了增加穿過晶片表面的電漿離子密度均一性所做的改進。

電感耦合電漿反應器目前被用來在半導體晶片上完成各種不同的程序,包括金屬蝕刻、電介質蝕刻和化學蒸氣沈積為其中某些例子。在一蝕刻程序中,電感耦合電漿之優點是可提供一高密度電漿離子密度而容許一具有最小電漿D.C.偏流之大蝕刻速率,俾允許較大的電漿D.C.偏流控制以減少裝置損害。為了此一目的,施加至天線之源功率和施加至晶片基座上之DC偏流功率係為分別控制之RF供給源。分離偏流與源功率有助於依據習知技術獨立控制離子密度和離子能量。為造成一電感耦合之電漿,天線為一鄰接容室之線圈電感器,線圈電感器係被連接至RF源電源供給。此線圈電感器提供觸發和維持電漿之RF功率。線圈電感器之幾何形狀能夠主宰電漿離子密度在反應器容室內之空間分佈。

伴隨此一電漿反應器的一項問題是電漿離子密度橫跨晶片表面之空間分佈通常是不均一的。這在一金屬蝕刻程序中為一項問題,例如,因蝕刻速率是受到離子密度的影響,且因此蝕刻速率橫越晶片為不均一者。結果,蝕刻速率難以控制且在晶片的某些部分上過度蝕刻裝置而在晶

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(2)

片的其他部分上對裝置蝕刻不足，導致減少的生產率。

不均一分佈電漿離子分佈之一項原因是線圈幾何形狀和位置。另一原因是電漿本身之形狀，其係大部分決定於反應器容室之形狀，特別是反應器容室頂部。

一般而言，電感耦合電漿反應器之線圈電感器被圍繞反應器腔室，惟其不需與反應器容室壁之形狀共形。晶片表面之不同區域必定與最近之線圈繞組有不同距離的位移且因而有不同的電漿離子密度。

依反應器容室頂部之形狀而定，有較多電漿容量位於晶片中央上方而較小的電漿容量在晶片邊緣上方，尤其是例如在一圓錐形或半圓形頂部的情況中。因此，離子通量密度中傾向於有固有的空間不均一性。

一種不同的方式被揭露在頒予James Ogle之美國專利第4,948,458號中，其中一電漿反應器具有一平坦之頂部和一覆於頂部上方的扁平線圈形天線。但是，此一方式大致上已被發現在電漿離子密度均一性上未提供改進且受到電漿中相當大電容耦合之害，妨礙電漿離子能量之控制。該一方式的一種修改係被揭露於頒予Chen等人之美國專利第5,368,710號中，其中嚐試藉由增加電介質容室蓋朝向容室中心的厚度而調整電漿特性諸如密度。但是，並無任何靈活可變通的調整電漿特性方式得助於此一技術。

讓與Novellus之美國專利第5,346,578號揭露一種具有一弧形頂部之反應器。但是，並無靈活可變通之調整電漿特性方式得助於此一技術。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

86-5

A7

B7

五、發明說明 (3)

第 85112360 號專利申請案修正頁 修正日期：86 年 5 月

因此，需要有一種可允許多方面調整電漿特性之電漿反應器以使電漿離子密度分佈之均一性最佳化。

本發明係被體現於一電感耦合之處理半導體晶片 RF 電漿反應器中，此反應器包括一具有一側壁和一頂部之反應器容室，一晶片基座以供支持晶片於容室內，一 RF 功率源，導入一處理氣體至反應器容室中的裝置，以及一鄰近被連接至 RF 功率源之反應器容室之線圈電感器，線圈電感器包括 (a) 一面對一部分之側壁且包括一下端繞組和一上端繞組之側部，上端繞組係位於一至少對應於大約頂部之一上端高度的高度處，以及 (b) 一自該側部之上端繞組徑向朝內延伸之上端部分俾橫置於頂部之至少一相當大的部分上。較佳地，該頂部包括一圓頂形頂部，其可為一多重半徑圓頂形，接近頂部之外圍有一最小曲率半徑而接近頂部之最高點有一最大之曲率半徑。較佳地，上端部分為一平坦碟形之線圈而側部則為一圓筒形線圈、半徑由下端至上端漸減之截頭圓錐形線圈、或者為一半徑由下端至上端漸減之曲線形繞組。在一實施例中，側部和上端部分係被形成為一單一連續之線圈形電感器。在另一實施例中，上端部分和側部係為分離之繞組，且其中該 RF 功率源包括一對獨立之 RF 功率源，各獨立的 RF 功率源係被連接至上端部分與側部之各別一者俾使得 RF 功率能各別在上端部分和側部中作獨立控制。

圖式之簡單說明

第 1 圖係一對應於本發明第一實施例之電感耦合 RF 電漿反應器的簡化剖面側視圖。

(請先閱讀背面之注意事項再填寫本頁)

案

訂

五、發明說明 (4)

第2圖係一對應於本發明第二實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第3圖係一對應於本發明第三實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第4圖係一對應於本發明第四實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第5圖係一對應於本發明第五實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第6圖係一對應於本發明第六實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第7圖係一對應於本發明第七實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第8圖係一對應於本發明第八實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第9圖係一對應於本發明第九實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第10圖係一對應於本發明第十實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第11圖係一對應於本發明第十一實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第12圖係一對應於本發明第十二實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第13圖係一對應於本發明第十三實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (5)

第14圖係一對應於本發明第十四實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第15圖係一對應於本發明第十五實施例之電感耦合RF電漿反應器之簡化剖面側視圖。

第16圖繪示一對應於第1圖之實施例，其係應用一由複數同心螺旋形導體所組成之線圈電感器。

第17圖繪示一對應於第5圖之實施例，其係應用一由複數同心螺旋形導體所組成之線圈電感器。

第18圖繪示一對應於第11圖之實施例，其係應用一由複數同心螺旋形導體所組成之線圈電感器。

第19圖繪示一對應於第14圖之實施例，其係應用一由複數同心螺旋形導體所組成之線圈電感器。

第20圖繪示第19圖之實施例的修改型式，其中電感器之不同部分係被獨立地供電。

第21圖係一比較與圓頂形頂部共形之線圈電感器與一右方圓筒形線圈電感器之電漿離子通量密度的空間分佈之實驗數據的圖表。

第22A-22D圖繪示連續的RF電漿反應器形狀，此等形狀依多重半徑圓頂形頂部之平坦程度而相互不同。

第23圖係一離子密度為反應容器容室中之晶片徑向位置之函數的圖表，包括對應於第22A-22D圖之各實施例的曲線。

第24A-24D圖繪示採用多重半徑圓頂形頂部之連續的RF電漿反應器形狀，此等形狀依反應容室之側壁高度而互不相同。

第25圖係一離子密度為反應器容室中之晶片徑向位置之函數的圖表，包括對應於第22A-22D圖之各實施例的曲線。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(6)

。

第26A圖係一以對應於第24B圖之實施例所得之蝕刻側壁輪廓的掃描式電子顯微鏡 (SEM) 照片。

第26B圖係一以對應於第24C圖之實施例所得之蝕刻側壁輪廓的掃描式電子顯微鏡 (SEM) 照片。

第26C圖係一以對應於第24D圖之實施例所得之蝕刻側壁輪廓的掃描式電子顯微鏡 (SEM) 照片。

本文中所描述之本發明較佳實施例係參照一被連接至一RF功率源且置於電漿容室頂部上之導體的電漿功率源，導體最好例如為具有特殊形狀和形狀範圍的一線圈式電感器或天線。但是，本發明亦可利用一種應用一導體之電漿功率源，該導體係為具有相同特定形狀與形狀範圍的電容性電極，線圈繞組係由一作為電容電極之單一整體導電薄膜代替。在任一情況中，導體（即，線圈繞組或整體導電薄膜）界定或符合一三度空間表面或在下述之形狀範圍內的形狀，舉例而言，諸如一截頭圓錐，一圓筒，一圓頂和一多重半徑圓頂。

本發明藉由改變導體和頂部中之任一者或二者的形狀而能夠塑造或調整電漿離子密度的形狀。頂部形狀最好係藉由提供一多重半徑圓頂形頂部且個別地調整頂部之不同半徑而被調整以達成一需要之頂部形狀。頂部之多重半徑圓頂實施例係為較佳之實施例，因其具有比任何其他包括一單一半徑（半圓形）圓頂之頂部形狀更大的電漿功率效力。對於一特定之頂部形狀而言，導體形狀在一連續形狀範圍內由處於一極端之正圓筒形被調整成一正好與頂部共形之形狀、再調整成一非弧形或形狀範圍另一極端之正圓筒形，以下將做更詳細之說明。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(7)

這些調整能使得電漿離子密度穿過晶片表面趨近最適宜的均一性，俾達成最佳的處理均一性。因離子密度受到三個因素的影響，即離子擴散、接近線圈電感器之局部離子化以及接近表面諸如頂部表面的局部復合，故此種調整影響電漿離子密度。在一晶片與頂部之間以及晶片與線圈電感器之間的距離相當短（例如，分別小於30cm和32cm之級度但未必限制於此）的反應器中，後二因素（接近線圈電感器之局部離子化以及接近表面諸如頂部表面的局部復合）重要且本發明可被利用而有良好效果。因此，改變線圈電感器形狀可變化接近線圈電感器之局部離子化的空間輪廓，而改變多重半徑頂部形狀可變化內部頂部表面的局部復合的空間輪廓，因此改造電漿離子密度。

參見第1圖，一電感耦合RF電漿反應器包括一具有一接地導電性圓筒形側壁10和一電介質頂部12的反應器容室，此反應器包括一晶片基座14以供支持一半導體晶片16於容室之中心，一環繞容室上部之圓筒形電感器線圈18開始接近晶片或晶片基座14之頂部平面且由此向上朝容室頂部延伸，一處理氣體源22和氣體入口24以提供一處理氣體至容室內部以及一泵26可供控制容室壓力。線圈電感器18係藉一習知之有源RF匹配網路30被一電漿源功率或RF發生器28激勵，線圈電感器18之上端繞組係“不接地的”者且下端繞組被接地。晶片基座14包括一被連接至一偏流RF功率源或發生器34之內部導電部分32以及一外部接地導體36（與內部導電部分32絕緣）。一導電性接地RF屏蔽40圍繞線

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(8)

圈電感器 18。

依據本發明之一方面，穿過晶片之電漿密度空間分佈均一性藉由成形一多重半徑圓頂中之頂部 12 且個別地決定或調整頂部 12 之多重半徑的每一半徑而被改善（相對於圓錐形或半圓形頂部）。在第 1 圖之特別實施例中的多重半徑圓頂形狀有些夷平圓頂中心部分周圍之圓頂頂部 12 曲率，圓頂之周圍部分具有一較陡的曲率。第 1 圖之多重曲率半徑圓頂頂部具有兩個半徑，即在頂部有一 15in (37.5cm) 之半徑 R 而在角落有一 3.5in (8.75cm) 之半徑 r。在另一實施例中，頂部半徑 R 為 13in (32.5cm) 而角落之半徑 r 為 4 英吋 (10cm)。

依據本發明之一項特徵，在晶片 16 之周圍邊緣與被晶片表面貫穿之圓頂 12 內表面之間有一約 10cm (4in) 之空間或水平距離。此確使晶片大體上免除邊緣效應地受到均一電漿處理。依應用場合而定，此一空間可在 8cm 至 15cm 之範圍內，但未必受限於此。

如同第 2 圖中所示，線圈電感器 18 可以一揭示於由 Gerald Yin 等人於 1994, 7, 18 之提出申請，且讓與本案之受讓人共同申請中之美國專利第 08/277,531 號，名稱“PLASMA REACTOR WITH MULTI-SECTION RF COIL AND ISOLATED CONDUCTING LID”中之鏡面線圈結構被耦合至 RF 功率源 28, 30。在第 2 圖之鏡面線圈結構中，RF 源 28, 30 係被連接至線圈電感器 18 之中心繞組而線圈電感器之上和下端二者皆被接地。如上述 Gerald Yin 等人之申請案中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (9)

所述，鏡面線圈結構具有減少線圈上之最大電壓的優點。

電漿密度分佈可藉由提供一如第3圖所繪示之部分圓錐形線圈電感器40以代替圓筒形之線圈電感器而與在第1圖之實施例中所獲得者有別。第3圖中之圓錐形線圈電感器40之上方繞組係比第1圖之圓筒形線圈電感器18之上方繞組更接近晶片16。如同第4圖中所示，圓錐形線圈電感器40可以一與以上參照第2圖所描述之結構類似的鏡面線圈結構被耦合至功率源28，30。

第4圖繪示由於圓錐形線圈形狀和弧形頂部形狀之間的非共形，截頭圓錐形線圈電感器40在接近頂部之基底角隅處與頂部12比沿著頂部／線圈界面的其他位置距離更遠。此一特徵有移地抑制了在頂部12下端角隅處之噴濺。基於此一理由，在許多場合中一和頂部之形狀非共形的導體（線圈電感器或電容電極）較佳。

第5圖繪示本發明之混合線圈電感器42的一第一實施例。此混合線圈電感器42最好是由同一導體被連續纏繞成為一單一線圈，其具有一圓筒形部分44且終止於一淺薄頂部46。圓筒形部分44大抵上係以與第1圖中之導體18相同的方式被組構。整個線圈電感器42係被相同之功率源28，30激勵。第5圖之實施例以與第1圖之實施例相同之方式被耦合至功率源28，30，其中頂部繞組42a係RF“未接地”而下端繞組42b則被接地。此外，混合線圈電感器42之頂部繞組42a係為圓筒形部分44之上端繞組44a以及淺薄頂部46之最外繞組46a。頂部46之最內繞組46b的端部亦係如第

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (10)

5圖所示地被接地。第6圖繪示第5圖之實施例如何藉由移動功率源28, 30之接線至一非為頂部繞組42a之繞組而被修改。第7圖繪示一修正例其中淺薄頂部46具有一具有內徑r之排出空間或開口48。此一內開口可補償頂部46在晶片中心提供一較高電漿離子密度之趨勢, 因此第7圖之實施例藉由開口48提供一大體上比第5或6圖中之實施例更均一之電漿離子密度。

第8圖繪示由淺薄頂部46和一對應於第3圖之圓錐形線圈電感器40, 代替第5圖之圓筒形部分44之圓錐形側面線圈50所組成的混合電感器第二實施例。如在第5圖之實施例中, 線圈之兩部分46, 50係纏繞自同一連續導體且一連接至上端繞組50a之單一功率源28, 30激勵整個線圈電感器。第9圖繪示功率源28, 30如何可被連接至一上端繞組50a以外的繞組, 如同在第6圖中一般。第10圖繪示一中心開口48如何被設置在與圓錐形側面線圈50結合之頂部線圈部分46。

第11圖繪示本發明之混合線圈電感器的第三實施例, 其中圓筒形側部44或圓錐形側面線圈50係由一曲線形斷面(例如圓頂)形狀的線圈52代替, 功率源28, 30係被連接至頂部之最外繞組46a。如同第5圖中, 二線圈部分46, 52係連續地自同一導體被纏繞且以一功率源28, 30激勵。在第11圖中, 頂部線圈部分46之中心最淺而側面或頂部線圈部分52最陡, 頂部線圈部分與多重半徑圓頂頂部12之中心的淺形狀最為共形, 此一相似性徑向遠離中心漸減。在一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (¹¹)

替代實施例中，整個線圈電感器46，52可具有與頂部12完全相同的形狀而有完全的相似性。

第12圖繪示頂部46中之開口48可與曲線形斷面側面線圈52結合。在諸如第12圖之諸實施例中，其中導體（線圈電感器52具有相同形狀之或電容性電極）至少幾近與圖頂頂部共形，離子流密度易在接近晶片中心處較高且因而不均一，假設頂部之最高部分（中心）是在晶片上方至少7.5cm（3in）。（一較小之高度，諸如50cm或更低，造成接近晶片中心之離子流密度因複合效應而比晶片之其他部分為低）。在晶片中心有過量離子流密度的問題係由開口48所解決，此因開口48減少晶片中心處之離子流密度至一通常為均一的水平定，而在晶片其餘部分上之離子流密度係依開口48之半徑而定。較佳地，例如，一供處理一30cm直徑晶片而具有如同第12圖所示之幾近共形之導體（例如線圈電感器）之50cm直徑容室需要開口48之直徑在15至25cm之範圍內俾在穿越晶片表面上提供一均一之離子流密度。作為另一實例，供處理一20cm晶片之一35cm直徑容室需要開口48在大約10cm至20cm範圍內。

第12圖中線圈電感器52與頂部12共形之實施例能迅速觸發電漿。比較上，雖然非共形之實施例諸如第4圖之圓錐形線圈電感器較慢觸發一電漿，它們能更佳地抑制接近下方頂部角隅處的噴濺。因此，在2000瓦以上之電漿源功率水平，第4圖之實施例較佳而在低於2000瓦之電漿功率源水平第12圖之實施例（具有一與頂部共形之線圈形狀和

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (12)

開口) 較佳。

第13圖繪示第5圖之實施例可藉由電氣地隔開單一線圈之部分44, 46且以分別控制的獨立RF功率源28, 30和28', 30'激勵而被修改。此特徵具有之優點是晶片中心之電漿離子密度可藉由改變功率源30, 30'中之一者相對另一者的功率輸出而在別處相對電漿離子密度被控制。第14和15圖繪示同樣的修改如何分別被施於第8和11圖之實施例。

如果需要, 第13-15圖之雙電源供給實施例可藉由增加RF源28', 30'對線圈扁平頂部之功率、或在晶片中心之電漿離子密度不足時將之減少而被用來減少晶片中心之電漿離子密度。相對於線圈部分之功率輸入, 進一步的功率輸入調整可能使基座和基質傾斜。

參見第16圖, 第1圖之圓筒形線圈電感器18可被多數由數個(例如三個)同心螺旋形導體62, 64, 66所組成的螺旋形線圈電感器60取代, 該等導體係藉各別的直導體62a, 64a, 66a被連接至一共同的頂點68。RF匹配網路30被連接至頂點68而螺旋形導體62, 64, 66之端部62b, 64b, 66b被連接至地面。螺旋形導體62, 64, 66最好具有相等之長度以使得端部62b, 64b, 66b在一弧之周圍等邊地相隔。此一複螺旋形線圈電感器係被揭露於1994, 10, 31由Xue-Yu Qian等人提出申請, 且讓與本案受讓人之美國專利申請案序號08/332,569, 名稱為“INDUCTIVELY COUPLED PLASMA REACTOR WITH SYMMETRICAL PARALLEL

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (13)

MULTIPLE COILS HAVING A COMMON RF TERMINAL”。

參見第17圖，第5圖之正圓筒形線圈電感器42亦可以一像第16圖之複螺旋形線圈電感器60'代替。在第17圖，複螺旋係由複螺旋形線圈電感器60'之外周圍持續至頂點68。

參見第18圖，第11圖之圓頂形線圈電感器可用一由被連接在一共同頂點68''之多數（例如三個）同心螺旋形電感器62''，64''，66''所組成的圓頂形複螺旋形線圈電感器60''取代。在一個通常應用在本文所揭露之複螺旋形線圈電感器之變化形式中，頂點68''和所有複螺旋形導體62''，64''，66''之端部係被接地而RF匹配網路30被連接至沿各個複螺旋形導體62''，64''，66''的中點（例如相似於第2，4，6，8，9和11圖之鏡面線圈結構）。此將各個複螺旋形導體62''，64''，66''分成兩區段，惟區段數目可大於二。就二區段而言，該二區段係鏡面線圈。基於此一目的，相鄰區段係被相反地纏繞（以相反方向纏繞）以使得所有區段建設性地相加，如同上述Yen等人，以及Qian等人之申請案中所描述者。此繪示應用複螺旋形線圈電感器之任一實施例如何可依據一鏡面線圈結構修改以提供複線圈區段，如同在上述Xue-Yu Qian等人之申請案中所詳述者。

參見第19圖，第14圖之截頭圓錐形線圈電感器46可由一具有相同形狀，由數個（例如三個）連接於一共同頂點88之同心螺旋形導體82，84，86所組成之複螺旋形線圈電

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (14)

感器80所取代。參見第20圖，作為另一可適用於本文所揭露之任一複螺旋形線圈電感器的修改型式，線圈電感器80被分為兩個分開供電之區段，一上端區段80a和一下端區段80b。此二區段80a，80b係由分別控制的RF發生器28，28'和RF匹配網路30，30'分別獨立地供電。在又一修正例中，消除上部80a提供一具有一如同前文所描述之第10和12圖實施例中的中央開口的電感器(80b)。依此一方式將許多其他電漿相關因素最佳化控制的優點可同時被獲得。

綜言之，第1至20圖之實施例通常包括一曲線形之非導電性或電介質頂部12，其可為一圓頂且最好為一與晶片基座32，36成相對間隔重疊方式被支持的多重半徑圓頂。頂部12之中央部分中間係相對正線圈電感器18並相對晶片基座32，36，並具有最大半徑且頂部12之周邊或周圍部分具有最小半徑，因此重疊於晶片基座32，36中間的中央部分最淺或最平坦而構成頂部12之直徑的一實質部分，而剩餘的周邊部分係最陡或最變曲者。較佳地，電感器18係為一最好以一如同第11或12圖所示之多重半徑形狀纏繞之纏繞線圈，但範圍介於第1和第2圖之正圓筒形至第5-14圖之線圈電感器之頂部46的平面形狀，較佳之圓錐形和多重半徑形皆於此範圍內。第11和12圖之較佳多重半徑線圈電感器52係與頂部12之多重半徑曲率共形(如第12圖)或非共形(如第11圖)。事實上，所有實施例除了第12圖之實施例之外所具有之線圈電感器形狀均與多重半徑圓頂形頂部12非共形。一般而言，對一非共形之線圈電感器而言，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (15)

電感器 (例如第11圖之多重半徑電感器52) 具有至少一中間半徑之區域其係與頂部12軸向相距一比電感器之其他區域 (例如中心部分46) 為大之程度, 如同在第5-9及12圖之實施例的情形。在較佳之多重半徑電感器52中, 電感器之中央部分 (例如第11圖之中央部分46) 最接近平坦且與頂部12最接近, 並在其中心(46)具有一最大之曲率半徑而在其周邊具一最小曲率半徑。如果多重半徑電感器只有二種曲率半徑, 則最大曲率半徑由周邊向內延伸至一中間部分而最小曲率半徑是從周邊延伸至中間部分。或者, 最好是有許多半徑單調地從電感器中心之最大演變至周邊之最小。在較佳之實施例諸如第7, 10, 12和20圖中之實施例中, 電感器界定一中央開口或孔 (例如, 第10圖之孔48), 其具有藉由減少電感器中心之輻射RF功率而提供一種塑造電漿密度的方式。此一特徵特別可與具有中央平坦電感器部分46之第5-15圖實施例互補。

關於前述之特徵, 每一特徵皆可能適當地與這些特徵中之其他特徵結合且每一特徵皆可能被擴大或縮小以達成電漿密度空間分佈之多面塑造。詳言之, 許多可將電漿密度分佈最佳化的有用線圈形狀對頂部形狀非共形, 即線圈形狀之一中間徑向區域在軸方向與頂部表面比線圈那些最接近頂部中心之部分有更大的距離 (例如在第11圖中)。一項優點是當間距接近頂部之基底角隅處大時頂部之噴濺減少。

第21圖之圖表繪示調整線圈電感器之形狀如何調整電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (16)

漿離子密度空間分佈。垂直軸為電漿離子密度而水平軸為與晶片中心之徑向距離。由圓圈記號所代表之數據點代表由一與多重半徑圓頂頂部共形之線圈電感器所獲得之實驗數據。由菱形所表示之數據點代表由一正圓筒形線圈電感器所獲得之料實驗數據。第20圖之圖表繪示正圓筒形線圈電感器相對於共形（圓筒形）線圈電感器所獲得相較提供一較平坦之離子密度分佈。

對於多重半徑圓頂頂部，容室壓力可被改變以塑造穿過晶片表面的離子流分佈。詳言之，為了改正在晶片中心處之過度離子流密度，壓力應被增加，但欲改正晶片中心之不足離子流密度壓力應被減少。例如，在如第12圖中之一共形線圈中，具有一10cm石英圓頂頂部且施加1500瓦之電漿源功率，理想的容室壓力係在約10毫托之級度以將離子流分佈之均一性最佳化。

同樣地，施加之電漿源功率（例如由RF源28）可被改變以塑造穿過晶片表面之離子流分佈。詳言之，為了改正晶片中心之過量離子流密度，RF功率可被減少，而RF功率應被增加以改正晶片中心處之不足離子流密度。例如，在如同第12圖之共形線圈中，具有一10cm之石英圓頂頂部且施加1500瓦之電漿源功率，來自RF源28之理想RF功率水平係在約1500瓦之級度以使離子流分佈之均一性最佳化。

雖然本發明已參照在金屬蝕刻電漿反應器中之應用揭示，對於實施半導體（矽）蝕刻，電介質（例如二氧化矽）蝕刻，化學蒸氣沈積，物理蒸氣沈積等之電漿反應器亦

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (17)

有用。

第1-20圖之各圖繪示電漿反應器容室如何以電漿源RF功率藉由一位於容室頂部上且具有一與一三度空間表面諸如一圓錐體、圓筒體或圓頂共形之特殊形狀之導體輻照。雖然這些圖式中之每一圖繪示出導體何以可能為一線圈電感器，應瞭解者為導體可代之為一具有相同形狀（同一三度空間表面）之電容電極。在任一情況下，基座36未必被連接至RF偏流源，且最好在導體為一電容電極而非一線圈電感器之情況下不被如此連接。

電感線圈與圓頂頂部高度之規則：

圓頂形之頂部提供之優點為接近晶片邊緣之電漿放電與一平坦頂部所經歷者相較有所增加，因此穿過晶片之電漿離子密度更均一。此係由於離子化與復合係受到頂部接近的影響，且圓頂形頂部與一平坦頂部相較與晶片中心更遠且與晶片邊緣更近。

一具有相似形狀電感線圈之多重半徑圓頂頂部在頂部中心與晶片之間有一與一半球形圓頂相比較為接近之距離。此在接近圓頂之中心區域提供一較佳之電漿放電控制且電漿均一性比半球者為佳。

在下述實施例之一電感耦合電漿蝕刻反應器中，離子密度均一性被改善，離子能量被較佳地控制且裝置損害被最佳化，因此結果蝕刻輪廓控制被提供，蝕刻選擇性被改進且蝕刻微負載被減至最小。這些結果係藉由固守一最佳化之線圈-圓頂幾何形狀而達成，此幾何形狀包含一相對

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明 (18)

於圖頂基底之特別圖頂頂點高度範圍以及一相對於圖頂頂點的特別晶片位置。不同而相關的問題，有關下述之提高蝕刻選擇性、離子密度均一性、蝕刻輪廓和源功率效率而同時減少離子損害，在此實施例中被克服。

1. 關於蝕刻選擇性之問題：

蝕刻選擇性係藉由自電漿沈積鈍化物種

於晶片表面而提供。例如，在蝕刻一多晶矽下層上面之二氧化矽層時，包括聚合物之鈍化物種在多晶矽上比二氧化矽上積聚得多，因此多晶矽比二氧化矽蝕得慢，如是提供所需要的蝕刻選擇性。在二氧化矽蝕刻程序中，聚合物係由電漿中之氟碳氣體所形成。在鋁蝕刻程序中，聚合物尤其係由抗光蝕劑和其他從晶片表面被噴濺至電漿中之非揮發性物種形成。問題是一較平坦之線圈或較接近晶片中心之線圈易於在晶片中心增加局部離子化，同時增加接近晶片中心之聚合物沈積或形成。若無此種聚合物之形成，蝕刻選擇性減少或不存在。相反地，藉由減少晶片中心之局部離子化而提高蝕刻選擇性（以非平坦圖頂形線圈為之）減少晶片中心之離子密度，藉以減少離子密度均一性。

2. 關於蝕刻輪廓之問題：

一經蝕刻部件之垂直側壁輪廓係由沈積諸如聚合物之鈍化物種在垂直和水平經蝕刻表面上且藉由離子轟擊由水平表面上各向異性除去而被提供。為了此一目的，撞擊在晶片上之電漿中的離子最好以一垂直方向行進，俾使其能量集中在水平表面上而極少的聚合物由垂直表面被除去。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (19)

一項問題是一原地電漿源提供一強氣體離解及離子化，但較少的復合與鈍化。除非應用相當高的偏流RF功率，否則一垂直蝕刻輪廓難以維持，此造成重大的噴濺，低選擇性，蝕刻輪廓微負載與晶片表面損傷。次一問題是由於電漿源功率至晶片之距離（例如在一電感耦合反應器中之線圈與晶片距離）有較低之瞄準，撞擊在晶片中心之離子的方向性更無規則。一較高的RF偏流功率再度被需要以幫助瞄準離子通量，且此造成以上所討論的問題。

3. 關於離子密度均一性之問題：

移動線圈使之更接近晶片而增加晶片某些位置上的離子密度迫使頂部過於接近晶片而使得頂部附近的復合損失抑制晶片中心處的密度，如同上文所記載者。此外，離子密度均一性對於容室金屬構件干擾非常敏感。

4. 關於離子損傷控制之問題：

晶片處之離子轟擊可藉由改進電漿離子分佈均一性並減少施加於晶片基座之RF偏流功率而被減少。惟此減少離子之垂直方向性且因而惡化蝕刻輪廓，一如前文所述。增加源距離以增進離子瞄準並改善鈍化將減少所需要之RF偏流功率且將晶片損傷減至最小。

5. 線圈和圓頂頂部高度範圍之發現

第22A，22B，22C和22D圖會示多重半徑圓頂頂部形狀由平坦至陡峭之演變，對應於發現相對於圓頂基底之正確線圈高度和圓頂頂部高度，俾一起提高蝕刻選擇性、蝕刻輪廓、離子損傷控制與離子密度之一實施例的方法。在第

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

以

五、發明說明 (20)

23圖中，標示A，B，C和D之曲線繪示在晶片表面分別對應於第22A，22B，22C和22D圖之反應器的離子密度徑向分佈。

第22A-D圖中之每一圖的實施例共同具有以下之特徵：
：一安置在一圓筒形側壁105上，直徑D為13.64"，環繞一晶片基座110和一泵環形套筒115之頂部100。一電感線圈120位於頂部100之上且與其共形，並自頂部部件之周邊100a向中心延伸，線圈125界定一直徑A，約8"之中央開口125。一直徑d為6"之半導體晶片130置於晶片基座110上。安置於圓筒形側壁105之上端的圓頂形頂部100（例如第22B圖）之基底高出晶片130一高度h。圓頂形頂部100之頂點在其基底上方有一高度H。因此，由晶片至圓頂-頂部頂點之總高度為H+h。一電漿源RF電源供給135被施加於線圈接近其外端，線圈120之兩端接被接地。一偏流RF電源供給140被連接至晶片基座110。

在第22A圖中，頂部100至少近乎平坦，因而在頂部處之復合損失超越晶片中心。結果，接近晶片中心之電漿離子密度非常低，如同第23圖中標示A之曲線所示。

在第22B圖中，頂部較不平坦，相當於一淺多重半徑圓頂形狀，具一中心曲率R1與一小角隅曲率r1以及高度H1。由於圓頂形頂部100之曲率增加頂部100與晶片中心之距離，在晶片中心之復合損失為可忽略者，如同第23圖中標示B之曲線所示。事實上，隨著晶片中心之復合損失的消除，第22B圖之反應器提供最高之離子密度。其缺點是離

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (21)

子密度不均，在晶片中心有一顯著的最高點。在第22B圖中線圈120相當接近晶片中心，因此聚合物之形成在某程度上被抑制，導致不良的蝕刻側面輪廓與蝕刻選擇性。此外，局部離子化過於接近晶片130以致於轟擊在晶片表面上的離子方向性更不規則，進一步劣化蝕刻側面輪廓。

在第22C圖中，圓頂形頂部之中心曲率 $R2$ 和角隅曲率 $r2$ 係使得頂部具有一大於 $H1$ 之基底至頂點高度 $H2$ ，故使線圈至晶片之距離更大。結果，聚合物形成未被抑制且離子方向性更垂直，導致更佳的蝕刻側面輪廓及蝕刻方向性。然而，線圈120仍足夠地接近晶片130而離子密度相對地高，如第23圖中標示C之曲線所示。

表A列述第22A-D圖之實施例一的比較尺寸。前述問題在 R/r 介於2與10之間， h 介於1.5"與約4"之間而 H 在大約3"與大約6"之間的規則而告解決係屬本發明之一項發現，且晶片至圓頂頂點高度 $H+h$ 在6"與7"之間。

表 A

圖號	h	H	$H+h$
22A	2"	0"	2"
22B	2"	3"	5"
22C	2"	4.7"	6.7"
22D	2"	5.5"	7.5"

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (22)

在第224-22D圖系列中，結果係由改變圓頂形頂部之曲率而變化。茲請參閱第24A-24D圖，一相似的結果演變可藉由改變圓筒形側壁105之高度而獲得。第24A圖繪示一相似於第22A者之容室，具有一平坦頂部101作為一與由第24B-24D圖所得到之結果比較的參考。第24B圖繪示第24A圖之容室，修改之處為圓頂形頂部102被提供以代替平坦頂部101。第24C圖繪示第24B圖之容室，修改之處為增加一圓筒形之1英吋垂直間距套管105A於圓筒形側壁105與圓頂形頂部102之間。表B列示基底至頂部圓頂高度H值，晶片至側壁上端高度h，間距套管高度h'，且第24A-24D圖之實施例的總晶片至頂部高度HT。以第24A-24D圖之實施例所測得之橫跨晶片表面之離子密度分佈分別係以標示A，B，C和D之曲線繪示於第25圖之圖表中。

表 B

圖號	H	h	H+h	源功率	偏流功率
24A	0"	1.95"	1.95"		
24B	2.95"	1.95"	4.90"	800W	220W
24C	2.95"	2.95"	5.90"	1200W	200W
24D	2.95"	3.83"	6.80"	1200W	190W

在第24A圖中，頂部101至少幾近平坦，且因此在頂部處之復合損失超越晶片中心。結果，接近晶片中心之電漿

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

訂

五、發明說明 (23)

離子密度非常低，如由第25圖中標示A之曲線所示。

在第24B圖中，頂部102具有一多重半徑圓頂形，具有一14.7in之中心曲率R1與一在約2in範圍內之較小角隅半徑r1以及高度H。因圓頂頂部102之曲率增加頂部102與晶片中心之距離，在晶片中心之復合損失為可忽略者，如同第25圖中標示B之曲線所示。事實上，隨著晶片中心之復合損失的消除，第24B圖之反應器提供最高之離子密度。其缺點是離子密度不均，在晶片中心有一顯著的最高點。在第24B圖中線圈120相當接近晶片中心，因此聚合物之形成在某一程度上被抑制，導致不良的蝕刻側面輪廓與蝕刻選擇性。此外，局部離子化過於接近晶片130以致於轟擊在晶片表面上的離子方向性更不規則，進一步劣化蝕刻側面輪廓。在本實施例中所得到的不良蝕刻側面輪廓提供對應於第26A圖對於一鋁蝕刻程序之SEM照片，其中蝕刻側壁係內凹者。

在第24C圖中，圓頂形頂部102係被垂直之1-in圓筒形間距套管105A提高以使得線圈至晶片之距離更大。結果，聚合物形成未被抑制而離子方向性更垂直，導致更佳的蝕刻側面輪廓及蝕刻選擇性。在此一實施例中所獲得之優良蝕刻側面輪廓提供對應於第26B圖一鋁蝕刻程序之SEM照片的結果，其中蝕刻側壁為平直者。有利地，線圈120仍足夠接近晶片130故離子密度相對地高，如同第23圖中標示C之曲線所示。此外，離子密度更均一。

在第24D圖中，約2-in之間距套管105B進一步增加晶

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (24)

片至線圈之距離，故使得晶片表面處之離子密度較小，如第25圖中標示D之曲線所示。然而，在第24D圖所獲得，對應於第26D圖之SEM照片之蝕刻側面輪廓，與第24C圖之實施例所獲得者完全相同。

第24C圖之實施例的一項優點是被施加至晶片基座之RF偏流可相對第24A和24B圖之實施例所使用者減少，如上列之表B中所列示。事實上，表B指示在第24A與24C圖之實施例間有一約15%之RF偏流功率減少。此一偏流功率之減少減低離子損傷，此為一重大之優點。

另一優點是在第24A圖之平坦頂部實施例中，多晶矽相對二氧化矽之選擇性低於15:1，在具有圓頂形線圈之第24B圖實施例中約為15:1，且在第24C和24D圖之實施例中接近20:1。

表C列示本發明之一較佳實施例的尺寸。

表 C

H	h	D	d	R	r
2.95"	4.02"	13.64"	6"	14.7"	2"

在此實施例中，線圈120的下端繞組起始於與圓筒形側壁105接合之圓頂頂部100之基底，約略有六個節距.75"之繞組，RF電漿源功率係以大約1.75匝由下端線圈末端被施加。對於一8"之晶片直徑，容室直徑D最好為14"或15"

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明 (25)

，而對於一12"之晶片直徑，容室直徑最好是在18"與20"之間。

表D列示應用一具有共形線圈之較高圓頂形頂部，基底至頂點圓頂高度H為4.7"之第24B，24C和24D圖實施例的另一選擇尺寸組。

表 D

圖號	H	h	H+h
24B	4.7"	1.9"	6.6"
24C	4.7"	2.9"	7.6"
24D	4.7"	3.9"	8.6"

對於多晶矽蝕刻程序，h最好約為4.2"，對於金屬蝕刻程序h最好約為3.2"且對於氧化物蝕刻程序h最好約為2.5"。

如同在第22A-22D圖之中之演變，前述問題在 R/r 介於2與10之間，h介於1.5"與約4"之間而H在大約3"與大約6"之間的規則而告解決係屬本發明之一項發現，且其中晶片至圓頂頂點高度 $H+h$ 在6"與7"之間。此一規則不僅適用於第22和24圖之嚴格共形實施例，且亦適用於第1-21圖之實施例。其亦適用於頂部形狀未必為一多重半徑圓頂，而例如為圓錐形或平坦形之情況。

雖然本發明已藉由參照較佳之實施例作詳細說明，應瞭解者為其在不脫離本發明之真正精神與範圍之下可做變化與修改。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

咏

五、發明說明 (26)

元件標號對照表

導電性圓筒形側壁....10	上端繞組....50a
電介質頂部....12	線圈....52
晶片基座....14	螺旋形線圈電感器....60
晶片....16	同心螺旋形導體....62, 64, 66
線圈電感器...18	真導體....62a, 64a, 66a
處理氣體源...22	端部....62b, 64b, 66b
氣體入口....24	頂點....68
RF源功率....28	複螺旋形線圈電感器....80
RF匹配網路....30	頂部區段....80a
內部導電部分....32	下端區段....80b
偏流RF功率源....34	同心螺旋形導體....82, 84, 86
外部接地導體...36	頂部....100
圓錐形線圈電感器....40	平坦頂部....101
混合線圈電感器....42	圓頂形頂部....02
上端繞組....42a	圓筒形側壁....105
下端繞組....42b	間距套管....105A
圓筒形部分....44	晶片基座....110
上端繞組....44a	泵環形套筒....115
淺薄頂部....46	電感線圈....120
最外繞組....46a	中央開口....125
最內繞組....46b	晶片....130
中心開口....48	電漿源RF電源供給....135
圓錐形側面線圈....50	

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要(發明之名稱：

具有混合導體及多重半徑圓頂之RF電漿反應器

一種可供處理晶片之電感耦合RF電漿反應器，包括一具有一側壁和一頂部之反應器容室，一晶片基座以供支持晶片於容室內，一RF功率源，導入一處理氣體至反應器容室中之裝置，以及一鄰近反應器容室連接至RF功率源之線圈電感器，此線圈電感器包括(a)面對一部分之側壁之一側部且包括一下端繞組和一上端繞組，該上端繞組係於一至少約相當於頂部之上端高度之高度處，且(b)上端部分由側部之上端繞組徑向朝內延伸以重疊在至少一相當部分之頂部上。

(接下頁)

英文發明摘要(發明之名稱：

RF PLASMA REACTOR WITH HYBRID COIL INDUCTOR
AND MULTI-RADIUS DOME CEILING

ABSTRACT OF THE INVENTION

An inductively coupled RF plasma reactor for processing semiconductor wafer includes a reactor chamber having a side wall and a ceiling, a wafer pedestal for supporting the wafer in the chamber, an RF power source, apparatus for introducing a processing gas into the reactor chamber, and a coil inductor adjacent the reactor chamber connected to the RF power source, the coil inductor including (a) a side section facing a portion of the side wall and including a bottom winding and a top winding, the top winding being at a height corresponding at least approximately to a top height of the ceiling, and (b) a top section extending radially inwardly from the top winding of the side section so as to overlap at least a substantial portion of the ceiling.

The present invention adheres to an optimized coil-dome geometry including a particular dome apex height range relative to the dome base and a particular wafer position range relative to the dome apex.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

四、中文發明摘要(發明之名稱：

)

(承上頁)

本發明固守一最佳化之線圈圖頂幾何形狀，其包括一相對於圖頂基底之特殊圖頂頂點高度範圍以及相對於圖頂頂點之一特殊晶片位置範圍。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱：

)

六、申請專利範圍

1. 一種可供處理一基質之電漿反應器，包括：

- 一基座，用以支持一直徑 d 之基質於反應器內；
- 一容室圍場，包括一具有一上端之側壁，以及一具有在該側壁之該上端上方之一基底之頂部；
- 一鄰接於該頂部之電感線圈以及一被耦合至該電感線圈之電漿源電源供給；

該基底係位於該晶片基座上方之一高度 h 處且該頂部之頂點在該基底上方一高度 H 處，其中對於一在約6"與約12"間之範圍內的基質直徑 d ， $H+h$ 係在4"與7"之間。

2. 如申請專利範圍第1項之電漿反應器，其中該頂部具有下列之一的形狀：

- (a)平坦形；
- (b)圓錐形；
- (c)弧形；
- (d)多重半徑圓頂。

3. 如申請專利範圍第1項之電漿反應器，其中該頂部包括一多重半徑圓頂，其具有至少一中心曲率 R 以及一小於中心曲率 R 之角隅曲率 r ，其中 R/r 係在一2與10之間的範圍內。

4. 如申請專利範圍第1項之電漿反應器，其中該基底至頂點高度 H 係在一約3"與約6"之間的範圍內而晶片至基底高度 h 係在約1.5"與約4"之間。

5. 如申請專利範圍第2項之電漿反應器，其中該基底至

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

頂部高度H係在約3"與約6"間之範圍內而晶片至基底高度h係在約1.5"與約4"之間。

6. 如申請專利範圍第1項之電漿反應器，其中該電感線圈包括多數繞組，此繞組包含一鄰接該頂部基底之下端繞組和一上端繞組。
7. 如申請專利範圍第5項之電漿反應器，其中該上端繞組界定該電感線圈之一直徑A的開口。
8. 如申請專利範圍第6項之電漿反應器，其中該線圈開口直徑A不小於晶片直徑d。
9. 一種可供處理一基質之電漿反應器，包括：

一基座，用以支持一直徑d之基質於反應器內；

一容室圍場，包括一具有一上端之垂直側壁和一具有在該側壁之該上端下面的基底的頂部，該頂部包括一多重半徑圓頂，具有至少一中心曲率R和一小於中心曲率R之角隅曲率r，其中 R/r 係在約2與約10之間的範圍內；

一在該頂部下面的電感線圈以及一被耦合至該電感線圈之電漿源電源供給；

該垂直側壁上端係位於該晶片基座上方之一高度h處且該頂部之頂點在該頂部之基底上方一高度H處，其中 $H+h$ 係在4"與7"之間。

10. 如申請專利範圍第9項之電漿反應器，其中該基底至頂點高度H係在一約3"與約6"之間的範圍內，而晶片至基底高度h係在約1.5"與約4"之間。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

11. 如申請專利範圍第10項之電漿反應器，其中該電感線圈包括多數繞組，此繞組包含一鄰接該頂部基底之下端繞組和一上端繞組。
12. 如申請專利範圍第11項之電漿反應器，其中該上端線圈界定該電感線圈之一直徑A的開口。
13. 如申請專利範圍第12項之電漿反應器，其中該線圈開口直徑A不小於晶片直徑d。
14. 一種可供處理一基質之電漿反應器，包括：
 - 一基座，用以支持一直徑d之基質於反應器內；
 - 一容室圍場，包括：
 - (a) 一具有一上端之垂直側壁，以及具有一在該側壁之該上端下面的基底的頂部；以及
- 包
- 括一多重半徑圓頂，具有至少一中心曲率R和一小於中心曲率R之角隅曲率r，其中 R/r 係在約2與約10之間的範圍內；
- 一在該頂部下面的電感線圈以及一被耦合至該電感線圈之電漿源電源供給，其中該電感線圈包括一下端部分鄰接於該頂部基底，以及一上端部分位於該頂部之一徑向內部之下方；
- 該垂直側壁上端係位於該晶片基座上方之一高度h處且該頂部之頂點在該頂部基底上方一高度H處，其中 $H+h$ 係在4"與7"之間。
15. 如申請專利範圍第14項之電漿反應器，其中該頂部具

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

有下列之一的形狀：

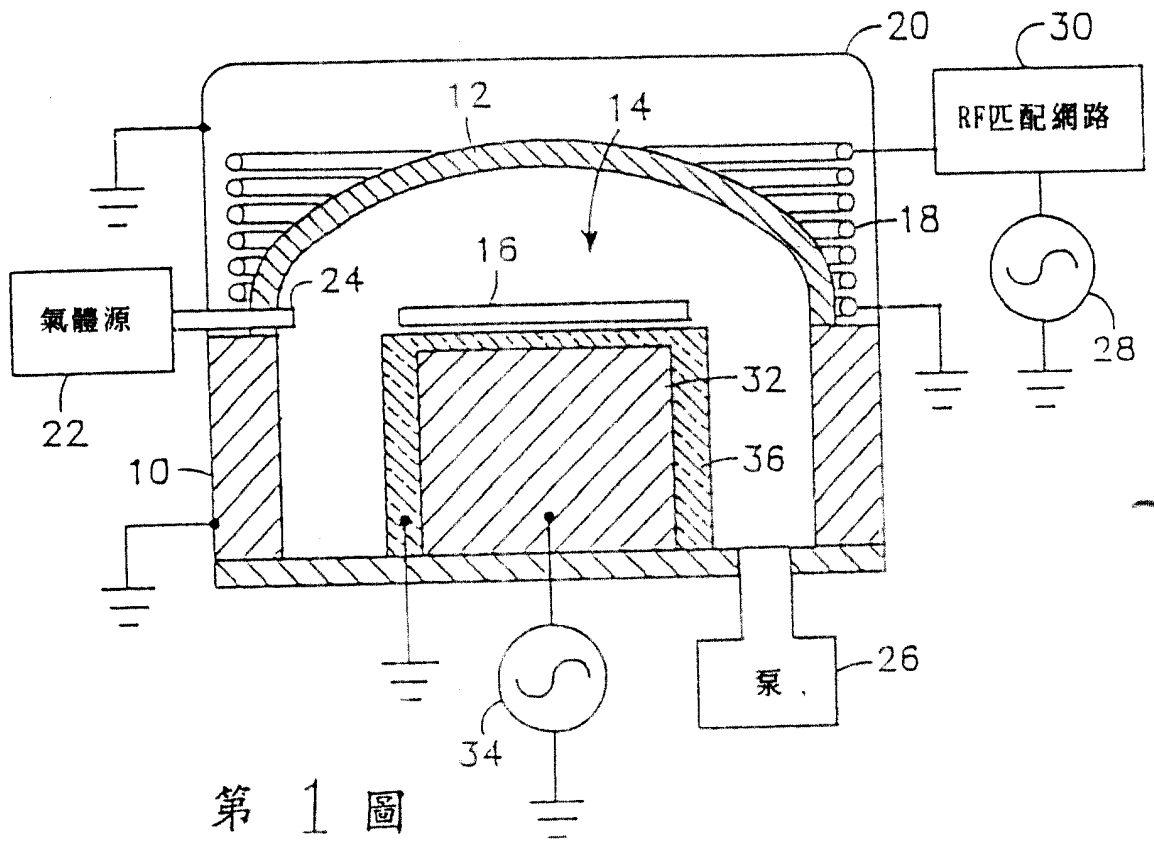
- (a)平坦形；
- (b)圓錐形；
- (c)弧形；
- (d)多重半徑圓頂。

- 16.如申請專利範圍第14項之電漿反應器，其中該頂部包括一多重半徑圓頂，其具有至少一中心曲率 R 以及一小於中心曲率 R 之角隅曲率 r ，其中 R/r 係在一2與10之間的範圍內。
- 17.如申請專利範圍第14項之電漿反應器，其中該基底至頂點高度 H 係在一約3"與約6"之間的範圍內而晶片至基底高度 h 係在約1.5"與約4"之間。
- 18.如申請專利範圍第16項之電漿反應器，其中該基底至頂部高度 H 係在約3"與約6"間之範圍內而晶片至基底高度 h 係在約1.5"與約4"之間。
- 19.如申請專利範圍第14項之電漿反應器，其中該上端繞組界定該電感線圈之一直徑 A 的開口。
- 20.如申請專利範圍第19項之電漿反應器，其中該線圈開口直徑 A 不小於晶片直徑 d 。
- 21.如申請專利範圍第14項之電漿反應器，其中該直徑 d 係在約6in與約12in之間。

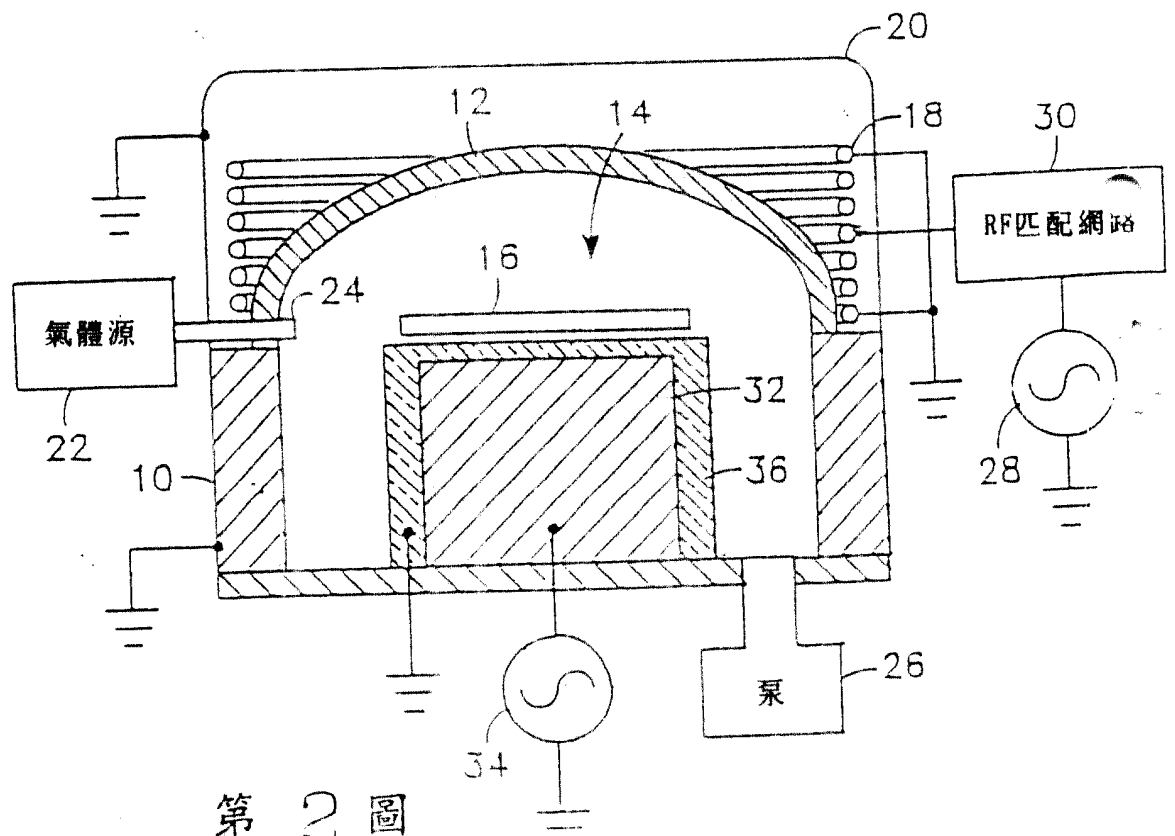
(請先閱讀背面之注意事項再填寫本頁)

裝

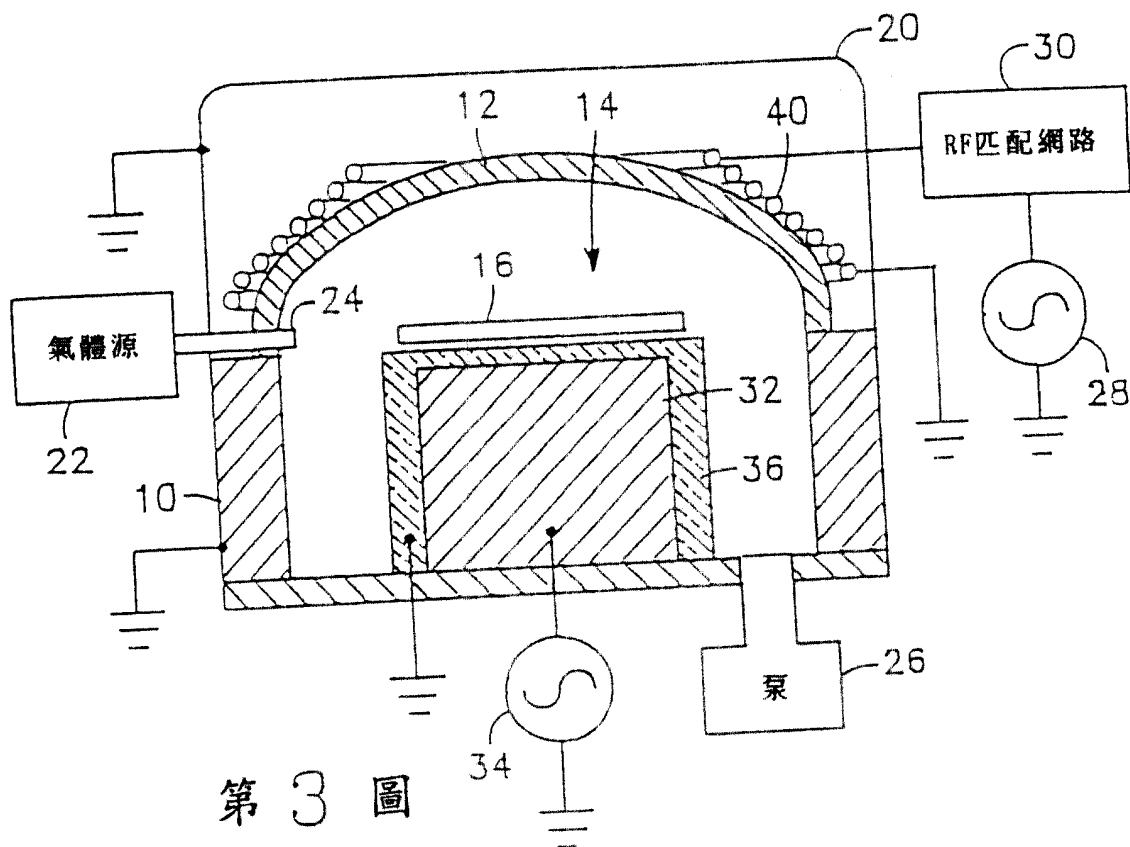
訂



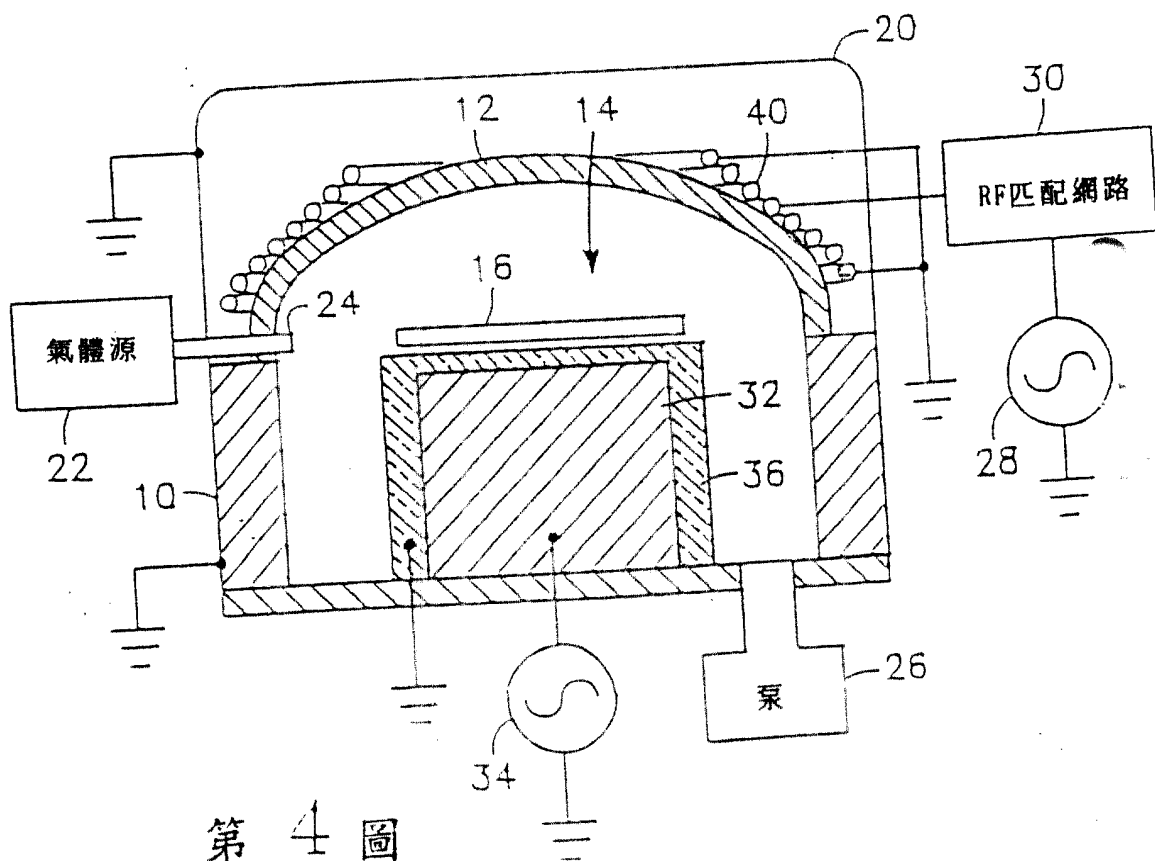
第 1 圖



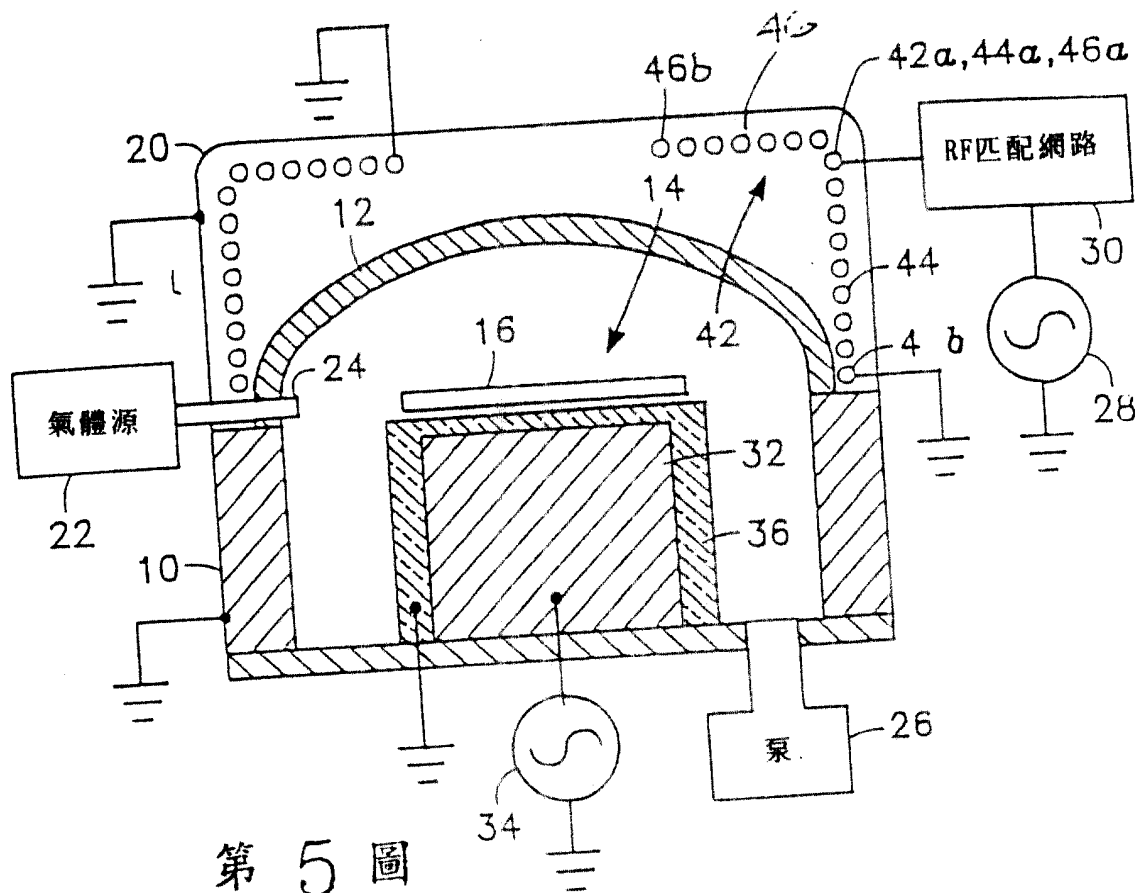
第 2 圖



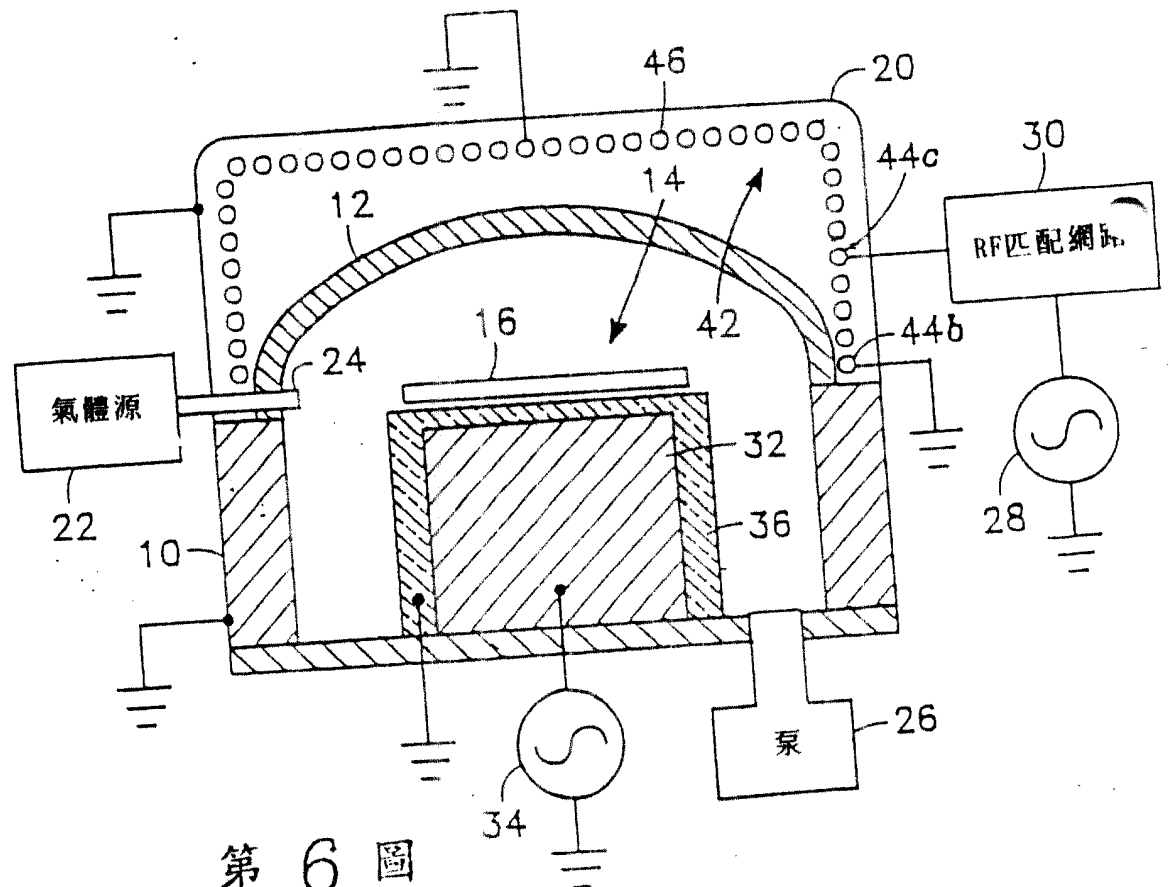
第 3 圖



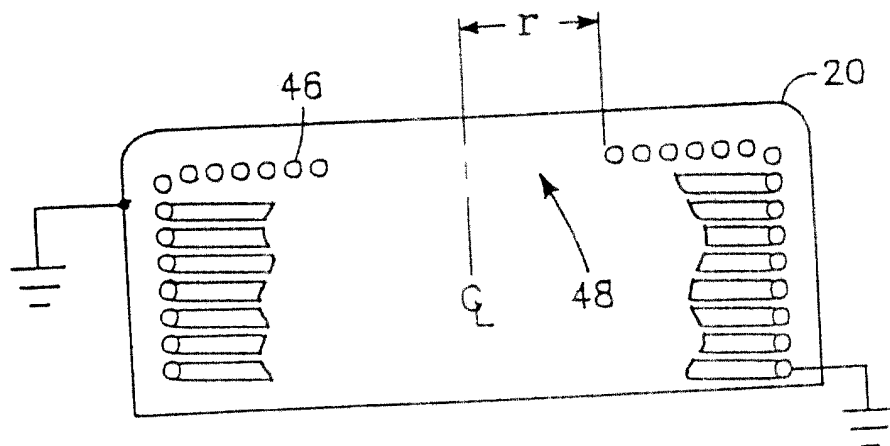
第 4 圖



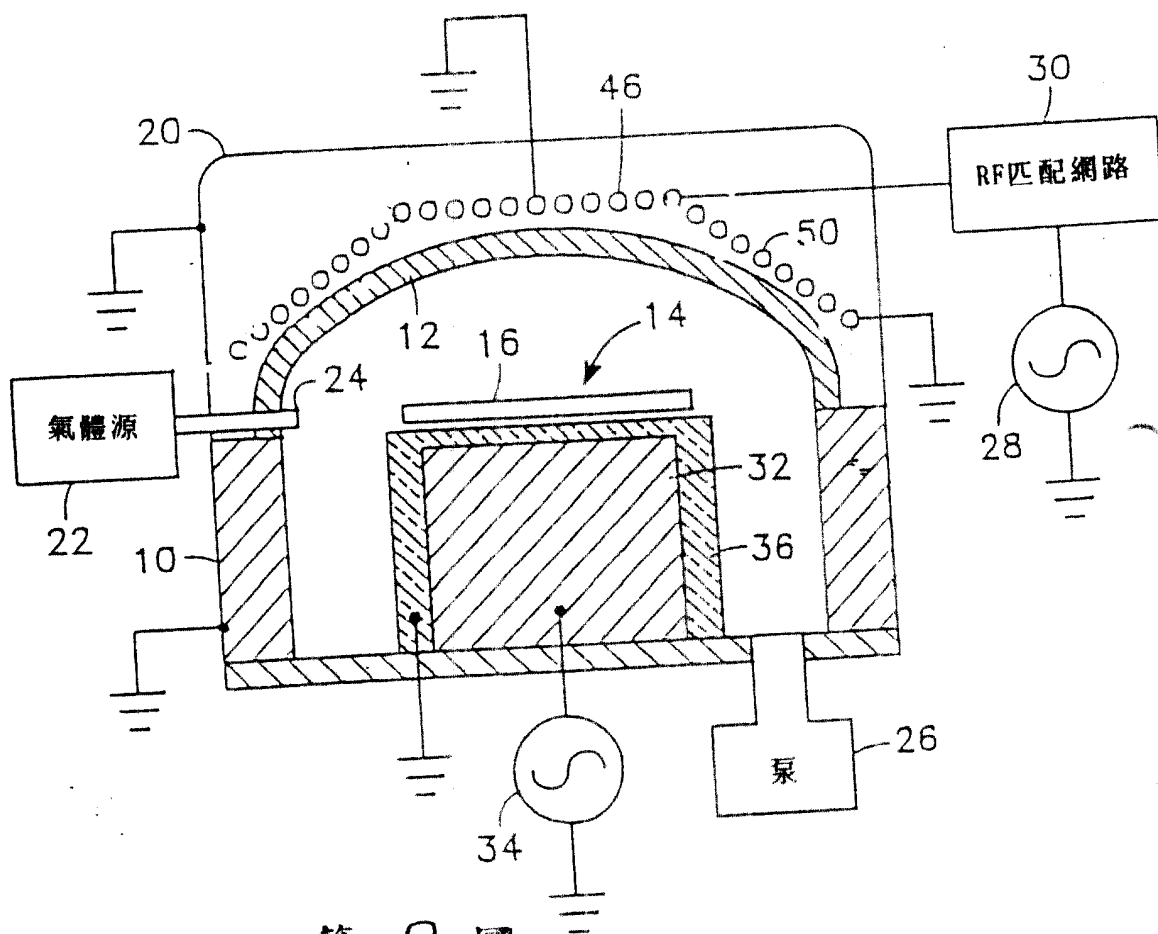
第 5 圖



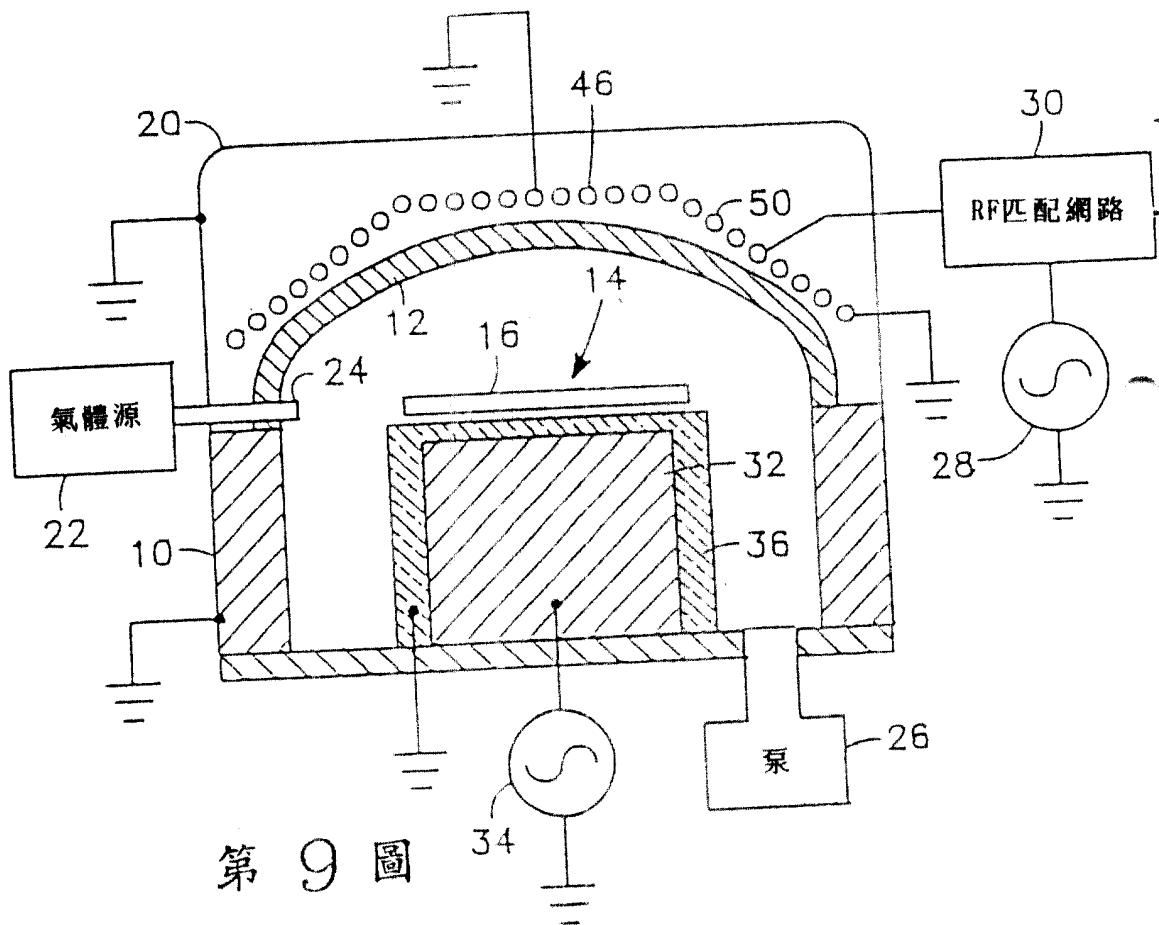
第 6 圖



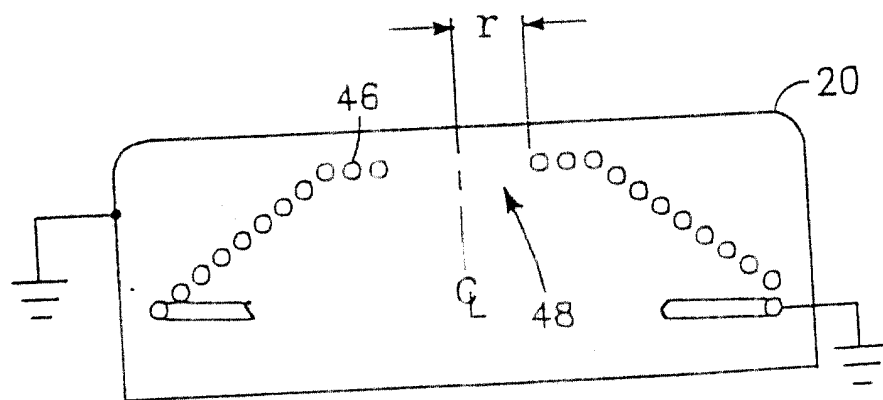
第 7 圖



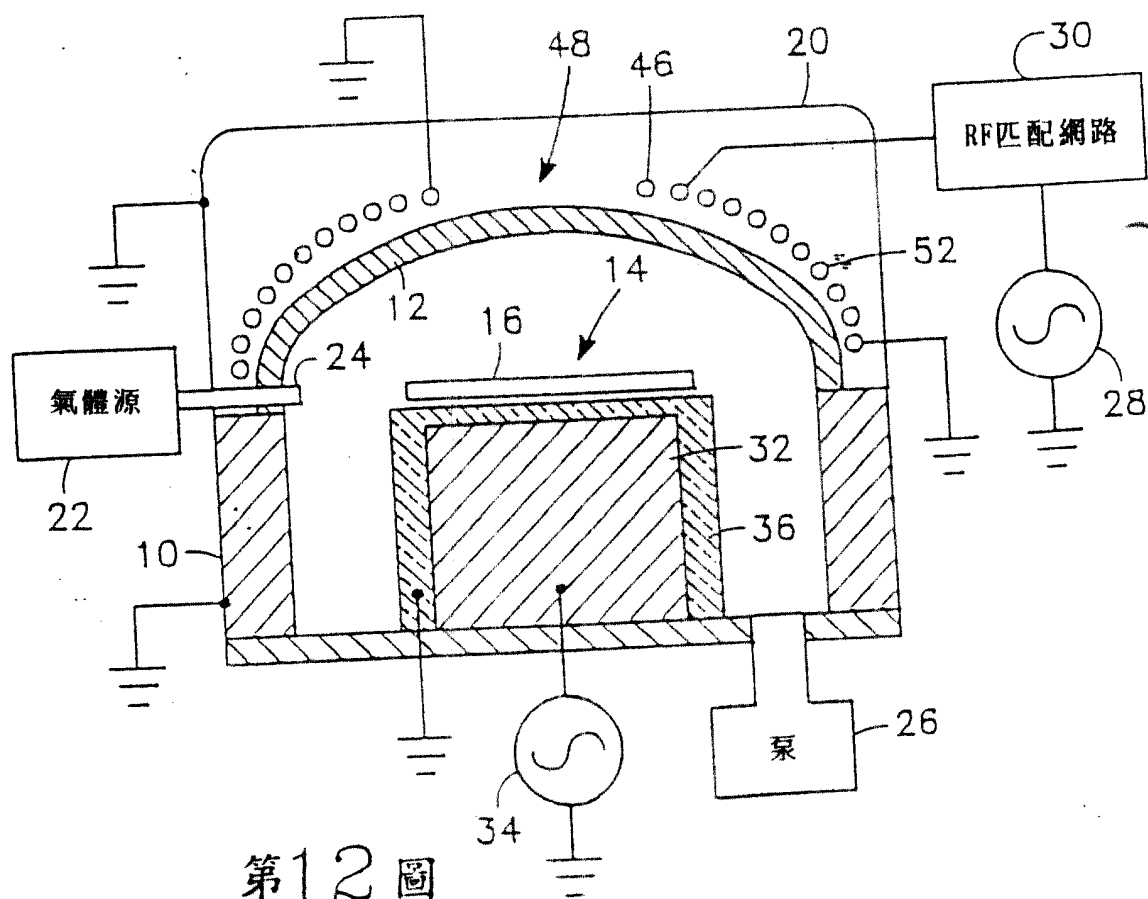
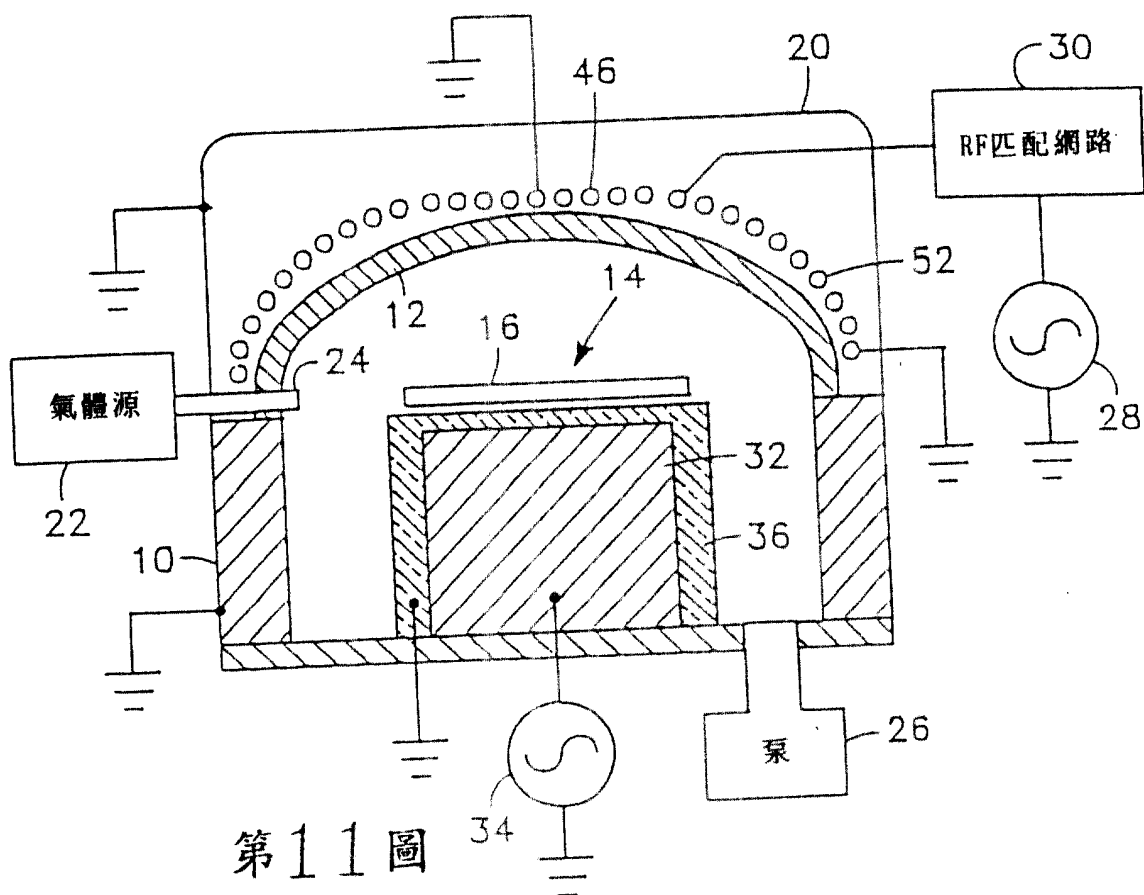
第 8 圖

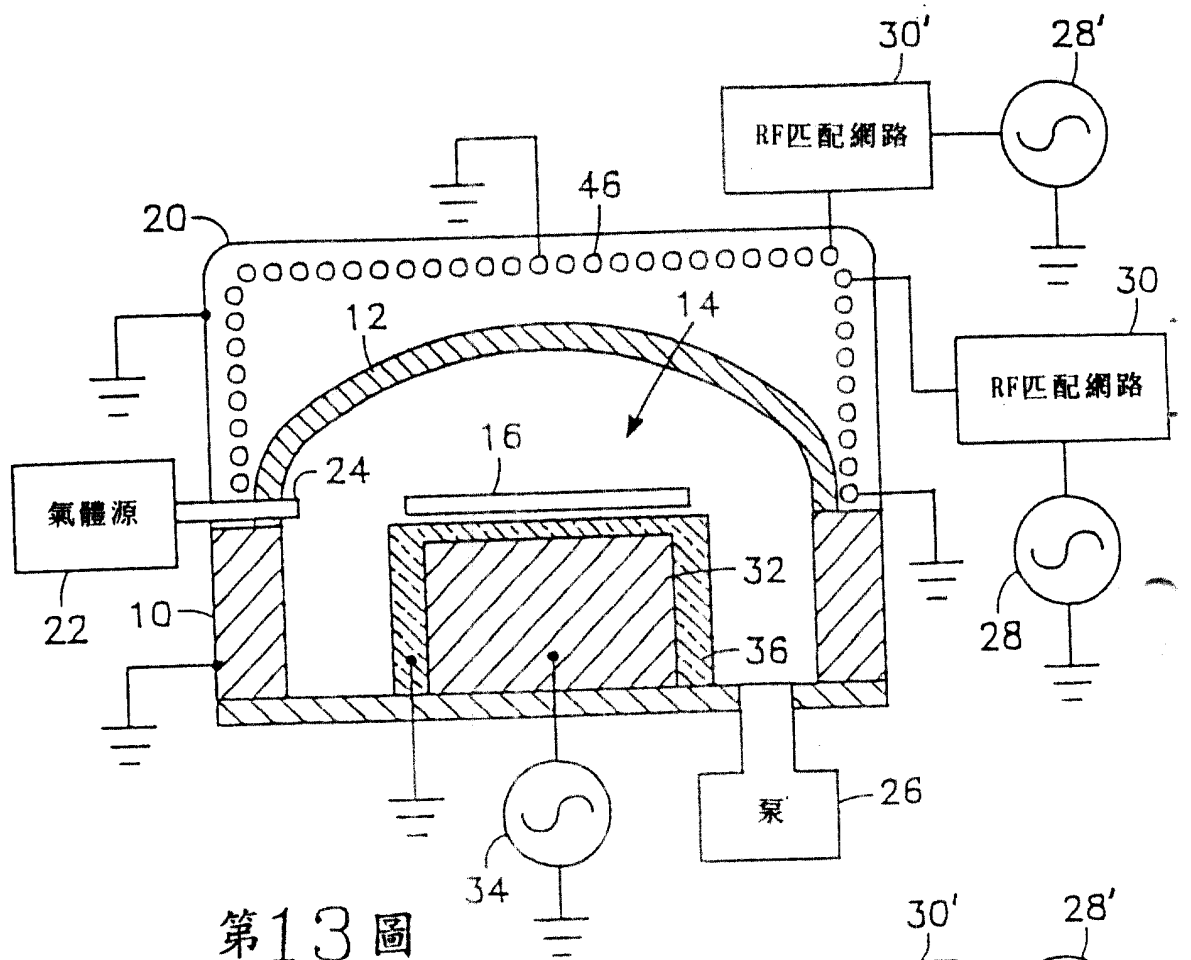


第 9 圖

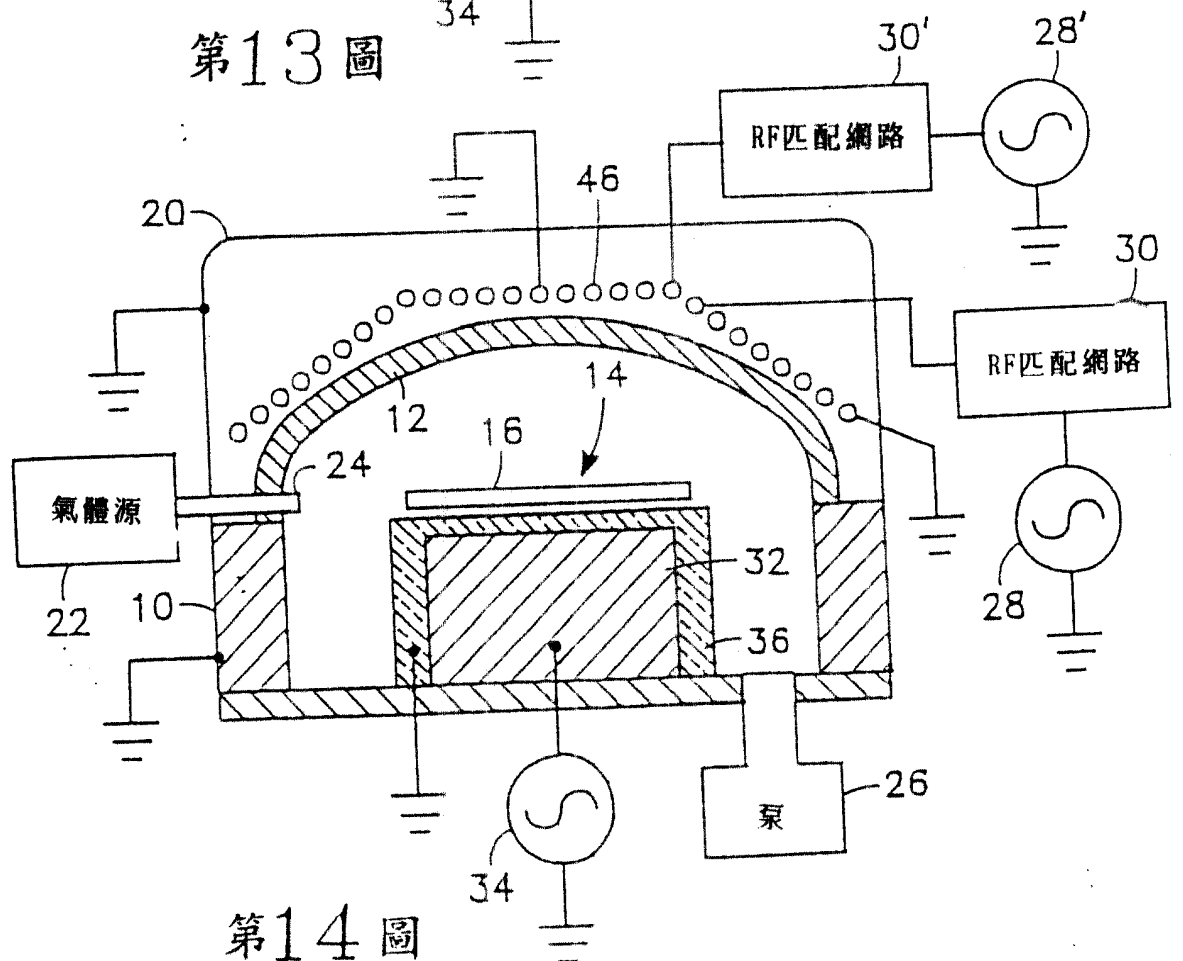


第 10 圖

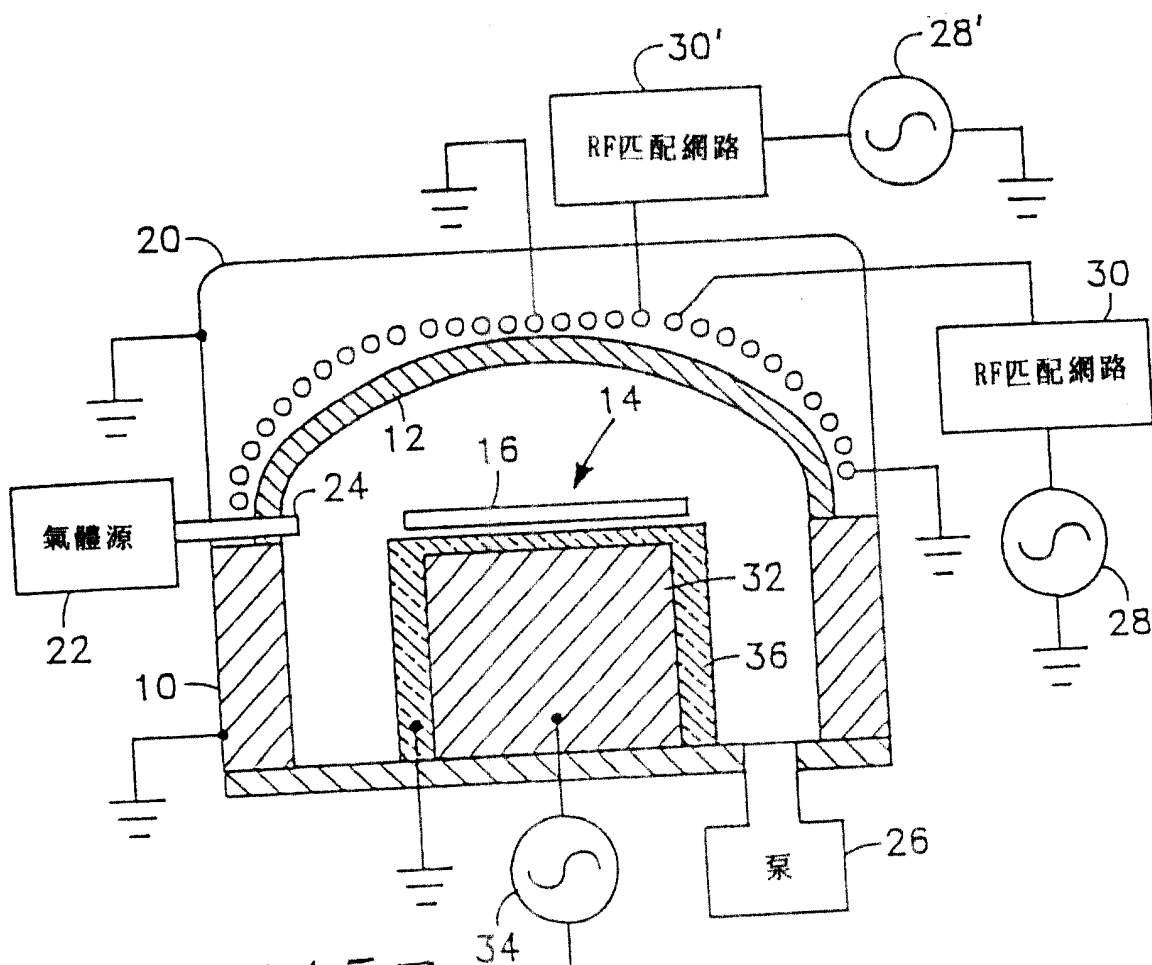




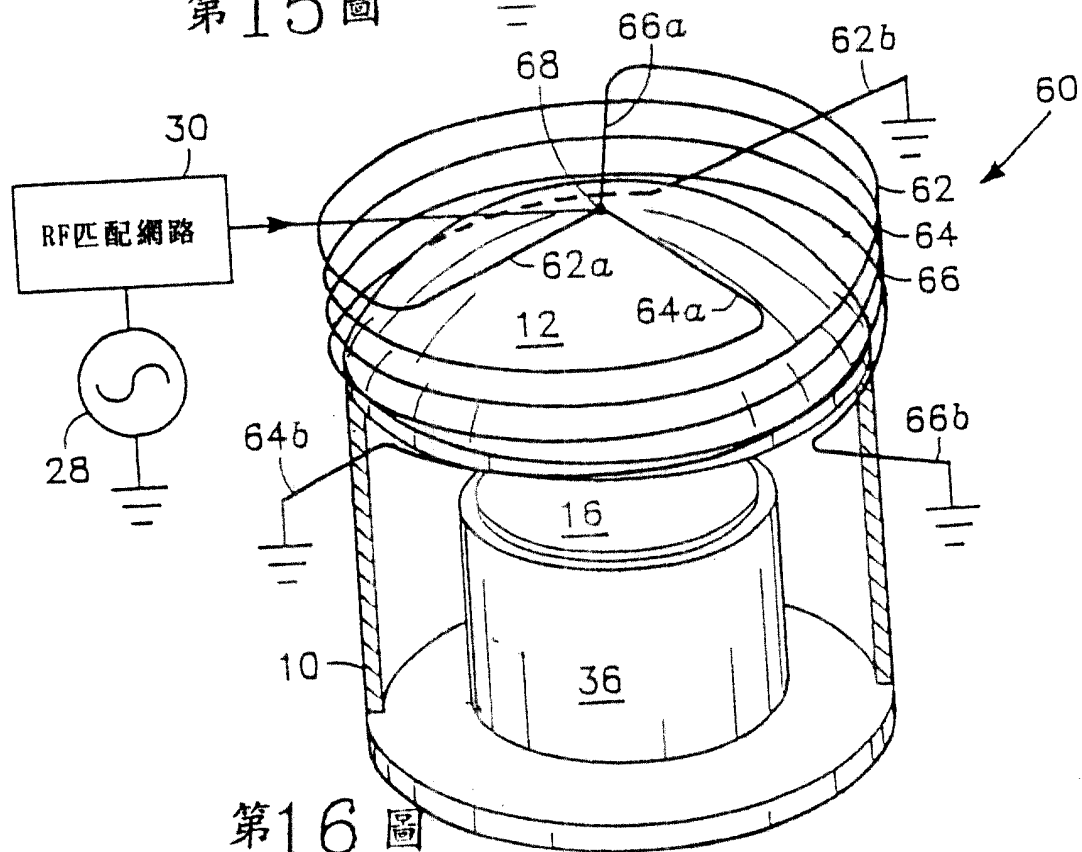
第13圖



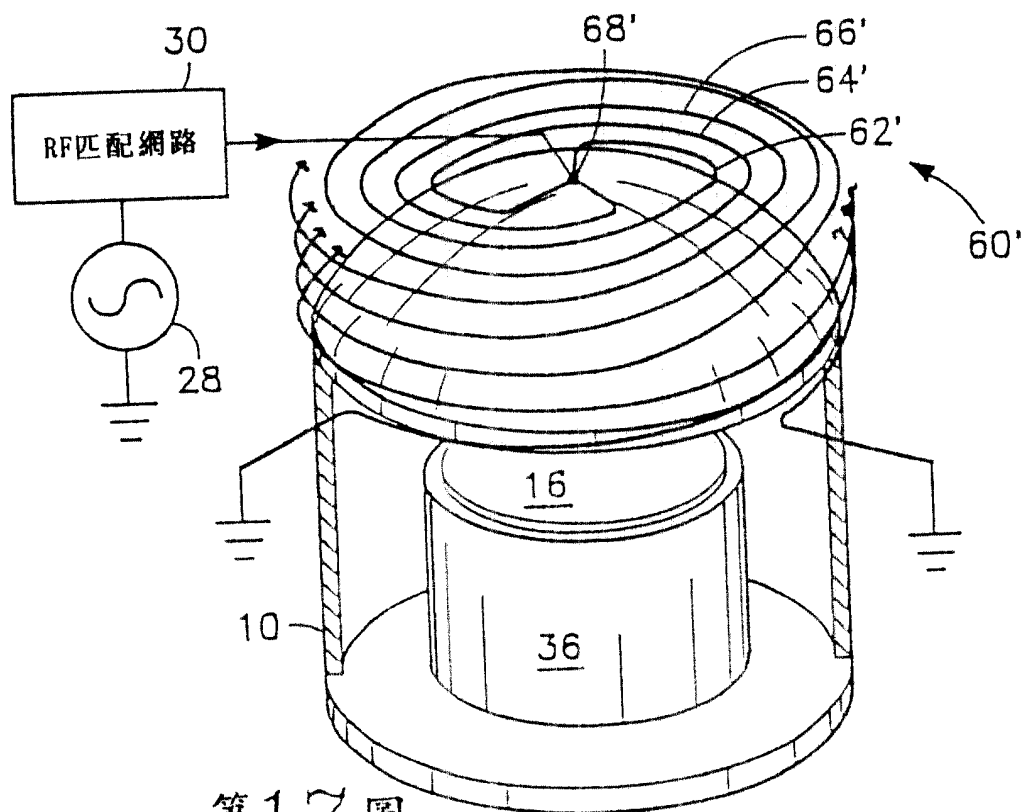
第14圖



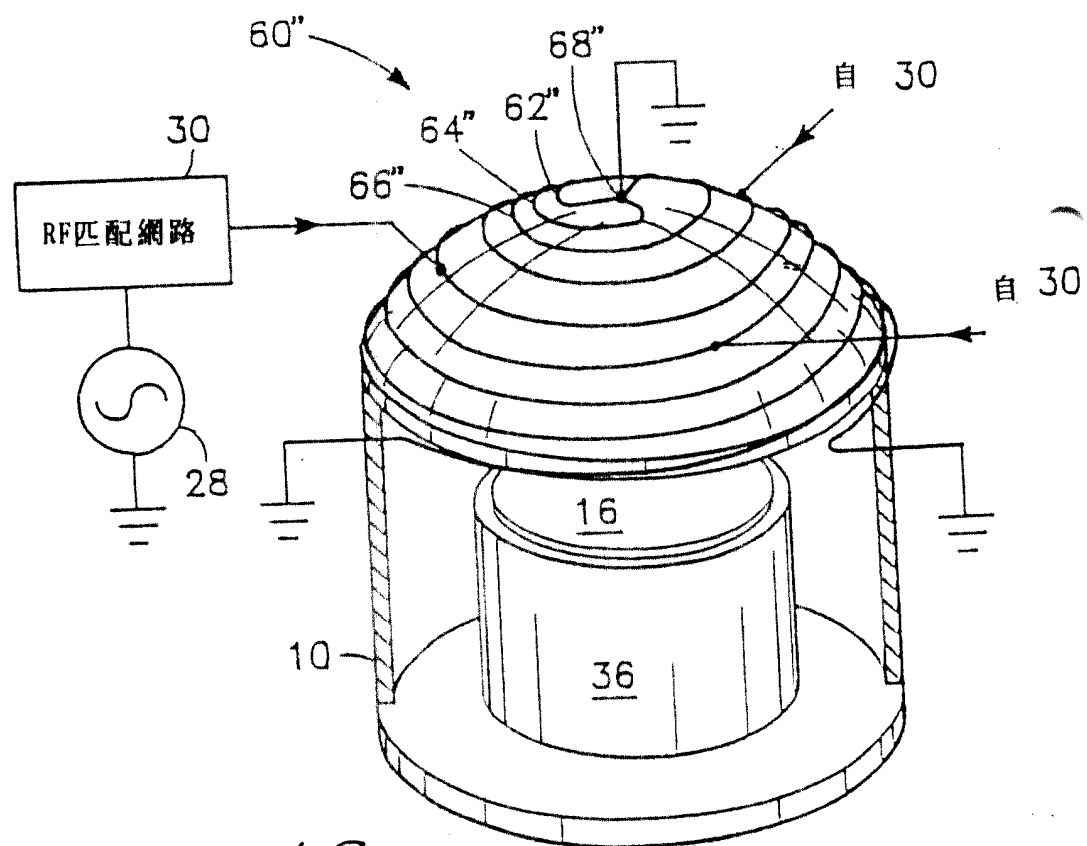
第15圖



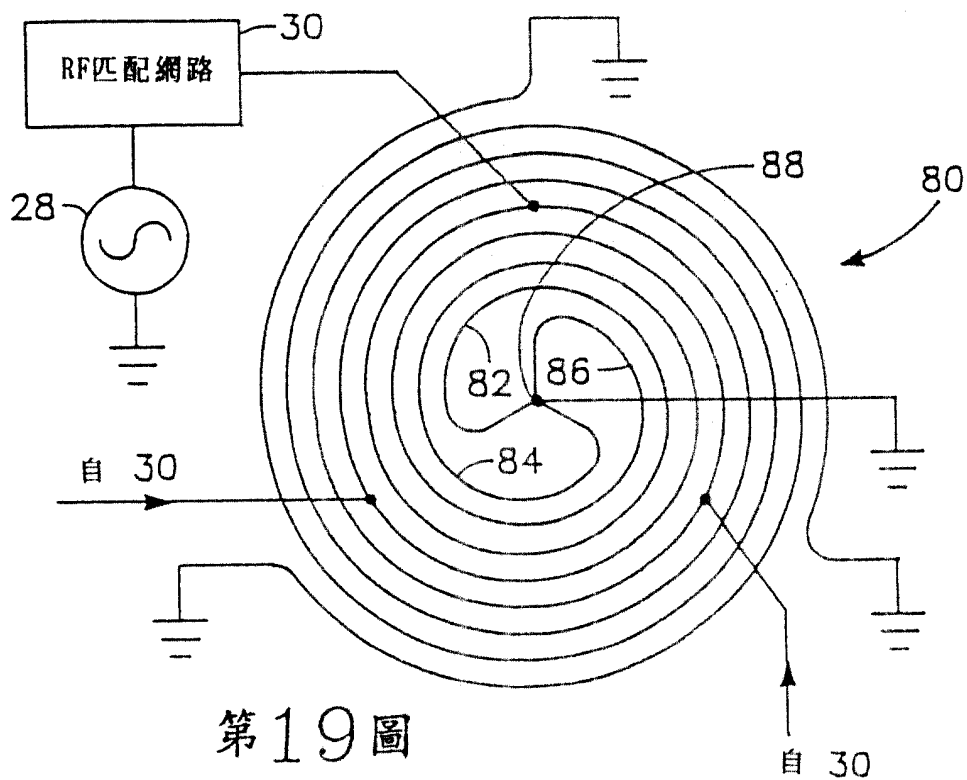
第16圖



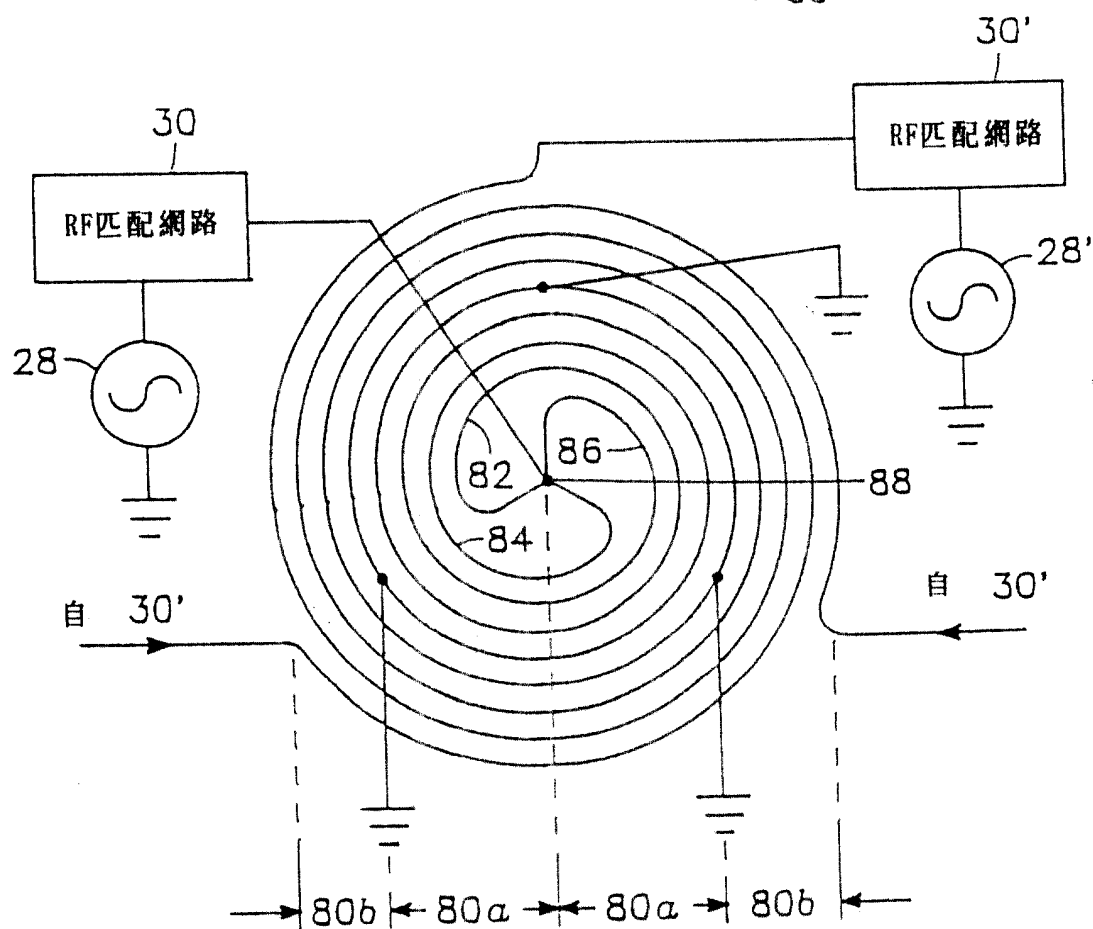
第17圖



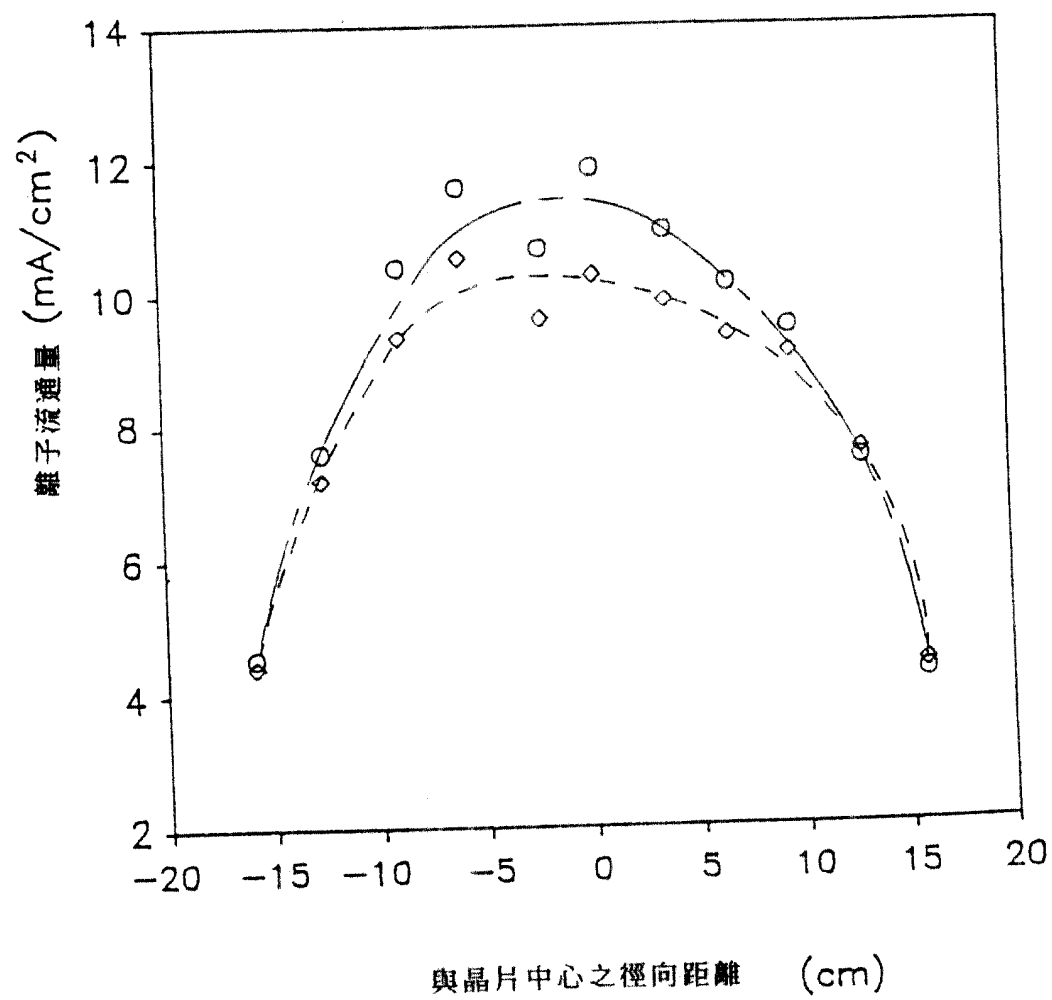
第18圖



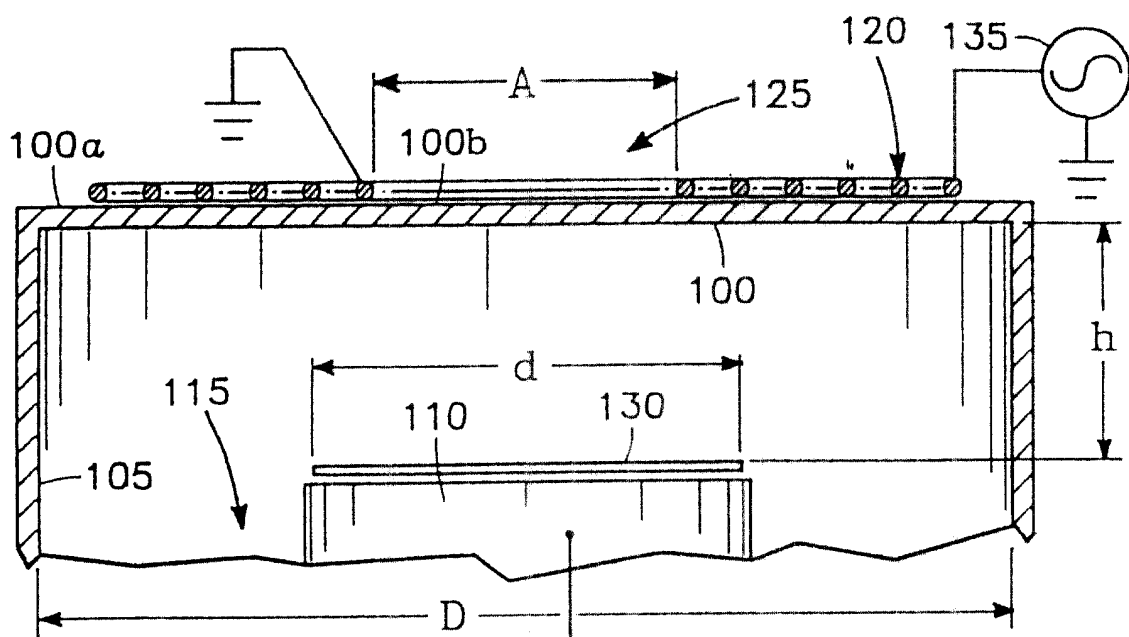
第19圖



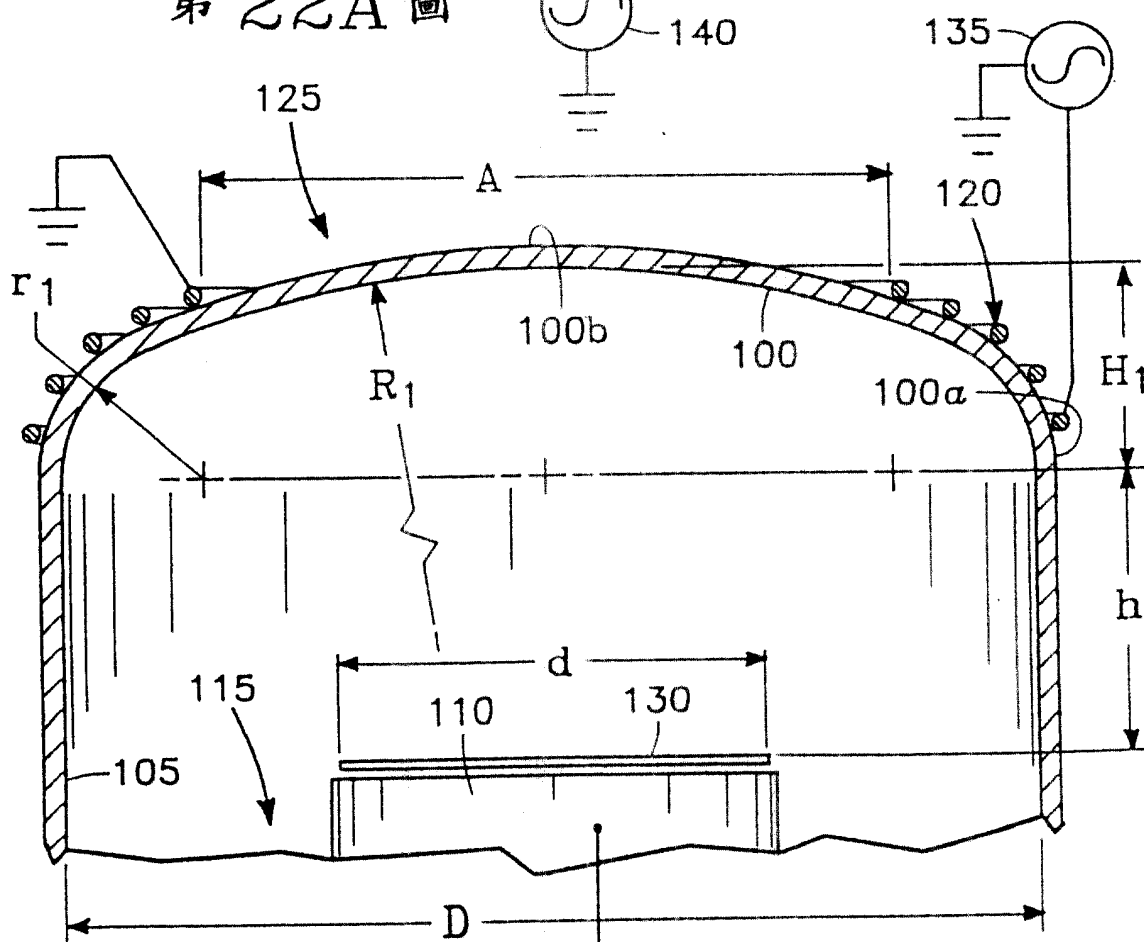
第20圖



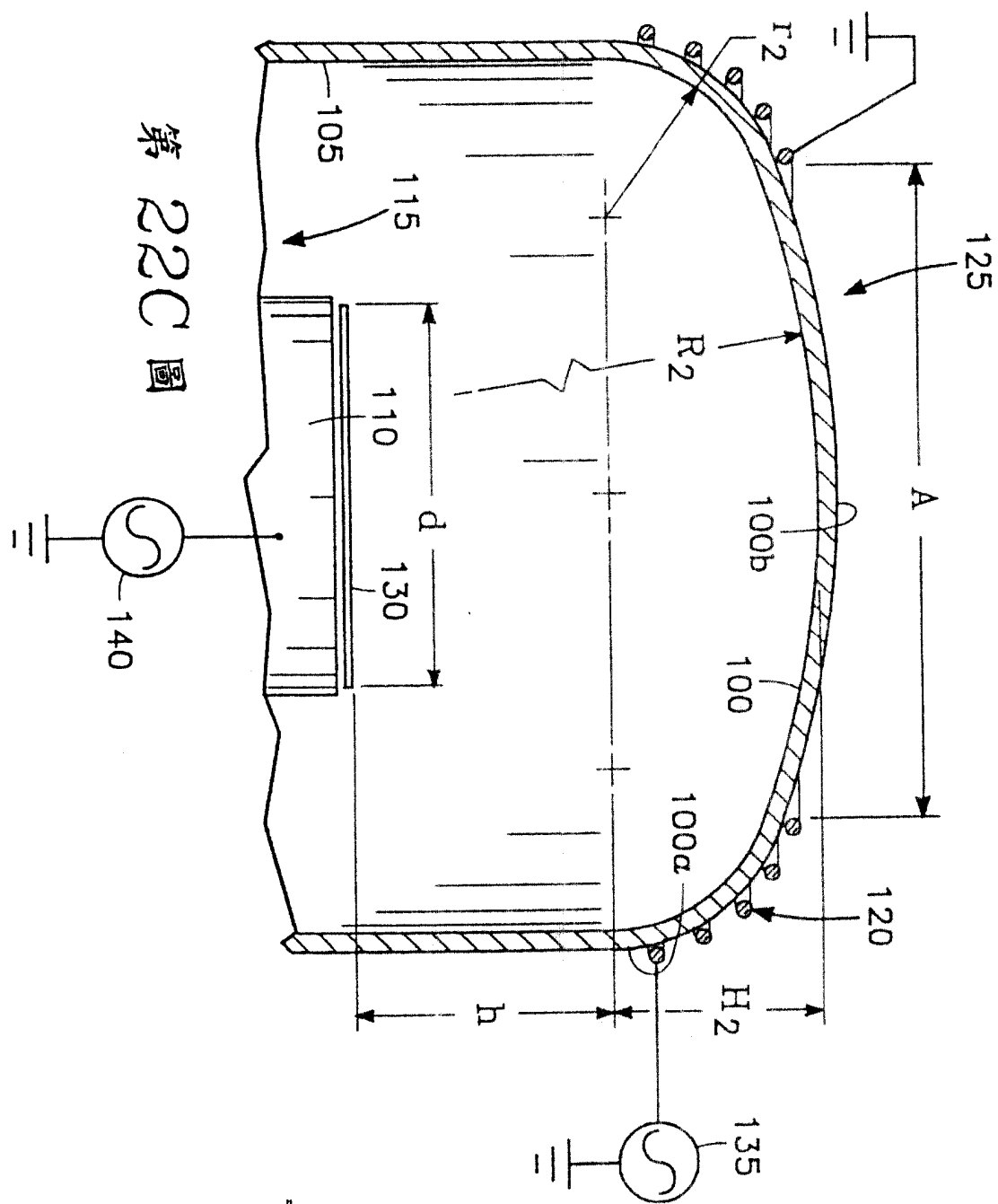
第 21 圖



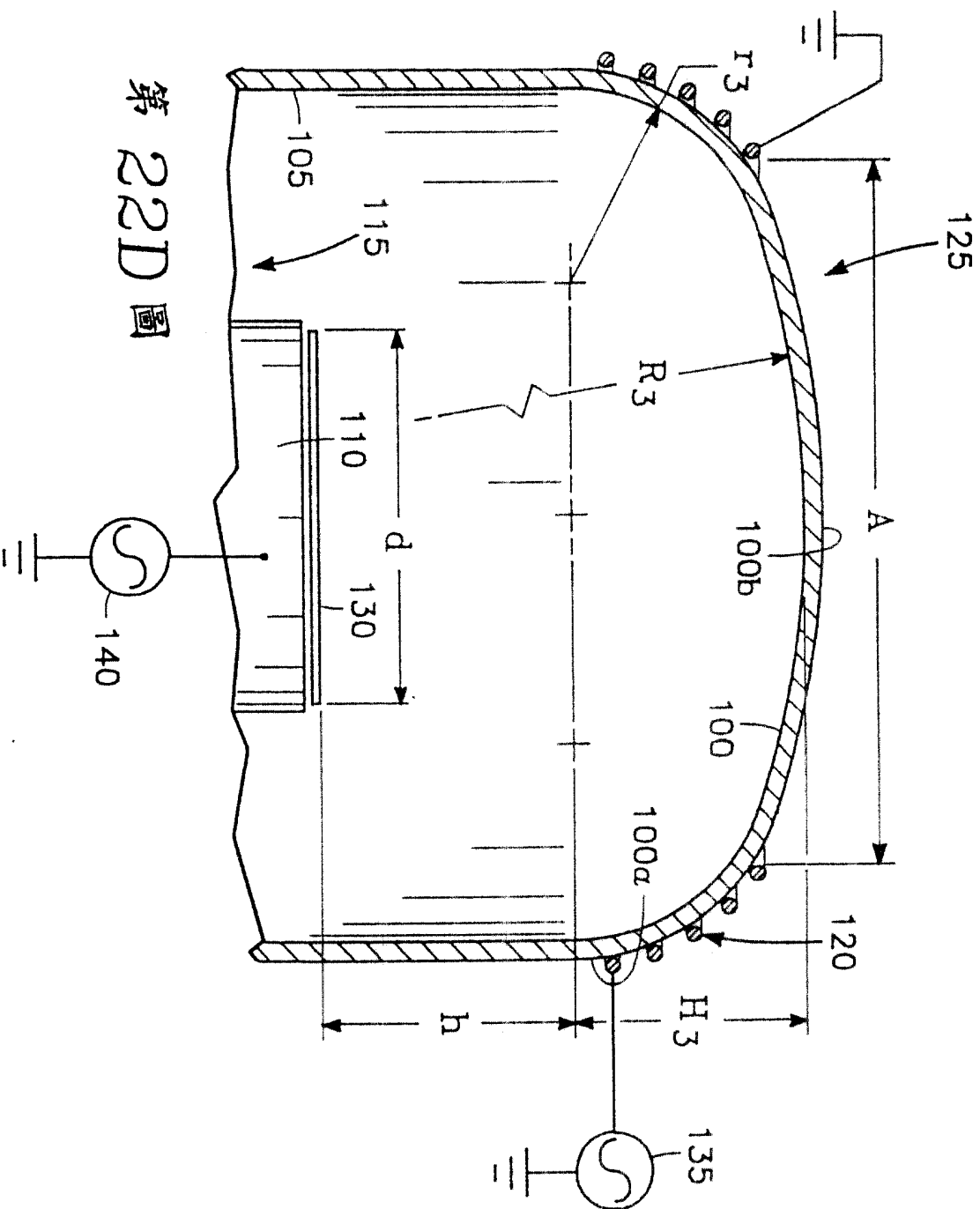
第 22A 圖



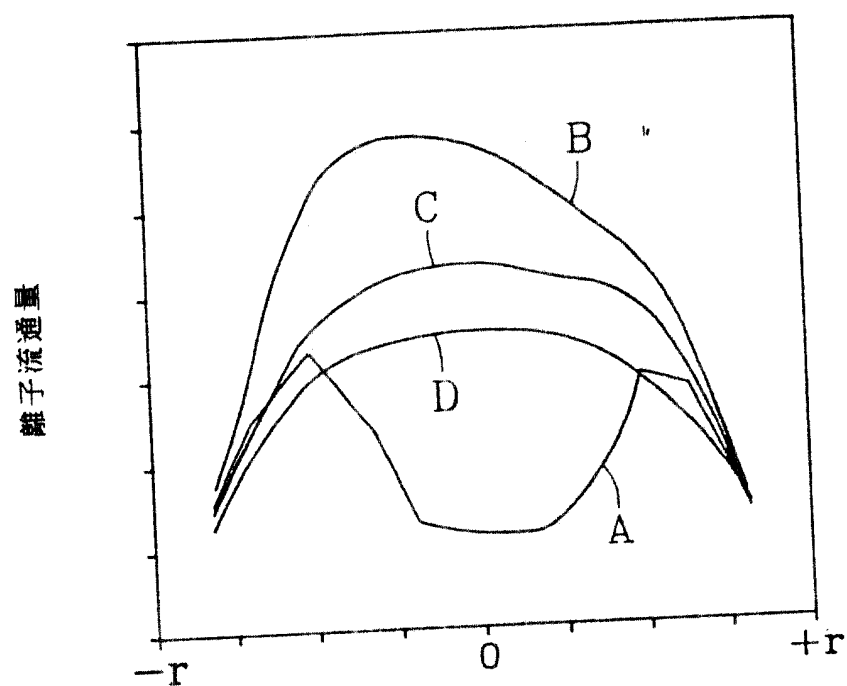
第 22B 圖



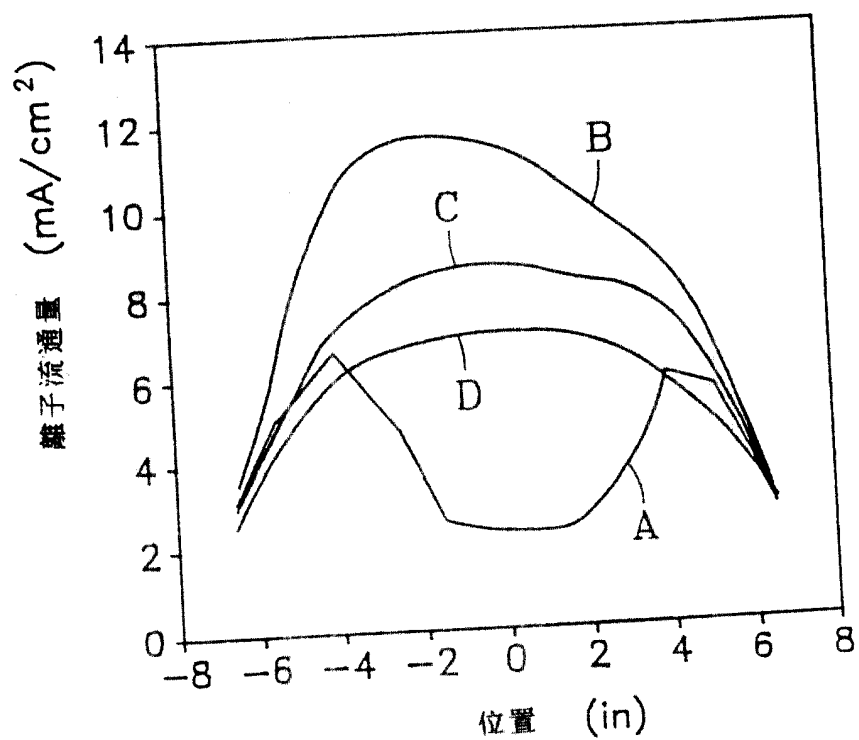
第 22C 圖



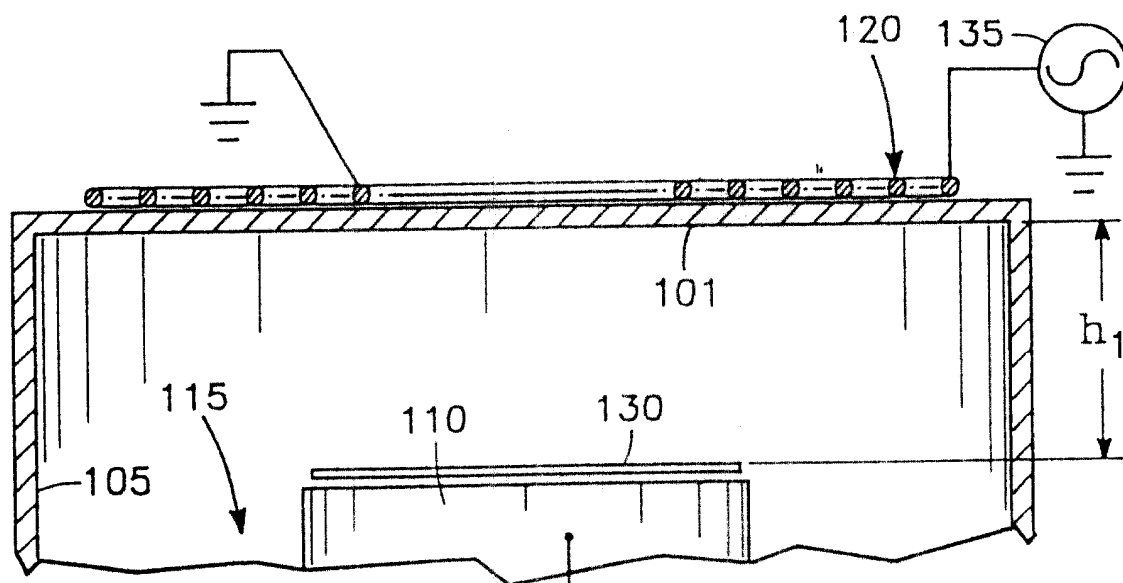
第 22D 圖



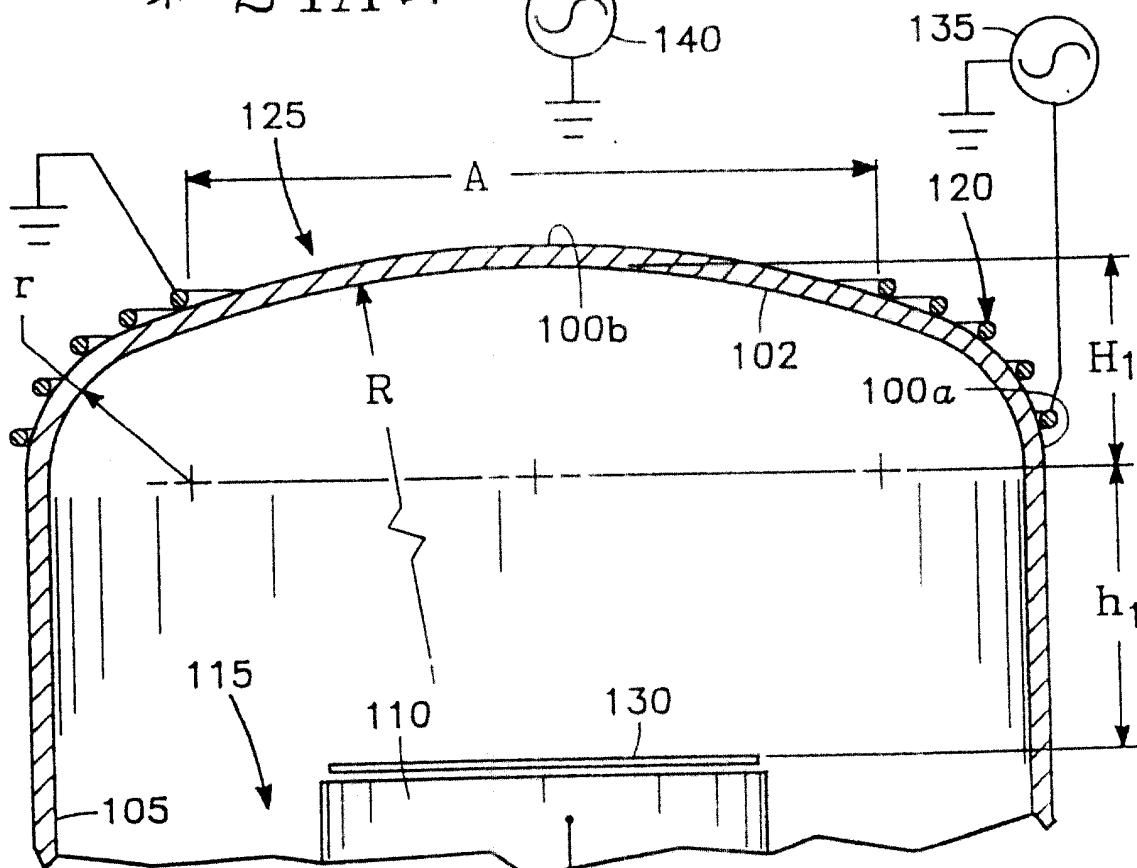
第 23 圖



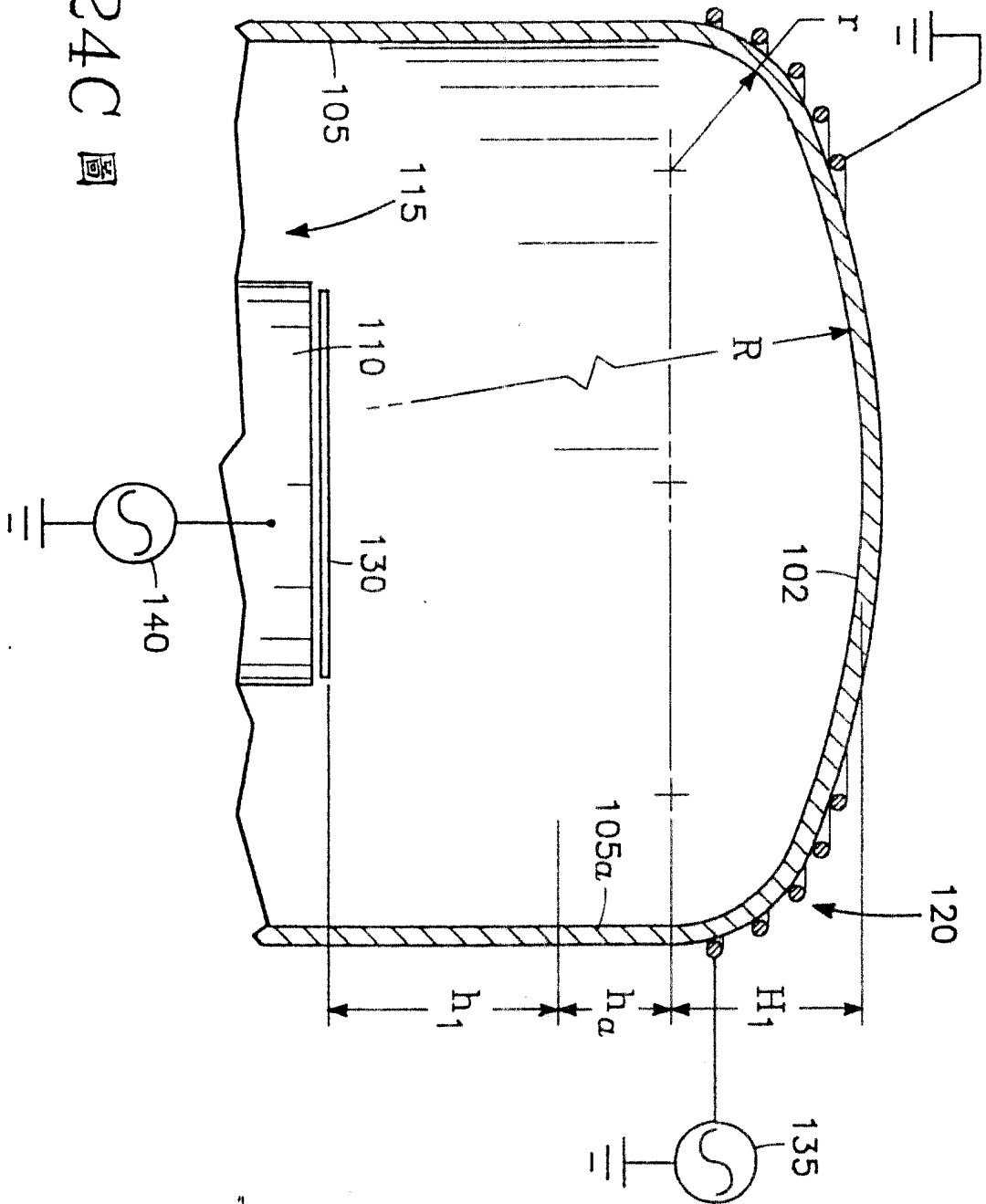
第 25 圖



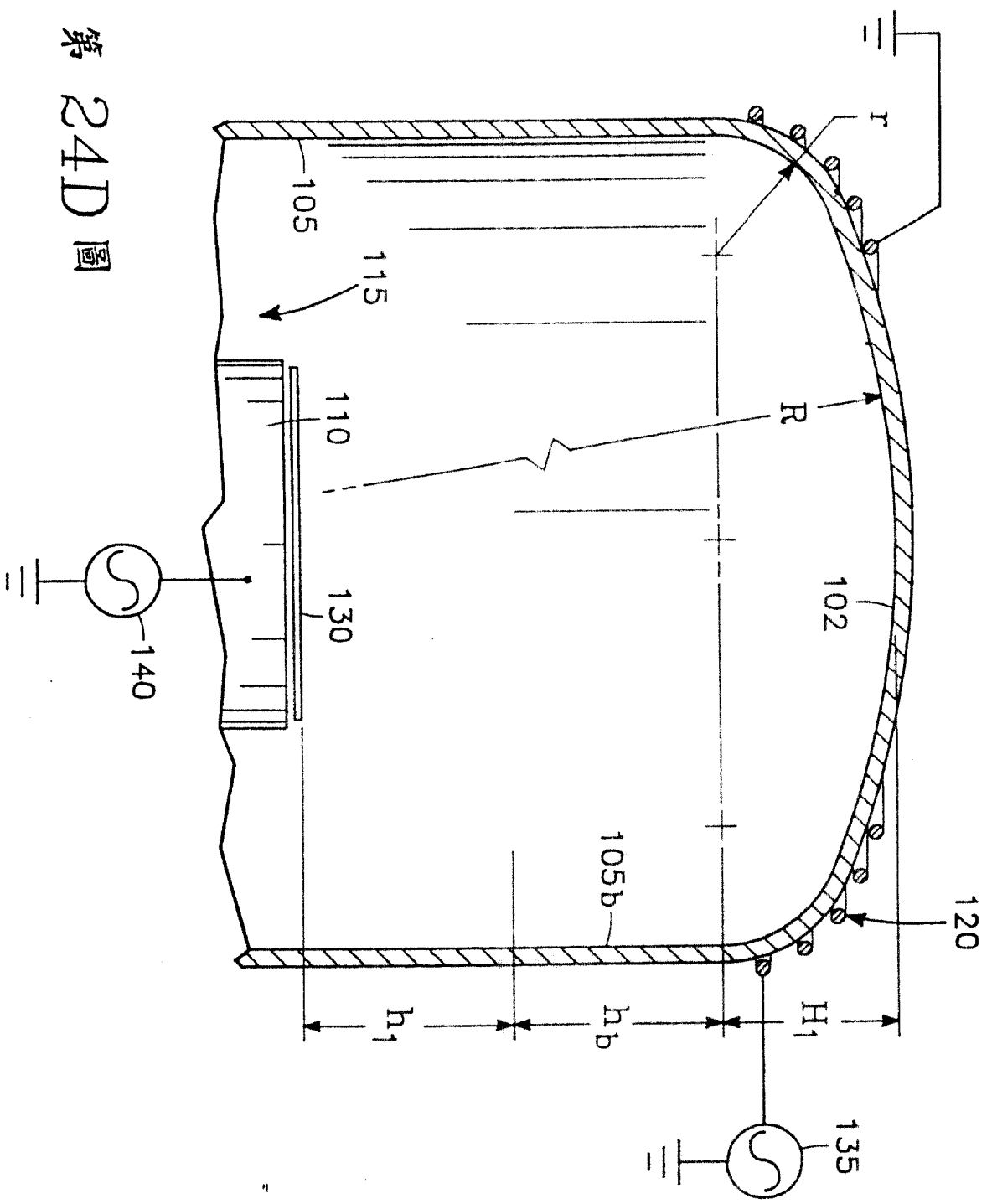
第 24A 圖



第 24B 圖

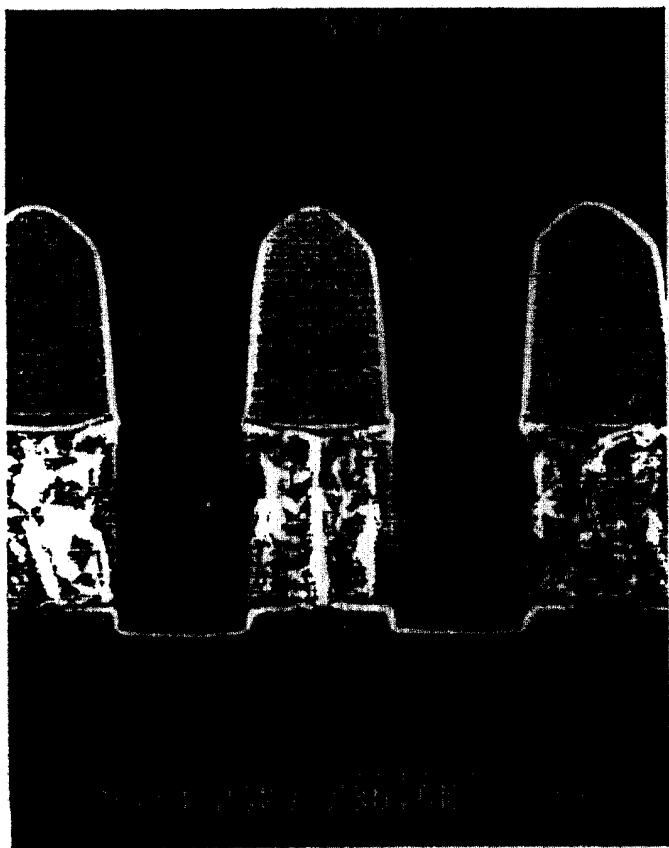


第 24C 圖



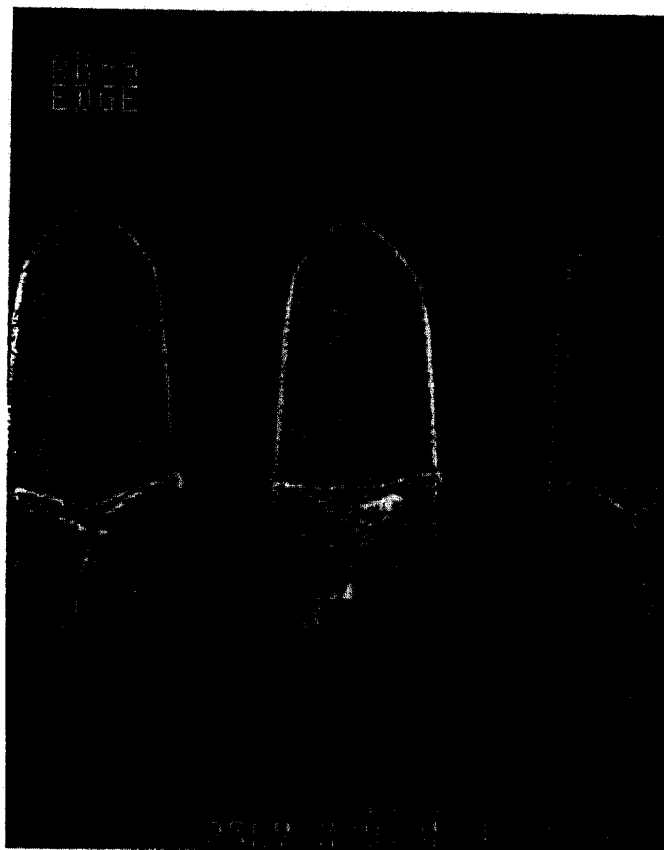
第 24D 圖

310444



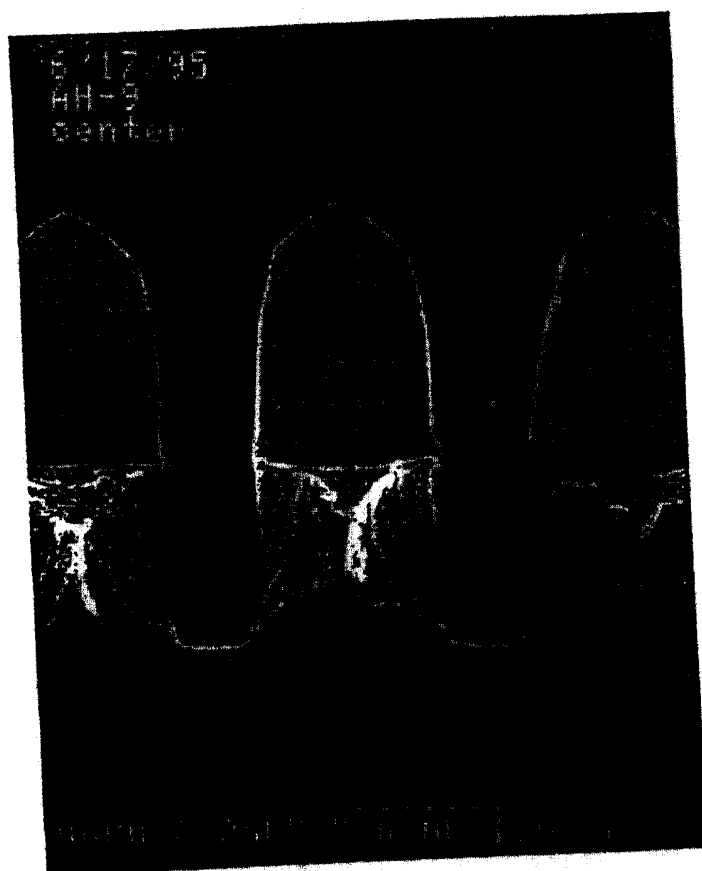
第 26A 圖

310444



第 26 B 圖

310444



第 26 C 圖