

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 2 月 28 日(28.02.2013)



(10) 国際公開番号
WO 2013/027819 A1

- (51) 国際特許分類:
H01L 23/36 (2006.01) H01L 25/18 (2006.01)
H01L 25/07 (2006.01)
- (21) 国際出願番号: PCT/JP2012/071398
- (22) 国際出願日: 2012 年 8 月 24 日(24.08.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-184019 2011 年 8 月 25 日(25.08.2011) JP
- (71) 出願人(米国を除く全ての指定国について): 日産自動車株式会社(NISSAN MOTOR CO., LTD.) [JP/JP]; 〒2210023 神奈川県横浜市神奈川区宝町 2 番地 Kanagawa (JP). サンケン電気株式会社(Sanken Electric Co., Ltd.) [JP/JP]; 〒3528666 埼玉県新座市北野 3 丁目 6 番 3 号 Saitama (JP). 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2100856 神奈川県川崎市川崎区田辺新田 1 番 1 号 Kanagawa (JP).
- (72) 発明者: および
- (75) 発明者/出願人(米国についてのみ): 図子 祐輔(ZUSHI, Yusuke). 村上 善則(MURAKAMI,

Yoshinori). 谷本 智(TANIMOTO, Satoshi). 佐藤伸二(SATO, Shinji). 松井 康平(MATSUI, Kohei).

(74) 代理人: とこしえ特許業務法人(TOKOSHIE PATENT FIRM); 〒1600023 東京都新宿区西新宿 7 丁目 2 番 2 7 号 西新宿 K N ビル Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

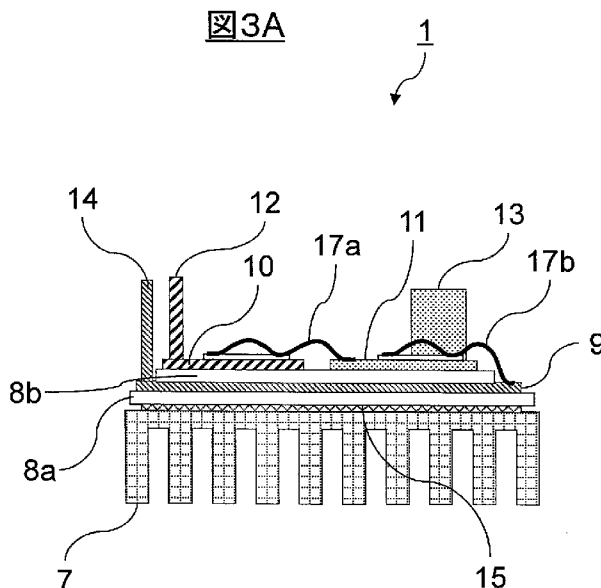
(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロパ(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: SEMICONDUCTOR MODULE

(54) 発明の名称: 半導体モジュール

[図3A]



(57) Abstract: A semiconductor module which is provided with: a pair of semiconductor elements (16, 18) which are connected in series with each other and have first terminals (12, 14) that are electrically connected to a first power system (BT) and a second terminal (13) that is electrically connected to a second power system (M); a heat sink (7); a first electrode (10) that is electrically connected to the first terminal (12), which is one of the first terminals, and one electrode of the semiconductor element (16), which is one of the pair of semiconductor elements; an output electrode (11) that is electrically connected to the second terminal (13) and one electrode of the semiconductor element (18), which is the other one of the pair of semiconductor elements; and a second electrode (9) that is electrically connected to the first terminal (14), which is the other one of the first terminals. The second electrode (9) is connected to the heat sink (7) via a first insulating member (8a), and the output electrode (11) is connected to the second electrode (9) via a second insulating member (8b).

(57) 要約: 第1の電力系BTに電氣的に接続される第1の端子12、14と第2の電力系Mに電氣的に接続される第2の端子13とを有し、互いに直列に接続された一対の半導体素子16、18と、ヒートシンク7と、前記

第1の端子の一方の第1の端子12と、前記一対の半導体素子の一方の半導体素子16の一方の電極とのそれぞれに電氣的に接続された第1の電極10と、前記第2の端子13と、前記一対の半導体素子の他方の半導体素子18の一方の電極とのそれぞれに電氣的に接続された出力電極11と、前記第1の端子の他方の第1の端子14に電氣的に接続された第2の電極9と、を備える半導体モジュールであって、前記第2の電極9が、第1の絶縁部材8aを介して前記ヒートシンク7に接続され、前記出力電極11が、第2の絶縁部材8bを介して前記第2の電極9に接続されている。

WO 2013/027819 A1

WO 2013/027819 A1



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG). 添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：半導体モジュール

技術分野

[0001] 本発明は、半導体モジュールに関するものである。

背景技術

[0002] 冷却フィン（ヒートシンク）の材質に、たとえばセラミックスなどを利用し、電力変換装置（インバータ）の対地浮遊容量を低減することで、ノイズの原因となる漏れ電流を低減できる電力変換装置が知られている（特許文献1）。

先行技術文献

特許文献

[0003] 特許文献1：特許第3，649，259号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上記従来技術の構成では、冷却フィンを金属で形成した場合と比べて、電力変換装置の対地浮遊容量は低減できるが、たとえばセラミックスの熱伝導率は金属の熱伝導率よりも低いので、電力変換装置を十分に冷却できないおそれがあった。

[0005] 本発明の目的は、電力変換装置の対地浮遊容量を低減するとともに、電力変換装置を冷却する性能が低下することを防止することである。

課題を解決するための手段

[0006] 本発明は、出力電極を、絶縁部材を介して第2の電極に接続し、第2の電極を他の絶縁部材を介してヒートシンクに接続することによって、上記目的を達成する。

発明の効果

[0007] 本発明によれば、出力電極が第2の電極を介して接地されることになり、

出力電極と接地との間の浮遊容量と第2の電極と接地との間の浮遊容量が直列に接続された回路構成となるので、コモンモード電流を低減することができるとともに、出力電極と第2の電極が低抵抗で接続しているため、電力変換装置を冷却する性能が低下することを防止できる。

図面の簡単な説明

[0008] [図1]本発明の一実施の形態に係る半導体モジュールを適用したインバータ回路の一例を示す電気回路図である。

[図2]コモンモード電流を説明するための電気回路図である。

[図3A]本発明の一実施の形態に係る半導体モジュールを示す側面図である。

[図3B]図3Aの平面図である。

[図4]図3A、図3Bの半導体モジュールの作用効果を説明するための電気回路図である。

[図5A]図3A、図3Bの半導体モジュールの変形例を示す側面図である。

[図5B]図5Aの平面図である。

[図6A]本発明の他の実施の形態に係る半導体モジュールを示す側面図である。

[図6B]図6Aの平面図である。

[図7]図6A、図6Bの半導体モジュールの作用効果を説明するための電気回路図である。

発明を実施するための形態

[0009] 本発明は、例えばSiCなどのワイドギャップ半導体素子を用いた電力変換器のスイッチ部分を構成するパワーモジュールと、これを冷却するヒートシンクに関するものである。ワイドギャップ半導体素子を用いた電力変換器においては、その素子の特性を生かして小型化するために、電源電圧を高電圧化し、損失を低減するために素子のターンオン/オフを高速にすることが求められる。

[0010] しかしながら、高電圧の変換器は接地（以下、GNDともいう）から絶縁する必要があり、電源電圧を高くし、ターンオン/オフを高速にすると、単

位時間当たり電圧変化量 (dV/dt) が大きくなり、パワーモジュールと GND 間の絶縁層に浮遊する静電容量に流れる電流が増大するという問題がある。

[0011] この静電容量に流れる電流 I_{cm} は静電容量 C と dV/dt を用いて、 $I_{cm} = C \times (dV/dt)$ で表すことができ、高電圧の系から GND に漏洩するコモンモード電流として定義される。コモンモード電流は、その電流振幅と電流が流れるループ面積に比例したノイズを外部に放射するため、EMC (Electro-Magnetic Compatibility) 規格を準拠するのが困難になる主要因となり得る。一方で、電力変換器を小型化するためには、変換器体積の大部分を占めるヒートシンクを小さくすることが求められる。

[0012] このため本発明では、複数の絶縁部材と AC 電極パターン、P 電極パターン、N 電極パターンを積層してヒートシンクに接続することで、コモンモード電流の振幅を低減するとともに、冷却経路を小さくすることによりヒートシンクを大型化することなく放射ノイズを低減する。

[0013] 以下、本発明の一実施の形態を、図面に基づき詳細に説明する。図 1 に本発明の一実施の形態に係る半導体モジュールを適用したシステムの例として、3 相のインバータ回路を示す。本例の半導体モジュール 1 は、1 相分の電圧切り替え機構を備える 2 in 1 モジュールであり、以下に説明する具体的な構成は 2 in 1 モジュールで示すが、本発明に係る半導体モジュールは、複数相の機能をまとめた半導体モジュールであってもよい。

[0014] 図 1 に示す電力変換システムは、供給電池 BT などの第 1 の電力を平滑用コンデンサ C および電力変換装置 INV により第 2 の電力に変換し、これを三相交流モータ M に供給したり、三相交流モータ M の回生電力を電力変換装置 INV および平滑用コンデンサ C により第 1 の電力に変換し、これにより供給電池 BT を充電したりするものである。

[0015] まず、従来構造の半導体モジュール 101 を示す図 2 を参照して、コモンモード電流について説明する。スイッチング素子と整流素子からなる P 側半導体素子 102 と N 側半導体素子 103 は、例えば SiC や GaN 等のワイ

ドバンドギャップ半導体を用いたMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor), JFET (Junction gate Field-Effect Transistor), BJT (Bipolar Junction Transistor), IGBT (Insulated Gate Bipolar Transistor), ダイオード等の素子で構成される。

[0016] これらは制御信号に応じて電源電圧をON/OFFし、交流の電力を生成する。その際、AC端子部107は短時間で数Vから電源電圧まで変化し、その電圧変化によりAC電極パターンとGND間の浮遊容量104に点矢印線Aで示すようなコモンモード電流が流れる。

[0017] また、スイッチング過渡時にはP端子108の電圧も変動するため、P電極パターンとGND間の浮遊容量105に電流が流れ、点矢印線Bで示すようなコモンモード電流が流れる。同様の現象が各相の半導体モジュールにおいて発生し、コモンモード電流は負荷の対地容量（図示せず）、電源の対地容量（図示せず）、N電極パターンとGND間の浮遊容量106等を介して高電圧の系とGNDを流れ、外部にノイズを放射する。そしてこの放射ノイズの振幅は、コモンモード電流の振幅と流れるループ面積に比例する。

[0018] 《第1実施形態》

図4は、本発明の第1実施形態に係る半導体モジュールを示す、浮遊容量を含む電気回路図である。本例の半導体モジュール1は、それぞれスイッチング素子と整流ダイオードからなるP側半導体素子16およびN側半導体素子18と、ヒートシンク7とを備え、第1の電力系に電氣的に接続されるP端子12およびN端子14と、第2の電力系に電氣的に接続されるAC端子13とが設けられている。なお、4は、AC端子13が接続されたAC電極パターン11と接地GNDとの間の浮遊容量、5はP端子12が接続されたP電極パターン10と接地GNDとの間の浮遊容量、6はN端子14が接続されたN電極パターン9と接地GNDとの間の浮遊容量をそれぞれ示す。

[0019] 図3Aは図4に示す第1実施形態に係る半導体モジュールを示す側面図、図3Bは平面図であり、本例の半導体モジュール1は、接地GNDに接続されるヒートシンク7を有し、このヒートシンク7の上に絶縁層8aを介して

N電極パターン9が接続され、その上に他の絶縁層8bを介してP電極パターン10とAC電極パターン11が接続されている。そして、P電極パターン10には電流入出力用のP端子12が実装され、AC電極パターン11には電流入出力用のAC端子13が実装され、N電極パターン9には電流入出力用のN端子14が実装されている。

[0020] 各電極パターン9, 10, 11と絶縁層8a, 8bは、好適には窒化珪素を用いた多層セラミック基板で構成されている。また、ヒートシンク7と接する面には接続用の金属パターン15が設けられ、多層セラミック基板とヒートシンク7を半田付けまたはロウ付けにより電氣的にも機械的にも接続した構成とされている。

[0021] 図示するP電極パターン10の上面には、P側半導体素子16の下面に形成された電極が電氣的に接続されるように実装され、P側半導体素子16の上面に形成された電極は、AC電極パターン11に対してボンディングワイヤ17a等で電氣的に接続されている。また、図示するAC電極パターン11の上面には、N側半導体素子18の下面に形成された電極が電氣的に接続されるように実装され、N側半導体素子18の上面に形成された電極は、N電極パターン9に対してボンディングワイヤ17b等で電氣的に接続されている。

[0022] なお図示はしないが、P側半導体素子16およびN側半導体素子18のうちのスイッチング素子には、そのスイッチング信号を入力する電極に駆動回路から出力される信号線が接続されている。また図示はしないが、多層絶縁基板はケースに囲まれ、絶縁性材料により封止されている。

[0023] 以上のように、接地されるヒートシンク7の上に絶縁層8aを介してN電極パターン9を設け、このN電極パターン9の上に絶縁層8bを介してP電極パターン10とAC電極パターン11を設けることにより、図4に示すコモンモード電流の大きさの原因となるAC電極パターン11と接地GNDとの間の浮遊容量は、AC電極パターン11とN電極パターン9との間の浮遊容量4と、N電極パターン9と接地GNDとの間の浮遊容量6とが直列に接

続された回路構成になる。また、P電極パターン10と接地GNDとの間の浮遊容量は、P電極パターン10と接地GNDとの間の浮遊容量5と、N電極パターン9と接地GNDとの間の浮遊容量6とが直列に接続された回路構成になる。

[0024] 2つ以上のコンデンサC1, C2を接続する場合に、全体のコンデンサ容量Cは、並列に接続した場合が $C = C1 + C2 + \dots$ であるのに対し、直列に接続した場合は $C = 1 / (1/C1 + 1/C2 + \dots)$ となり、直列に接続した方が、静電容量が小さくなる。したがって、本例の半導体モジュール1では直列接続されることにより浮遊容量が小さくなり、これにより $I_{cm} = C \times (dV/dt)$ で表されるコモンモード電流も小さくなる。

[0025] 一方、冷却の観点においても、本例では絶縁層8bが1層多くなるものの、P電極パターン10とN電極パターン9、およびAC電極パターン11とN電極パターン9はそれぞれ低抵抗で接続されているため、冷却性能の減少はごく僅かである。

[0026] さらに、図3に示すようにP端子12からAC電極パターン11を経てN端子14に至る電流経路は、対向した構成となっているため、P端子12とN端子14との間が低インダクタンスである。このため、スイッチング過渡時のP端子12の電圧変動を抑制することができる。

[0027] なお、N電極パターン9は、N端子14の取り出しやN側半導体素子18との接続を容易にするために、図5に示すように多層セラミック基板の上側の絶縁層8bにスルーホール19を設け、N電極パターン9の一部を絶縁層8bの上面に配置してもよい。

[0028] 《第2実施形態》

図6Aは本発明の第2実施形態に係る半導体モジュールを示す側面図、図6Bは平面図である。本例の半導体モジュール1は、接地GNDに接続されるヒートシンク7を有し、このヒートシンク7の上に絶縁層8cを介してN電極パターン9aおよびP電極パターン10aが接続され、その上に他の絶縁層8dを介してAC電極パターン11aが接続されている。そして、P電

極パターン 10 a には電流入出力用の P 端子 12 が実装され、AC 電極パターン 11 a には電流入出力用の AC 端子 13 が実装され、N 電極パターン 9 a には電流入出力用の N 端子 14 が実装されている。上述した図 3 A, 図 3 B に示す第 1 実施形態の半導体モジュール 1 に比べ、P 電極パターン 10, 10 a の積層位置が相違する。

[0029] 各電極パターン 9 a, 10 a, 11 a と絶縁層 8 c, 8 d は、好適には窒化珪素を用いた多層セラミック基板で構成されている。また、ヒートシンク 7 と接する面には接続用の金属パターン 15 が設けられ、多層セラミック基板とヒートシンク 7 を半田付けまたはろう付けにより電氣的にも機械的にも接続した構成とされている。

[0030] 図示する P 電極パターン 10 a の上面には、P 側半導体素子 16 の下面に形成された電極が電氣的に接続されるように実装され、P 側半導体素子 16 の上面に形成された電極は、AC 電極パターン 11 a に対してボンディングワイヤ等 17 c で電氣的に接続されている。また、図示する AC 電極パターン 11 a の上面には、N 側半導体素子 18 の下面に形成された電極が電氣的に接続されるように実装され、N 側半導体素子 18 の上面に形成された電極は、N 電極パターン 9 a に対してボンディングワイヤ等 17 d で電氣的に接続されている。

[0031] なお図示はしないが、P 側半導体素子 16 および N 側半導体素子 17 のうちのスイッチング素子には、そのスイッチング信号を入力する電極に駆動回路から出力される信号線が接続されている。また図示はしないが、多層絶縁基板はケースに囲まれ、絶縁性材料により封止されている。

[0032] 特に本例の半導体モジュール 1 では、図 6 B の平面視における P 電極パターン 10 a の面積と N 電極パターン 9 a の面積が同一または略同一に構成され、AC 電極パターン 11 a の下層において N 電極パターン 9 a が存在しない部分は絶縁層 8 c と同様のセラミック基材が充填されている。

[0033] 以上のように構成にすることにより、図 7 に示す電気回路において、P 電極パターン 10 a と接地 GND との間の浮遊容量 5 a が第 1 実施形態に比べ

て大きくなるが、N電極パターン9aと接地GNDとの間の浮遊容量6aが第1実施形態に比べて小さくなると同時にP電極パターン10aと接地GNDとの間の浮遊容量5aと同等になる。これにより、ある相（U、V、Wの各相）の半導体モジュールで発生したコモンモード電流が供給電池BT側やモータM側に流れることなく、近くにある他の相の半導体モジュール内の浮遊容量に循環させることができる。その結果、コモンモード電流のループ面積が小さくなる。

[0034] また、N電極パターン9aと接地GNDとの間の浮遊容量6aが小さくなることにより、AC電極パターン11aとN電極パターン9aとの間の浮遊容量4aとの直列容量であるACパターン11aと接地GNDとの間の浮遊容量（浮遊容量4aと浮遊容量6aの総容量）も小さくなるため、コモンモード電流の振幅も小さくなる。これにより、放射ノイズが低減される。

[0035] 以上のとおり、上記第1実施形態および第2実施形態の半導体モジュール1では、接地GNDへの漏洩電流の原因となるAC電極パターン11, 11aがN電極パターン9, 9aを介して接地されているので、AC電極パターン11, 11aの対GND容量が小さくなり、これによりコモンモード電流を抑制することができる。

[0036] また、上記第1実施形態の半導体モジュール1では、AC電極パターン11, 11aの次に漏洩電流の原因となるP電極パターン10, 10aがN電極パターン9, 9aを介して接地されているので、P電極パターン9, 9aの対GND容量が小さくなるとともに、PN端子間のインダクタンスが減少するため、スイッチング過渡時のP電極パターン9, 9aの電圧変動が抑制され、これによりコモンモード電流を抑制することができる。

[0037] また、上記第2実施形態の半導体モジュール1によれば、P電極パターン10aの対GND容量とN電極パターン9aの対GND容量が同等になるので、コモンモード電流が、近接する半導体モジュール間で循環することになり、その結果ループ面積が小さくなって放射ノイズを抑制することができる。

[0038] さらに、図 5 A および図 5 B に示す半導体モジュール 1 によれば、P 電極パターン 10 および AC 電極パターン 11 と、N 電極パターン 9 との接続面積（積層方向に重なった面積）が広くなるので、インダクタンスが低減するとともに、P 電極パターン 10 からヒートシンク 7、AC 電極パターン 11 からヒートシンク 7 までの熱抵抗が小さくなるため、ヒートシンク 7 を小型化することができる。

[0039] なお、上記実施形態では、電力変換装置をいわゆる直流－交流変換が行われるインバータを例に説明したが、たとえば直流－直流変換（DC－DC 変換）などでも同様の作用効果を得ることができる。

[0040] 上記供給電池 BT が本発明に係る第 1 の電力系に相当し、上記 P 端子 12 および N 端子 14 が本発明に係る第 1 の端子に相当し、上記モータ M が本発明に係る第 2 の電力系に相当し、上記 AC 端子 13 が本発明に係る第 2 の端子に相当し、上記 P 電極パターン 10、10a が本発明に係る第 1 の電極に相当し、上記 N 電極パターン 9、9a が本発明に係る第 2 の電極に相当し、上記 AC 電極パターン 11、11a が本発明に係る出力電極に相当し、上記絶縁層 8a、8c が本発明に係る第 1 の絶縁部材に相当し、上記絶縁層 8b、8d が本発明に係る第 2 の絶縁部材に相当する。

符号の説明

- [0041] 1：半導体モジュール
2：P 側半導体素子
3：N 側半導体素子
4，5，6，4a，5a，6a：浮遊容量
7：ヒートシンク
8a，8b，8c，8d：絶縁層
9，9a：N 電極パターン
10，10a：P 電極パターン
11，11a：AC 電極パターン
12：P 端子

- 1 3 : A C 端子
- 1 4 : N 端子
- 1 5 : 金属パターン
- 1 6 : P 側半導体素子
- 1 7 a , 1 7 b : ボンディングワイヤ
- 1 8 : N 側半導体素子
- 1 9 : スルーホール
- B T : 二次電池
- C : 平滑用コンデンサ
- M : モータ
- I N V : 電力変換部

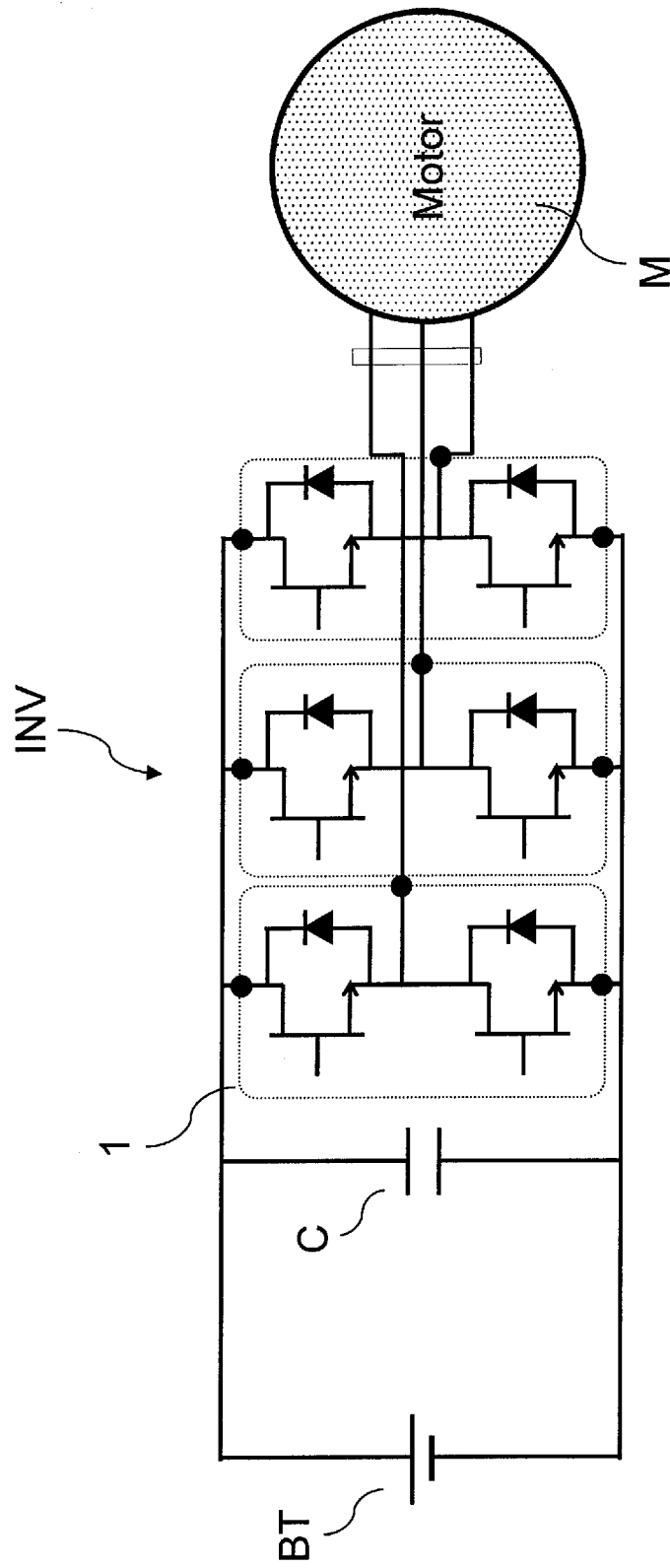
請求の範囲

- [請求項1] 第1の電力系に電氣的に接続される第1の端子と第2の電力系に電氣的に接続される第2の端子とを有し、互いに直列に接続された一対の半導体素子と、
- ヒートシンクと、
- 前記第1の端子の一方の第1の端子と、前記一対の半導体素子の一方の半導体素子の一方の電極とのそれぞれに電氣的に接続された第1の電極と、
- 前記第2の端子と、前記一対の半導体素子の他方の半導体素子の一方の電極とのそれぞれに電氣的に接続された出力電極と、
- 前記第1の端子の他方の第1の端子に電氣的に接続された第2の電極と、
- を備える半導体モジュールであって、
- 前記一方の半導体素子の他方の電極が、前記出力電極に電氣的に接続され、
- 前記他方の半導体素子の他方の電極が、前記第2の電極に電氣的に接続され、
- 前記第2の電極が、第1の絶縁部材を介して前記ヒートシンクに接続され、
- 前記出力電極が、第2の絶縁部材を介して前記第2の電極に接続されている半導体モジュール。
- [請求項2] 前記第1の電極は、前記第2の絶縁部材を介して前記第2の電極に接続されている請求項1に記載の半導体モジュール。
- [請求項3] 前記第1の電極は、前記第1の絶縁部材を介して前記ヒートシンクに接続され、
- 前記第1の電極の面積と前記第2の電極の面積が略同一である請求項1に記載の半導体モジュール。
- [請求項4] 前記第2の電極は、

前記出力電極と同一面に形成された電極と、
前記第 1 の絶縁部材上に形成された電極と、
これら 2 つの電極を電氣的に接続するスルーホールと、を含む請求
項 1 ～ 3 のいずれか一項に記載の半導体モジュール。

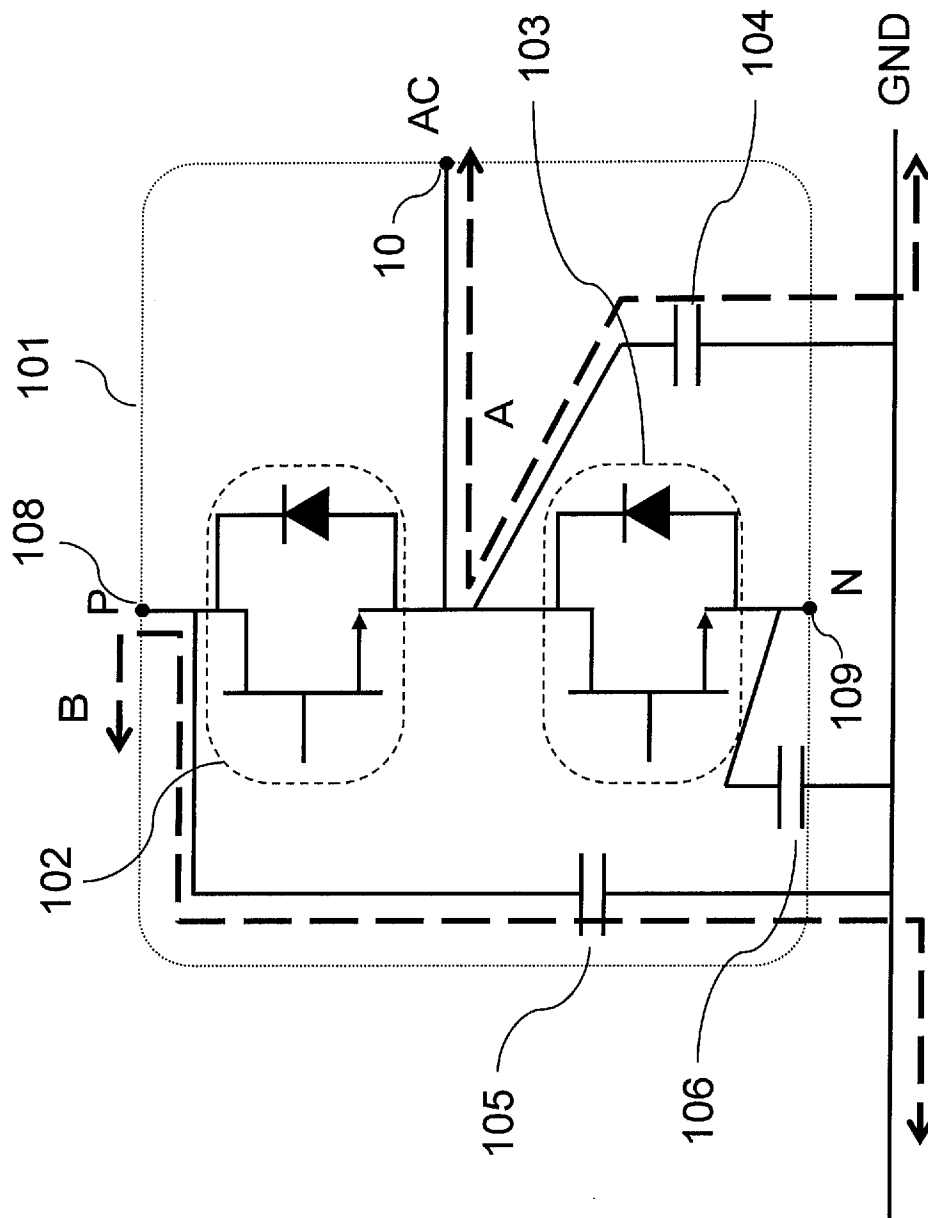
[図1]

図1

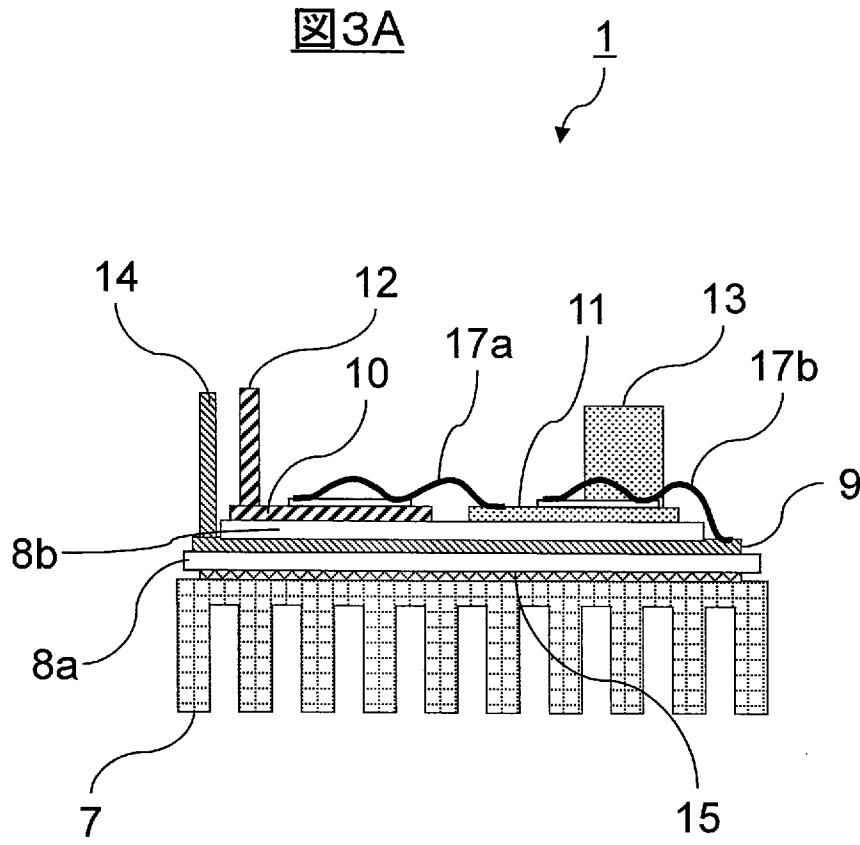


[図2]

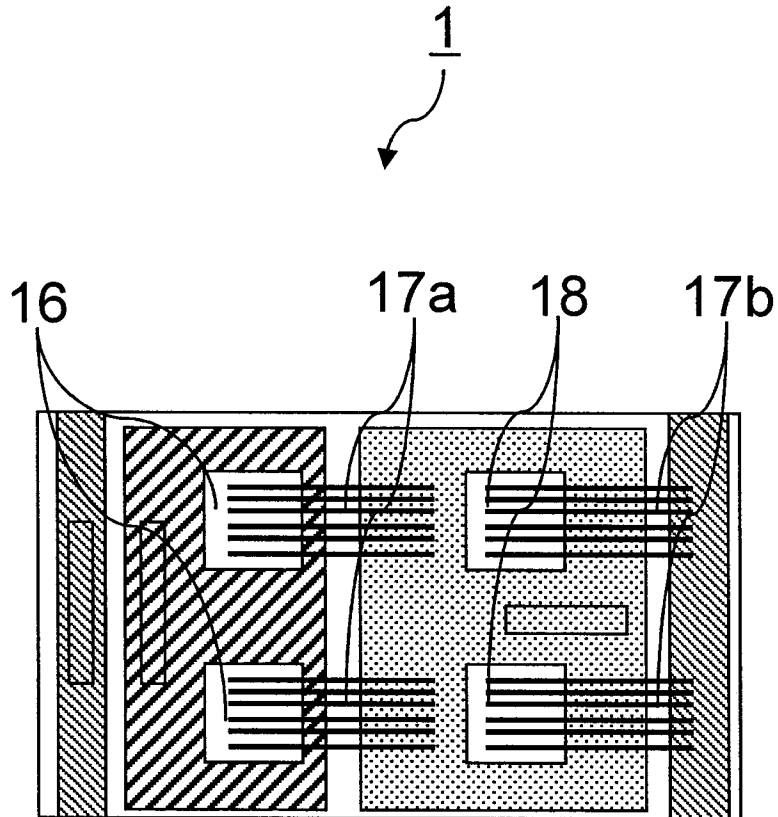
図2



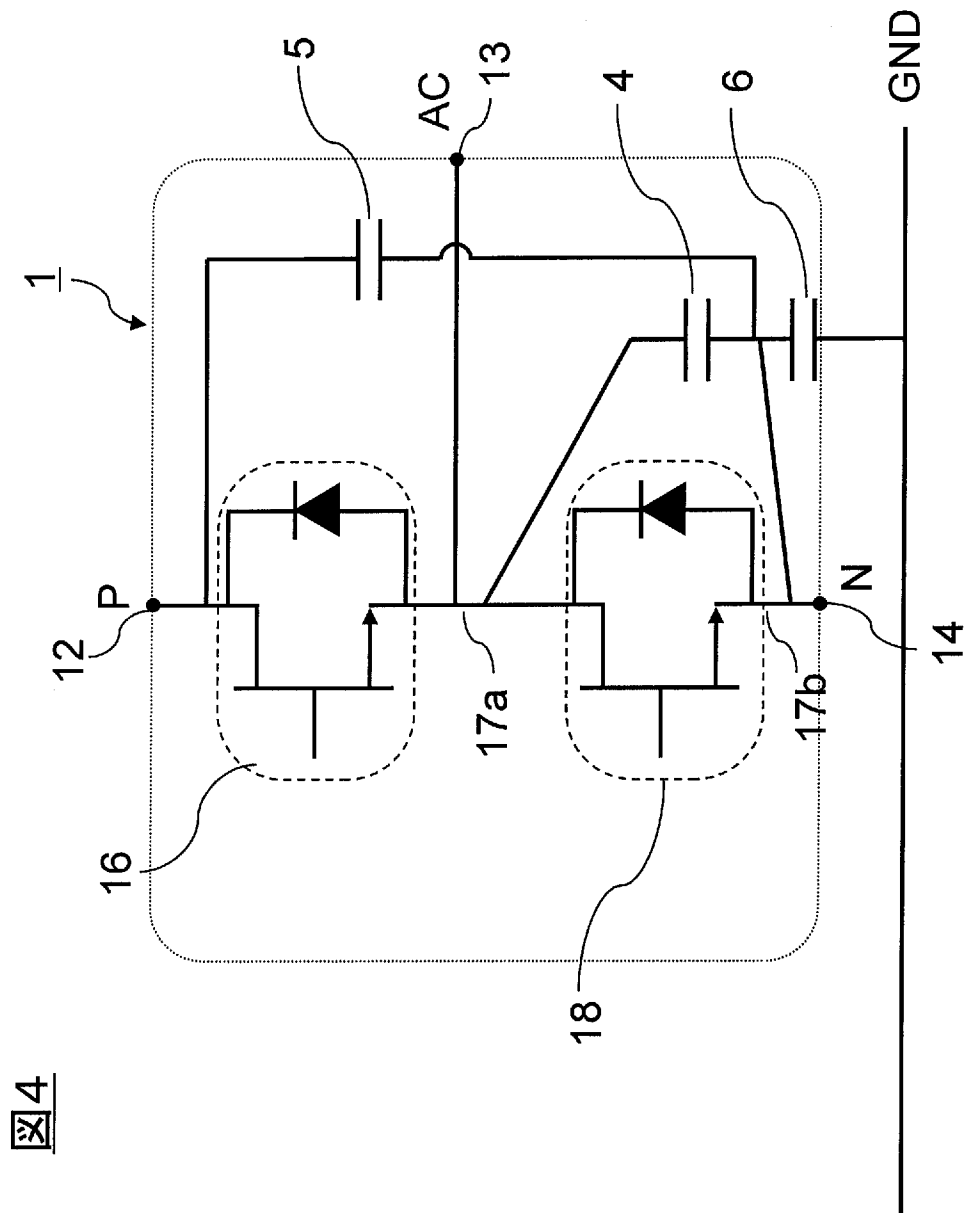
[図3A]



[図3B]

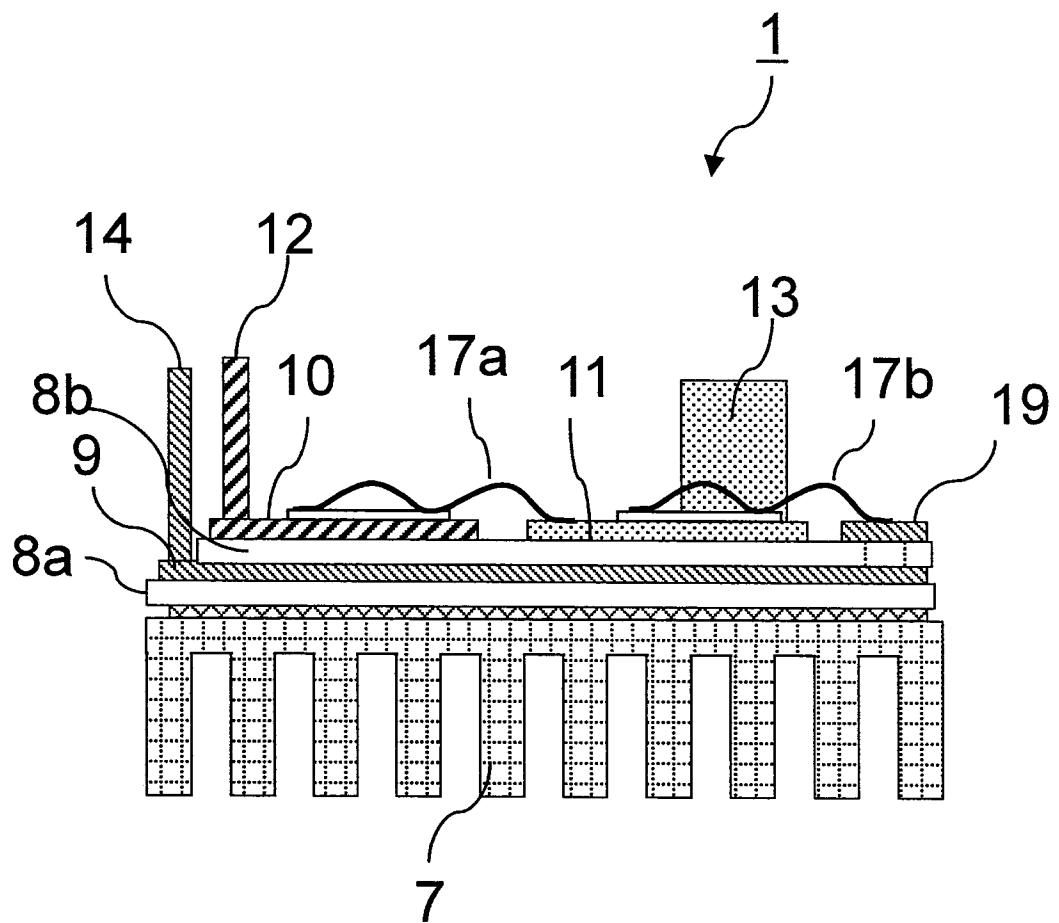
図3B

[図4]

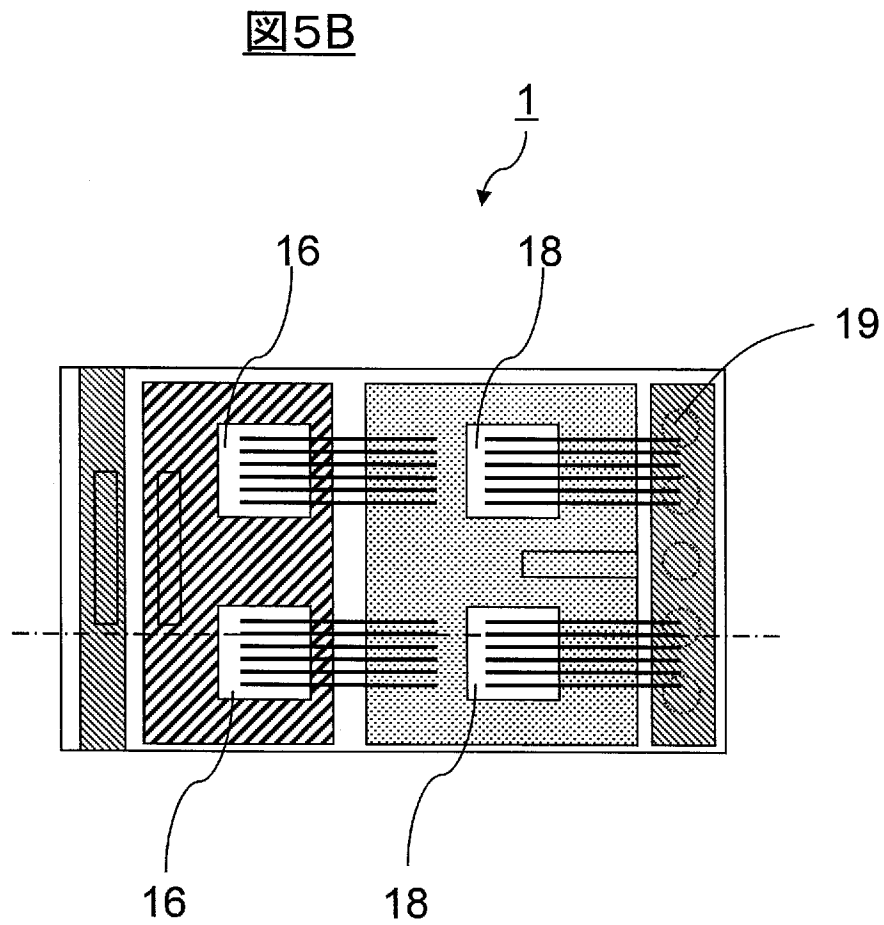


[図5A]

図5A

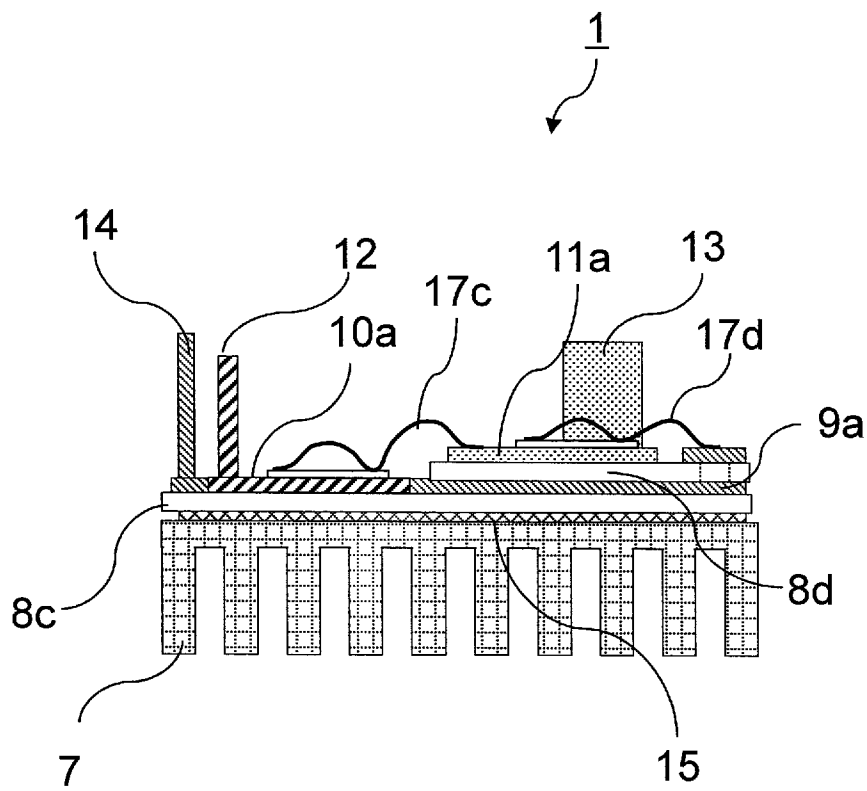


[図5B]

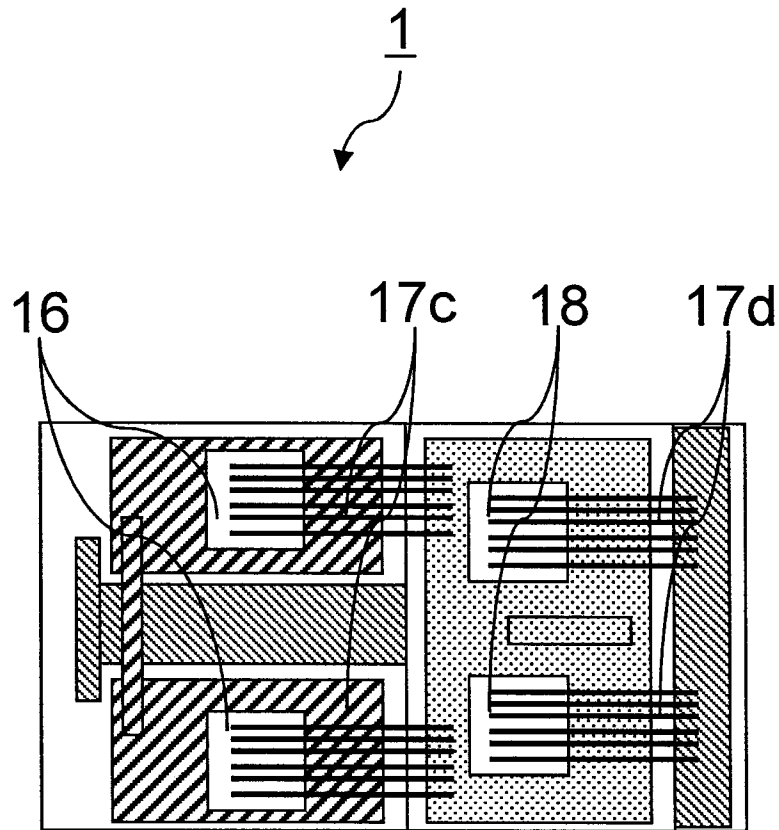


[図6A]

図6A



[図6B]

図6B

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/071398

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/36(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/36, H01L25/07, H01L25/18, H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-16947 A (Fuji Electric Device Technology Co., Ltd.), 21 January 2010 (21.01.2010), paragraphs [0005] to [0006]; fig. 9, 10 (Family: none)	1-4
Y	JP 2000-31325 A (Hitachi, Ltd.), 28 January 2000 (28.01.2000), paragraphs [0005], [0018] to [0024]; fig. 1, 5, 6 (Family: none)	1-4
Y	JP 2005-20868 A (Fuji Electric FA Components & Systems Co., Ltd.), 20 January 2005 (20.01.2005), fig. 10 (Family: none)	2

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20 November, 2012 (20.11.12)

Date of mailing of the international search report
27 November, 2012 (27.11.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/071398

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-217167 A (The Kansai Electric Power Co., Inc.), 11 August 2005 (11.08.2005), paragraphs [0014] to [0021]; fig. 1 (Family: none)	1-4
P,A	JP 2012-15418 A (Honda Motor Co., Ltd.), 19 January 2012 (19.01.2012), paragraphs [0013] to [0028]; fig. 1, 2 (Family: none)	1-4
P,A	JP 2012-39825 A (Toyo Electric Mfg. Co., Ltd.), 23 February 2012 (23.02.2012), paragraphs [0019] to [0027]; fig. 1 to 5 (Family: none)	1-4

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L23/36(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L23/36, H01L25/07, H01L25/18, H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2010-16947 A (富士電機デバイステクノロジー株式会社) 2010.01.21, 【0005】 - 【0006】, 【図 9】, 【図 10】 (ファミリーなし)	1-4
Y	JP 2000-31325 A (株式会社日立製作所) 2000.01.28, 【0005】, 【0018】 - 【0024】, 【図 1】, 【図 5】, 【図 6】 (ファミリーなし)	1-4

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 1 1 . 2 0 1 2

国際調査報告の発送日

2 7 . 1 1 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

今井 拓也

4 R

9 1 6 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-20868 A (富士電機機器制御株式会社) 2005. 01. 20, 【図 10】 (ファミリーなし)	2
A	JP 2005-217167 A (関西電力株式会社) 2005. 08. 11, 【0014】 - 【0021】 , 【図 1】 (ファミリーなし)	1-4
P, A	JP 2012-15418 A (本田技研工業株式会社) 2012. 01. 19, 【0013】 - 【0028】 , 【図 1】 , 【図 2】 (ファミリーなし)	1-4
P, A	JP 2012-39825 A (東洋電機製造株式会社) 2012. 02. 23, 【0019】 - 【0027】 , 【図 1】 - 【図 5】 (ファミリーなし)	1-4