



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I508172 B

(45)公告日：中華民國 104 (2015) 年 11 月 11 日

- (21)申請案號：098123140 (22)申請日：中華民國 98 (2009) 年 07 月 08 日
- (51)Int. Cl. : *H01L21/312 (2006.01)* *H01L21/762 (2006.01)*
- (30)優先權：2008/07/11 美國 61/080,058
2009/06/26 美國 12/492,201
- (71)申請人：氣體產品及化學品股份公司(美國) AIR PRODUCTS AND CHEMICALS, INC. (US)
美國
- (72)發明人：微覺 史考特 傑佛瑞 WEIGEL, SCOTT JEFFREY (US)；歐尼爾 馬克 李納
德 O'NEILL, MARK LEONARD (CA)；韓冰 HAN, BING (CN)；程漢頌 CHENG,
HANSONG (US)；蕭滿超 XIAO, MANCHAO (US)；李家乾 LEE, CHIA CHIEN
(TW)
- (74)代理人：陳展俊；林聖富
- (56)參考文獻：
- US 6797607B2 US 2003/0040194A1
US 2005/0106762A1
- 審查人員：趙慶冷
- 申請專利範圍項數：22 項 圖式數：0 共 28 頁

(54)名稱

用於淺溝隔離薄膜的胺基矽烷

AMINOSILANES FOR SHALLOW TRENCH ISOLATION FILMS

(57)摘要

本發明是一種在氧化條件下旋塗沉積含二氧化矽薄膜的方法，用於間隙填充記憶體和含邏輯電路半導體基材(例如在其中包含一個或多個積體電路結構的矽晶片)中使用的淺溝隔離的高長寬比構造，所述方法包含以下步驟：提供具有高長寬比構造的半導體基材；接觸半導體基材與包含低分子量胺基矽烷的液體配方；通過在半導體基材上塗覆液體配方形成薄膜；在氧化條件下升高溫度加熱所述薄膜。還提出用於該方法的組合物。

The present invention is a process for spin-on deposition of a silicon dioxide-containing film under oxidative conditions for gap-filling in high aspect ratio features for shallow trench isolation used in memory and logic circuit-containing semiconductor substrates, such as silicon wafers having one or more integrated circuit structures contained thereon, comprising the steps of: providing a semiconductor substrate having high aspect ratio features; contacting the semiconductor substrate with a liquid formulation comprising a low molecular weight aminosilane; forming a film by spreading the liquid formulation over the semiconductor substrate; heating the film at elevated temperatures under oxidative conditions. Compositions for this process are also set forth.

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98123140

H01L 21/312 (2006.01)

※申請日：98.7.8

※IPC 分類：H01L 21/762 (2006.01)

一、發明名稱：(中文/英文)

用於淺溝隔離薄膜的胺基矽烷

Aminosilanes for Shallow Trench Isolation Films

二、中文發明摘要：

本發明是一種在氧化條件下旋塗沉積含二氧化矽薄膜的方法，用於間隙填充記憶體和含邏輯電路半導體基材(例如在其中包含一個或多個積體電路結構的矽晶片)中使用的淺溝隔離的高長寬比構造，所述方法包含以下步驟：

提供具有高長寬比構造的半導體基材；

接觸半導體基材與包含低分子量胺基矽烷的液體配方；

通過在半導體基材上塗覆液體配方形成薄膜；

在氧化條件下升高溫度加熱所述薄膜。還提出用於該方法的組合物。

三、英文發明摘要：

The present invention is a process for spin-on deposition of a silicon dioxide-containing film under oxidative conditions for gap-filling in high aspect ratio features for shallow trench isolation used in memory and logic circuit-containing semiconductor substrates, such as silicon wafers having one or more integrated circuit structures contained thereon, comprising the steps of:

providing a semiconductor substrate having high aspect ratio features;
contacting the semiconductor substrate with a liquid formulation
comprising a low molecular weight aminosilane;
forming a film by spreading the liquid formulation over the
semiconductor substrate;
heating the film at elevated temperatures under oxidative conditions.

Compositions for this process are also set forth.

四、指定代表圖：

(一)本案指定代表圖為：第 () 圖。

(二)本代表圖之元件符號簡單說明：

【無】

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

【無】

六、發明說明：

相關申請的交叉引用

本專利申請要求 07/11/2008 提交的美國臨時專利申請序號 61/080,058 的優先權。

發明所屬之技術領域

目前，電子製造業致力於由旋塗材料形成的均勻填充的高長寬比(HAR)溝道，所述旋塗材料在 1000°C、60 分鐘氧化環境下具有最小收縮（即 <20%），產生高品質熱氧化物，獲得具有壓應力的材料，具有與熱氧化物相當的電和機械性能，並且能夠使多種特徵平面化（planarizing）。考慮到線路前端(FEOL)製程，必須滿足全部這些性質。當前材料，聚矽胺烷表現較好，但是看來好像表現出成分梯度，經歷明顯滲氣，具有明顯儲存穩定性問題，並且昂貴。

先前技術

該領域相關現有技術包含：US 7,270,886；US 7,192,891；US 7,179,537；US 7,053,005；US 7,015,144；US 6,706,646；US 6,635,586；US 6,489,252；US 6,479,405；US 6,432,843；US 7,037,840；US 6,869,860；EP 1 768 175；EP 1 608 012；EP 1 278 238；EP 1 380612；EP 1 002 824；EP 1 500 685；US 7,153,783；US 6,167,172；US 2006/0051929 A1；US 2005/0239264 A1；和 US 7,223,802。

發明內容

本發明是旋塗沉積含二氧化矽膜的方法，用於記憶體和含邏輯電路半導體基材例如具有一個或多個可間隙填充構造的矽片使用的高長寬比構造的間隙填充，該方法包含步驟：

提供具有高長寬比構造的半導體基材；

接觸半導體基材與包含胺基矽烷的液體配方；

通過在半導體基材上塗覆所述液體配方形成膜，並用該膜間隙填充所述可間隙填充構造；

在高溫氧化條件下加熱所述膜。此外考慮了用於該方法的組合物。

實施方式

本發明是胺基矽烷例如二異丙基胺基矽烷(DIPAS)和雙(第三丁基胺基)矽烷(BTBAS)的用途，用於在氧化條件生產二氧化矽，以間隙填充高長寬比(HAR)構造，通常用於線路前端(FEOL)記憶體和邏輯電路半導體基材前端的淺溝隔離(STI)，例如在其中包含具有一個或多個積體電路結構的矽片。基於深度與寬度尺寸之比，淺溝可以具有高長寬比，儘管所述溝道稱為淺的，特別是與其他電氣裝置和/或積體電路設計和生產中的構造相比，其中凹陷或溝道的深度可以大於其寬度，有時深度大於寬度幾個級，因此產生 HAR 構造。這將是用於本發明方法和組合物的可間隙填充構造。用於裝置的隔離的二氧化矽純度是確保沒有短路、沒

有過量漏電電流的關鍵，並且在裝置使用期限內該薄膜保持合適的介電常數。FEOL 中絕緣材料的任何問題可以導致電晶體故障，以及相鄰裝置之間交叉串擾，從而影響整個電子產品的性能。因此，控制溶劑，選擇化學試劑前驅物以及產生薄膜的方法是重要的，以使二氧化矽薄膜與在臭氧的存在下按照亞大氣壓化學蒸氣沉積法("SACVD")或熱過程生產的二氧化矽薄膜相當，例如四乙氧基矽烷(TEOS)。

我們的組合物的益處包含：

1. 使用新分子類型製備 STI-胺基矽烷，例如二異丙基胺基矽烷(DIPAS)、雙(第三丁基胺基)矽烷(BTBAS)、乙醯氧基乙基三(二甲基胺基)矽烷、六甲基環三矽氮烷、四異氰酸根矽烷、四(二甲基胺基)矽烷、三(第三丁基胺基)矽烷、以及其他具有直接鍵連至 Si 的 N 並且實際上不是聚合的其他胺基矽烷。通式可以是： $R_{(4-x)}Si(NR'R'')_x$ ，其中 $x=1-4$ ；R 可以獨立地相同或不同，選自鹵素、烷氧基、乙醯氧基、氫和單價有機基團；R'和 R''可以獨立相同或不同地是氫或單價有機基團。此處使用的術語"單價有機基團"包含通過單個 C 鍵，即 Si-C、N-C 或 O-C，鍵連至所需元素例如 Si、N 或 O 上的有機基團。單價有機基團包含烷基、芳基、不飽和烷基和/或被烷氧基、酯、酸、羰基或烷基羰基官能基取代的不飽和烷基。優選地，烷基是具有 1 至 5 個碳原子的線性、支化或環烷基，最優選甲基、乙基、丙基、丁基或戊基。芳基優選包含苯基、甲基苯基、乙基苯基和氟苯基。某些優選實施方式中，烷基中一個或多個氫

原子可以被其他原子例如鹵素原子(即氟)或氧原子取代，產生羧基、酯或醚官能基。

2. 使用具有其他矽或氧化矽來源的胺基矽烷，例如烷氧基矽烷、氟矽烷、環矽氧烷、二矽烷、聚矽烷、環聚矽烷、碳矽烷、環碳矽烷、聚碳矽烷、矽酸、煅制二氧化矽、膠體氧化矽懸浮物，使得胺基矽烷水解時產生的副產物例如胺可以在另外的水解和縮合反應中催化其他矽或氧化矽源以產生緻密膜。

3. 生產高品質二氧化矽類薄膜的能力，所述薄膜具有4.5至低至2.3的介電常數，具有高機械強度和低濕蝕刻率。

4. 在氧化條件下最高溫度 1000°C 硬化 60 分鐘後，或在生產高密度薄膜所需退火溫度下，生產的薄膜具有按照 STI 規範 <30% 的收縮率，但是更優選 <20%。

5. 可以要求該溶液的環境儲存穩定性。判斷溶液穩定性的標準包含兩個星期後在液體中沒有產生凝膠或顆粒，並且從該混合物生產的薄膜性質保持不變，例如在 300 毫米晶片內保持合適的均勻性，介電常數變化低於 2%，折射指數變化低於 1.5%，濕蝕刻率不變，機械性能不變。

6. 紫外線(UV)硬化該薄膜還可以增強材料的性能。熱+紫外線硬化的方法有利於控制薄膜的熱平衡。

儘管不想受到特定理論的限制，本發明人相信一旦形成薄膜， Si_3N_4 聚合物前驅物將收縮，但是與在軟性烘烤 (soft-bake) 和高溫退火過程中氧化物基前驅物的收縮程度不相同。氮鍵需要鍵合三個其他原子，然而氧僅需要兩個

其他原子。 Si_3N_4 聚合物一旦氧化，薄膜中氮將被氧取代，因為氧化物是熱力學優選相。該用氧替代氮導致 Si_3N_4 聚合物的鍵改變，每兩個氮原子被三個氧原子取代，導致該結構中體積膨脹。儘管該薄膜在軟性烘烤和退火中出現收縮，結構膨脹抵消了縮聚效果，導致薄膜可以具有淨值零收縮率。基於這些考慮，本發明優選使用具有相對更少或最小量 C 和 O，同時具有相對更多或最大量 Si、N 和 H 的前驅物。

本發明方法是使用在低溫形成緻密氧化物例如 DIPAS 和 BTBAS 的分子。利用該分子水解化學性質和其與水分的反應性，本發明混合物可以催化或自催化產生多種薄膜，其在 1000°C 氧化環境中軟性烘烤和退火時，產生 4.0 至 2.3 介電常數的薄膜。該原位胺催化劑允許本發明方法使用多種烷氧基和乙醯氧基矽烷結合胺基矽烷，使得可以調節薄膜的氧/氮含量，以獲得所需薄膜硬度、介電常數、濕蝕刻率、二氧化矽純度、用於 FEOL 應用的間隙填充特徵。因為許多胺基矽烷具有與水分的高度反應性，本發明方法優選使用溶劑水解該矽烷，然而不具備導致混合物完全凝膠的反應性。本發明溶劑優選具有適合製備 300 毫米晶片、間隙填充構造的均勻薄膜的沸點、表面張力和粘度，並允許該混合物充分濕潤任何鈍化層，例如 CVD 氮化矽或氧化矽。乙二醇醚、醇 ($\text{C}_2\text{-C}_6$)、乙二醇醚乙酸酯、酯、胺、醯胺、酮製備具有良好均勻性的合適薄膜。特別地，乙醇、異丙醇、丙醇和戊醇是良好溶劑。

利用該方法，本發明人已能製備純二氧化矽薄膜，具有適當的機械性能、低介電常數、100:1的水:HF的低濕潤蝕刻率，在1000°C硬化後不開裂。該溶液的粘度較低，因此最小化間隙填充問題。

通過將胺基矽烷(一種或多種)和/或烷氧基矽烷加入高密度聚乙烯(HDPE)、玻璃或聚四氟乙烯容器，製備本發明混合物。然後緩慢加入溶劑，以便不太快水解胺基矽烷。進一步處理之前應該分散水解產生的任何熱量。然後放置該溶液老化過夜。通常，由該溶液旋塗兩個晶片；用於電學測量的低電阻率晶片(0.01-0.02 歐姆)和用於傅裏葉變換紅外光譜(FTIR)、機械以及濕式化學浸蝕的高電阻率晶片(50 歐姆或更高)。通過0.5微米聚四氟乙烯過濾器，將約2毫升溶液直接分配到晶片上，所述晶片在開放碗結構中以500rpm旋轉10秒。完成分配後，加速晶片至3500rpm保持30秒，以乾燥薄膜。可以改變旋塗條件，以改變薄膜厚度。在空氣中加熱板上軟性烘烤該薄膜。軟性烘烤條件可以是熱、紫外線、電子束、電漿、單色光和X射線，並可以在惰性、真空、氧化或還原環境下進行。典型級軟性烘烤溫度和時間是90°C[90秒]、180°C[90秒]和400°C[180秒]。優選，在軟性烘烤乾溫度50°C至500°C硬化薄膜。在加熱爐中退火晶片，並以10°C/分鐘升溫至1000°C。優選，在500°C至1500°C溫度範圍內退火晶片上的薄膜。退火條件可以是熱、紫外線、電子束、電漿、單色光和X射線，並可以在惰性、真空、氧化或還原環境下進行。優選，在

加熱爐中惰性、乾燥氧化或蒸汽氣氛下熱退火所述晶片。
晶片保持在 700-1000°C 溫度範圍內。

在 Film-Tek 反射計上，利用 Film-Tek 2000 軟體模擬資料，測量薄膜厚度、折射指數(RI)和在 240 奈米處的消光係數。

根據 ASTM 標準 D150-98 測定介電常數。使用 Solartron Model SI 1260 頻率分析儀和 MSI Electronics Model Hg 401 單觸點汞探頭，獲得每個薄膜在 1 MHz 的電容-電壓。電容測量和水銀電極面積(A)的誤差低於 1%。在 +20 至 -20 伏特之間測量基材(晶片)電容(C_{si})、背景電容(C_b)和總電容(C_T)，並用以下公式計算薄膜樣品電容(C_s)：

$$C_s = C_{si} (C_T - C_b) / [C_{si} - (C_T - C_b)]$$

用在下公式計算薄膜的介電常數，其中 d 是薄膜厚度，A 是水銀電極面積， ϵ_0 是真空中介電常數：

$$\epsilon = \frac{C_s d}{\epsilon_0 A}$$

薄膜介電常數的總誤差應該低於 6%。

用從晶片中心切取的 1 x 0.4 平方公分樣品測量每個膜的彈性模數，並利用低熔點粘合劑 CRYSTALBOND® 固定到鋁短柱上，該粘合劑是 Valley Cottage, N.Y. 的 Armco Products Inc. 生產的。利用參考文獻 "An improved technique for Determining Hardness and Elastic Modulus Using Load and Displacement Sensing Indentation Experiments (利用填充置換感應壓痕實驗測定硬度和彈性模數的改善技術)"，J.

Material Research, 1992, 7 [6], 1564-1583 頁中 Oliver 等人公開的連續剛性測量("CSM")方法，在具有 ACCUTIP™ Berkovich 金剛石尖端、由 MTS Systems Corporation 生產的 NANOINDENTER® 動態接觸模組 (Dynamic Contact Module (DCM)) 上進行壓痕試驗 (Indentation test)。在主要荷載信號上疊加小振盪，並利用頻度特異放大器分析得到的系統回應。激勵頻率在整個測試內保持在 75 Hz (DCM) 不變，並控制激勵振幅，使得得到的位移振幅保持恆定在 1 奈米 (DCM)。

每個壓痕實驗可以連續測量接觸剛性， S 。利用動態測量 S ，並建立楊氏模數和硬度 (泊松比 = 對於氧化矽為 0.18，對於低 k 膜為 0.25) 的公式，每個單獨的壓痕實驗獲得作為表面滲透率 (surface penetration) 連續函數的楊氏模數和硬度。在每個樣品上進行一系列 5 至 10 個壓印，連續壓印間相距約 20-25 微米距離。檢查每個壓痕實驗的結果，並排除任何 "異點"。利用約 5 奈米離散位移視窗，求平均楊氏模數和硬度對每個樣品的壓痕實驗的滲透率的結果。利用該視窗中資料，計算每個樣品的平均值、標準偏差和置信區間。對於其他離散視窗進行相同統計。以同樣方式獲得並硬度結果並求平均。硬度和楊氏模數報告為在硬度曲線最小值 (在約 30-50 奈米) 的硬度測量值，和在模數曲線最小值 (約 30-50 奈米) 的模數測量值。膜的模數和硬度的誤差應該低於 10%。

通過在幾個不同的時間將軟性烘烤和退火的膜暴露於

1 : 100 的 HF : 水中，進行濕式化學蝕刻率測量。定期除去樣品，以測量薄膜厚度。以薄膜厚度對暴露時間製圖。直線斜率，通常符合線性的資料是足夠的，決定材料的蝕刻率。

為了測定薄膜的初始成分，在 Nicolet Magna FTIR 上，利用空白高電阻率 Si 晶片作為背景，測量 FTIR。利用 32 次掃描收集每個薄膜的試驗性光譜，收集解析度為 4 cm^{-1} 。將全部試驗性光譜基線校正並正態化至 500 奈米，使得可以比較峰面積和高度。基線校正並且常態化之後，積分煙 ($3200\text{-}2800\text{ cm}^{-1}$)、 SiH_x ($2300\text{-}2000\text{ cm}^{-1}$)、 Si-CH_3 ($1300\text{-}1250\text{ cm}^{-1}$) 和 SiO ($1000\text{-}1250\text{ cm}^{-1}$) 的峰面積。測定 SiO 區域的峰高。

實施例 1-14

以同樣方式混合表 1 中全部溶液：首先將二氧化矽源（一種或多種）加入瓶子。然後緩慢加入溶劑，以最小化產生的熱量。用力振動該瓶子。旋塗之前在環境條件下放置溶液老化過夜。

將約 2 毫升溶液分配到 Si 晶片上，同時以 500 rpm 旋轉 7-10 秒。將所述晶片加速至 1800 rpm 保持 40 秒，或直至薄膜乾燥。從旋轉塗布機除去該晶片，在空氣中 90°C 軟性烘烤 90 秒，並在 400°C 軟性烘烤 180 秒。然後在空氣中 1000°C 退火薄膜 60 分鐘，產生基本上純的二氧化矽薄膜。

表 1. 實施例 1-14 溶液配製

實施例 #	氧化矽 1	氧化矽 2	溶劑	催化劑
1	6 g BTBAS	—	2 g 1-戊醇	
2	4.1 g TEOS	0.4 g PTES	2 g EtOH	2.4 g 0.05 M HCl
3	6 g BTBAS	—	0.5 g EtOH	
4	6 g BTBAS	—	1.5 g 1-丙醇	
5	6 g DIPAS	—	1 g 1-戊醇	
6	4.8 g BTBAS	1.2 g PTES	1 g 1-戊醇	
7	4.8 g BTBAS	1.2 g HTES	1 g 1-戊醇	
8	4.8 g BTBAS	1.2 g DIPAS	1 g 1-戊醇	
9	3 g DIPAS	—	3 g 1-丙醇	
10	3 g DIPAS	—	1.5 g 1-丙醇	
11	4.8 g BTBAS	1.2 g DIPAS	1 g 1-丙醇	
12	3.6 g BTBAS	2.4 g DIPAS	1 g 1-丙醇	
13	2.4 g BTBAS	3.6 g DIPAS	1 g 1-丙醇	
14	1.2 g BTBAS	4.2 g DIPAS	1 g 1-丙醇	

表 2 中列出了軟性烘烤並退火之後的膜的性質。

表 2. 實施例 1-14 的薄膜性質

實施例#	RI	收縮率	k	模數 (GPa)	硬度 (GPa)	SiO ₂ 面積 (FTIR)	濕式蝕刻率 (nm/分鐘)
1	1.2778	0.25	2.57	21.0	2.6	42.2	124
2	1.446	0.35		72.2	10.4	65.5	2.2
3	1.341	0.25				57.9	1.7
4	1.415	0.33	3.6	20.5	2.4	48.0	113
5	1.446	0.18	2.39			50.5	26
6	1.338	0.28		7.1	0.8	29.7	153
7	1.431	0.13	2.99			64.3	24.6
8	1.404	0.32		59.1	8.4	60.1	3.4
9	1.4787	0.28	2.61				
10	1.1519	0.05	2.23				
11	1.4535	0.18	3.95				
12	1.4538	0.22	3.94				
13	1.4383	0.24	3.62				
14	1.4431	0.21	3.33				

實施例 15

其他二氧化矽源可以用作催化劑和反應劑，以將矽併入生長的包含矽的聚合物。在聚四氟乙烯或玻璃瓶中混合 3.6 g BTBAS 和 2.4 g DIPAS。將 1 g 1-丙醇緩慢加入胺基矽烷溶液，以最小化產生的熱量。攪拌該瓶子，以確保溶液均勻。將 0.06g 矽酸加入混合物。攪拌溶液過夜，以幫助溶解矽酸。過濾除去任何未溶解的矽酸。

將約 2 毫升材料分配到 Si 晶片上，同時以 500 rpm 旋轉 7-10 秒。將所述晶片加速至 1800 rpm 保持 40 秒，或直至薄膜乾燥。從旋轉塗布機除去該晶片，在空氣中 90°C 軟性烘烤 90 秒，並在 400°C 軟性烘烤 180 秒。然後在空氣中 1000°C 退火所述薄膜 60 分鐘，產生純二氧化矽薄膜。軟性烘烤之後薄膜性質是：薄膜厚度 = 355.7 奈米， $R1 = 1.4473$ ，收縮率 = 11%。1000°C 退火後，性質是：薄膜厚度 = 312.5 奈米， $R1 = 1.4386$ ，收縮率 = 11%。

實施例 16-17 加入酸催化劑

製備溶膠凝膠混合物期間，通常使用酸和鹼催化劑。催化劑幫助水解和縮聚含矽單體，形成更高分子量聚合物種，並且有助於控制混合物的 pH。具體實施方式包含羧酸和無機酸。

在聚四氟乙烯或玻璃瓶中混合 6.8 g BTBAS，10.2 g DIPAS。將 3.5 g 異丙醇緩慢加入胺基矽烷溶液，以最小化產生的熱量。攪拌該瓶子，以確保溶液均勻。然後在 50°C 加熱 BTBAS/DIPAS 溶液 4 小時。冷卻溶液至 23°C 後，將 0.1 g 0.05 M 乙酸（水中）加入混合物。攪拌所述溶液 1-2 小時，然後在環境條件下老化混合物 16-17 小時。重複加入和老化混合物步驟，除了用 0.1 g 0.05 M 甲酸代替預先使用的 0.05 M 乙酸。

將約 2 毫升材料分配到 Si 晶片上，同時以 500 rpm 旋轉 7-10 秒。將所述晶片加速至 1800 rpm 保持 40 秒，或直

至薄膜乾燥。從旋轉塗布機除去該晶片，在空氣中 90°C 軟性烘烤 90 秒，並在 400°C 軟性烘烤 180 秒。然後在空氣中 1000°C 退火所述薄膜 60 分鐘，產生純二氧化矽薄膜。

表 3 概括了利用羧酸作為催化劑的兩種混合物的薄膜性質。在空氣中軟性烘烤並退火後，使用酸催化劑產生更多緻密膜，其具有更低薄膜收縮率。

表 3.

		400°C			1000°C			
實施例	酸	厚度 (nm)	RI	收縮率 (%)	厚度 (nm)	RI	收縮率 (%)	SiO 峰面積
16	乙酸	222.5	1.4118	4	190.5	1.4463	14	74.7
17	甲酸	223.7	1.4444	6	195.3	1.4553	12	68.1

實施例 18-19 紫外線硬化胺基矽烷膜

可選擇的軟性烘烤和退火技術可以通過活化不同縮聚機制來改善薄膜密度。除加熱以外的其他方法包含紫外線、電子束、X 射線、波長低於 230 奈米的單色光源和電漿(原位或遠距離)。

在聚四氟乙烯或玻璃瓶中混合 6.8 g BTBAS，10.2 g DIPAS。將 3.5 g 異丙醇緩慢加入胺基矽烷溶液，以最小化產生的熱量。攪拌該瓶子，以確保溶液均勻。將 0.1 g 0.05 M 鹽酸(水中)加入混合物。然後在 70°C 加熱所述混合物 2 小時。在環境條件下老化溶液 16-17 小時。

將約 2 毫升材料分配到 Si 晶片上，同時以 500 rpm 旋轉 7-10 秒。將所述晶片加速至 1800 rpm 保持 40 秒，或直至薄膜乾燥。從旋轉塗布機除去晶片，在空氣中利用裝有 H+燈泡的 Fusion broadband I300 系統紫外線硬化 60 秒。以同樣方式處理第二晶片，除了紫外線暴露時間是 180 秒。在 1000°C 空氣中退火兩個薄膜 60 分鐘，產生純二氧化矽薄膜。

表 4 列出了這兩種薄膜的膜性質。這表明更長的紫外線硬化時間導致在更低溫度薄膜收縮更多，但是在 1000°C 退火後，薄膜收縮明顯低於熱處理薄膜，然而仍然產生高品質二氧化矽。

表 4

		紫外線硬化後		1000°C			
實施例	曝光(秒)	厚度(nm)	RI	厚度(nm)	RI	收縮率(%)	SiO 峰面積
18	60	194.4	1.4248	170.2	1.4499	12	76.4
19	180	152.4	1.4327	140.5	1.4516	8	78.5

實施例 20 網路形成二氧化矽反應劑

該實施例說明使用網路形成分子幫助增加薄膜密度。該實施例使用 1, 3, 5, 7-四甲基環四矽氧烷(TMCTS)，但是任何具有能由通過三個或多個羥基、烷氧基、氫化(hydrido)或鹵素官能基產生矽氧烷橋基的含 Si 單體可用於獲得與 TMCTS 相同網路。其他網路形成劑的實例包含四乙

氧基矽烷、四乙醯氧基矽烷、四氯矽烷、苯三乙氧基矽烷、甲基三乙醯氧基矽烷、三乙氧基矽烷、乙基三乙氧基矽烷、六乙氧基二矽烷、六乙氧基二矽氧烷、1,3,5-三矽雜環己烷(1,3,5-trisilacyclohexane)和二乙氧基甲基矽烷。該列舉不是包含全部的。

在聚四氟乙烯或玻璃瓶中混合 3.8 g BTBAS 和 2.4 g DIPAS。將 1 g 1-丙醇緩慢加入胺基矽烷溶液，以最小化產生的熱量。攪拌該瓶子，以確保溶液均勻。將 0.7 g TMCTS 加入混合物。老化過夜之前，攪拌溶液 2 小時。

將約 2 毫升材料分配到 Si 晶片上，同時以 500 rpm 旋轉 7-10 秒。將所述晶片加速至 1800 rpm 保持 40 秒，或直至薄膜乾燥。從旋轉塗布機除去該晶片，在空氣中 90°C 軟性烘烤 90 秒，並在 400°C 軟性烘烤 180 秒。然後在空氣中 1000°C 退火所述薄膜 60 分鐘，產生純二氧化矽薄膜。軟性烘烤之後薄膜性質是：薄膜厚度 = 195.4 奈米，RI = 1.405，收縮率 = < 1%。在 1000°C 退火後，性質是：薄膜厚度 = 165.4 奈米，RI = 1.4642，收縮率 = 15%。

例如，胺基矽烷可以與烷氧基矽烷一起使用，例如，其中所述混合物包含胺基矽烷和化學製劑，所述胺基矽烷選自由雙(第三丁基胺基)矽烷和二異丙基胺基矽烷組成的第一組，所述化學製劑選自由二異丙基胺基矽烷、三乙氧基矽烷、四乙醯氧基矽烷、四乙基原矽酸鹽、四甲氧基矽烷、四丙氧基矽烷、苯基三乙氧基矽烷、苯基三乙醯氧基矽烷、苯基三甲氧基矽烷、甲基三乙氧基矽烷、甲基乙醯

氧基矽烷、苯基三甲氧基矽烷、乙基三乙氧基矽烷、乙基三甲氧基矽烷、乙基三乙醯氧基矽烷、六乙氧基二矽烷、六甲氧基二矽烷和其混合物組成的第二組；其中在第一組的胺基矽烷是二異丙基胺基矽烷時，第二組的化學試劑不是二異丙基胺基矽烷。

儘管已經參考選擇具體實施方式公開了本發明，應當理解本發明全部範圍應該包含化學蒸氣沉積法(CVD)二氧化矽前驅物、典型旋塗氧化矽前驅物、胺基矽烷、能夠產生氧化矽的介電恢復化學前驅物和另外合適的催化劑、水、溶劑、添加劑(界面活性劑、流動添加劑)；其可以使用胺基矽烷、乙醯氧基矽烷、烷氧基矽烷與具有可用於開放碗結構的沸點(130-170°C)的溶劑，配製成為沉積二氧化矽薄膜的產物；全部溶液應該具有低粘度，以能夠間隙填充 HAR 溝道；所述溶液能夠相等地濕潤" Si_xN_y "和" SiO_2 "；並且在間隙填充後在沉積/硬化期間能夠中等分子量聚合，以便於圖案特徵 (patterned features) 平面化 (planarization)。

膜性質如下所述：

一旦用熱、紫外線或化學處理硬化，膜將具有下列性質：

1. 產生純二氧化矽-薄膜不包含碳或氮元素；
2. 在氧化環境中 1000°C 硬化 60 分鐘後，收縮率為 25% 或更小；
3. 介電常數為 2.0 至 4.0 (對於在 1000°C 硬化的溶液加工薄

膜，低於 3.0 的介電常數是相當出乎意外的)；

4. 用 100 : 1 DHF 溶液的濕式化學蝕刻率相當於熱氧化 (31A/分鐘)；

5. 模數和硬度相當於熱氧化；

6. 檔中的應力應該是壓縮的而非拉伸的；和

7. 高溫下沒有明顯漏氣。

七、申請專利範圍：

102年5月7日修(更)正替換頁

1. 一種旋塗沉積用於可間隙填充構造的含二氧化矽薄膜的方法，所述構造用於記憶體或含邏輯電路半導體基材，該方法包含以下步驟：

提供一包含胺基矽烷及一溶劑的液體配方；

提供具有能用絕緣體填充的可間隙填充構造的半導體基材；

使半導體基材與該液體配方接觸，其中該液體配方在與該半導體基材接觸之前被老化；

通過在半導體基材上塗覆該液體配方形成膜，並填充所述構造；

加熱該薄膜形成含二氧化矽膜。

2. 如申請專利範圍第1項所述的方法，其中用以下通式表示胺基矽烷：

$R_{(4-x)}Si(NR'R'')_x$ ，其中 $x=1-4$ ；R 可以獨立地相同或不同，選自鹵素、烷氧基、乙醯氧基、氫、單價有機基團；R' 和 R'' 可以獨立地相同或不同，為氫或單價有機基團。

3. 如申請專利範圍第1項所述的方法，其中胺基矽烷選自異丙基胺基矽烷、二異丙基胺基矽烷、雙(異丙基胺基)矽烷、三(異丙基胺基)矽烷、四(異丙基胺基)矽烷、第三丁基胺基矽烷、雙(第三丁基胺基)矽烷、三(第三丁基胺基)矽烷、四(第三丁基胺基)矽烷、二乙基胺基矽烷、雙(二乙

基胺基)矽烷、三(二乙基胺基)矽烷、四(二乙基胺基)矽烷、乙基甲基胺基矽烷、雙(乙基甲基胺基)矽烷、三(乙基甲基胺基)矽烷、四(乙基甲基胺基)矽烷、二甲基胺基矽烷、雙(二甲基胺基)矽烷、三(二甲基胺基)矽烷、四(二甲基胺基)矽烷、苯基甲基胺基矽烷、雙(苯基甲基胺基)矽烷、三(苯基甲基胺基)矽烷、四(苯基甲基胺基)矽烷、乙醯氧基乙基三(二甲基胺基)矽烷、六甲基環三矽氮烷、四異氰酸根矽烷和其混合物。

4. 如申請專利範圍第 1 項所述的方法，其中該液體配方包含溶劑。

5. 如申請專利範圍第 4 項所述的方法，其中該溶劑選自乙二醇醚、醇、乙二醇醚乙酸酯、酯、胺、醯胺、酮和其混合物。

6. 如申請專利範圍第 1 項所述的方法，其中使該膜在 500°C 至 1500°C 溫度範圍內退火。

7. 如申請專利範圍第 6 項所述的方法，其中在該退火之前，在 50°C 至 500°C 的軟性烘烤溫度下硬化所述膜。

8. 如申請專利範圍第 1 項所述的方法，其中該胺基矽烷包含第一胺基矽烷和矽或矽氧化物源或不同於第一胺基

矽烷的第二胺基矽烷的混合物或全部三種的組合。

9. 如申請專利範圍第 8 項所述的方法，其中所述混合物包含胺基矽烷和化學製劑，所述胺基矽烷選自由雙(第三丁基胺基)矽烷和二異丙基胺基矽烷組成的第一組，所述化學製劑選自由二異丙基胺基矽烷、三乙氧基矽烷、四乙醯氧基矽烷、四乙基原矽酸鹽、四甲氧基矽烷、四丙氧基矽烷、苯基三乙氧基矽烷、苯基三乙醯氧基矽烷、苯基三甲氧基矽烷、甲基三乙氧基矽烷、甲基乙醯氧基矽烷、苯基三甲氧基矽烷、乙基三乙氧基矽烷、乙基三甲氧基矽烷、乙基三乙醯氧基矽烷、六乙氧基二矽烷、六甲氧基二矽烷和其混合物組成的第二組；其中在第一組的胺基矽烷是二異丙基胺基矽烷時，第二組化學製劑不是二異丙基胺基矽烷。

10. 如申請專利範圍第 1 項所述的方法，其中當該液體配方與半導體基材接觸時，通過旋塗半導體基材使所述液體配方在半導體基材上塗覆。

11. 一種旋塗沉積含二氧化矽薄膜以間隙填充淺溝隔離結構中高長寬比構造的方法，所述隔離結構用於用在記憶體或含邏輯電路的半導體晶片線路的前端，所述方法包含以下步驟：

提供一液體配方，其包含選自雙(第三丁基胺基)矽烷

和二異丙基胺基矽烷的胺基矽烷，以及選自乙二醇醚、醇、乙二醇醚乙酸酯、酯、胺、醯胺、酮和其混合物的溶劑；

提供具有高長寬比構造的半導體晶片；

將該液體配方分配到該半導體晶片上，其中所述液體配方在進行該分配前先被老化；

通過旋轉半導體晶片以在半導體晶片上塗覆該液體配方以在半導體晶片上形成膜，並用所述膜填充高長寬比構造；

在 50°C 至 500°C 的軟性烘烤溫度範圍內硬化所述膜；

在氧化條件下、在 500°C 至 1500°C 的溫度範圍內使所述膜退火。

12. 如申請專利範圍第 11 項所述的方法，其中該液體配方包含胺基矽烷和化學製劑，所述胺基矽烷選自由雙(第三丁基胺基)矽烷和二異丙基胺基矽烷組成的第一組，所述化學製劑選自由二異丙基胺基矽烷、三乙氧基矽烷、四乙醯氧基矽烷、四乙基原矽酸鹽、四甲氧基矽烷、四丙氧基矽烷、苯基三乙氧基矽烷、苯基三乙醯氧基矽烷、苯基三甲氧基矽烷、甲基三乙氧基矽烷、甲基乙醯氧基矽烷、苯基三甲氧基矽烷、乙基三乙氧基矽烷、乙基三甲氧基矽烷、乙基三乙醯氧基矽烷、六乙氧基二矽烷、六甲氧基二矽烷和其混合物組成的第二組；其中在第一組的胺基矽烷是二異丙基胺基矽烷時，第二組化學製劑不是二異丙基胺基矽烷。

P 8123140

(2013年12月修正)
102年12月30日修(更)正替換頁

13. 如申請專利範圍第 11 項所述的方法，其中該溶劑選自乙醇、異丙醇、丙醇、戊醇和其混合物。

14. 如申請專利範圍第 11 項所述的方法，其中該膜的形成被催化。

15. 如申請專利範圍第 14 項所述的方法，其中用選自鹽酸、硝酸、甲酸、乙酸、馬來酸、草酸和其混合物的催化劑來催化該膜的形成。

16. 如申請專利範圍第 11 項所述的方法，其中利用紫外線能量進一步硬化沉積的含二氧化矽膜。

17. 一種用於間隙填充二氧化矽沉積物的旋塗組合物，所述組合物包含單體胺基矽烷，胺基矽烷的溶劑和化學製劑，所述胺基矽烷選自由雙(第三丁基胺基)矽烷和二異丙基胺基矽烷組成的第一組，所述化學製劑選自由二異丙基胺基矽烷、三乙氧基矽烷、四乙醯氧基矽烷、四乙基原矽酸酯、四甲氧基矽烷、四丙氧基矽烷、苯基三乙氧基矽烷、苯基三乙醯氧基矽烷、苯基三甲氧基矽烷、甲基三乙氧基矽烷、甲基乙醯氧基矽烷、苯基三甲氧基矽烷、乙基三乙氧基矽烷、乙基三甲氧基矽烷、乙基三乙醯氧基矽烷、六乙氧基二矽烷、六甲氧基二矽烷和其混合物組成的

第二組；其中在第一組的胺基矽烷是二異丙基胺基矽烷時，第二組的化學製劑不是二異丙基胺基矽烷。

18. 如申請專利範圍第 17 項所述的組合物，其中該溶劑選自乙二醇醚、醇、乙二醇醚乙酸酯、酯、胺、醯胺、酮和其混合物。

19. 如申請專利範圍第 17 項所述的組合物，其包括一催化劑，且該催化劑選自鹽酸、硝酸、甲酸、乙酸、馬來酸、草酸和其混合物。

20. 一種用於在一基材上間隙填充二氧化矽沉積物的旋塗組合物，包含；

胺基矽烷，選自異丙基胺基矽烷、二異丙基胺基矽烷、雙(異丙基胺基)矽烷、三(異丙基胺基)矽烷、四(異丙基胺基)矽烷、第三丁基胺基矽烷、雙(第三丁基胺基)矽烷、三(第三丁基胺基)矽烷、四(第三丁基胺基)矽烷、二乙基胺基矽烷、雙(二乙基胺基)矽烷、三(二乙基胺基)矽烷、四(二乙基胺基)矽烷、乙基甲基胺基矽烷、雙(乙基甲基胺基)矽烷、三(乙基甲基胺基)矽烷、四(乙基甲基胺基)矽烷、二甲基胺基矽烷、雙(二甲基胺基)矽烷、三(二甲基胺基)矽烷、四(二甲基胺基)矽烷、苯基甲基胺基矽烷、雙(苯基甲基胺基)矽烷、三(苯基甲基胺基)矽烷、四(苯基甲基胺基)矽烷、乙醯氧基乙基三(二甲基胺基)矽烷和其混合物；

溶劑，選自乙二醇醚、醇、乙二醇醚乙酸酯、酯、胺、醯胺、酮和其混合物；和

催化劑，選自鹽酸、硝酸、甲酸、乙酸、馬來酸、草酸和其混合物，

其中該旋塗組合物於被分配在該基材上之前被老化。

21. 一種用於間隙填充二氧化矽沉積物的旋塗組合物，包含；

胺基矽烷和化學製劑，所述胺基矽烷選自由雙(第三丁基胺基)矽烷和二異丙基胺基矽烷組成的第一組，所述化學製劑選自由二異丙基胺基矽烷、三乙氧基矽烷、四乙醯氧基矽烷、四乙基原矽酸鹽、四甲氧基矽烷、四丙氧基矽烷、苯基三乙氧基矽烷、苯基三乙醯氧基矽烷、苯基三甲氧基矽烷、甲基三乙氧基矽烷、甲基乙醯氧基矽烷、苯基三甲氧基矽烷、乙基三乙氧基矽烷、乙基三甲氧基矽烷、乙基三乙醯氧基矽烷、六乙氧基二矽烷、六甲氧基二矽烷和其混合物組成的第二組；其中在第一組的胺基矽烷是二異丙基胺基矽烷時，第二組的化學製劑不是二異丙基胺基矽烷；

溶劑，選自乙二醇醚、醇、乙二醇醚乙酸酯、酯、胺、醯胺、酮和其混合物；和

催化劑，選自鹽酸、硝酸、甲酸、乙酸、馬來酸、草酸和其混合物。

22. 一種用於間隙填充二氧化矽沉積物的旋塗組合

102年12月30日修(更)正替換頁

(2013年12月修正)

物，包含；

胺基矽烷，選自雙(第三丁基胺基)矽烷和二異丙基胺基矽烷；

溶劑，選自乙二醇醚、醇、乙二醇醚乙酸酯、酯、胺、醯胺、酮和其混合物；和

催化劑，選自鹽酸、硝酸、甲酸、乙酸、馬來酸、草酸和其混合物。