



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I431689 B

(45)公告日：中華民國 103 (2014) 年 03 月 21 日

(21)申請案號：097135007

(22)申請日：中華民國 97 (2008) 年 09 月 12 日

(51)Int. Cl. : *H01L21/3105(2006.01)**H01L21/31 (2006.01)*

(30)優先權：2007/09/13 美國

11/854,937

(71)申請人：東京威力科創股份有限公司 (日本) TOKYO ELECTRON LIMITED (JP)
日本(72)發明人：劉俊軍 LIU, JUNJUN (CN) ; 托馬 多羅 I TOMA, DOREL I. (US) ; 李 艾瑞克
M LEE, ERIC M. (US)

(74)代理人：周良謀；周良吉

(56)參考文獻：

US 2004/0253839A1

US 2005/0064726A1

US 2005/0085094A1

審查人員：于若天

申請專利範圍項數：18 項 圖式數：7 共 0 頁

(54)名稱

介電膜之硬化方法

METHOD FOR CURING A DIELECTRIC FILM

(57)摘要

本發明提供一種硬化基板上之低介電常數(low-k)介電膜的方法，其中該低介電常數介電膜的介電常數小於約 4 的值。該方法包含將該低介電常數介電膜暴露於紫外線(UV)輻射。在該 UV 暴露步驟之後，將該低介電常數介電膜暴露於紅外線(IR)輻射。

A method of curing a low dielectric constant (low-k) dielectric film on a substrate is described, wherein the dielectric constant of the low-k dielectric film is less than a value of approximately 4. The method comprises exposing the low-k dielectric film to ultraviolet (UV) radiation. Following the UV exposure, the dielectric film is exposed to IR radiation.

500 . . . 流程圖
510 . . . 在乾燥系統
中乾燥介電膜
520 . . . 將介電膜暴
露至紫外線(UV)輻射
530 . . . 將介電膜暴
露至紅外線(IR)輻射

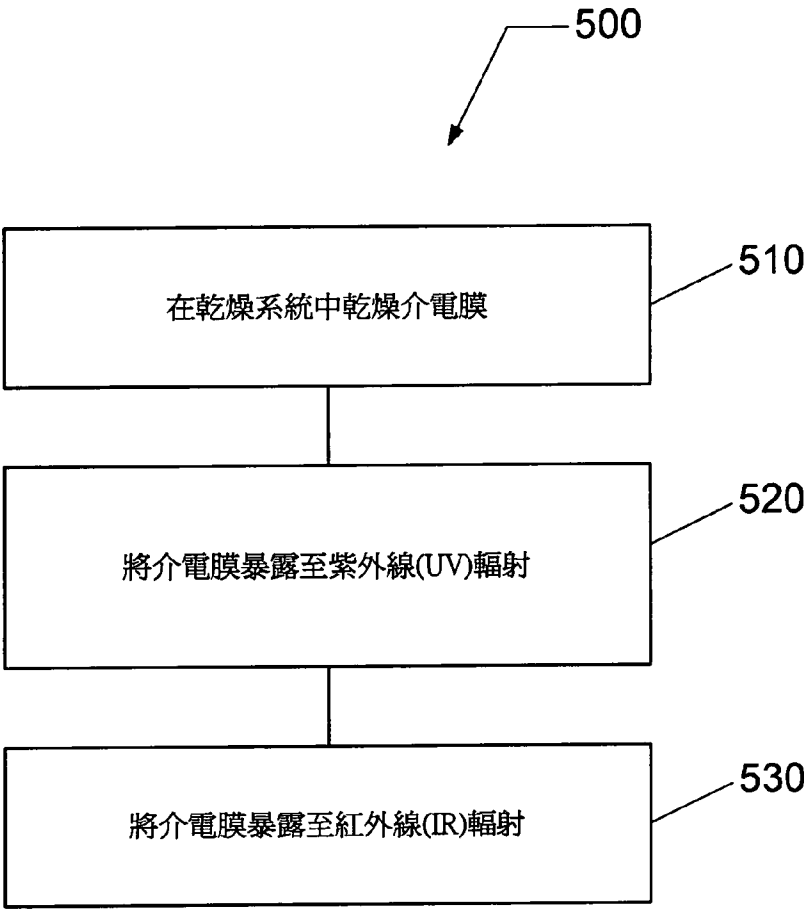


圖 1

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：97135007

※申請日：97.9.12

※IPC 分類：H01L 21/3105, 21/31

一、發明名稱：(中文/英文)

(2006.01)

介電膜之硬化方法/METHOD FOR CURING A DIELECTRIC FILM

二、中文發明摘要：

本發明提供一種硬化基板上之低介電常數 (low-k) 介電膜的方法，其中該低介電常數介電膜的介電常數小於約 4 的值。該方法包含將該低介電常數介電膜暴露於紫外線(UV)輻射。在該 UV 暴露步驟之後，將該低介電常數介電膜暴露於紅外線(IR)輻射。

三、英文發明摘要：

A method of curing a low dielectric constant (low-k) dielectric film on a substrate is described, wherein the dielectric constant of the low-k dielectric film is less than a value of approximately 4. The method comprises exposing the low-k dielectric film to ultraviolet (UV) radiation. Following the UV exposure, the dielectric film is exposed to IR radiation.

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

500：流程圖

510：在乾燥系統中乾燥介電膜

520：將介電膜暴露至紫外線(UV)輻射

530：將介電膜暴露至紅外線(IR)輻射

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【相關申請案的交互參照】

本申請案係相關於共同申請中之美國專利申請案第 11/269,581 號，案名為「MULTI-STEP SYSTEM AND METHOD FOR CURING A DIELECTRIC FILM」，其於 2005 年 11 月 9 日在美國提申，且亦相關於共同申請中之美國專利申請案第 11/269,581 號，案名為「THERMAL PROCESSING SYSTEM FOR CURING DIELECTRIC FILMS」，其於 2006 年 9 月 8 日在美國提申。此等申請案的整體揭露內容藉由參考文獻方式合併於此。

【發明所屬之技術領域】

本發明係關於處理介電膜之方法，更具體而言，係關於硬化低介電常數（low-k）介電膜及熱處理低介電常數介電膜的方法。

【先前技術】

如熟知半導體技藝者所知，內連線延遲為改善積體電路(IC)之速度與效能之趨勢中的主要限制因素。將內連線延遲最小化的一種方式係藉著在 IC 裝置中使用低介電常數(low-k)材料來作為金屬線路之絕緣介電質以減少內連線電容。因此近年來，業界發展低介電常數材料來取代具有較高介電常數值的絕緣材料，例如二氧化矽。尤其，低介電常數膜被用於半導體裝置之金屬線路之間的層間介電層與層內介電層。此外，為了更進一步地減少絕緣材料的介電常數，形成具有孔隙的材料膜，即多孔低介電常數介電膜。此類低介電常數膜可藉由與施加光阻類似的旋塗介電(SOD)方法或化學氣相沈積(CVD)來沈積。因此，在現行的半導體製造處理中極易採用低介電常數材料。

低介電常數膜較習知之二氧化矽更不結實，且在導入了孔隙後更加地惡化了其機械強度。在電漿處理期間多孔低介電常數膜容易受到損害，藉此使業界期望一種機械增強處理。應瞭解：增進多孔低介電常數介電質的材料強度為使其成功整合所必須。為

達增進機械強度的目的，業界發展出替代性的硬化技術，以使多孔低介電常數膜更結實並適於整合。

硬化聚合物包含下列處理：處理例如利用旋塗或氣相沈積(如化學氣相沈積 CVD)技術所沈積之薄膜以在薄膜內產生交聯。本發明人瞭解到，在硬化處理期間自由基聚合反應為交聯的主要路徑。當聚合物鏈產生交聯時，改善了機械特性例如楊式係數(Young's modulus)、膜硬度、斷裂韌性(fracture toughness)、界面結合性，藉此改善了低介電常數膜的製造可靠度。

由於業界有各種策略來形成具有超低介電常數的多孔介電膜，故沈積後處理的目的(硬化)可自膜至膜間改變，包含例如移除水氣、移除溶劑、燒除用以在多孔介電膜中形成孔隙的成孔劑、改善此類膜的機械性質等。

對於 CVD 膜而言，低介電常數(low-k)材料通常在 300°C 至 400°C 的溫度範圍下熱硬化。例如，爐管硬化便足以產生介電常數大於約 2.5 之強健、密實的低介電常數膜。然而，當處理孔隙程度高之多孔介電膜(例如超低介電常數膜)時，利用熱處理(或熱硬化)所能夠達到的交聯程度不再足以產生具有適當強度以健全內連線結構的膜。

於熱硬化期間，應注意將適當的能量輸送至介電膜但卻不損害介電膜。然而，在具影響性的溫度範圍內，僅能產生少量的自由基。由於熱能在熱耦合至基板的過程中散失且散失至週遭環境中，故僅有少量的熱能可實際上在欲硬化之低介電常數膜中被吸收。因此，通常低介電常數爐管硬化需要高溫及長硬化時間。但即使利用高熱存積，但由於熱硬化期間缺乏引發劑(initiator)之生成且由以上方式所沈積之低介電常數膜中存在著大量甲基終止作用(methyl termination)，因此難以達到所欲之交聯程度。

【發明內容】

本發明係關於處理介電膜之方法，更具體而言，係關於硬化低介電常數(low-k)介電膜的方法。

根據一實施例，提供一種硬化基板上之低介電常數 (low-k) 介電膜的方法及電腦可讀取媒體，其中該低介電常數介電膜的介電常數小於約 4 的值。該方法包含將該低介電常數介電膜暴露於紫外線(UV)輻射。在該 UV 暴露步驟之後，將該低介電常數介電膜暴露於紅外線(IR)輻射。

【實施方式】

為了促進對本發明之全面瞭解及作為解釋性目的而非限制性者，將在下列敘述中提出特定細節，如處理系統之特殊幾合形狀及各種元件及製程的敘述。然而應瞭解：本發明可於脫離該些特定細節的其他實施例中施行。

本發明人體認到：替代性的硬化方法解決了某些熱硬化的缺點。例如，與熱硬化處理相較，替代性硬化方法在能量傳遞上更有效率，且在能量粒子形式如經加速之電子、離子或中子中或在能量光子形式中所發現的較高能階可輕易地激發低介電常數膜中的電子，因而有效地打斷化學鍵並解離側分子團。此些替代硬化方法促進交聯引發劑(自由基)產生並可改善在實際交聯反應中所需的能量傳遞。因此，可在較少的熱存積下增加交聯程度。

此外，本發明人體認到：隨著膜強度在整合低介電常數與超低介電常數(ULK)介電膜(介電常數少於約 2.5)時成為愈來愈大的問題，替代性硬化方法可改善此類膜的機械性質。例如，可使用電子束(EB)、紫外線(UV)輻射、紅外線(IR)輻射及微波(MW)輻射來硬化低介電常數與 ULK 膜以改善機械強度，但不犧牲介電性質及膜疏水性。

然而，雖然 EB、UV、IR 及 MW 硬化皆具有其優點，但此些技術亦有其限制。高能量硬化源如 EB 及 UV 可提供高能階以產生多於交聯反應所需之自由基，因而在互補的基板加熱下導致了大幅改善的機械性質。另一方面，電子及 UV 光子可產生無差別的化學鍵解離，此會不利地降低膜之所欲物理及電子性質，如失去疏水性、增加殘餘膜應力、孔隙結構瓦解、膜緻密化及介電常數

增加。此外，低能量硬化源如 IR 及 MW 硬化最主要可提供大幅改善之熱傳遞效率，但同時亦具有副作用，例如表層或表面緻密化(在使用 IR 的情況下)及放電(arcing)或電晶體受損(在使用 MW 的情況下)。

根據一實施例，現將說明基板上之低介電常數介電膜的硬化方法，其中該低介電常數介電膜的介電常數小於約 4 的值。本方法包含將低介電常數介電膜暴露於紫外線(UV)輻射。在 UV 暴露後，介電膜暴露於紅外線(IR)輻射。

在 UV 暴露期間，可藉著將基板溫度提高到分布於約 200°C 至 600°C 之硬化溫度來加熱低介電常數介電膜。或者，硬化溫度可分布於約 300°C 至 500°C。此外，在 UV 暴露期間，低介電常數介電膜可暴露於 IR 輻射。

在 UV 暴露之後，可藉著將基板溫度提高到分布於約 200°C 至 600°C 之熱處理溫度來加熱低介電常數介電膜。或者，熱處理溫度可分布於約 300°C 至 500°C，較佳的熱處理溫度係分布於約 350°C 至 450°C。

現在參考圖 1，說明依據另一實施例之基板上之介電膜的處理方法。待處理基板可為介電膜將形成於其上之半導體、金屬導體、或其他任何基板。介電膜之介電常數值(乾燥及/或硬化前，或乾燥及/或硬化後，或兩者)可少於 SiO_2 之介電常數(其約為 4，例如熱二氧化矽的介電常數範圍可自 3.8 至 3.9)。在本發明之不同實施例中，介電膜之介電常數(乾燥及/或硬化前，或乾燥及/或硬化後，或兩者)可少於 3.0、可少於 2.5 或其範圍可自 1.6 至 2.7。

可將介電膜敘述為低介電常數膜或超低介電常數膜。例如，介電膜可包含雙相多孔低介電常數膜，其於成孔劑燒除前之介電常數係高於成孔劑燒除後。此外，介電膜可具有水氣及/或其他污染物，其會使乾燥及/或硬化前之介電常數高於乾燥及/或硬化後。

可使用化學氣相沈積(CVD)技術或旋塗介電(SOD)技術來形成介電膜，如東京威力科創股份有限公司(TEL)所販售之 Clean Track ACT 8 SOD 及 ACT 12 SOD 塗佈系統中所提供的技術。Clean

Track ACT 8(200mm)及 ACT 12(300mm)塗佈系統提供 SOD 材料之塗佈、烘烤及硬化工具。軌道系統(track system)可用以處理 100mm、200mm、300mm 或更大之基板尺寸。熟知旋塗介電質及 CVD 介電質技藝者所習知之將介電膜形成於基板上的其他系統與方法亦適用於本發明。

例如，介電膜可具有低介電常數(或 low-k)介電膜之特徵。介電膜可包含下列至少一者：有機、無機、及無機有機混合材料。此外，介電膜可為多孔或非多孔。例如，介電膜可包含使用 CVD 技術來沈積之無機、矽酸鹽基材料(如氧化有機矽烷，或有機矽氧烷)。例如，此類膜包含：由應用材料(Applied Materials)公司所販售之「黑鑽石TM」CVD 有機矽酸鹽玻璃(OSG)膜，或由諾發系統(Novellus systems)公司所販售之「珊瑚TM」CVD 膜。此外例如，多孔介電膜可包含單相材料，如具有有機側終止團之氧化矽系本體，在硬化處理期間該有機側終止團抑制交聯以產生小空隙(或孔洞)。此外例如，多孔介電膜可包含雙相材料，如具有有機材料(如成孔劑)之內含物的氧化矽系本體，在硬化處理期間該有機材料會分解並蒸發。或者，介電膜可包含無機矽酸鹽系材料，如使用 SOD 技術所沈積之氫倍半矽氧烷[hydrogen silsesquioxane (HSQ)]或甲基倍半矽氧烷[methyl silsesquioxane (MSQ)]。例如，此類膜包含由 Dow Corning 公司所販售之 FQx HSQ、由 Dow Corning 公司所販售之 XLK 多孔 HSQ 及由 JSR Microelectronics 公司所販售之 JSR LKD-5109。仍或者，該介電膜可包含使用 SOD 技術所沈積之有機材料。例如，此類膜包含由 Dow Chemical 所販售之 SiLK-I、SiLK-J、SiLK-H、SiLK-D 及多孔 SiLK-T、多孔 SiLK-Y 及多孔 SiLK-Z 半導體介電質樹脂，及由 Honeywell 公司所販售之 FLARETM 及 Nano-glass。

本方法包含流程圖 500，其開始於在第一處理系統中選擇性乾燥基板上之介電膜的步驟 510。第一處理系統可包含乾燥系統，用以移除或部分移除介電膜中之一或多種污染物，包含例如水氣、溶劑、成孔劑或其他可干擾接續之硬化處理的任何污染物。

在步驟 520 中，將介電膜暴露於 UV 輻射。介電膜之 UV 輔助硬化可在第二處理系統中進行。第二處理系統可包含硬化系統，藉由在介電膜中產生或部分產生交聯來進行介電膜之 UV 輔助硬化，以例如改善介電膜之機械性質。在乾燥處理後，在真空下將基板自第一處理系統傳送至第二處理系統以將污染降至最低。

將介電膜暴露於 UV 輻射之步驟可包含將介電膜暴露於來自一或多個 UV 燈、一或多個 UV LED（發光二極體，light-emitting diode）、一或多個 UV 雷射、或其二者以上之組合之 UV 輻射。UV 輻射波長範圍可自約 100 奈米(nm)至約 600nm。UV 輻射波長之較佳範圍可自約 200nm 至約 400nm，更且，UV 輻射波長之更佳範圍可自約 200nm 至約 300nm。

在將介電膜暴露於 UV 輻射期間，可藉著將基板溫度提高到分布於約 200°C 至 600°C 之硬化溫度來加熱介電膜。或者，硬化溫度可分布於約 300°C 至 500°C。

選擇性的，在將介電膜暴露於 UV 輻射期間，介電膜可暴露於 IR 輻射。將介電膜暴露於 IR 輻射之步驟可包含將介電膜暴露於來自一或多個 IR 燈、一或多個 IR LED（發光二極體，light-emitting diode）、一或多個 IR 雷射、或其二者以上之組合之 IR 輻射。IR 輻射波長範圍自約 1 微米至約 25 微米。而 IR 輻射波長之較佳範圍自約 8 微米至約 14 微米。

在步驟 530 中，於 UV 暴露之後，將介電膜暴露於 IR 輻射。將介電膜暴露於 IR 輻射之步驟可包含將介電膜暴露於來自一或多個 IR 燈、一或多個 IR LED（發光二極體，light-emitting diode）、一或多個 IR 雷射、或其二者以上之組合之 IR 輻射。IR 輻射波長範圍自約 1 微米至約 25 微米。而 IR 輻射波長之較佳範圍自約 8 微米至約 14 微米。

此外，在 IR 暴露期間，可藉著將基板溫度提高到分布於約 200°C 至 600°C 之熱處理溫度來加熱介電膜。或者，熱處理溫度可分布於約 300°C 至 500°C。又或者，熱處理溫度可分布於約 350°C

至 450°C。

如上所述，在 IR 暴露期間，可透過吸收 IR 能量來加熱介電膜。然而，此加熱作用更可包含藉著將基板放置於基板支架，並利用加熱裝置來加熱該基板支架的方式傳導性加熱該基板。舉例來說，加熱裝置可包含電阻式加熱元件。

本發明人體認到：在硬化處理的不同階段期間，所傳遞的能階($h\nu$)及能量傳遞至介電膜之速率(q')會變化。硬化處理可包含下列機制：產生交聯引發劑、燒除成孔劑、成孔劑分解、膜交聯及選擇性的交聯引發劑擴散。每一機制可能會需要不同的能階及能量傳遞至介電膜之速率。

例如，在硬化基質材料期間，可使用基質材料內由光子及聲子所引發之鍵解離來產生交聯引發劑。鍵解離可能會需要具有少於或等於約 300 至 400nm 之波長的能階。此外例如，可利用藉由光敏劑(photosensitizer)所造成的光吸收來輔助成孔劑燒除。成孔劑燒除可能會需要 UV 波長，如少於或等於約 300 至 400nm 之波長。

此外更例如，可藉由足夠用以鍵形成及重整(reorganization)之熱能來輔助交聯反應。鍵形成及重整可能需要具有波長約 9 微米之能階，例如此波長對應於矽氧烷系有基矽酸鹽低介電常數材料的主吸收峰值。

在 UV 暴露之後，介電膜的 IR 暴露可於與 UV 暴露相同之處理系統中（亦即第二處理系統）實施。或者在 UV 暴露之後，介電膜的 IR 暴露可於與 UV 暴露不同之處理系統中實施。舉例來說，介電膜的 IR 暴露可於一第三處理系統中實施，其中在真空下將基板自第二處理系統傳送至第三處理系統以將污染降至最低。

此外，在選擇性的乾燥處理、UV 暴露處理、及 IR 暴露處理之後，介電膜可選擇性地在後處理系統中進行後處理，以改變經硬化之介電膜。例如，後處理可包含在介電膜上旋塗或氣相沈積另一膜，以提升接續之膜的黏著性或改善疏水性。或者，例如在後處理系統中可藉由使用離子來輕微轟擊介電膜來提升黏著性。再者，後處理可包含實施下列一或多者：在介電膜上沉積另一膜、

清潔介電膜、或將介電膜暴露於電漿。

現參考圖 2，其係提供處理介電膜之例示性數據。介電膜包含具有雙相材料的多孔介電膜，其利用化學氣相沉積（CVD）製程而形成。如圖 2 所示，呈現數個基板之折射率，其中各基板之上形成有一介電膜，該介電膜將藉著暴露於 266 nm 下之 UV 輻射而加以硬化。提供初始介電膜（亦即硬化前）的折射率（空白柱狀），亦提供對應之硬化後介電膜（交叉陰影柱狀）。如圖 2 所示，硬化處理使得折射率降低，因此代表第二相的成分被移除且形成孔洞。

仍參考圖 2，提供四基板的折射率（對於初始及硬化後之膜），其中在硬化處理之前或之後，不對介電膜進行額外的加熱（亦即「無額外熱處理」）。此外，提供五基板的折射率（對於初始及硬化後之膜），其中在硬化處理之前，對介電膜加熱（亦即「硬化前熱處理」）。此外，提供四基板的折射率（對於初始及硬化後之膜），其中在硬化處理之後，對介電膜加熱（亦即「硬化後熱處理」）。在後兩者的情況中，當介電膜接受硬化前處理或硬化後處理時，介電膜暴露於約 9.4 微米下之 IR 輻射。如圖 2 所示，無論對介電膜進行前加熱或後加熱，皆會使得折射率降低（相對於無額外加熱而言），此可代表對於第二相成分更有效率的移除處理。更且，相對於前加熱而言，對介電膜進行後加熱更可降低折射率。

雖然 IR 輻射的波長或波帶以及溫度係為實施熱處理製程重要的參數，但熱處理製程的時間亦係相當重要。發明人已觀察到：對後加熱的溫度及時間的依存性可代表一受擴散控制的製程，其驅使第二相成分（如成孔劑）殘留物往外擴散。

根據一實施例，圖 3A 顯示處理基板上之介電膜的處理系統 1。處理系統 1 包含：乾燥系統 10 及連接至乾燥系統 10 之硬化系統 20。例如，乾燥系統可用以移除介電膜中之一或多種污染物或將其減少至充分的程度，該些污染物包含例如水氣、溶劑、成孔劑或任何可干擾在硬化系統 20 中所施行之硬化處理的其他污染物。

例如，自乾燥處理前至乾燥處理後，充分地減少存在於介電

膜內的特定污染物可包含：減少約 10%至約 100%的特定污染物。污染物程度之降低可使用傅利葉轉換紅外線(FTIR)頻譜儀或質譜儀來量測。或者，例如存在於介電膜內之特定污染物的充分降低範圍可自約 50%至約 100%。或者，例如存在於介電膜內之特定污染物的充分降低範圍可自約 80%至約 100%。

仍參照圖 3A，硬化系統 20 可藉著在介電膜內產生或部分產生交聯來硬化介電膜，以例如改善介電膜之機械性質。此外，硬化系統 20 可藉著產生或部分產生交聯起始作用、燒除成孔劑、分解成孔劑等來硬化介電膜。硬化系統 20 可包含一或多個輻射源，用以將具有介電膜之基板暴露至多重 EM 波長下之電磁(EM)輻射。例如，該一或多個輻射源可包含選擇性的紅外線(IR)輻射源及紫外線(UV)輻射源。將基板暴露至 UV 輻射及選擇性的 IR 輻射可同時、依序或彼此重疊施行。在依序暴露期間，例如將基板暴露至 UV 輻射可先於將基板暴露至 IR 輻射，反之亦然。

例如，IR 輻射可包含 IR 波長帶之源，其範圍自約 1 微米至約 25 微米，而較佳範圍自約 8 微米至約 14 微米。此外例如，UV 輻射可包含 UV 波長帶源，其產生之輻射範圍自約 100 奈米(nm)至約 600 奈米 nm，較佳範圍自約 200nm 至約 400nm。

又，如圖 3A 中所示，傳送系統 30 可連接至乾燥系統 10 以將基板傳入及傳出乾燥系統 10 與硬化系統 20，並與多元件製造系統 40 交換基板。傳送系統 30 可將基板傳送至乾燥系統 10 與硬化系統 20 並自上述者傳回基板，並同時維持真空環境。例如，乾燥與硬化系統 10、20 及傳送系統 30 可包含多元件製造系統 40 內的處理元件。例如，多元件製造系統 40 可允許基板傳送至處理元件並自處理元件傳回，該處理元件包含如蝕刻系統、沈積系統、塗佈系統、圖型化系統、度量系統等系統。為了隔離在第一與第二系統中所進行的處理，可使用隔離構件 50 來連接各個系統。例如，隔離系統 50 可包含下列至少一者：熱絕緣構件，以提供熱絕緣；及閘閥構件，以提供真空隔離。可以任何順序來設置乾燥與硬化系統 10 與 20 及傳送系統 30。

如上所述，可在乾燥系統 10、硬化系統 20、或獨立的處理系統（圖未示）中實施基板的 IR 暴露處理。

或者在本發明之另一實施例中，圖 3B 顯示處理基板上之介電膜的處理系統 100。處理系統 100 包含乾燥系統 110、硬化系統 120 所用之「群組工具」配置。例如，乾燥系統 100 可用以移除介電膜中之一或多種污染物或將其降低至充分的水準，污染物包含例如水氣、溶劑、成孔劑或任何可干擾硬化系統 120 所進行之硬化處理的其他污染物。此外例如，硬化系統 120 可藉由於介電膜內產生或部分產生交聯來硬化介電膜，以例如改善介電膜之機械性質。又，處理系統 100 可選擇性地包含後處理系統 140，用以改變經硬化之介電膜。例如，後處理可包含在介電膜上旋塗或氣相沈積另一膜，以提升接續之膜的黏著性或改善疏水性。或者，例如在後處理系統中透過將基板暴露於電漿，可藉由使用離子來輕微轟擊介電膜來提升黏著性。

又，如圖 3B 中所示，傳送系統 130 可連接至乾燥系統 110 以將基板傳入及傳出乾燥系統 110，並可連接至硬化系統 120 以將基板傳入及傳出硬化系統 120，並可連接至選擇性的後處理系統 140，以將基板傳入及傳出後處理系統 140。傳送系統 130 可將基板傳入及傳出乾燥系統 110、硬化系統 120 及選擇性的後處理系統 140，並同時維持真空環境。

此外，傳送系統 130 可與一或多個基板晶盒(未圖示)交換基板。雖然在圖 3B 僅顯示兩或三種處理，但其他處理系統可使用傳送系統 130，包含例如蝕刻系統、沈積系統、塗佈系統、圖型化系統、度量系統等此類裝置。為了隔離在乾燥與硬化系統中所進行的處理，可使用隔離構件 150 來連接各個系統。例如，隔離系統 150 可包含下列至少一者：熱絕緣構件，以提供熱絕緣；及閘閥構件，以提供真空隔離。此外例如，傳送系統 130 可作為隔離構件 150 的一部分。

如上所述，可在乾燥系統 110、硬化系統 120、或獨立的處理系統（圖未示）中實施基板的 IR 暴露處理。

或者，在本發明之另一實施例中，圖 3C 顯示處理基板上之介電膜的處理系統 200。處理系統 200 包含乾燥系統 210、硬化系統 220。例如，乾燥系統 210 可用以移除介電膜中之一或多種污染物或將其降低至充分的水準，污染物包含例如水氣、溶劑、成孔劑或任何可干擾硬化系統 220 所進行之硬化處理的其他污染物。此外例如，硬化系統 220 可藉由於介電膜內產生或部分產生交聯來硬化介電膜，以例如改善介電膜之機械性質。又，處理系統 200 可選擇性地包含後處理系統 240，用以改變經硬化之介電膜。例如，後處理可包含在介電膜上旋塗或氣相沈積另一膜，以提升接續之膜的黏著性或改善疏水性。或者，例如在後處理系統中透過將基板暴露於電漿，可藉由使用離子來輕微轟擊介電膜來提升黏著性。

可水平或垂直(即，疊置)配置乾燥系統 210、硬化系統 220 及後處理系統 240。又，如圖 3C 中所示，傳送系統 230 可連接至乾燥系統 210 以將基板傳入及傳出乾燥系統 210，並可連接至硬化系統 220 以將基板傳入及傳出硬化系統 220，並可連接至選擇性的後處理系統 240，以將基板傳入及傳出後處理系統 240。傳送系統 230 可將基板傳入及傳出乾燥系統 210、硬化系統 220 及選擇性的後處理系統 240，並同時維持真空環境。

此外，傳送系統 230 可與一或多個基板晶盒(未圖示)交換基板。雖然在圖 3C 僅顯示兩或三種處理，但其他處理系統可使用傳送系統 130，包含例如蝕刻系統、沈積系統、塗佈系統、圖型化系統、度量系統等此類裝置。為了隔離在第一與第二系統中所進行的處理，可使用隔離構件 250 來連接各個系統。例如，隔離系統 250 可包含下列至少一者：熱絕緣構件，以提供熱絕緣；及閘閥構件，以提供真空隔離。此外例如，傳送系統 230 可作為隔離構件 250 的一部分。

如上所述，可在乾燥系統 210、硬化系統 220、或獨立的處理系統(圖未示)中實施基板的 IR 暴露處理。

圖 3A 中所示之處理系統 1 之乾燥系統 10 與硬化系統 20 的至

少一者包含至少兩傳送開口以使基板可經其出入。例如，如圖 3A 中所示，乾燥系統 10 包含兩傳送開口，第一傳送開口為允許基板於乾燥系統 10 與傳送系統 30 間出入的通道，而第二傳送開口為允許基板於乾燥系統與硬化系統間出入的通道。然而，對於圖 3B 中所示之處理系統 100 與圖 3C 中所示之處理系統 200 而言，各別之每一處理系統 110、120、140 與 210、220、240 包含至少一傳送開口以使基板可經其出入。

現參照圖 4，顯示根據本發明之另一實施例之乾燥系統 300。乾燥系統 300 包含：乾燥室 310，用以產生乾淨且無污染之環境來乾燥位於基板支架 320 上的基板 325。乾燥系統 300 可包含熱處理裝置 330，此熱處理裝置 330 連接至乾燥室 310 或連接至基板支架 320，並藉由升高基板 325 之溫度來蒸發污染物如水氣、殘餘溶劑等。又，乾燥系統 300 可包含微波處理裝置 340，此微波處理裝置 340 連接至乾燥室 310 並用以局部加熱出現在振盪電場中的污染物。乾燥處理可使用熱處理裝置 330 或微波處理裝置 340 或兩者來輔助乾燥基板 325 上的介電膜。

熱處理裝置 330 可包含一或多個埋置於基板支架 320 中的電導式加熱元件，其連接至電源及溫度控制器。例如，每一加熱元件可包含連接至用以供給電能之電源的電阻式加熱元件。或者，熱處理裝置 330 可包含一或多個連接至電源及控制器之輻射式加熱元件。例如，每一輻射式加熱元件可包含連接至用以供給電能之電源的加熱燈。例如，基板 325 之溫度範圍可自約 20°C 至約 500°C，而較佳之溫度範圍可自約 200°C 至約 400°C。

微波處理源 340 可包含可變頻率微波源，用以掃描經過頻帶寬度(bandwidth of frequencies)的微波頻率。頻率變化可避免電荷累積(charge build-up)，因此允許吾人將微波乾燥技術無損害地運用至敏感的電子裝置。

在一實例中，乾燥系統 300 包含具有可變頻率微波裝置及熱處理裝置兩者的乾燥系統，例如由 Lambda Technologies 公司(860 Aviation Parkway, Suite 900, Morrisville, NC 27560)所販售之微波

爐管。

基板支架 320 可用以夾置基板 325，或可不夾置基板 325。例如，基板支架 320 可以機械式或電子式夾置基板 325。

再參照圖 4，乾燥系統 300 更可包含氣體注射系統 350，此氣體注射系統 350 連接至乾燥室並用以將淨化氣體通入至乾燥室 310。例如，淨化氣體可包含惰性氣體如稀有氣體或氮氣。此外，乾燥系統 300 可包含真空泵抽系統 355，真空泵抽系統 355 連接至乾燥室 310 並用以排空乾燥室 310。於乾燥處理期間，基板 325 可處於有或無真空狀況之惰性氣體環境。

又，乾燥系統 300 可包含控制器 360，控制器 360 連接至乾燥室 310、基板支架 320、熱處理裝置 330、微波處理裝置 340、氣體注射系統 350 及真空泵抽系統 355。控制器 360 包含微處理器、記憶體及數位輸入/輸出接口，其能夠產生控制電壓足以對乾燥系統 300 傳遞及啟動輸入，並監測來自乾燥系統 300 的輸出。儲存於記憶體中之程式用以根據經儲存之處理配方來與乾燥系統 300 互動。控制器 360 可用以配置任何數目之處理元件(310、320、330、340、350 或 355)，且控制器 360 可收集、提供、處理、儲存及顯示來自處理元件之資料。控制器 360 可包含數個應用程式以控制一或多個處理元件。例如，控制器 360 可包含圖型使用者介面(GUI)元件(未顯示)，其可提供使使用者能夠監測及/或控制一或多個處理元件的介面。

現參照圖 5，顯示根據本發明之另一實施例之硬化系統 400。乾燥系統 400 包含：硬化室 410，用以產生乾淨且無污染之環境來硬化位於基板支架 420 上的基板 425。硬化系統 400 更包含一或多個輻射源，用以將具有介電膜之基板 425 暴露至在單一、多重、窄帶、或寬帶 EM 波長下之電磁(EM)輻射。例如，該一或多個輻射源可包含選擇性的紅外線(IR)輻射源 440 及紫外線(UV)輻射源 445。將基板暴露至 UV 輻射及選擇性的 IR 輻射可同時、依序或彼此重疊施行。

IR 輻射源 440 可包含寬帶(broad-band)IR 源或可包含窄帶

(narrow-band)IR 源。IR 輻射源可包含一或多個 IR 燈、一或多個 IR LED、或一或多個 IR 雷射(連續波(CW)、可調變或脈衝)、或任何其組合。IR 功率範圍可自約 0.1mW 至約 2000W。IR 輻射波長範圍可自約 1 微米至約 25 微米，較佳範圍可自約 8 微米至約 14 微米。例如，IR 輻射源 440 可包含 IR 元件，如具有輸出頻譜範圍自約 1 微米至約 25 微米之陶瓷元件或碳化矽元件，或 IR 輻射源 440 可包含半導體雷射(二極體)、或具有光學參數放大作用的離子、Ti:藍寶石或染料雷射。

UV 輻射源 445 可包含寬帶 UV 源，或可包含窄帶 UV 源。UV 輻射源可包含一或多個 UV 燈、一或多個 UV LED、或一或多個 UV 雷射(連續波(CW)、可調變或脈衝)、或任何其組合。例如，可自微波源、弧放電(arc discharge)、介電阻障放電法(dielectric barrier discharge)或電子碰撞生成法(electron impact generation)來產生 UV 輻射。UV 功率密度範圍可自約 $0.1\text{mW}/\text{cm}^2$ 至約 $2000\text{W}/\text{cm}^2$ 。UV 輻射波長範圍可自約 100 奈米(nm)至約 600nm，較佳範圍可自約 200nm 至約 400nm。例如，UV 輻射源 445 可包含直流(DC)或脈衝燈，如具有輸出頻譜範圍自約 180nm 至約 500nm 之重氫(D_2)燈，或 UV 輻射源 445 可包含半導體雷射(二極體)、(氮)氣體雷射、三倍頻 Nd:YAG 雷射或銅蒸氣雷射。

IR 輻射源 440 或 UV 輻射源 445 或兩者可包含任何數目之光學裝置，以調整輸出輻射的一或多種特性。例如，每一輻射源更可包含光學濾鏡、光學鏡片、擴束器、準直儀(beam collimators)等。熟知光學與 EM 波傳播(wave propagation)技藝者所習知的此類光學控制裝置皆適用於本發明。

基板支架 420 更可包含溫度控制系統，其可用以升高及/或控制基板 425 之溫度。溫度控制系統可為熱處理裝置 430 的一部分。基板支架 420 可包含一或多個埋置於基板支架 420 中的電導式加熱元件，其連接至電源及溫度控制器。例如，每一加熱元件可包含連接至用以供給電能之電源的電阻式加熱元件。基板支架 420 可包含一或多個輻射式加熱元件。例如，基板 425 之溫度範圍可

自約 20°C 至約 500°C，而較佳之溫度範圍可自約 200°C 至約 400°C。

基板支架 420 可用以夾置基板 425，或可不夾置基板 425。例如，基板支架 420 可以機械式或電子式夾置基板 425。

再參照圖 5，硬化系統 400 更可包含氣體注射系統 450，此氣體注射系統 450 連接至硬化室 410 並用以將淨化氣體通入至硬化室 410。例如，淨化氣體可包含惰性氣體如稀有氣體或氮氣。或者，淨化氣體可包含其他氣體，如 H_2 、 NH_3 、 C_xH_y 或任何其組合。此外，硬化系統 400 可包含真空泵抽系統 455，真空泵抽系統 455 連接至硬化室 410 並用以排空硬化室 410。於硬化處理期間，基板 425 可處於有或無真空狀況之淨化氣體環境。

又，硬化系統 400 可包含控制器 460，控制器 460 連接至硬化室 410、基板支架 420、熱處理裝置 430、IR 輻射源 440、UV 輻射源 445、氣體注射系統 450 及真空泵抽系統 455。控制器 460 包含微處理器、記憶體及數位輸入/輸出接口，其能夠產生控制電壓足以對硬化系統 400 傳遞及啟動輸入，並監測來自硬化系統 400 的輸出。儲存於記憶體中之程式用以根據經儲存之處理配方來與硬化系統 400 互動。控制器 460 可用以配置任何數目之處理元件 (410、420、430、440、445、450 或 455)，且控制器 460 可收集、提供、處理、儲存及顯示來自處理元件之資料。控制器 460 可包含數個應用程式以控制一或多個處理元件。例如，控制器 460 可包含圖型使用者介面(GUI)元件(未顯示)，其可提供使使用者能夠監測及/或控制一或多個處理元件的介面。

可以 DELL PRECISION WORKSTATION 610™ 來施行控制器 360 與 460。亦可以普通用途電腦、處理器、數位訊號處理器等來施行控制器 360 與 460，使基板處理設備施行本發明之一部份或全部處理步驟，以對執行包含於電腦可讀媒體中之一或多個指令之一或多個序列的控制器 360 與 460 作回應。電腦可讀媒體或記憶體係用以容納根據本發明之教示所撰寫的程式指令，及用以容納資料結構、表格、記錄或其他此處所述之資料。電腦可讀媒體

為例如光碟、硬碟、軟碟、磁帶、磁光碟、PROMs (EPROM、EEPROM、快閃 EPROM)、DRAM、SRAM、SDRAM 或任何其他磁性媒體、光碟(如 CD-ROM)或任何其他光學媒體、打孔卡片、紙帶，或其他具有孔洞式樣之實體媒體、載波(如下述)或任何其他電腦可讀取之媒體。

控制器 360 與 460 可設置在乾燥系統 300 與硬化系統 400 之附近，或其可藉由網際網路或內部網路設置在乾燥系統 300 與硬化系統 400 之遠端。因此，控制器 360 與 460 可使用直接連結、內部網路或網際網路中之至少一種來與乾燥系統 300 與硬化系統 400 交換資料。控制器 360 與 460 可連接至客戶端(即，裝置製造者)之內部網路，或可連接至供應商端之內部網路(即，機台製造者)。而且，另一台電腦(即，控制器、伺服器等)可使用控制器 360 與 460 以藉由直接連結、內部網路或網際網路中之至少一種來交換資料。

此外，本發明的實施例可用來作為或支持一軟體程式，其可藉著某種形式的處理核心(如電腦的處理器，如控制器 360 或 460)來執行，或藉著機器可讀取媒體(或於其中)來施行或實現。機器可讀取媒體包含用於以一機器(如電腦)可讀取之形式來儲存資訊的任何機構。例如，機器可讀取媒體可包含如唯讀記憶體 (ROM); 隨機存取記憶體 (RAM); 磁碟紀錄媒體; 光儲存媒體; 及快閃記憶體裝置等。

雖然上述僅就本發明之數個例示性實施例作詳細闡述，但熟知此項技藝者應注意：在不實質上脫離本發明之新穎教示及優點的情況下，可在例示性的實施例中進行許多的修改。因此，所有此類修改皆應包含於本發明之範疇中。

【圖式簡單說明】

在隨附圖式中：

圖 1 係根據一實施例之介電膜處理方法的流程圖。

圖 2 提供介電膜處理之例示性數據。

圖 3A 至 3C 係根據一實施例之乾燥系統與硬化系統用之傳送系統的示意圖。

圖 4 係根據另一實施例之乾燥系統的橫剖面示意圖。

圖 5 係根據另一實施例之硬化系統的橫剖面示意圖。

【主要元件符號說明】

- 1：處理系統
- 10：乾燥系統
- 20：硬化系統
- 30：傳送系統
- 40：多元件製造系統
- 50：隔離構件
- 100：處理系統
- 110：乾燥系統
- 120：硬化系統
- 130：傳送系統
- 140：後處理系統
- 150：隔離構件
- 200：處理系統
- 210：乾燥系統
- 220：硬化系統
- 230：傳送系統
- 240：後處理系統
- 250：隔離構件
- 300：乾燥系統
- 310：乾燥室
- 320：基板支架
- 325：基板
- 330：熱處理裝置
- 340：微波處理裝置

- 350：氣體注射系統
- 355：真空泵抽系統
- 360：控制器
- 400：硬化系統
- 410：硬化室
- 420：基板支架
- 425：基板
- 430：熱處理裝置
- 440：紅外線(IR)輻射源
- 445：紫外線(UV)輻射源
- 450：氣體注射系統
- 455：真空泵抽系統
- 460：控制器
- 500：流程圖
- 510：在乾燥系統中乾燥介電膜
- 520：將介電膜暴露至紫外線(UV)輻射
- 530：將介電膜暴露至紅外線(IR)輻射

七、申請專利範圍：

1. 一種硬化基板上之低介電常數 (low-k) 介電膜的方法，包含：

將一具有低介電常數介電膜的基板置於一硬化系統中；

在該硬化系統中，將該低介電常數介電膜暴露於紫外線(UV)輻射，以引起鍵解離以及交聯引發劑之產生，並且在該低介電常數介電膜內引起部分交聯；

在該 UV 暴露步驟期間，藉著將與該基板接觸之一基板支架的溫度提高到分布於 200°C 至 600°C 之硬化溫度來加熱該低介電常數介電膜；以及

在該 UV 暴露步驟之後，將該低介電常數介電膜暴露於紅外線(IR)輻射，該 IR 輻射實質上為具有窄帶波長之單色電磁(EM)輻射，

其中該低介電常數介電膜的介電常數小於約 4 的值。

2. 如申請專利範圍第 1 項之硬化基板上之低介電常數介電膜的方法，更包含：

在該 IR 暴露步驟期間，藉著將與該基板接觸之該基板支架的溫度提高到分布於 200°C 至 600°C 之熱處理溫度來加熱該低介電常數介電膜。

3. 如申請專利範圍第 2 項之硬化基板上之低介電常數介電膜的方法，其中該熱處理溫度分布於約 350°C 至 450°C。

4. 如申請專利範圍第 1 項之硬化基板上之低介電常數介電膜的方法，其中該硬化溫度分布於約 300°C 至 500°C。

5. 如申請專利範圍第 1 項之硬化基板上之低介電常數介電膜的方法，其中該 IR 暴露步驟係於一不同於該硬化系統之處理系統中施行。

6. 如申請專利範圍第1項之硬化基板上之低介電常數介電膜的方法，其中將該介電膜暴露於UV輻射之步驟包含將該介電膜暴露於來自一或多個UV燈、一或多個UV LED（發光二極體，light-emitting diode）、一或多個UV雷射、或其二者以上之組合之UV輻射。

7. 如申請專利範圍第1項之硬化基板上之低介電常數介電膜的方法，其中將該介電膜暴露於UV輻射之步驟包含將該介電膜暴露於波長分布於約100奈米至600奈米之UV輻射。

8. 如申請專利範圍第1項之硬化基板上之低介電常數介電膜的方法，其中將該介電膜暴露於UV輻射之步驟包含將該介電膜暴露於波長分布於約200奈米至400奈米之UV輻射。

9. 如申請專利範圍第1項之硬化基板上之低介電常數介電膜的方法，其中將該介電膜暴露於IR輻射之步驟包含將該介電膜暴露於來自一或多個IR燈、一或多個IR LED、一或多個IR雷射、或其二者以上之組合之IR輻射。

10. 如申請專利範圍第1項之硬化基板上之低介電常數介電膜的方法，其中將該介電膜暴露於IR輻射之步驟包含將該介電膜暴露於波長分布於約1微米至25微米之IR輻射。

11. 如申請專利範圍第1項之硬化基板上之低介電常數介電膜的方法，其中將該介電膜暴露於IR輻射之步驟包含將該介電膜暴露於波長分布於約8微米至14微米之IR輻射。

12. 如申請專利範圍第1項之硬化基板上之低介電常數介電膜的方法，更包含：

在該 UV 暴露步驟之至少一部份期間、或在該 UV 暴露步驟之前，將該介電膜暴露於 IR 輻射。

13. 如申請專利範圍第 12 項之硬化基板上之低介電常數介電膜的方法，其中將該介電膜暴露於 IR 輻射之步驟包含將該介電膜暴露於波長分布於約 8 微米至 14 微米之 IR 輻射。

14. 如申請專利範圍第 1 項之硬化基板上之低介電常數介電膜的方法，更包含：

在該 UV 暴露步驟之前，將該基板置於一乾燥系統中；

根據一乾燥處理來乾燥該介電膜，以移除或部分移除該介電膜上或中之污染物；以及

將該基板自該乾燥系統傳送至該硬化系統並在傳送期間同時維持真空狀況。

15. 如申請專利範圍第 1 項之硬化基板上之低介電常數介電膜的方法，更包含：

在該 IR 暴露步驟之後，藉著施行下列一或多者來處理該介電膜：在該介電膜上沉積另一膜、清潔該介電膜、或將該介電膜暴露於電漿。

16. 如申請專利範圍第 1 項之硬化基板上之低介電常數介電膜的方法，其中該低介電常數介電膜的介電常數小於或等於約 2.5 的值。

17. 如申請專利範圍第 16 項之硬化基板上之低介電常數介電膜的方法，其中該低介電常數介電膜包含無機介電膜、有機介電膜、及有機無機混合介電膜、多孔介電膜、或非多孔介電膜、或其二者以上之組合。

18. 如申請專利範圍第 1 項之硬化基板上之低介電常數介電膜的方法，其中該低介電常數介電膜包含矽氧烷系有基矽酸鹽低介電常數材料，且其中該 UV 輻射具有分布於約 200 奈米至 300 奈米之波長，且該 IR 輻射具有分布於約 9 微米至 10 微米之波長。

八、圖式：

圖式

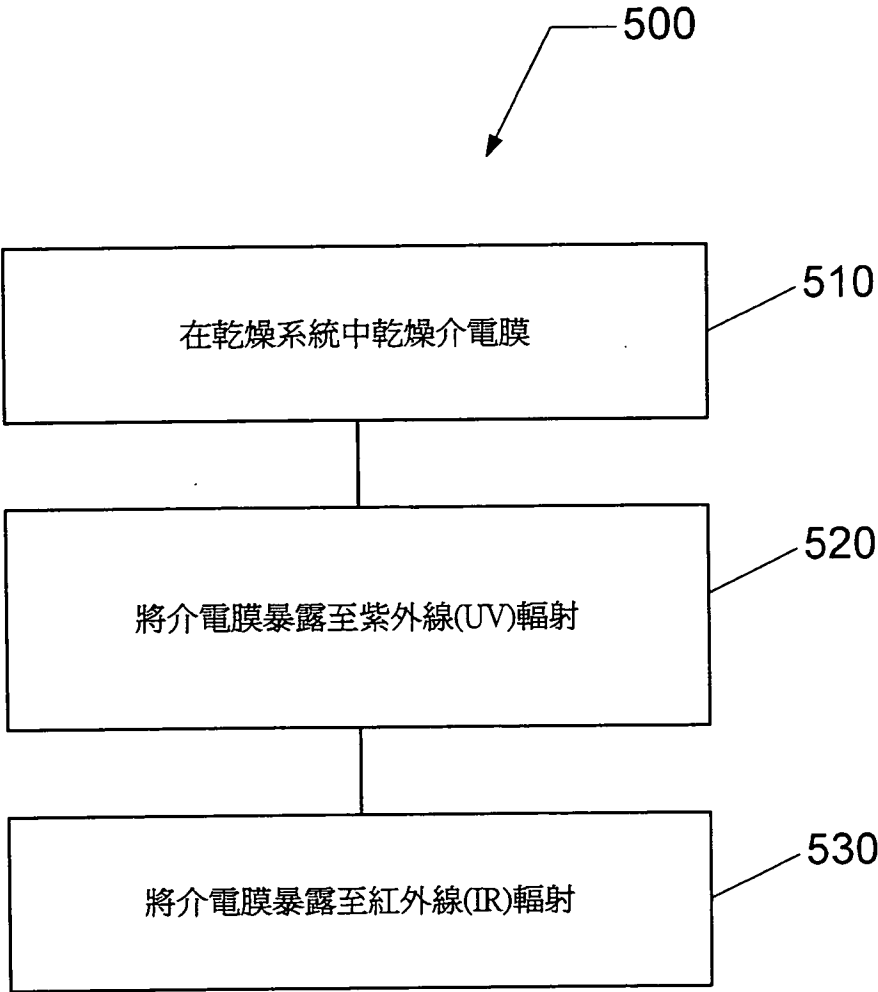


圖 1

圖式

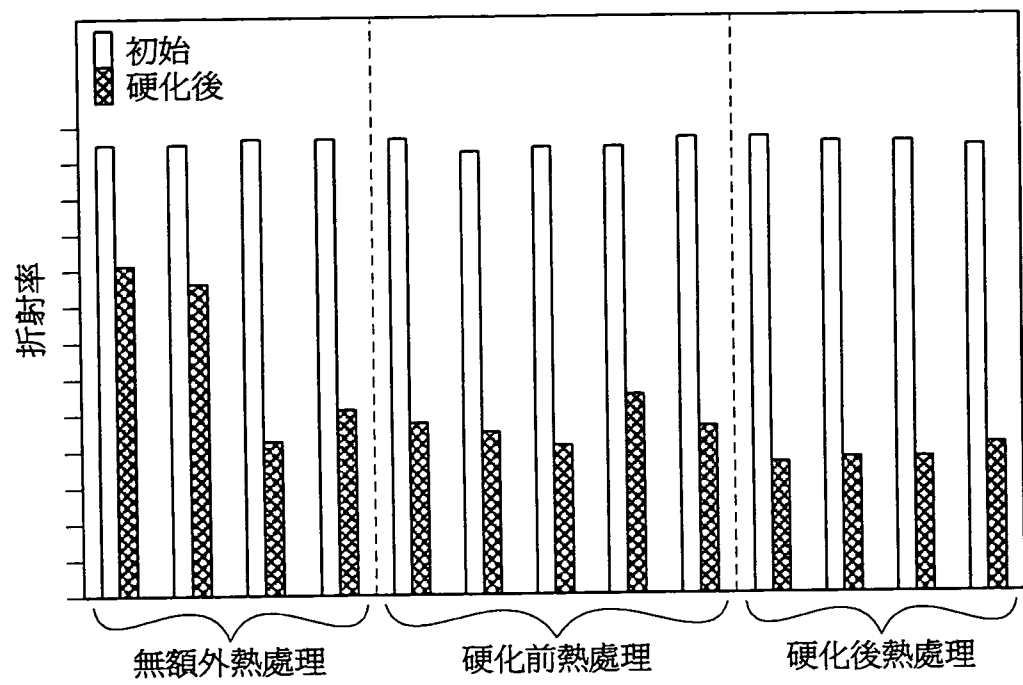


圖 2

圖式

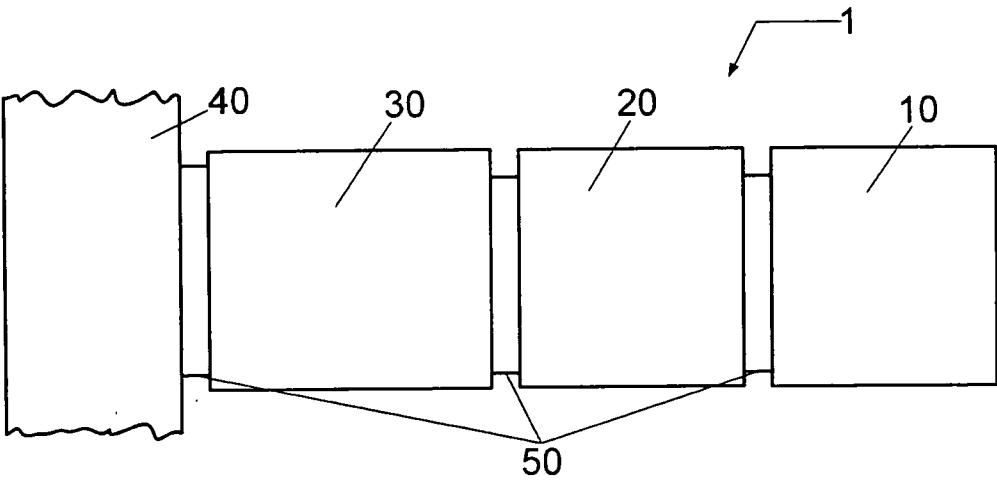


圖 3A

圖式

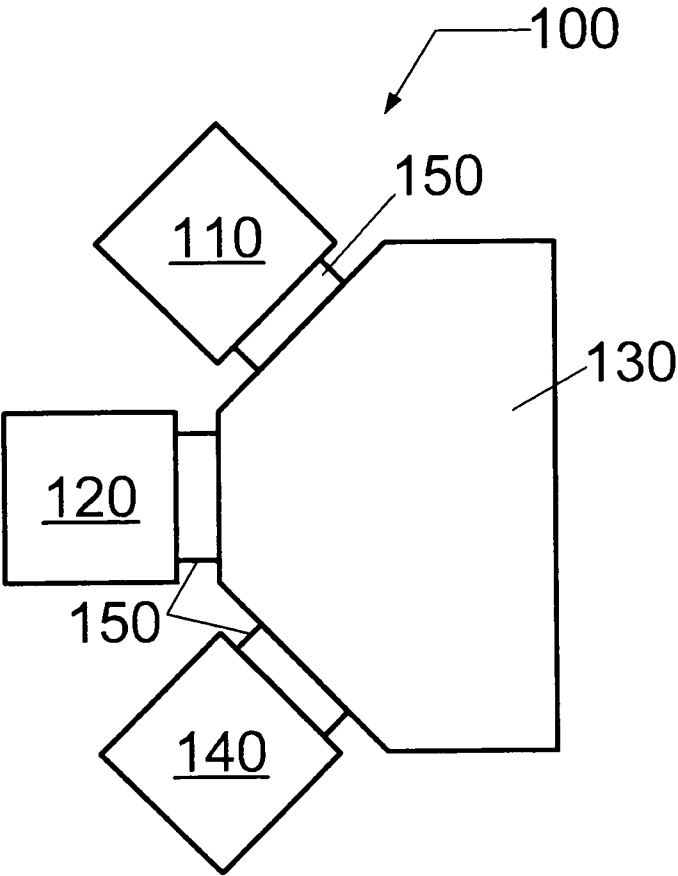


圖 3B

圖式

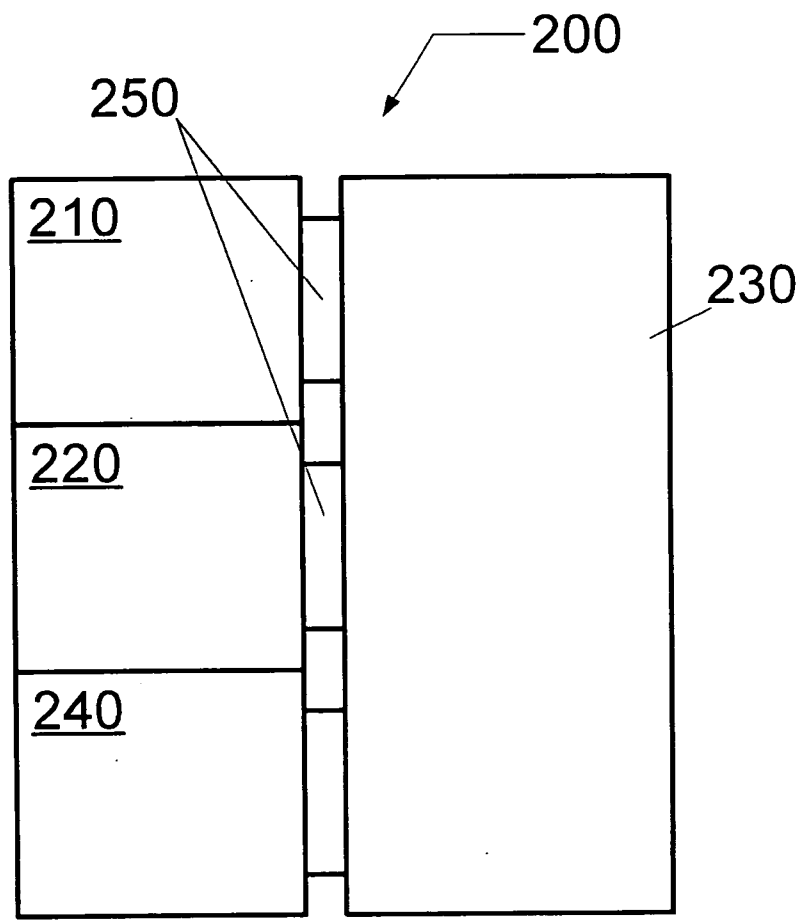


圖 3C

圖式

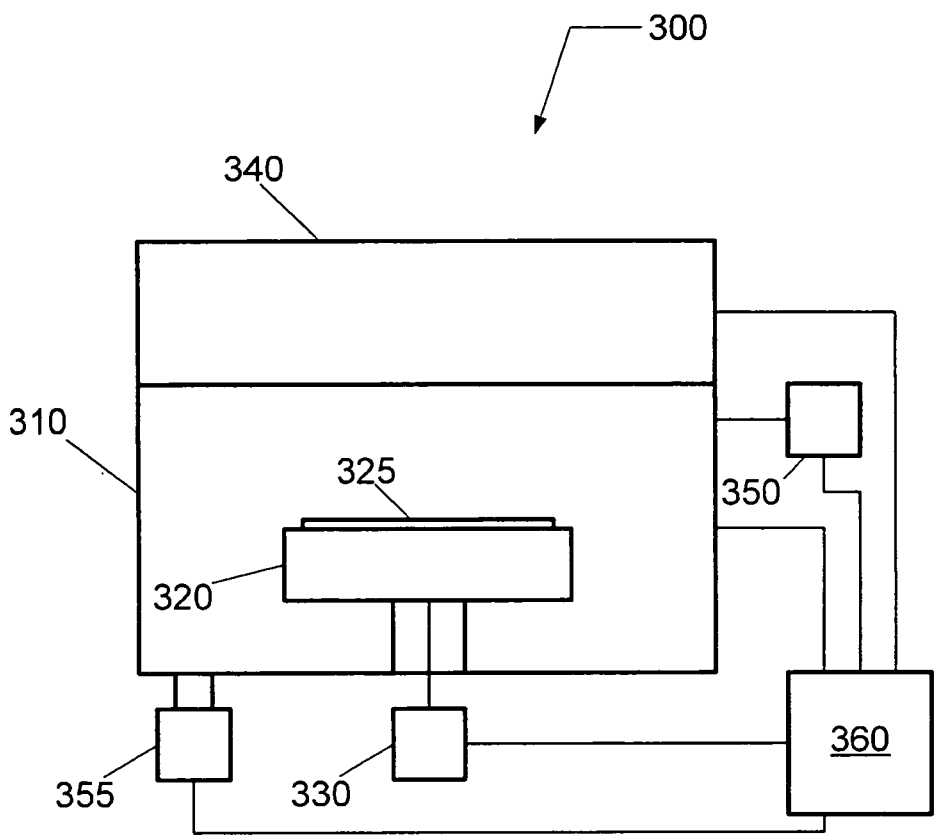


圖 4

圖式

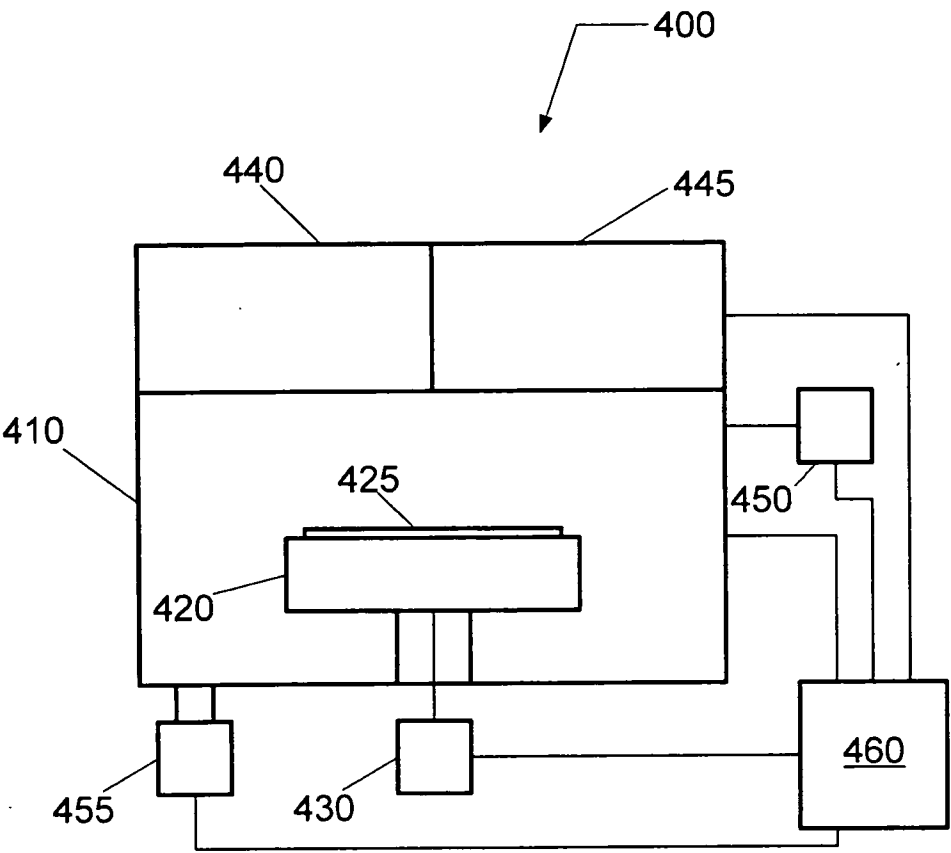


圖 5