



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) DE 600 05 186 T2 2004.06.17

(12)

Übersetzung der europäischen Patentschrift

(97) EP 1 188 240 B1

(51) Int Cl.⁷: H03K 17/082

(21) Deutsches Aktenzeichen: 600 05 186.2

(86) PCT-Aktenzeichen: PCT/US00/16191

(96) Europäisches Aktenzeichen: 00 941 384.0

(87) PCT-Veröffentlichungs-Nr.: WO 00/79681

(86) PCT-Anmeldetag: 13.06.2000

(87) Veröffentlichungstag

der PCT-Anmeldung: 28.12.2000

(97) Erstveröffentlichung durch das EPA: 20.03.2002

(97) Veröffentlichungstag

der Patenterteilung beim EPA: 10.09.2003

(47) Veröffentlichungstag im Patentblatt: 17.06.2004

(30) Unionspriorität:

337309 21.06.1999 US

(84) Benannte Vertragsstaaten:

AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LI, LU, MC, NL, PT, SE

(73) Patentinhaber:

Lutron Electronics Co., Inc., Coopersburg, Pa., US

(72) Erfinder:

HAUSMAN, F., Donald, Emmaus, US;

ZAHARCHUK, Steven, Walter, Macungie, US;

LENIG, William, Robert, Bethlehem, US;

DEJONGE, Stuart, Riegelsville, US

(74) Vertreter:

Patentanwälte Dr. Sturies Eichler Füssel, 42289
Wuppertal

(54) Bezeichnung: LAST-STEUERUNGSSYSTEM MIT EINER ÜBERLAST-SCHUTZSCHALTUNG

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingereicht, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

Gegenstand der Erfindung

[0001] Die vorliegende Erfindung bezieht sich allgemein auf Laststeuersysteme und speziell auf ein Lichtsteuersystem mit einem Überlastschutzkreis um die Verlustenergie eines Schaltelements im Steuersystem beim Überschreiten eines vorbestimmten Höchstniveaus zu begrenzen.

Hintergrund der Erfindung

[0002] Phasengesteuerte Lichtsteuerungen sind wohl bekannt und enthalten Dimmfunktionen durch selektiven Anschluss einer AC-Leistungsquelle an eine Last während jedes Halbzyklus.

[0003] Die AC-Leistung kann durch Verwendung steuerbarer Leiteinrichtungen wie Triacs, antiparalleler SCRs, Feldeffekttransistoren (FETs) oder isolierte Gatebipolartransistoren (IGBT) geschaltet werden. Der Betrag der Dimmung wird durch das Verhältnis der „ON“-Zeit zur „OFF“-Zeit mit der steuerbaren Leiteinrichtung bestimmt. Beim herkömmlichen vorwärtsgerichteten phasengesteuerten Dimmen ist die steuerbare Leiteinrichtung (Triac oder SCR) zu Beginn jedes Halbzyklus (d.h. beim Nulldurchgang) OFF und wird später innerhalb des Halbzyklus ON geschaltet. Beim reversen phasengesteuerten Dimmen ist die steuerbare Leiteinrichtung (FET oder IGBT) ON geschaltet um die Leistung auf die Last beim oder nahe des Nulldurchgangs zu ermitteln und wird später während des Halbzyklus OFF geschaltet. Für jedes Verfahren des phasengesteuerten Dimmens wird das Verhältnis der ON-Zeit zur OFF-Zeit durch eine vom Benutzer ausgewählte gewünschte Höhe der Intensität bestimmt.

[0004] Lichtsteuerungen sind berechnet zur Steuerung einer vorbestimmten Maximallast. Wenn die Steuerung überlastet ist, kann die Maximaltemperaturauslegung der steuerbaren Leiteinrichtung überschritten werden und die Vorrichtung wird nicht so lange wie eine ordentlich belastete Vorrichtung halten oder ausfallen und die Steuervorrichtung katastrophal nutzlos machen. Eine Lichtsteuerung kann einfach überlastet werden durch einen Installateur, der zu viele Lampen an die Steuervorrichtung anschließt oder durch einen Bediener, der kaputte Lampen durch Lampen höherer Wattzahl austauscht.

[0005] Ein anderer Faktor, der zu einer erhöhten Temperatur der Vorrichtung führen kann, ist der Betrieb der Lichtsteuerung bei einer erhöhten Umgebungstemperatur. Lichtsteuerungen sind berechnet zum Betrieb in einem Bereich der Umgebungstemperatur von gewöhnlich 0°C bis 40°C. Eine erhöhte Umgebungstemperatur würde eine anderweitig ordentlich belastete Vorrichtung zum Betrieb oberhalb ihrer Sicherheitsbetriebstemperatur veranlassen. Im Stand der Technik können verschiedene Verfahren zur Feststellung der Überlastbedingungen gefunden

werden. Beispielsweise offenbart US-PS 5,325,258 von Choi et al. eine Gattertreiberschaltung, die Sensorwiderstände verwendet, um den fließenden Strom durch die Low-Seite und die High-Seite eines FET zu bestimmen. Während der FET getrieben wird (d.h. ON), wird die Spannung entlang des Meßwiderstandes verglichen mit einem festliegenden Schwellwert. Falls die Spannung entlang des Meßwiderstandes oberhalb des festliegenden Schwellwertes für eine Zeitdauer verbleibt, die von einem Blindkreis gesetzt ist, wird der FET als überlastet bestimmt und heruntergefahren. Der Blindkreis ist ausgelegt, um Falschsignale durch das Herunterfahren des FET-Treibers zu vermeiden. Während Choi et al. unter bestimmten Umständen Überlastbedingungen vermeidet, verfehlt er die Entdeckung einer Kurzschlußbedingung während einer Blindperiode. Ebenfalls kann die Vorrichtung nicht akurat Überstrombedingungen aufdecken, die früh in der ON-Periode jedes Halbzyklus auftreten, weil Choi et al. den Strom durch den FET mit einem festliegenden Schwellwert vergleicht.

[0006] US-PS 5,010,293 von Ellersick offenbart einen Strombegrenzungskreis für einen Leistungs-FET. Ein bipolarer Transistor ist verbunden als Nebenwiderstand des Gatters des Leistungs-FET mit dem Potential der Quelle, sobald der Bipolartransistor leitend wird um den Strom durch den Leistungs-FET zu begrenzen. Ein Meßwiderstand ist vorgesehen in Reihe mit dem leitenden Pfad zur Steuerung einer Basis des Bipolartransistors um den Transistor leitend zu machen sobald der Strom durch den Meßwiderstand eine vorbestimmte Höhe übersteigt. Jedoch ist die Ellersick-Schaltung begrenzt, weil sie den Strom durch den FET mit einem festen Schwellwert vergleicht, der nicht akurat Überstrombedingungen früh in den ON-Perioden jedes Halbzyklus aufdeckt und weil der Leistungs-FET aktiv wird um den Strom zu begrenzen, der bei hohen Leistungen verloren geht.

[0007] US-PS 5,079,456 von Kotowski et al. offenbart eine Stromüberwachungsschaltung, die einen kleineren Meß-FET beinhaltet, der ein Stropotential zu einem größeren Leistungs-FET der Vorrichtung überträgt. Ein Vergleichsglied mißt die Spannung entlang des kleineren Transistors um anzuzeigen, falls der Strom in dem Meßtransistor einen vorbestimmten Wert übersteigt, welcher dem maximalen Quellstrom des Meßtransistors gleich ist. Ein zweites Ausführungsbeispiel reguliert den Quellenstrom durch den Meßtransistor, um den Strom durch den Leistungstransistor zu steuern, wobei der Meßtransistor im Linearbereich betrieben wird. Durch Modifikation der drain to source Spannung des Meßtransistors kann die Vorrichtung den Strom durch den Leistungstransistor regulieren. Ein spezieller Nachteil des Kotowski et al. Systems ist der Bedarf des separaten Meß-FET zur Überwachung des Leistungs-FET, zusätzlich zur Komplexibilität und den Kosten der Überwachungsschaltung. Wiederum wird der FET aktiv um den Strom zu begrenzen, wodurch eine Menge

an Leistung verloren geht.

[0008] Die US-PS 4,937,697 von Edwards et al. offenbart eine andere Schutzschaltung, welche die augenblickliche FET drain to source Spannung überwacht, um ein Strommeßsignal zu erzeugen. Wenn das Strommeßsignal ein vorbestimmtes Referenzgrenzsignal übersteigt, schaltet ein erster Steuercréis den FET sofort OFF. Ein Referenzgenerator erzeugt ein Referenzgrenzsignal mit einer vorbestimmten Temperaturvariation als Funktion der am FET gemessenen Temperatur derart, daß Strombegrenzungen für niedrige Vorrichtungstemperaturen gesetzt werden können. Ein zweiter Steuercréis ist vorgesehen zum Schutz gegen Überstrombedingungen durch Kurzschlüsse durch Schaltung des FET OFF, sobald der gemessene FET-Strom eine vorbestimmte Grenze nach einer Verzögerung übersteigt. Die Verzögerungsschaltung hemmt den Betrieb der Steuercréies bis zu einer vorbestimmten Zeit, nachdem der FET ON geschaltet ist. Während dieser Zeit besteht kein Schutz.

[0009] US-PS 5,041,940 (Sullivan) beschreibt ein Verfahren und eine Vorrichtung zum Schalten einer elektrischen Last, wie bei einer Glühstrumpflampe, mit einem FET und sieht Schutz für den FET vor. Ein integriertes Leistungssignal wird mit einem kritischen Grenzwertniveau verglichen, welches die maximale Verlustleistung des FET repräsentiert. Falls das integrierte augenblickliche Leistungssignal den kritischen Schwellwert infolge von Überlast übersteigt, wird der FET ausgeschaltet.

[0010] Obwohl jedes der beschriebenen Systeme versucht, Überlast und Überhitzung der steuerbaren Leiteinrichtungen für die einzelnen Anwendungen zu vermeiden, verlangen sie die Verwendung von kostenaufwendiger Hardware oder gehen fehl bei der Vermeidung adäquaten Schutzes über einen weiten Bereich der Betriebsbedingungen und Ausstattungen. Zusätzlich funktionieren die Vorrichtungen nach Stand der Technik zur Begrenzung des Stromflusses durch die steuerbare Leiteinrichtung bei Überlastbedingungen durch Modifikation der drain to source Spannung, was nicht die Gesamtverlustleistung im FET reduziert. Der Laststeuercréis der vorliegenden Erfindung verringert den Stromfluß auf einem sicheren Betriebslevel während der Verlust im FET nicht zunimmt. Die vorliegende Erfindung sieht eine Lösung dieser Probleme vor.

Zusammenfassung der Erfindung

[0011] In Übereinstimmung mit einem ersten Aspekt der vorliegenden Erfindung wird eine Schutzschaltung zur Verwendung in einem Laststeuersystem zur Begrenzung der Verlustleistung einer elektronischen Komponente vorgeschlagen, wobei die elektronische Komponente eine AC-Quelle einer Last ausschaltet und die vorliegende Schutzschaltung eine integrirende Schaltung enthält, welche einen gemessenen Parameter der elektronischen Komponente über eine

vorbestimmte Zeitdauer integriert und einen Ausgangswert erzeugt sowie eine Schwellwert erzeugende Schaltung enthält, die einen ersten Schwellwert als Anzeige der maximalen Durchschnittsverlustleistung dieser elektronischen Komponente erzeugt und eine Vergleichsschaltung enthält, die den ersten Schwellwert und den Ausgangswert vergleicht und ein Signal zum Ausschalten der elektronischen Komponente vorsieht, sobald der Ausgangswert den ersten Schwellwert übersteigt, dadurch gekennzeichnet, daß der erste Schwellwert in Übereinstimmung mit einem ON-Status-Widerstand der ersten elektronischen Komponente und der maximalen Durchschnittsverlustleistung der elektronischen Komponente bestimmt wird.

[0012] Weiterhin kann der erste Schwellwert einen variablen Wert besitzen, der sich während einer Halbperiode einer Grundfrequenz der AC-Quelle verändert. Die vorbestimmte Zeitperiode kann beginnen, sobald die AC-Quelle das Nullpotential kreuzt und kann eine Länge aufweisen, die nicht länger als eine Halbperiode der Grundfrequenz der AC-Quelle ist.

[0013] In Übereinstimmung mit anderen bevorzugten Merkmalen der Erfindung kann die Schutzschaltung eine Reset-Schaltung beinhalten, die den integrierenden Schaltkreis OFF hält während einer Zeitperiode, in welcher die elektronische Komponente normalerweise OFF ist. Ein Filterkreis kann vorgesehen sein, der das Signal von der Vergleichsschaltung erhält um die Steuerung der elektronischen Komponente in Übereinstimmung mit einer Zeitkonstanten des Filterkreises zu glätten. Die Schutzschaltung kann weiterhin einen ein Errorsignal erzeugenden Kreis beinhalten, der einen Output der Filterschaltung erhält und den Output der Filterschaltung mit einem zweiten Schwellwert vergleicht. Der Error-Signal erzeugende Kreis kann die elektronische Komponente OFF schalten basierend auf dem zweiten Schwellwert. Der zweite Schwellwert kann in Übereinstimmung mit einem ON-Status-Widerstand der elektronischen Komponente und der maximalen Durchschnittsverlustleistung der elektronischen Komponente variieren. Weiterhin kann der zweite Schwellwert identisch mit dem ersten Schwellwert sein.

[0014] In Übereinstimmung mit einem weiteren Aspekt der vorliegenden Erfindung wird ein Verfahren zum Schutz eines Schaltelements vorgesehen, welches zwischen einer AC-Quelle und einer Last verbunden ist, um dieses vor Verlustleistung bei Überschreiten einer vorbestimmten Höhe zu schützen, enthaltend:

Messen eines Parameters des Schaltelements; Integrieren des gemessenen Parameters über eine vorbestimmte Zeitperiode um einen Output zu erzeugen;

Vergleich des Outputs mit einem variablen Schwellwert;

Erzeugung eines Signals, sobald der Output den variablen Schwellwert übersteigt; sowie
OFF-Schalten des Schaltelements als Antwort auf

das Signal, dadurch gekennzeichnet, daß der Schwellwert in Übereinstimmung mit einem ON-Status-Widerstand des Schaltelements und der maximalen Durchschnittsverlustleistung des Schaltelements bestimmt wird.

[0015] Das Schaltelement kann einen Feldeffekttransistor (FET) umfassen und der ON-Status-Parameter kann ausgewählt sein aus einer Spannung über den FET, einem Strom durch den FET oder einer Temperatur des FET.

[0016] Übereinstimmend mit bevorzugten Merkmalen der Erfindung kann das Schaltelement OFF geschaltet werden, sobald der augenblickliche ON-Status-Parameter einen zweiten Schwellwert übersteigt. Weiterhin kann eine Sichtanzeige vorgesehen sein für den Benutzer, daß das Schaltelement überlastet war, durch z.B. zyklische Wiederholung der beaufschlagten Leistung für die Last durch OFF- und ON-Schaltung des Schaltelements.

[0017] Zusätzliche Aspekte und Merkmale der vorliegenden Erfindung werden im folgenden detailliert beschrieben.

[0018] Die vorausgehende Zusammenfassung und ebenso die folgende detaillierte Beschreibung der bevorzugten Ausführungsformen wird besser verstanden in Verbindung mit den angehängten Zeichnungen. Zum Zwecke der Darstellung der Erfindung wird in den Zeichnungen ein Ausführungsbeispiel gezeigt, das gegenwärtig bevorzugt ist und in dem gleiche Bezugszeichen gleichartige Teile repräsentieren durch die verschiedenen Ansichten der Zeichnungen, wobei jedoch zu verstehen ist, daß die Erfindung nicht auf die spezifischen Verfahren und Instrumentarien beschränkt ist.

[0019] Es zeigen:

[0020] **Fig. 1** ein Blockdiagramm eines Laststeuerkreises nach Stand der Technik;

[0021] **Fig. 2** ein Blockdiagramm eines Laststeuerkreises mit einem Überlastschutzkreis nach der vorliegenden Erfindung;

[0022] **Fig. 3** eine graphische Veranschaulichung der Durchschnittsverlustleistung P_{AVG} durch eine steuerbare Leiteinrichtung über der Zeit für verschiedene Lastströme I_L ;

[0023] **Fig. 4** eine graphische Veranschaulichung der Durchschnittsspannung V_{AVG} an einer steuerbaren Leiteinrichtung über der Zeit für verschiedene Lastströme. Ebenso ist ein variabler Schwellwert und ein fester Schwellwert gezeigt;

[0024] **Fig. 5** eine graphische Veranschaulichung der Durchschnittsverlustleistung P_{AVG} einer steuerbaren Leiteinrichtung über der Zeit für eine steuerbare Leiteinrichtung, die bei verschiedenen Temperaturen und einem konstanten Laststrom I_L betrieben wird;

[0025] **Fig. 6** eine graphische Veranschaulichung der Durchschnittsspannung V_{AVG} über einer steuerbaren Leiteinrichtung über der Zeit bei verschiedenen Betriebstemperaturen während der Steuerung eines konstanten Laststroms. Ebenfalls gezeigt sind ein variabler Schwellwert und ein fester Schwellwert;

[0026] **Fig. 7** ein Blockdiagramm der Überlastschaltung nach **Fig. 2**;

[0027] **Fig. 8** ein schematisches Diagramm der Überlastschaltung nach **Fig. 7**.

Detaillierte Beschreibung der bevorzugten Ausführungsform

[0028] Mit Bezug auf die **Fig. 1** wird ein Blockdiagramm nach Stand der Technik mit einem Dreileitungs-Laststeuerkreis **10** zur Steuerung der Leistung für eine Last **30**, wie eine Lichtlast, gezeigt. Die Laststeuerschaltung **10** kann Bestandteil eines Gesamt-dimmungssystems sein, welches einem Benutzer die selektive Einstellung von Beleuchtungsniveaus innerhalb eines Raums, Gebäudes etc. erlaubt. In dem Laststeuerkreis **10** ist die gesteuerte Last ein elektronischer Niedervolttransformator. Weil dieser Lasttyp einen kapazitiven Input hat, wird er typischerweise gesteuert durch eine phasenumkehrende Steuerschaltung wie die Laststeuerschaltung **10**. Alternativ kann die Last **30** eine Widerstandslast sein, wie eine Glühstrumpflichtlast. Beispiel für eine Phasenumkehrsteuerschaltung können in den US-PS 5,038,081 und 5,510,679, beide von Maiale, Jun. et al. gefunden werden, die allgemein dem Inhaber der vorliegenden Erfindung zugeordnet sind. Die Offenbarungen der vorgenannten US-Patente werden ausdrücklich hier verkörpert durch Bezugnahme auf deren Gesamtheit. Es wird festgestellt, daß magnetische oder induktive Lasten, die eine Vorwärtsphasensteuerung verlangen, nicht durch die Laststeuerschaltung **10**, die nachfolgend gezeigt und beschrieben ist, gesteuert werden können. Jedoch ist es möglich mit Modifikationen der Gatedreiberschaltung ein Vorwärtsphasensteuersignal zur Steuerung dieser Lasten zu erzeugen. Zusätzlich kann die Laststeuerschaltung **10** in eine Zweidrahtkonfiguration eingebaut werden durch Verbindung des Nulldurchgangsdetektors **10** der Referenz der Stromversorgung **18** an den Leiter, der „DH“ markiert ist.

[0029] Der Laststeuerkreis **10** ist an eine AC-Eingangsquelle **12** gekuppelt über einen Schaltungsunterbrecher **14**, der vorgesehen ist, um die AC-Quelle **12** zu unterbrechen, falls der Laststeuerkreis **10** Strom unter Übersteigung eines vorbestimmten maximalen Leistungsstroms (z.B. 20A) über eine vorbestimmte Zeitperiode zieht. Die vorbestimmte Zeitperiode kann so lang wie mehrere Sekunden oder länger sein, wodurch die Verwendung zum Schutz des Laststeuerkreises gegen Kurzschlüsse verhindert würde. Weiterhin kann ein einziger 10A Laststeuerkreis **10** der einzige Kreis sein, der mit einer 20A Sicherung (circuit breaker) verbunden ist. Die Sicherung (circuit breaker) würde nicht auslösen bis der Laststrom 20A überstiegen hat, dann hätte der 10A Laststeuerkreis **10** ernsthafte Beschädigung erlitten.

[0030] Der Steuerkreis **10** beinhaltet einen Null-durchgangsdetektor **16**, der die AC-Quellenspannung überwacht und ein Signal ausgibt, sobald die

augenblickliche Quellenspannung Null Volt in jeder Richtung passiert. Weil der Zeitablauf innerhalb des Laststeuerkreises auf akurater Bestimmung beruht, sobald die AC-Quellenspannung durch Null Volt geht, kann der Nulldurchgangsdetektor **16** einen Bessel-Filter beinhalten um unerwünschtes Rauschen von der AC-Quellenspannung zu entfernen. Der Filter erlaubt dem Nulldurchgangsdetektor **16** die genauere Bestimmung eines tatsächlichen Nulldurchgangs der Grundfrequenz und dient auch dazu, die Zeitfluktuationen innerhalb des Laststeuerkreises **10** zu verringern. Ein Beispiel für eine Lichtsteuerung mit Verwendung eines Bessel-Filters zur genaueren Bestimmung des tatsächlichen Nulldurchgangs einer AC-Grundfrequenz kann in der anhängigen US-Patentanmeldung Nr. 08/942,833 gefunden werden, die allgemein dem Anmelder der vorliegenden Erfindung zugeordnet ist. Deren Offenbarung wird ausdrücklich durch Bezugnahme in ihrer Gesamtheit Gegenstand der vorliegenden Anmeldung.

[0031] Eine Stromversorgung **18** ist vorgesehen zur Erzeugung einer geregelten Spannung (z.B. 30V) und einer Logik-Spannung (z.B. 5V) für Komponenten innerhalb des Laststeuerkreises **10**. Die Stromquelle **18** kann eine Schalteinrichtung beinhalten, wie einen FET, zum Aufladen eines Versorgungskondensators, der die Verwendung der Stromquelle **18** über einen großen Bereich von AC-Quellenspannungen erlaubt. Die geregelte Spannung kann zum Antrieb eines Relais **20** oder einer Ghetreiberschaltung **24** beaufschlagt werden, wobei die Logik-Spannung einem Mikro-Controller **22** und seiner zugeordneten Unterstützungsschaltung (nicht gezeigt) beaufschlagt wird. Eine FET-Treiberschaltung **26** beinhaltet ein Paar FETs **26A/26B**, die in einer Serienkonfiguration mit einer allgemeinen Quellenverbindung angeordnet sind, um die AC-Eingangsquelle **12** der Last **30** aufzuschalten. Die Gates der beiden FETs **26A/26B** werden gleichzeitig durch ein Signal aus einer Ghetreiberschaltung **24** getrieben, die es dem Steuerkreis **10** erlaubt, eine Spannung aus der Stromquelle **18** zum Einschalten der FETs **26A/26B** zu benutzen. Die FETs **26A/26B** haben die innewohnende Charakteristik, einen Laststrom I_L von z.B. 16A während des ON-Status zu leiten, während sie ebenfalls fähig sind der AC-Quellenspannung der AC-Quelle **12** im OFF-Status zu widerstehen. Es ist festzustellen, daß FETs in dem Laststeuerkreis **10** verwendet werden, weil Triacs, die in Standarddimmern verwendet werden, nicht in der Mitte eines AC-Halbzyklus OFF geschaltet werden können ohne komplizierte Steuerelektronik als Folge der Klinkencharakteristik eines Triacs.

[0032] Eine Spannungsmeßschaltung **34** ist vorgesehen, um die augenblickliche ON-Status-Spannung des leitenden FET **26A** oder **26B** zu messen und ein Signal auszugeben als Anzeige der ON-Status-Spannung des leitenden FET an eine Kurzschlußschutzschaltung **32**. Die ON-Status-Spannung des FET ist Anzeige des Laststroms I_L durch den FET

und sobald der FET in sicheren Bereichen betrieben wird, ist die ON-Status-Spannung zwischen ungefähr 2V bis 4V. Das Ausgangssignal der Spannungsmeßschaltung **34** ist überwacht zur Vermeidung eines katastrophalen Ausfalls des FET, sollte ein großer Strom hindurchfließen. Insbesondere stellt die Kurzschlußschutzschaltung **32** die Anzeige einer Kurzschlußbedingung fest, falls das Signal der Spannungsmeßschaltung **34** einen vorbestimmten Wert überschreitet. Der Kurzschlußschutz ist ausgelegt für schnelle Reaktionen. Falls der Dimmer eingeschaltet wird während eines Kurzschlusses oder einer sehr großen Überlast, schaltet der Kurzschlußschutz die FETs sofort OFF, bevor irgendeine ernsthafte Beschädigung an den FETs auftreten kann. Weil es notwendig ist, die OFF-Status-Spannung des FET aufzudecken um zu entscheiden, ob ein Kurzschluß vorhanden war, wird das Signal von der Spannungsmeßschaltung **34** blockiert sobald die FETs im OFF-Status sind. Das Signal wird ebenfalls im OFF-Status blockiert, weil die Kurzschlußschutzschaltung **32** bei einer relativ geringen Spannung überwacht und da die OFF-Status-Spannung des FET **26A** oder **26B** so hoch wie 400V sein kann, wäre es schwierig für die Kurzschlußschutzschaltung **32** die Kurzschlußbedingung bei Übermittlung der OFF-Status-Spannung an den Kreis **32** zu bestimmen.

[0033] Ein thermischer Unterbrecher (TCO) **28** ist vorgesehen um zu verhindern, daß die FETs **26A/26B** eine unsichere Betriebstemperatur erreichen. Der TCO **28** ist so ausgewählt, um die FETs vollständig auszuschalten oder die Leistung auf ein feststehendes Niveau zu unterbrechen, falls der Laststeuerkreis überladen ist oder bei erhöhten Umgebungsbedingungen betrieben wird. Der TCO **28** ist ausgewählt, die FETs **26A/26B** im Falle geringer Überlastung (bis zu ungefähr 40%) über die Zeit zu schützen. Der TCO **28** hat eine thermische Nachreinigung, die seinen Gebrauch zum Schutz gegen Kurzschlüsse verhindert. Typischerweise ist der thermische Unterbrecher **28** ein Sicherungsglied, welches bei Erwärmung öffnet um die AC-Inputquelle **12** vollständig von der Last **30** zu trennen. Im System nach **Fig. 1** signalisiert die Öffnung des TCO **28** an den Mikro-Controller **22** die Last **30** von der Quelle **9** zu trennen oder auf ein extrem niedriges Lichtniveau zu gehen. Der thermische Unterbrecher **28** muß vom Anwender repositioniert werden nach der Öffnung um den Laststeuerkreis **10** erneut zu befähigen. Manuelle oder automatisch zurücksetzbare TCOs können ebenfalls verwendet werden. Die ordentliche Plazierung des TCO **28** ist sehr kritisch und erzeugt Schwierigkeiten bei der Herstellung.

[0034] Der Betrieb des Laststeuerkreises **10** nach **Fig. 1** wird jetzt mit Bezug auf den Betrieb des Mikro-Controllers **22** beschrieben. Der Mikro-Controller **22** erhält die Information über den Nulldurchgang von dem Nulldurchgangsdetektor **16** und die laufenden Daten von einem SCI-Glied (Steuerungseingang),

welches Informationen bezüglich des vom Anwender ausgewählten Lichtintensitätsniveaus beinhaltet. Die Nulldurchgangsinformation dient als ein Zeitsignal zum Antrieb der FETs **26A/26B** derart, daß sie alternativ ON und OFF geschaltet werden um die AC-Quelle **20** mit der Last **30** zu verbinden. Der Mikro-Controller **22** subtrahiert einen Phasenanstieg, der durch einen Filter im Nulldurchgangsdetektor erzeugt werden kann, um das geeignete Timing zur Steuerung der FETs **26A/26B** zu bestimmen. Ebenfalls bestimmt der Mikro-Controller **22** eine Zeitperiode, in der jeder FET **26A/26B** im ON-Status während seiner jeweiligen aktiven Halbzyklen sein sollte aus den Informationen der laufenden Daten über das Lichtintensitätsniveau.

[0035] Basierend auf dem oben genannten Input gibt der Mikro-Controller **22** ein Gatetreibersignal an den Gatetreiberkreis **24** aus, der im Gegenzug die FETs **26A/26B** ON oder OFF schaltet. Der Mikro-Controller **22** stellt sicher, daß die Leitungszeit jedes FET **26A** oder **26B** einen gleichbleibenden Arbeitszyklus für ein ausgewähltes Lichtintensitätsniveau erzeugt. Dies stellt ebenfalls sicher, daß das Lichtniveau über einen weiten Bereich von Frequenzen der AC-Quelle **12** konstant bleibt. Die Stromversorgung **18** für den Gatetreiberkreis **24** wird nur auf dem negativen Halbzyklus beaufschlagt, weil dies der einzige Halbzyklus ist, in dem eine allgemeine Referenz des Mikro-Controllers und die allgemeine FET Quellenreferenz dieselben sind.

[0036] Wie in **Fig. 1** gezeigt, kombiniert der Gatetreiberkreis **24** das Gatetreibersignal des Mikro-Controllers **22** mit dem Output eines Kurzschlußschutzkreises **32**. Wegen plötzlichen Ausfalls der FETs kann dies unter Kurzschlußbedingungen auftreten, falls der Kurzschlußschutzkreis **32** die Anwesenheit eines Kurzschlusses feststellt, wobei das Kurzschlußschutzsignal an die Gatetreiberschaltung **24** Priorität über das Gatetreibersignal vom Mikro-Controller zum sofortigen Ausschalten der FETs **26A/26B** besitzt. Unter einer Kurzschlußbedingung verbleibt der Gatetreiber **24** OFF bis zum nächsten Nulldurchgang. In diesem Punkt wird der FET-Treiber reaktiviert bis der Kurzschluß wieder auftaucht.

[0037] Während der Laststeuerkreis **10** nach **Fig. 1** für die meisten Anwendungen geeignet ist, ist er insoweit beschränkt, als er nicht zuvorkommend Nichtkurzschluß-Überlastsituationen steuert. Die Laststeuerschaltung **10** reagiert auf Nichtkurzschluß-Überlastsituationen oder erhöhte Umgebungstemperaturen durch Abschaltung des Laststroms I_L über den thermischen Unterbrecher **28**, der zurückgesetzt oder erneuert werden muß. Diese Anwendung ist begrenzt, weil der Laststeuerkreis **10** typischerweise an einem Ort angeordnet ist, der entweder unzugänglich ist oder von der aktuellen Last **30**, die gesteuert wird, entfernt ist. Eine weitere Beschränkung ist die Möglichkeit zur Herbeiführung unsicherer Bedingungen in dem Bereich, der beleuchtet wird, weil die Lampen (Last) OFF geschaltet werden

oder auf ein extrem niedriges Niveau, welches sicheren Betrieb bei Überlastbedingungen unter Zurücklassung eines Besitzers im Dunklen sicherstellt. Ebenso kann die erhöhte Umgebungstemperaturbedingung kommen und gehen mit sich verändernden Umgebungsbedingungen und die Fehlersuche erschweren.

[0038] Mit Bezug auf **Fig. 2** ist ein Blockdiagramm eines Laststeuerkreises **10'** mit einer Überlastschaltung **36** gezeigt, die in Übereinstimmung mit der vorliegenden Erfindung zur Vermeidung der Begrenzungen bei Laststeuerkreisen nach Stand der Technik ausgelegt ist. Die vorliegende Erfindung verbessert in Bezug auf den Stand der Technik Lösungen der thermischen Unterbrechung durch eine Überlastschutzvorrichtung, welche die maximale Durchschnittsverlustleistung der FETs auf ein vorbestimmtes Niveau begrenzt. Die Überlastschaltung **36** ist ausgelegt um langsam auf Überlasten zu reagieren um die ON-Zeit eines überlasteten FET zu reduzieren um den Laststrom I_L auf einem reduzierten Niveau zu halten. Im Betrieb hält dieses Merkmal der vorliegenden Erfindung vorteilhafterweise ein reduziertes Niveau der Beleuchtung auf einem Niveau, das durch den Input des Benutzers verlangt wird und unterbricht nicht die Beleuchtung vollständig wie im bisherigen Stand der Technik.

[0039] Die Komponenten der Laststeuerschaltung **10'**, die gleich sind mit denen nach **Fig. 1**, haben gleiche Bezugszeichen und werden folglicherweise hier nicht mehr beschrieben. Wie in **Fig. 2** gezeigt ist, wird der Output des Spannungsmeßkreises **34** der Laststeuerschaltung **10'** sowohl dem Kurzschlußschutzkreis **32** und der Überlastschaltung **36** übermittelt. Die Überlastschaltung **36** empfängt den Output der Spannungsmeßschaltung **34** und integriert ihn über jeden AC-Halbzyklus um eine Durchschnittsspannung V_{AVG} am FET über die Zeit zu bestimmen. Bei jedem Nulldurchgang wird die Überlastschaltung **36** in Übereinstimmung mit einem Signal, welches durch den Mikro-Controller **22** bereitgestellt wird, zurückgesetzt. Alternativ kann der Output des Nulldurchgangsdetektors **16** zum Zurücksetzen der Überlastschaltung **36** verwendet werden (gestrichelte Linien).

[0040] Eine Überlast wird durch die Überlastschaltung **36** aufgedeckt sobald der integrierte Wert (d.h. die Durchschnittsspannung am FET über die Zeit) einen vorbestimmten Schwellwert übersteigt. Mit Entdeckung der Überlast gibt die Überlastschaltung **36** ein Signal an die Gatetreiberschaltung **24** und die Feedback-Diagnostikschaltung **38** aus. Das Signal von der Überlastschaltung **36** veranlaßt die Gatetreiberschaltung **24**, den leitenden FET **26A** oder **26B** OFF zu schalten um so die ON-Zeit zu verringern, um auf diese Weise sowohl die Verlustleistung als auch die Temperatur des FET in sichere Betriebsbereiche zu verringern. Wenn die Feedback-Diagnostikschaltung **38** das Signal von der Überlastschaltung **36** empfängt, wird ein Feedback-Signal erzeugt und an den Mikro-Controller **22** ausgegeben. Mit Empfang

des Feedback-Signals setzt der Mikro-Controller **22** ein derartiges Register, daß eine visuelle Anzeige für den Benutzer vorgesehen ist, daß eine Überlastbedingung aufgetreten ist. Die visuelle Anzeige kann für den Benutzer vorgesehen sein durch eine aufblitzende Leuchtdiode (LED) **39** auf einem Modul der innerhalb der Laststeuerschaltung **10** enthalten ist oder dadurch, den Output des FET **26A** oder **26B** zu veranlassen, die Last **30** (d.h. die Lichtlast **30**) für eine Zeitperiode zyklisch wiederholend ON und OFF zu schalten, bevorzugt sobald die Last **30** anfänglich entweder ON oder OFF geschaltet wird. Bevorzugt wird derartige visuelle Anzeige so vorzusehen sein, daß der Benutzer annimmt, daß vor einem Funktionsausfall des Dimmers der Output des Laststeuerkreises (Dimmer) als Folge einer Überlast korrektiv verringert worden ist. Der Mikro-Controller **22** kann so programmiert werden, daß die sichtbare Anzeige den Benutzer auch nach Entfernung der Überlast weiterhin aufmerksam macht. Ein Resetschalter **40** kann zur Laststeuerschaltung **10'** addiert werden um das System in einen Normalbetriebsmodus zurückzuführen. Der Resetschalter **40** kann durch einen Vertreter des Herstellers betätigt werden, nachdem das System durchgecheckt worden ist.

[0041] Es wird bevorzugt, die Signale von der Kurzschlußschutzschaltung **32**, der Überlastschaltung **36** und dem Mikro-Controller **22** die von der Gatetreiberschaltung **24** empfangen werden, zu priorisieren.

[0042] Die höchste Priorität wird der Kurzschlußschutzschaltung **32** aus den oben genannten Gründen mit Bezug auf **Fig. 1** gegeben. Obwohl die langsam reagierende Überlastschaltung **36** gegen Überstrom schützt und gegen Übertemperaturbedingungen, wird die Kurzschlußschutzschaltung **32** zur augenblicklichen Reaktion benötigt, um den Strom vom FET zu entfernen, falls die ON-Status-Spannung einen sicheren Betriebspunkt übersteigt. Das Signal, welches von der Überlastschaltung **36** zu der Gatetreiberschaltung **24** gesendet wird, um die FETs OFF zu schalten, hat eine sekundäre Priorität zur Steuerung der FETs. Eine niedrigere Priorität wird dem Gatetreibersignal des Mikro-Controllers **22** gegeben, der zur Steuerung der FETs dient, wenn keine Fehler entdeckt werden. Auf diese Weise sieht die Kombination der Überlastschaltung **36** und der Kurzschlußschutzschaltung **32** einen weiten Bereich des Schutzes unter allen Betriebsbedingungen vor. Wie oben erwähnt, wird eine Überstrombedingung durch die Überlastschaltung **36** aufgedeckt sobald der integrierte Wert der Spannung am FET einen vorbestimmten Schwellwert übersteigt. Diese Durchschnittsspannungs-basierende Bestimmung wird basierend auf den folgenden Verhältnissen erstellt. Die Verlustleistung des FET kann durch die Gleichung

$$P = V^2/R = I^2 \times R$$

bestimmt werden, wobei V die ON-Status-Spannung am FET ist, R der ON-Status-Widerstand $R_{DS\ ON}$ des

FET und I der Laststrom I_L . Während $R_{DS\ ON}$ ein bekannter Parameter ist, der durch die inneren Charakteristiken des FET bestimmt ist, verlangt die Bestimmung der V^2 und I^2 Ausdrücke komplizierte Schaltungen.

[0043] Die vorliegende Erfindung meidet vorteilhaftweise den Bedarf nach Gebrauch komplizierter Schaltungen zur Bestimmung der quadrierten Ausdrücke um die Verlustleistung des FET zu berechnen. In Übereinstimmung mit der vorliegenden Erfindung wird die Verlustleistung des FET (P_{AVG}) durch Vergleich der Durchschnittsspannung V_{AVG} am FET mit dem variablen Schwellwert $V_{TH(VAR)}$ bestimmt, der auf dem ON-Status-Widerstand $R_{DS\ ON}$ des FET basiert und der maximalen Verlustleistung der steuerbaren Leiteinrichtung. Der variable Schwellwert $V_{TH(VAR)}$ zählt außerdem für den V^2 Ausdruck zur Bestimmung der Verlustleistung, deshalb kann die Verlustleistung des FET schnell unter Verwendung einer wenig komplizierten Schaltung bestimmt werden.

[0044] Der variable Schwellwert $V_{TH(VAR)}$ der vorliegenden Erfindung und sein Verhältnis zur Durchschnittsleistung P_{AVG} , zum Laststrom I_L und zur Durchschnittsspannung V_{AVG} am FET über einen Halbzyklus wird jetzt mit Bezug auf die **Fig. 3** bis **6** beschrieben. Eine Schaltung, um diese Verhältnisse zu implementieren ist in den **Fig. 7** und **8** gezeigt und wird jetzt folgend detailliert beschrieben. Wie oben erwähnt, wird der variable Schwellwert $V_{TH(VAR)}$ der vorliegenden Erfindung bestimmt auf der Basis des ON-Status-Widerstandes $R_{DS\ ON}$ des FET und zusätzlich der maximalen erlaubten Verlustleistung, um für das verwendete thermische System sichere Betriebsbedingungen aufrecht zu halten. Deshalb kann der variable Schwellwert $V_{TH(VAR)}$ vorteilhaftweise zu einem einzelnen FET innerhalb der Steuerschaltung **10'** für alle Kombinationen der Durchleitzeit, der Überlastströme und der Temperaturen „getuned“ werden. In einem bevorzugten Ausführungsbeispiel ist der FET für einen Verlust von 16W bei einer maximalen Umgebungstemperatur von 40°C ausgelegt. Die Laststeuereinheit **10'** des bevorzugten Ausführungsbeispiels ist berechnet zu 10A, sobald die Überlastschaltung **36** die Unterbrechnung der ON-Zeit des FET **26A/26B** bei einem ungefähren Laststrom I_L von 11,3A beginnt.

[0045] Die Linien **52**, **54** und **56** der **Fig. 3** zeigen das Verhältnis der Verlustleistung P_{AVG} über der Zeit T für Lastströme I_L von 16A, 13A und 11A über einen Halbzyklus bei einer festliegenden Umgebungstemperatur (40°C). Ein Halbzyklus eines 60Hz AC-Signals hat eine Dauer von ungefähr 8,33 ms. Wie unter Zuhilfenahme der **Fig. 3** gezeigt ist, wird, falls beispielweise die Begrenzung der maximalen Verlustleistung des FET auf 16W gewünscht wird, der FET 4ms innerhalb des Halbzyklus bei einem Laststrom I_L von 16A OFF geschaltet und 5ms innerhalb des Halbzyklus bei einem Laststrom I_L von 13A. Ein Laststrom I_L von 11A übersteigt nicht die Verlustleistung von 16W unter den vorliegenden Bedingungen.

[0046] Mit Bezug auf **Fig. 4** wird das Verhältnis einer Durchschnittsspannung (V_{AVG}) am FET über der Zeit gezeigt, ein variabler Schwellwert $V_{TH(VAR)}$ und ein fester Schwellwert $V_{TH(CONSTANT)}$. Die Durchschnittsspannung V_{AVG} am FET über der Zeit für Lastströme I_L von 16A, 13A und 11A wird durch die Linien **58**, **60** und **62** gezeigt und der variable Schwellwert $V_{TH(VAR)}$ wird angezeigt durch die Linie **64**. Der feste Schwellwert $V_{TH(CONSTANT)}$ wird gezeigt durch Linie **66**. Der variable Schwellwert $V_{TH(VAR)}$ **64** ist empirisch so abgeleitet, daß die maximale Verlustleistung auf einen festen Wert begrenzt wird (z.B. 16W).

[0047] Wie oben bemerkt, vergleicht die vorliegende Erfindung die Durchschnittsspannung (V_{AVG}) am FET mit dem variablen Schwellwert um festzustellen, ob der FET zuviel Leistung verliert und auf diese Weise überlastet ist. Dieses Merkmal ist gezeigt in **Fig. 4**, wobei Linie **64**, den variablen Schwellwert $V_{TH(VAR)}$ repräsentierend, die Linie **58** durchtrennt, welche einen Laststrom I_L von 16A repräsentiert bei ungefähr 4ms innerhalb des Halbzyklus. Wie mit Bezug auf die **Fig. 3** festgestellt wird, muß der FET zur Begrenzung der maximalen Verlustleistung auf 16W 4ms innerhalb des Halbzyklus bei einem Laststrom I_L von 16A OFF geschaltet werden. Ebenso unterbricht der variable Schwellwert $V_{TH(VAR)}$ die Linie **60**, die einen I_L von 13A repräsentiert bei ungefähr 5ms innerhalb des Halbzyklus. Erneut muß, wie mit Bezug auf **Fig. 3** festgestellt ist, der FET 5ms innerhalb des Halbzyklus eines Laststroms I_L von 13A OFF geschaltet werden um die maximale Verlustleistung des FET auf 16W zu begrenzen. Letztlich durchtrennt der variable Schwellwert $V_{TH(VAR)}$ (Linie **64**) nicht die Linie **62**, die einen I_L von 11A repräsentiert.

[0048] Auf diese Weise kann, wie gezeigt in **Fig. 4**, durch Vergleich einer Durchschnittsspannung am FET mit einem variablen Schwellwert die Bestimmung der Verlustleistung bei einem Bereich von Lastströmen erzeugt werden, um die maximale Verlustleistung am FET zu begrenzen und überragenden Überlastschutz erzeugen. Weiterhin wird, wie aus **Fig. 4** ersichtlich ist, der festliegende Schwellwert (Linie **66**) nicht adäquaten Überlastschutz über einen weiten Bereich von Lastströmen vorsehen. Falls der Wert von $V_{TH(CONSTANT)}$ gesetzt ist, um einen Strom von 10A fließen zu lassen, dann wird beispielsweise, falls der FET einen Laststrom I_L von 16A leitet, der FET nicht OFF geschaltet innerhalb von 5,5ms im Halbzyklus. Mit Bezug auf **Fig. 3** wird der FET bei 5,5ms innerhalb des Halbzyklus unter Übersteigung von 20W Verlustleistung bringen. Auf diese wird der feststehende Schwellwert nicht einen ausreichend niedrigen Schwellwert frühzeitig im Halbzyklus vorsehen, um Überlast im FET zu verhindern.

[0049] **Fig. 5** zeigt, wie die Temperaturabhängigkeiten des ON-Status-Widerstandes $R_{DS\ ON}$ des FET die Verlustleistung beeinflussen können. Z.B. ist ein bevorzugter FET in der vorliegenden Erfindung ein STY34NB50, hergestellt durch SGS Thompson. Der ON-Status-Widerstand des FET bei 25°C ist nähe-

rungsweise 0,11 bis 0,13 Ohm bei einem Laststrom I_L von 17A. Bei 130°C ist der ON-Status-Widerstand des FET 2,25-Mal größer als bei 25°C oder 0,25 bis 0,29 Ohm. Es ist festgestellt, daß zur Sicherstellung von sicheren Betriebsbereichen der Gebrauch des worst case ON-Status-Widerstandes von 0,29 Ohm als Wert von $R_{DS\ ON}$ zu verwenden ist.

[0050] Die Linien **68**, **70** und **72** im Graphen von **Fig. 5** repräsentieren einen Laststrom I_L von 11A bei Temperaturen von 140°C, 120°C und 100°C. Falls beispielsweise die Begrenzung der maximalen Verlustleistung (P_{AVG}) des FET auf 16W gewünscht wird, muß der FET OFF geschaltet werden bei ungefähr 5ms innerhalb des Halbzyklus bei einem Betrieb unter einer Temperatur von 140°C und ungefähr 6ms im Halbzyklus bei einem Betrieb unter einer Temperatur von 120°C.

[0051] Eine Betriebstemperatur von 100°C würde die Verlustleistung von 16W bei einem Laststrom von 11A im vorliegenden Beispiel nicht übersteigen.

[0052] **Fig. 6** zeigt das Verhältnis der Durchschnittsspannung am FET (V_{AVG}) über der Zeit t . Die Linien **78**, **76** und **74** zeigen die Durchschnittsspannung V_{AVG} am FET bei einem Laststrom I_L von 11A bei Betriebstemperaturen von 140°C, 120°C und 100°C. Die Linie **64** repräsentiert den variablen Schwellwert $V_{TH(VAR)}$ und Linie **66** repräsentiert den festen Schwellwert $V_{TH(CONSTANT)}$. Der variable Schwellwert $V_{TH(VAR)}$ der vorliegenden Erfindung kann ebenfalls benutzt werden um die Verlustleistung des FET unter Berücksichtigung der Temperaturabhängigkeiten von $R_{DS\ ON}$ zu begrenzen. Dieses Merkmal ist in **Fig. 6** gezeigt, wobei die Linie **64**, welche den variablen Schwellwert $V_{TH(VAR)}$ repräsentiert, die Linie **78** durchtrennt bei ungefähr 4,75ms innerhalb des Halbzyklus, welche eine Betriebstemperatur von 140°C repräsentiert. Wie mit Bezug auf **Fig. 5** festgestellt wird, muß der FET bei ungefähr 5,3ms des Halbzyklus bei einer Betriebstemperatur von 140°C OFF geschaltet werden, um die maximale Verlustleistung auf 16W zu begrenzen. Es ist erkennbar, daß bei der Verwendung desselben variablen Schwellwert $V_{TH(VAR)}$ zur Überprüfung bei erhöhten Umgebungsbedingungen das System geringfügig überkorrigieren wird. Dies liegt daran, daß der Beitrag des ON-Status-Widerstandes $R_{DS\ ON}$ zur Leistung nicht quadriert wird woraus die Überkorrektur der Unterbrechungszeit resultiert. Dies erlaubt den FETs **26A/26B** abzukühlen und letztlich auf eine höhere ON-Zeit, als in **Fig. 6** gezeigt ist, gesetzt zu werden. In dem gezeigten Beispiel wird die Lastkontrollschaltung die ON-Zeit zu ungefähr 4,75ms anstelle von 5,3ms unterbrechen. Die Lastkontrollschaltung wird einen Wert zwischen diesen Zeiten setzen, weil bei Unterbrechung der Leistung durch Reduzierung der „on“ Zeit die Vorrichtung bei niedrigerer Temperatur betrieben wird weil sowohl I_L als auch der ON-Status-Widerstand $R_{DS\ ON}$ abnehmen werden. Gleicherweise durchtrennt der variable Schwellwert $V_{TH(VAR)}$ die Linie **76**, die eine Betriebstemperatur von 120°C repräsentiert, bei ungefähr 5,3ms im Halbzyklus. Er-

neut muß der FET, wie mit Bezug auf **Fig. 5** gestellt wird, zur Begrenzung der maximalen Verlustleistung auf 16W OFF geschaltet werden bei ungefähr 6ms in dem Halbzyklus für eine Betriebstemperatur von 120°C. Letztlich durchtrennt der variable Schwellwert die Linie **74** nicht, die eine Temperatur von 100°C repräsentiert.

[0053] Deshalb kann der variable Schwellwert nach der vorliegenden Erfindung verantwortlich benutzt werden für einen weiten Bereich von Betriebstemperaturen und Variationen im Laststrom I_L und um die maximale Verlustleistung des FET genau zu begrenzen. Wie in **Fig. 6** gezeigt, wird ein feststehender Schwellwert (Linie **66**) keinen gleichartigen Schutz gegen thermische Effekte vorsehen. Z.B. wird ein FET, der bei 140°C betrieben wird, nicht OFF geschaltet innerhalb 6,3ms im Halbzyklus, was einer Verlustleistung von ungefähr 18W entspricht. Deshalb wird ein feststehender Schwellwert keinen ausreichend geringen Schwellwert frühzeitig im Halbzyklus bereitstellen um eine Überlast am FET zu verhindern.

[0054] Wie in den **Fig. 3** bis **6** gezeigt ist, verhindert ein Vergleich der Durchschnittsspannung am FET mit einem variablen Schwellwert, der in Übereinstimmung mit der vorliegenden Erfindung bestimmt ist, Überlasten über einen weiten Bereich der Betriebsbedingungen.

[0055] Eine beispielhafte Überlastschaltung **36** mit den Verhältnissen, wie in den **Fig. 3** bis **6** beschrieben ist, wird jetzt detaillierter mit Bezug auf die **Fig. 7** und **8** beschrieben.

[0056] **Fig. 7** zeigt ein Blockdiagramm einer Überlastschaltung **36**, wobei **Fig. 8** eine schematische Darstellung einer bevorzugten Ausführungsform zeigt. Wie gezeigt, beinhaltet die Überlastschaltung **36** einen Integrator **40**, einen Integratorreset **48**, einen Schwellwertdetektor **42**, einen Tiefpassfilter **44**, einen Fehlerunterbrechungsgenerator **46** und Rampengenerator **50**.

[0057] Der Integratorschaltkreis **40** empfängt den Output der Spannungsmeßschaltung **34**, die, wie oben erwähnt, eine Anzeige der augenblicklichen ON-Status-Spannung des FET **26A** oder **26B** vorsieht. Der Integrator **40** bestimmt die Durchschnittsspannung V_{AVG} am FET. Die Durchschnittsspannung ist proportional zu den Volt-Sekunden, die sich am FET aufbauen während seines ON-Status während eines Halbzyklus der AC-Wellenform. Der V_{AVG} Output des Integrators **40** ist variabel und wird mit der FET Temperatur dem ON-Status-Widerstand $R_{DS\ ON}$ und dem Laststrom variieren.

[0058] Der Integrator **40** Output wird zu Beginn jedes AC-Halbzyklus zurückgesetzt durch einen Integratorreset **48** um sicherzustellen, daß nur die vorliegende Halbzyklusinformation gemessen wird. Der Mikro-Controller **22** sieht den Resetpuls über die Gatterüberschaltung **24** vor, um den Integrator **40** basierend auf einem Output der Nulldurchgangsdetektorschaltung **16** zu klären. Alternativ kann ein Sig-

nal direkt von der Nulldurchgangsdetektorschaltung **16** zum Integratorreset **48** gesendet werden. Der Integratorreset **48** funktioniert, in dem er den Integrator **40** während der Zeitperiode, in welcher die FETs OFF sind, ausgeschaltet hält (Reset). Bevorzugt wird der Integrator **40** zurückgesetzt, weil die OFF-Status-Spannung des FET im Vergleich zur ON-Status-Spannung sehr groß ist und um eine relativ niedrige ON-Status-Spannung des FET zu überwachen, sollte die OFF-Status-Information vom Integrator **40** entfernt werden.

[0059] Weiterhin ist die OFF-Status-Spannung nicht sinnvoll zur Bestimmung einer Überlastbedingung des FET.

[0060] Der Schwellwertdetektor vergleicht den Output des Integrators **40** (V_{AVG}) mit dem variablen Schwellwert $V_{TH(VAR)}$ um eine Anzeige zu erstellen, daß der FET durch zu hohe Verlustleistung überlastet ist, in dem er einen zu hohen Laststrom I_L führt oder falls der FET eine unsichere Betriebstemperatur erreicht. Wie oben erwähnt wird der variable Schwellwert $V_{TH(VAR)}$ empirisch ermittelt wie oben beschrieben.

[0061] Ein Rampengenerator **50** ist vorgesehen zur Erzeugung des variablen Schwellwertes $V_{TH(VAR)}$ in Übereinstimmung mit obigem. Der variable Schwellwert, wie oben beschrieben, ist ein Rampenwert und wird verwendet um die ON-Zeit des FET zu reduzieren damit eine konstante maximale Verlustleistung FET über einen weiten Bereich der Überlastbedingungen aufrecht erhalten wird. Hierzu wird die Steigung und die Amplitude des Rampengenerators ausgewählt um die gewünschte konstante Verlustleistung des FET für alle Kombinationen der Leiterzeiten, Überlastströme und erhöhten Umweltbedingungen aufrecht zu erhalten.

[0062] Der Rampengenerator **50** erzeugt die Wellenformen der Rampen sowohl für den Schwellwertdetektor und einen Fehlerunterbrechungsgenerator **46** (nachfolgend beschrieben). Die Wellenform der Rampe wird beim Nulldurchgang der AC-Quelle zurückgesetzt wie durch den Mikro-Controller **22** angezeigt. In einem bevorzugten Ausführungsbeispiel wird der ideale variable Schwellwert $V_{TH(VAR)}$ durch einen RC Kreis wie nachfolgend beschrieben angenähert.

[0063] Der Output des Schwellwertdetektors **42** wird durch einen Tiefpassfilter **44** gefiltert mit einer großen Zeitkonstante (d.h. länger als eine Sekunde) um eine Messung von zusätzlicher Stabilität beim Betrieb der Laststeuerschaltung **10'** vorzusehen. Die Tiefpassfilterung sieht eine Hysterese vor um den Fehlerunterbrechungsgenerator **46** an der Veranlassung einer Überkorrektur zu hindern, die sichtbare Schwankungen im Lichtoutput der Last verursachen könnten. Um hilfsweise Überkorrektur zu vermeiden, glättet der Tiefpassfilter **44** den Output des Schwellwertdetektors **42**. Die Zeitkonstante des Tiefpassfilters ist vorzugsweise ungefähr 1 bis 2 Sekunden. Diese Zeitkonstante ist kurz genug um zu verhindern,

daß der FET unsichere Temperaturen während der Überlastung erreicht bevor die Durchgangszeit reduziert ist. Jedoch macht diese langsame Reaktion die Überlastschaltung **36** ineffektiv bei der Erstellung einer schnellen Unterbrechung während einer großen Überlast oder eines Kurzschlusses. Wegen dieser Hysterese wird die Kurzschlußschutzschaltung **32** zusätzlich zur Überlastschaltung verwendet zur Erstellung vollständigen Schutzes.

[0064] Der Fehlerunterbrechungsgenerator **46** erhält das gefilterte Signal vom Tiefpassfilter **44** und vergleicht den gefilterten Signalwert mit einem anderen Rampensignal vom Rampengenerator **50**, welches bei jedem Nulldurchgang der AC-Leitungsspannung zurückgesetzt wird.

[0065] Das Rampensignal wird verwendet zur Bestimmung, wieviel die FET Durchgangszeit (ON-Zeit) verringert wird um eine bestimmte Menge Voltsekunden, die am FET mit dem Integrator **40** gemessen werden. Der Fehlerunterbrechungsgenerator-Output wird abgeleitet aus dem Abschnitt der Höhe der hauptgefilterten DC-Spannung durch den Tiefpassfilter **44** mit der Rampe um ein ordentliches „Cut-Back“-Signal zu erzeugen. Das „Cut-Back“-Signal stellt sicher, daß die FET ON-Zeit der korrekte Wert sein wird, um die FET-Leistung auf 16W zu begrenzen. Der Output des Fehlerunterbrechungsgenerators **46** ist eine quadratische Welle, die für die Gatetreiberschaltung **24** vorgesehen ist, um die FETs während eines Halbzyklusses bei Auftreten einer Überlastbedingung OFF zu schalten. Der Output wird ebenso verwendet für die Feedback-Diagnoseschaltung **38** sofern Information für den Mikro-Controller **22** vorgesehen ist, daß die FET-ON-Zeit abgeschnitten (Anmerkung: "Cut Back") wurde von der ON-Zeit, die durch den Mikro-Controller **22**, basierend auf dem Input des Benutzers, verlangt wurde. Der Mikro-Controller **22** kann dann optional die Überlast oder Übertemperatur dem Benutzer anzeigen.

[0066] Mit Bezugnahme auf **Fig. 8** wird ein beispielhaftes schematisches Diagramm gezeigt, welches mit den Funktionsblöcken nach **Fig. 7** korrespondiert.

[0067] Die Spannung an den FETs **26A/26B** (Q1/Q2), die von der Spannungsmeßschaltung **34** gemessen wurde, ist Input für den Integrator **40**, in dem die Spannung an R21 und R20 während der Einschaltzeit des FET heruntergezogen wird. Sobald der FET ausgeschaltet ist, werden die Dioden (D1 und D2) gegensätzlich beaufschlagt und die Spannung wird bei 12V durch die Quelle **18** gehalten. Dies stellt sicher, daß der Input des Integrators **40** nicht oberhalb der Quelle liegt, wenn die FETs OFF sind. Der Integrator **40** besteht aus R22 und C2, die eine Zeitkonstante vorsehen, die es dem Kondensator erlaubt, während des Halbzyklus, in welchem der FET einen Laststrom von 10A trägt, aufzuladen. Der Kondensator wird auf Null Volt zurückgesetzt wenn immer der Gatetreiber zu den FETs auf Low gezogen wird. Dies wird durch den Input des Komparators er-

zeugt, der unter einen Schwellwert auf halbem Weg zwischen der Versorgungsschiene und Common gezogen wird.

[0068] Der Schwellwertdetektor **42** empfängt die Spannung vom Kondensator C2 des Integrators und vergleicht ihn mit einer Rampenfunktion vom Rampengenerator **50**. Der Output dieses Komparators geht Low immer wenn die integrierte Spannung die Rampe übersteigt. Dieser Output wird Low bleiben bis der Kondensator zurückgesetzt ist wie oben beschrieben.

[0069] Die FET-Gatetreiberschaltung **24** muß nicht sofort wechseln, wenn der Integrator **40** die Rampe übersteigt, weil die Höhe der Verringerung der Durchgangszeit des FET den FET veranlaßt abzukühlen und die Integratorspannung weiter zu verringern. Das Ergebnis hieraus ist eine Überkorrektur und die Ausgangsspannung zur Last wird schwanken. Um dies zu vermeiden wird ein Tiefpassfilter **24** zur Mittelung des Fehlers vom Schwellwertdetektor **42** über mehrere Sekunden verwendet. Dies erlaubt der FET-Temperatur die schrittweise Einstellung und einen stabilen Betriebspunkt ohne Schwankungen der Last zu finden. Die Widerstände R29 und R27 setzen ein Teilungsverhältnis auf, welches die Nichtauslösespannung des Tiefpassfilters **44** bestimmt. Der Widerstand R28 bestimmt den Spannungswechsel, sobald eine Überstrombedingung auftritt. Der Kondensator C4 ist ausgewählt um eine richtige Zeitkonstante zu geben, die erneut ungefähr 2 Sekunden beträgt.

[0070] Der Fehlerunterbrechungsgenerator **46** vergleicht den gefilterten DC-Output des Tiefpassfilters mit demselben oder einer Rampenfunktion, die durch den Rampengenerator **50** erzeugt wurde. Dies wird benötigt um einen langsam laufenden Impuls zum Abschalten der FETs **26A/26B** zu erzeugen an einem früheren Punkt innerhalb des Halbzyklus. Die Rampe wird zur AC-Quelle **12** synchronisiert und durch die Widerstände R12 und R25 skaliert. Die Steigung der Rampe ist so gewählt, daß einer ausreichenden Höhe der Durchgangszeit des FET Rechnung getragen wird um die Verlustleistung im FET unterhalb der maximalen Verlustleistung des FET (in dieser Anwendung **16W**) zu erhalten.

[0071] Der Rampengenerator **50** verwendet den Output des Mikro-Controllers **22**, der beim Nulldurchgang der AC-Leitung von einem hohen auf ein niedriges Niveau schaltet. Dieser Output wird mit einer Referenz verglichen, welche die Hälfte der Versorgung durch die Widerstände R7 und R8 beträgt. Solange wie der Mikro-Controller **22** ein Signal für die FETs **26A** oder **26B** erzeugt, ON zu bleiben, verbleibt der Output des Vergleichers ein Output des offenen Kollektors. Während dieser Zeit wird der Kondensator durch den Widerstand R9 mit einer Zeitkonstanten geladen, die eine vorbestimmte Form ergibt. Am Ende jedes Halbzyklus veranlaßt Op Amp U3C den Kondensator C1 zur Entladung. Dieser Verlauf erlaubt die Kombination des Schwellwertdetektors **42** und des Fehlerunterbrechungsgenerators **46**, den

Gatetreiber vom FET zu entfernen in einer Zeit, welche die Verlustleistung im FET auf 16W begrenzen wird. Der Kondensator C1 und der Widerstand R9 sind so ausgewählt, daß die Form der erzeugten Rampe diese empirische Berechnung entsprechend **Fig. 3** und **Fig. 4** annähert.

[0072] Die Kurzschlußschutzschaltung **32** überwacht die augenblickliche Spannung an den FETs **26A/26B** durch das Teilungsverhältnis, welches durch die Widerstände R23 und R25 erzeugt wurde. Dies wird mit einem Referenzniveau von angenähert 1/3 der Versorgungsspannung verglichen, die durch das aufgesetzte Teilungsverhältnis der Widerstände R3 und R4 erzeugt wird, immer wenn der Mikro-Controller **22** die FETs **26A/26B** ON treibt. Eine kurze Verzögerung wird dem Referenzniveau durch den Widerstand R10 und den Kondensator C3 hinzugefügt um sicherzustellen, daß die FET-Spannung eine Zeit zum Zusammenbruch besessen hat sobald der Gatetreiber auftritt. Nach jedem Zeitpunkt, nach welchem die FETs **26A/26B** ON geschaltet wurden, wird mit Übersteigen der FET-Spannung bezüglich des Schwellwerts der Gatetreiber sofort entfernt.

[0073] Die Gatetreiberschaltung **24** kombiniert drei Signale zur Bestimmung, ob die FET-Gates ON oder OFF geschaltet werden sollen. Der Mikro-Controller **22** hat die geringste Priorität. Ein Signal entweder von der Kurzschlußschutzschaltung **32** oder dem Fehlerunterbrechungsgenerator **46**, welches frühmöglichst im Halbzyklus heruntergezogen wird, wird das FET-Gate OFF an jedem Punkt erzwingen. Normalerweise halten die Widerstände R5 und R6 die Spannung auf dem Niveau von der Hälfte der Quelle. Sobald irgend ein Fehler auftritt, wird dieses Niveau auf Common gezogen.

[0074] Die Feedback-Diagnoseschaltung **38** sendet ein Signal an den Mikro-Controller **22** über einen Opto-Koppler U4 immer wenn der Output der Kurzschlußschutzschaltung **32** oder des Fehlerunterbrechungsgenerators Low zieht. Der Strom durch den Widerstand R32 treibt den Opto-Koppler LED in diesem Fall.

[0075] Wie oben vollständig beschrieben wurde, sieht die vorliegende Erfindung eine Laststeuerschaltung vor, die eine neue Überlastschaltung besitzt, die unter Verwendung einfacher Schaltungen implementierbar ist. Die vorliegende Erfindung kann auch auf andere spezifische Weisen verwirklicht werden. Diesbezüglich wird auf die zugehörigen Ansprüche und die vorausgegangene Beschreibung verwiesen, die den Umfang der Erfindung aufzeigen.

Patentansprüche

1. Schutzschaltung zur Verwendung in einem Laststeuersystem zur Begrenzung der Verlustleistung einer elektronischen Komponente (**26**), die eine AC-Quelle (**12**) auf die Last aufschaltet, wobei die Schutzschaltung einen integrierenden Schaltkreis (**40**) enthält, der einen gemessenen Parameter der

elektronischen Komponente (**26**) über eine vorbestimmte Zeitdauer integriert und einen Ausgangswert (P_{AVG}) erzeugt, sowie einen Schwellwert erzeugenden Schaltkreis (**50**), der einen ersten Schwellwert (V_{TH}) zur Anzeige der maximalen Durchschnittsverlustleistung der elektronischen Komponente erzeugt, und einen Vergleichskreis (**42**), der den ersten Schwellwert und den Ausgangswert vergleicht und ein Signal zum Abschalten der elektronischen Komponente erzeugt, sobald der Ausgangswert den ersten Schwellwert übersteigt, **dadurch gekennzeichnet**, daß der erste Schwellwert in Übereinstimmung mit einem ON-Status Widerstand der elektronischen Komponente und der maximalen Durchschnittsverlustleistung der elektronischen Komponente bestimmt wird.

2. Schutzschaltung nach Anspruch 1, dadurch gekennzeichnet, daß ein Reset-Kreis (**48**) vorgesehen ist, der den integrierenden Kreis (**40**) während einer Zeitdauer OFF hält, in welcher die elektronische Komponente normalerweise OFF ist.

3. Schutzschaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß ein Filterkreis (**44**) vorgesehen ist, der das Signal vom Vergleichskreis (**42**) empfängt und das Signal des Vergleichskreises glättet.

4. Schutzschaltung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der erste Schwellwert durch einen RC-Kreis angenähert wird.

5. Schutzschaltung nach Anspruch 3, dadurch gekennzeichnet, daß ein Fehlererzeugungskreis (**46**) vorgesehen ist, der ein Ausgangssignal des Filterkreises (**44**) empfängt und das Ausgangssignal des Filterkreises mit einem zweiten Schwellwert vergleicht, wobei der Fehlererzeugungskreis (**46**) die elektronische Komponente basierend auf dem zweiten Schwellwert OFF schaltet.

6. Schutzschaltung nach Anspruch 5, dadurch gekennzeichnet, daß der zweite Schwellwert in Übereinstimmung mit einem ON-Status Widerstand der elektronischen Komponente und der maximalen Durchschnittsverlustleistung der elektronischen Komponente variiert.

7. Schutzschaltung nach Anspruch 5 oder 6, dadurch gekennzeichnet, daß der zweite Schwellwert identisch zum ersten Schwellwert ist.

8. Schutzschaltung nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß der erste Schwellwert einen variablen Wert besitzt, der sich während einer halben Periode der Grundfrequenz der AC-Quelle ändert.

9. Schutzschaltung nach einem der vorangegan-

genen Ansprüche, dadurch gekennzeichnet, daß die vorbestimmte Zeitperiode beginnt, sobald die Wellenform der AC-Quelle das Null-Potential kreuzt und wobei die vorbestimmte Zeitperiode eine Länge aufweist, die nicht länger als eine halbe Periode der Grundfrequenz der Wellenform der AC-Quelle ist.

10. Schutzschaltung nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, daß die elektronische Komponente (26) ein Feldeffekttransistor (FET) ist und daß der gemessene Parameter ausgewählt wird aus einer Spannung am FET, einem Strom durch den FET, einer Temperatur des FET.

11. Verfahren zum Schutz eines Schaltelements (26), welches zwischen einer AC-Quelle (12) und einer Last (30) verbunden ist, vor Verlustleistung oberhalb eines vorbestimmten Werts, wobei ein Parameter des Schaltelements gemessen wird und der gemessene Parameter über eine vorbestimmte Zeitperiode zur Erzeugung eines Outputs integriert wird und der Output mit einem variablen Schwellwert verglichen wird sowie ein Signal erzeugt wird, sobald der Output den variablen Schwellwert übersteigt und wobei das Schaltelement als Folge des Signals OFF geschaltet wird, dadurch gekennzeichnet, daß der Schwellwert in Übereinstimmung mit einem ON-Status Widerstand des Schaltelements und der maximalen Durchschnittsverlustleistung des Schaltelements bestimmt wird.

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß das Schaltelement OFF geschaltet wird, sobald der Parameter einen weiteren Schwellwert übersteigt.

13. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß das Schaltelement OFF geschaltet wird innerhalb jedes Punktes während einer halben Periode der Basisfrequenz der AC-Quelle sobald das Schaltelement ON ist.

14. Verfahren nach einem der Ansprüche 11 bis 13, dadurch gekennzeichnet, daß das Schaltelement (26) einen Feldeffekttransistor (FET) enthält und der Parameter ausgewählt wird aus der Spannung am FET, einem Strom durch den FET oder einer Temperatur des FET.

15. Verfahren nach einem der Ansprüche 11 bis 14, dadurch gekennzeichnet, daß eine visuelle Anzeige für den Benutzer vorgesehen ist bei Überlastung des Schaltelements.

16. Verfahren nach Anspruch 15, dadurch gekennzeichnet, daß die visuelle Anzeige durch OFF- und ON-Schaltung des Schaltelements sich in Zyklen wiederholende Leistung für die Last vorsieht.

Es folgen 9 Blatt Zeichnungen

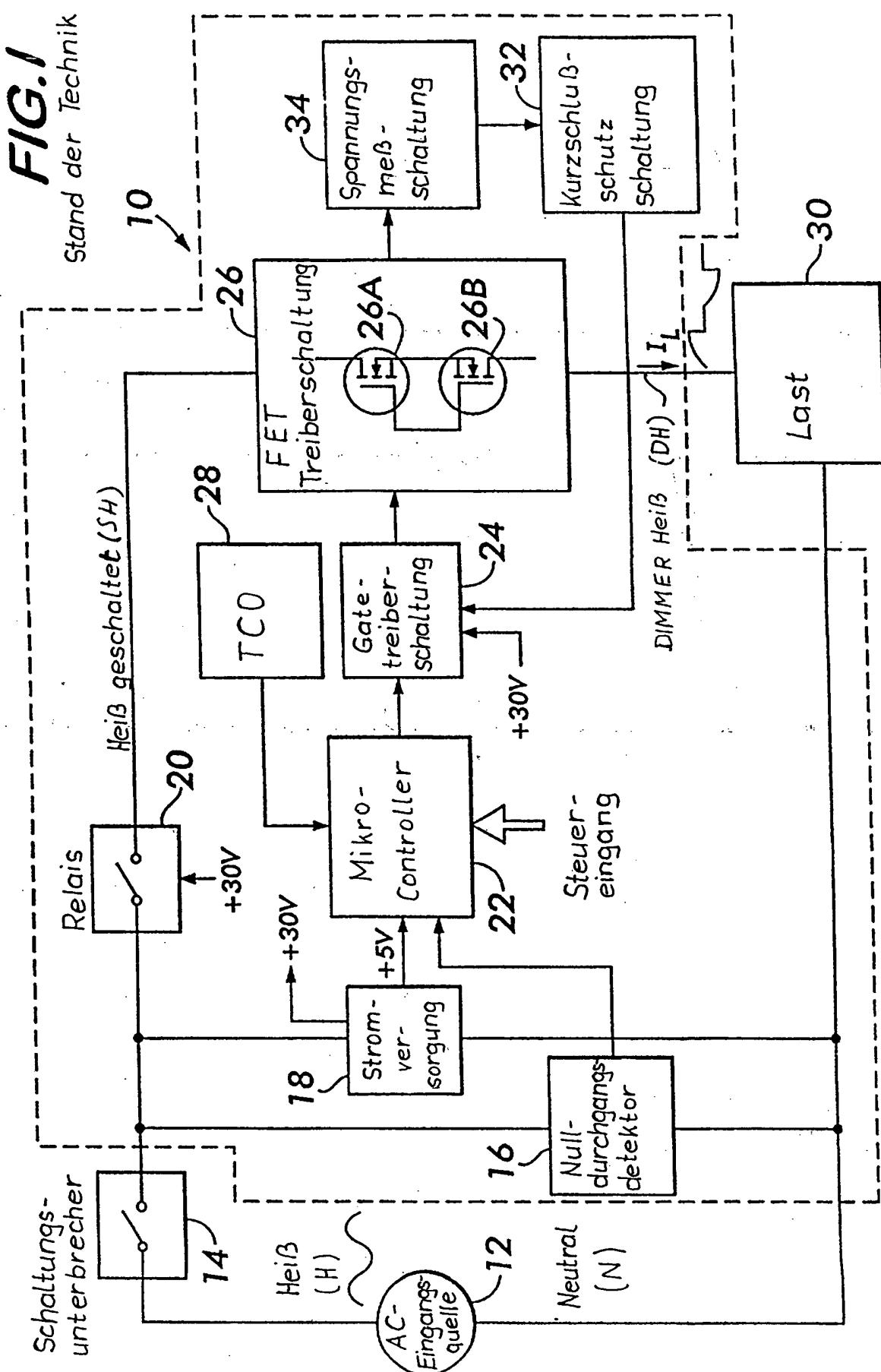


FIG. 2

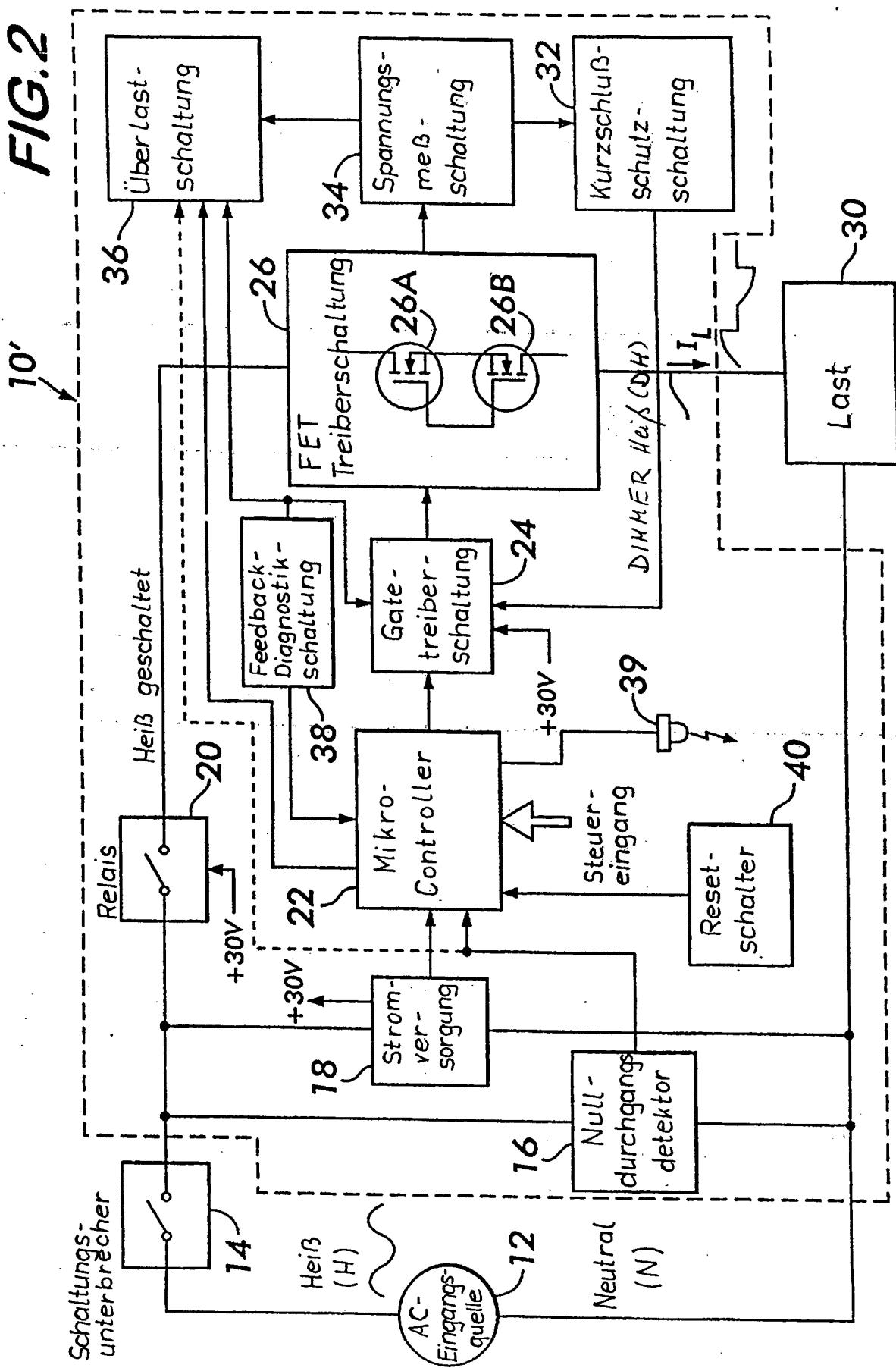


FIG. 3

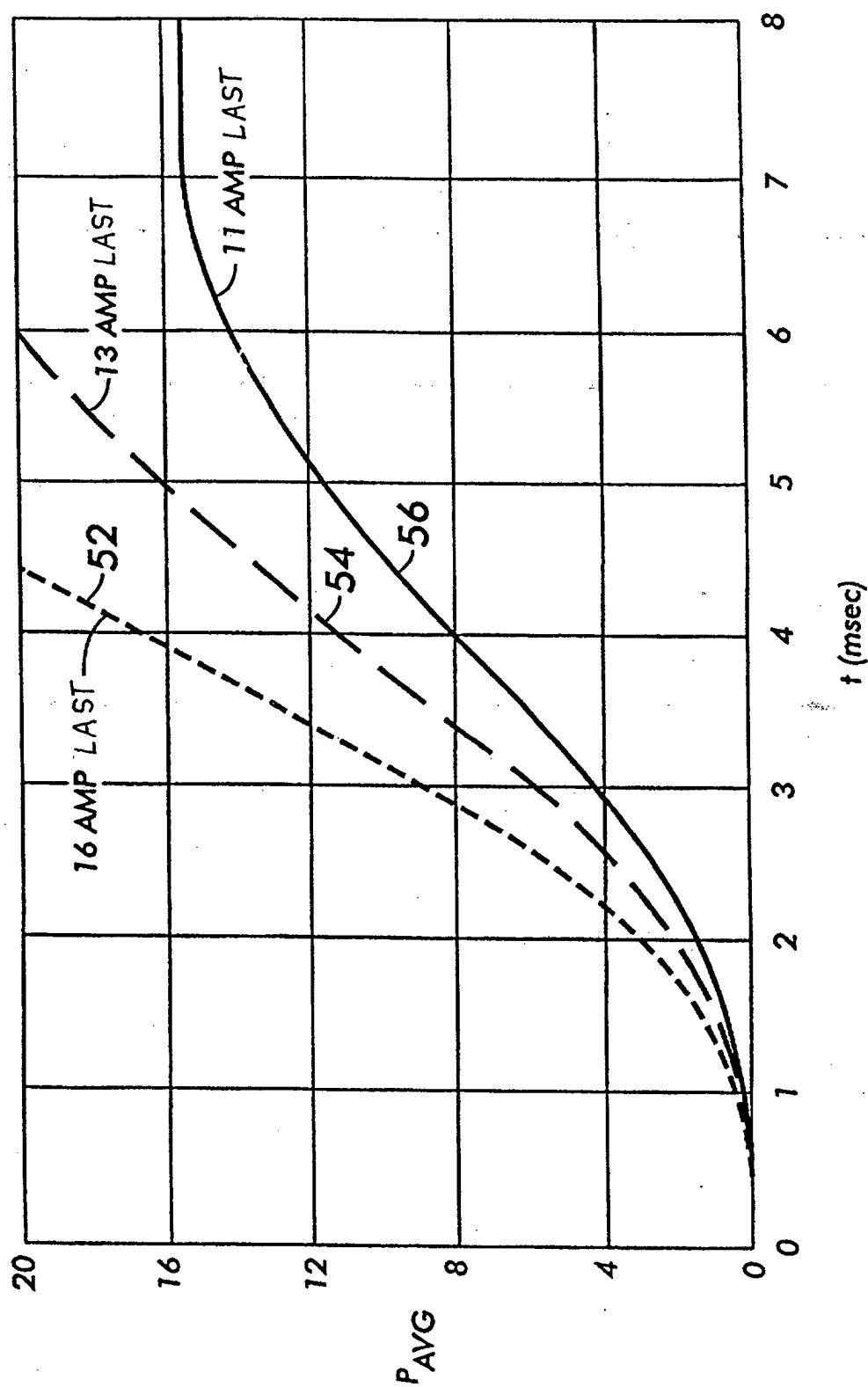


FIG.4

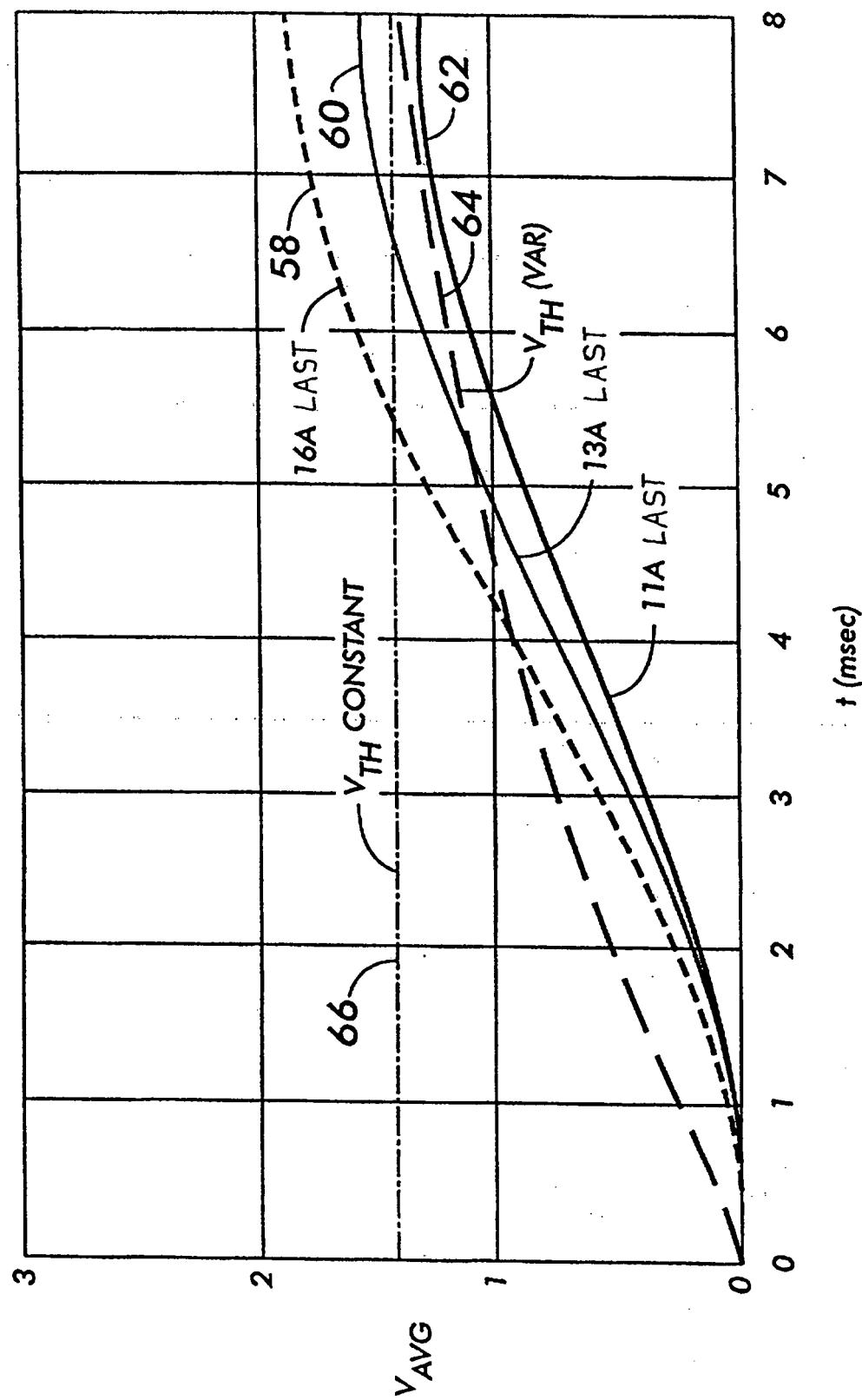


FIG. 5

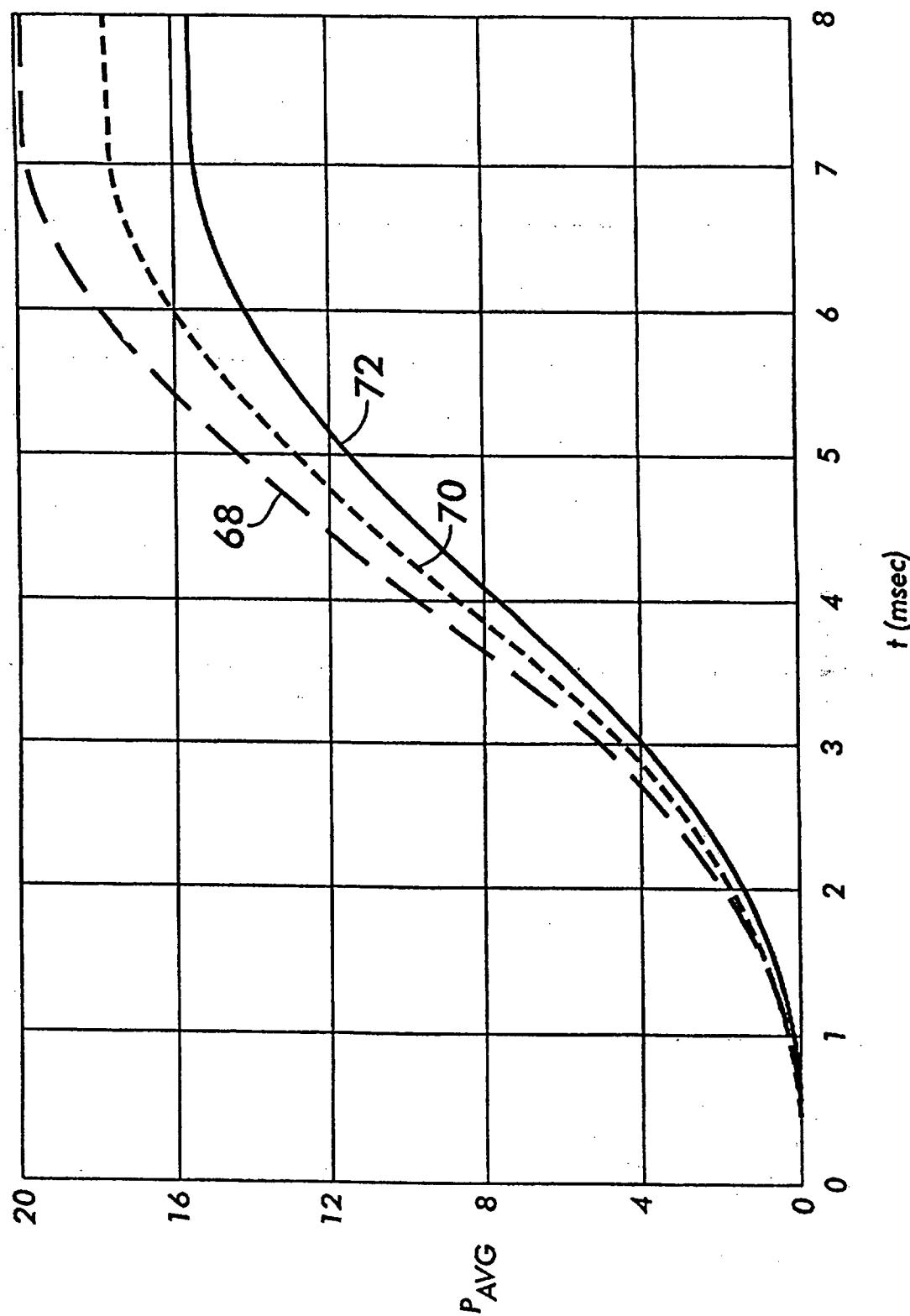
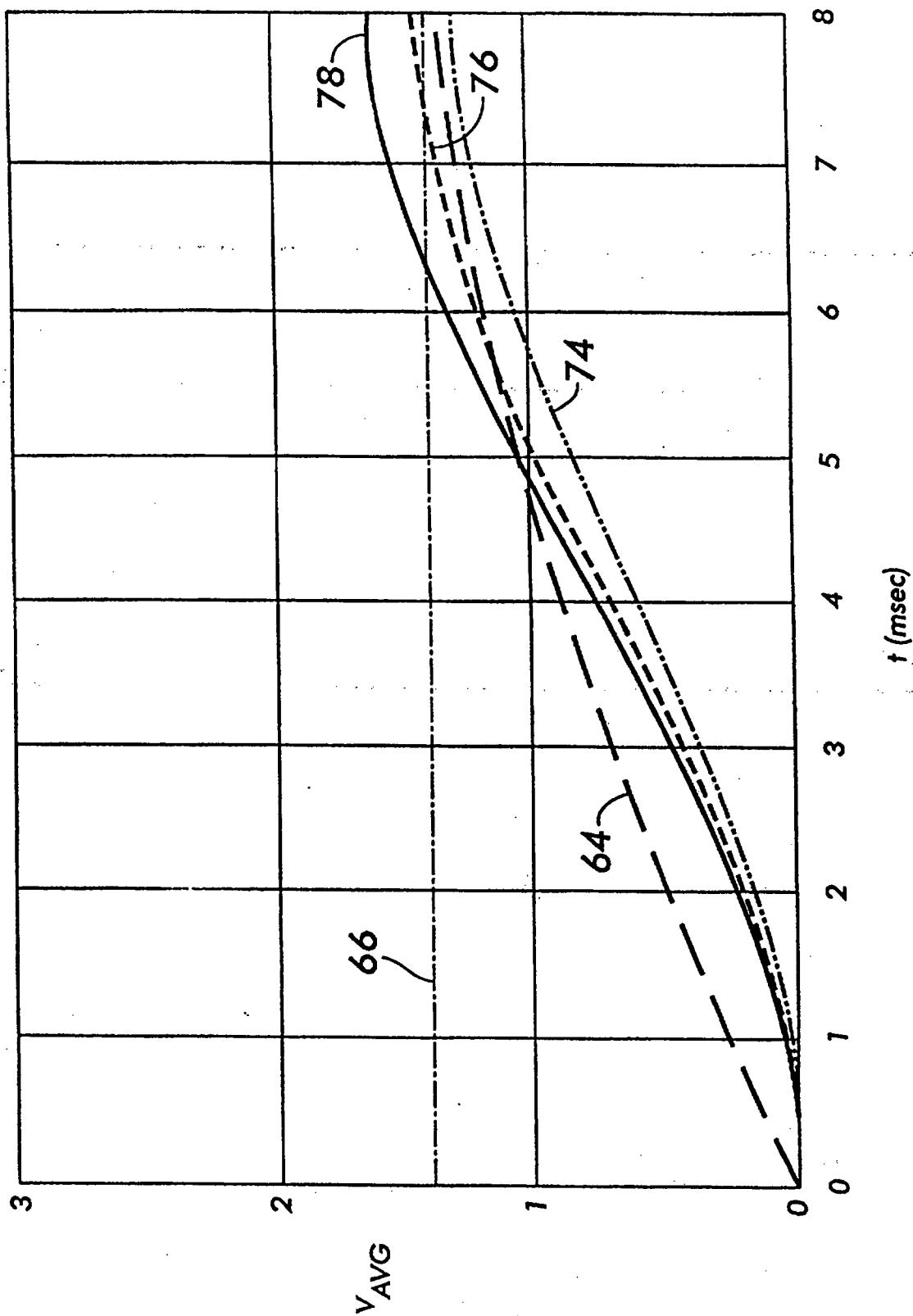


FIG. 6



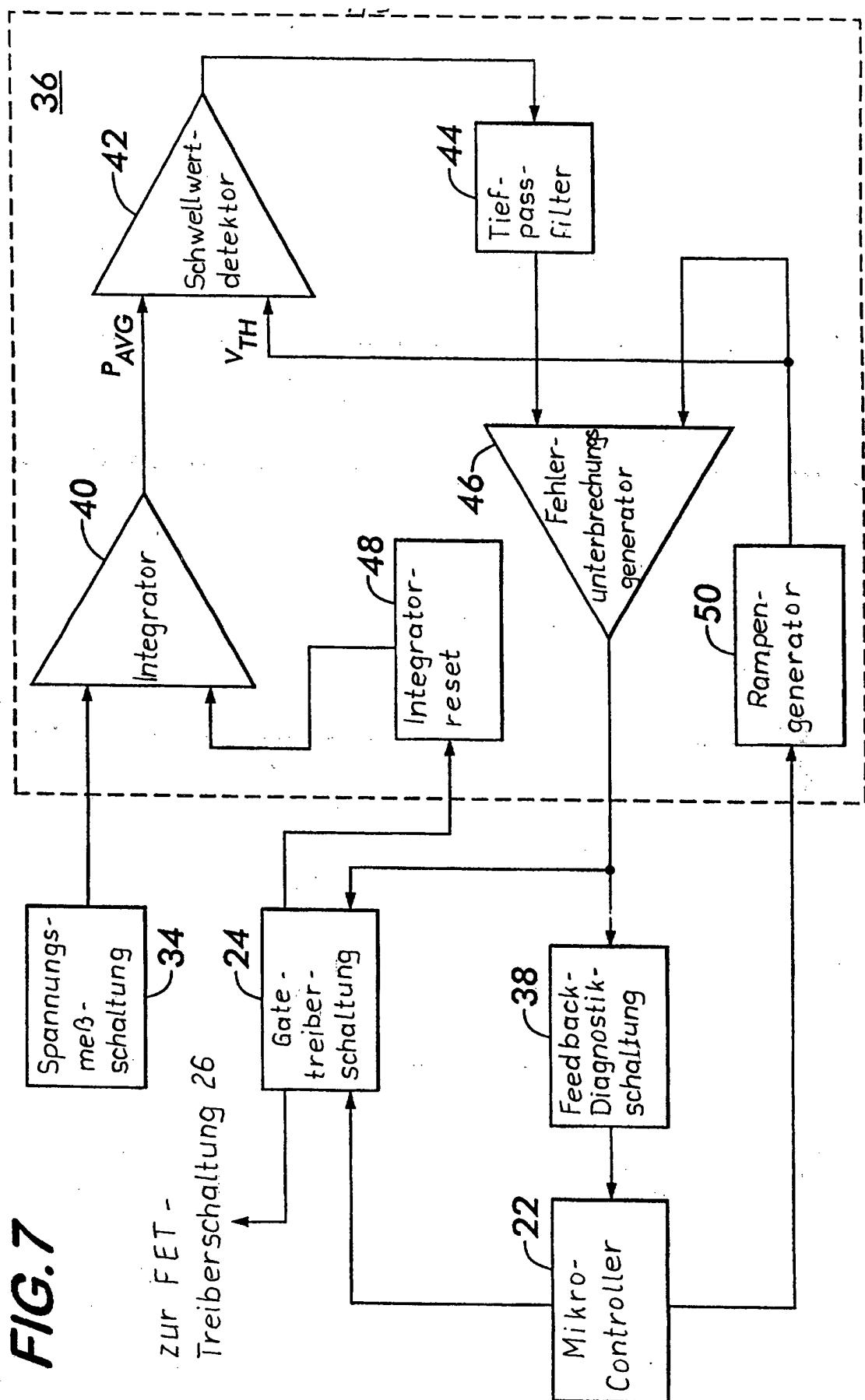


FIG. 8A

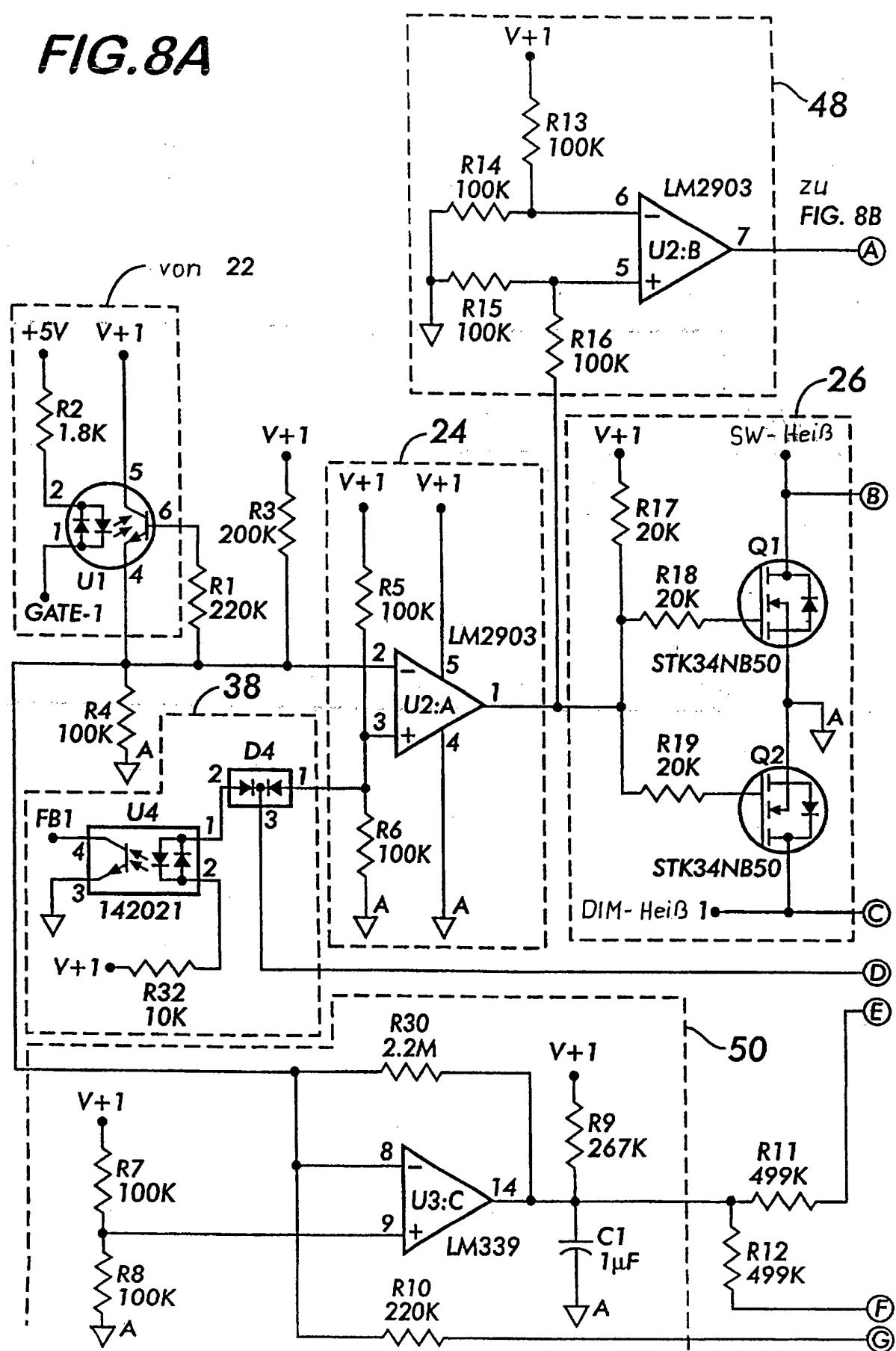


FIG. 8B

von FIG. 8A

